

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5360528号
(P5360528)

(45) 発行日 平成25年12月4日(2013.12.4)

(24) 登録日 平成25年9月13日(2013.9.13)

(51) Int.Cl.		F I		
HO 1 L	21/28	(2006.01)	HO 1 L	21/28 E
HO 1 B	13/00	(2006.01)	HO 1 B	13/00 5 O 3 D
B 8 2 B	3/00	(2006.01)	B 8 2 B	3/00

請求項の数 11 (全 15 頁)

<p>(21) 出願番号 特願2008-121512 (P2008-121512)</p> <p>(22) 出願日 平成20年5月7日(2008.5.7)</p> <p>(65) 公開番号 特開2009-272432 (P2009-272432A)</p> <p>(43) 公開日 平成21年11月19日(2009.11.19)</p> <p>審査請求日 平成23年4月15日(2011.4.15)</p>	<p>(73) 特許権者 304024430 国立大学法人北陸先端科学技術大学院大学 石川県能美市旭台一丁目1番地</p> <p>(74) 代理人 100107641 弁理士 鎌田 耕一</p> <p>(72) 発明者 村田 英幸 石川県能美市旭台一丁目1番地 国立大学 法人北陸先端科学技術大学院大学内</p> <p>(72) 発明者 石井 佑弥 石川県能美市旭台一丁目1番地 国立大学 法人北陸先端科学技術大学院大学内</p> <p>審査官 正山 旭</p>
---	---

最終頁に続く

(54) 【発明の名称】 ギャップで分断された薄膜の製造方法、およびこれを用いたデバイスの製造方法

(57) 【特許請求の範囲】

【請求項1】

径が1 μm未満であるファイバーをエレクトロスピニング法により作製し、
前記ファイバーを基材上に配置し、
前記基材上に配置した前記ファイバーの上および前記ファイバーに隣接する前記基材の表面上に薄膜材料を堆積させ、
前記基材の表面上に堆積した前記薄膜材料が前記ファイバーを配置した領域に形成されたギャップにより分断された薄膜を形成するように、前記ファイバーを当該ファイバー上に堆積した前記薄膜材料とともに除去する、幅が1 μm未満であるギャップで分断された薄膜の製造方法。

【請求項2】

予め作製した原ファイバーを当該原ファイバーの径が減少するように延伸して径が1 μm未満であるファイバーを作製し、
前記ファイバーを基材上に配置し、
前記基材上に配置した前記ファイバーの上および前記ファイバーに隣接する前記基材の表面上に薄膜材料を堆積させ、
前記基材の表面上に堆積した前記薄膜材料が前記ファイバーを配置した領域に形成されたギャップにより分断された薄膜を形成するように、前記ファイバーを当該ファイバー上に堆積した前記薄膜材料とともに除去する、幅が1 μm未満であるギャップで分断された薄膜の製造方法。

【請求項 3】

離間して配置された 2 つの保持部材に前記原ファイバーを掛け渡して保持しながら前記 2 つの保持部材の間の距離を 5 倍以上に広げることにより、前記原ファイバーを延伸して前記ファイバーを作製する請求項 2 に記載の薄膜の製造方法。

【請求項 4】

エレクトロスピンニング法により、離間して配置された 2 つのコレクタの間を掛け渡すように前記原ファイバーを作製し、

前記原ファイバーを前記 2 つのコレクタにより保持しながら前記 2 つのコレクタの間の距離を広げることにより前記原ファイバーを延伸して前記ファイバーを作製する、請求項 2 に記載の薄膜の製造方法。

10

【請求項 5】

前記ファイバーが樹脂からなるファイバーである、請求項 1 ~ 4 のいずれか 1 項に記載の薄膜の製造方法。

【請求項 6】

前記樹脂を溶かす溶剤を用いて前記ファイバーを除去する、請求項 5 に記載の薄膜の製造方法。

【請求項 7】

前記ファイバーの長さ方向に沿って互いに離間し、かつそれぞれが前記ファイバーを跨ぐように設定された 2 以上の領域上に、前記薄膜材料を堆積させ、

前記ファイバーの除去により、前記 2 以上の領域のそれぞれにギャップで形成された薄膜を形成する、請求項 1 ~ 6 のいずれか 1 項に記載の薄膜の製造方法。

20

【請求項 8】

真空成膜法により前記薄膜材料を堆積させる請求項 1 ~ 7 のいずれか 1 項に記載の製造方法。

【請求項 9】

前記薄膜材料が導電性材料である請求項 1 ~ 8 のいずれかに記載の薄膜の製造方法。

【請求項 10】

基材と、前記基材の表面上に形成され、幅が 1 μ m 未満であるギャップで分断された薄膜と、を有するデバイスの製造方法であって、

前記薄膜を請求項 1 ~ 9 のいずれか 1 項に記載の製造方法により形成する、デバイスの製造方法。

30

【請求項 11】

前記薄膜を形成した後に、前記薄膜上に前記ギャップを埋めるように第 2 の薄膜を形成する、請求項 10 に記載のデバイスの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体デバイスその他のデバイスで必要とされるギャップで分断された薄膜の製造方法に関し、特にサブミクロンサイズのギャップ（以下、「ナノギャップ」という；本明細書では 1 μ m 未満の幅を有するギャップを「ナノギャップ」と称する）で分断された薄膜の製造方法に関する。また、本発明は、このような薄膜を有するデバイスの製造方法に関する。

40

【背景技術】

【0002】

半導体デバイスにおける回路の集積化の進展に伴い、半導体デバイスの作製にはナノギャップで分断された部材（例えば電極）の形成が必要とされている。より具体的には、半導体デバイスの製造プロセスでは、薄膜をナノギャップで分断して電極などの部材を作製しなければならない。ナノギャップで分断された薄膜は、半導体デバイス以外のデバイス、例えば光導波路に代表される光デバイスにおいても必要とされることがある。

【0003】

50

ナノギャップのような微小ギャップを形成するために現在用いられている主要な方法は、フォトリソグラフィおよびエッチングである。しかし、フォトリソグラフィおよびエッチングによる微小ギャップの形成には、レジストのコーティング、プリベーク、露光、現像およびリンス、ポストベーク、エッチングによるパターン形成、という多くのステップを必要とする。また、この一連のステップでは、加工すべき面積と比較して多くのレジストが消費されるため、材料の利用効率が低い。

【0004】

微小ギャップはイオンビームを用いて形成することもできる。しかし、イオンビームによる材料の削除は、高真空を保持した空間内において、形成すべきギャップに沿ってイオンビームを走査していく作業を要し、効率的とは言い難い。

10

【0005】

特開2007-201211号公報(特許文献1)には、集束イオンビーム(FIB)を用いてナノギャップを有する電極を製造する方法が開示されている。

【特許文献1】特開2007-201211号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

本発明は、ナノギャップで分断された薄膜の新たな製造方法を提供すること、さらにはこの方法を用いた新たなデバイスの製造方法を提供すること、を目的とする。

【課題を解決するための手段】

20

【0007】

本発明は、基材上に配置した径が1 μ m未満であるファイバーの上およびこのファイバーに隣接する基材の表面上に薄膜材料を堆積させ、基材の表面上に堆積した薄膜材料がファイバーを配置した領域に形成されたギャップにより分断された薄膜を形成するように、ファイバーをこのファイバー上に堆積した薄膜材料とともに除去する、幅が1 μ m未満であるギャップ(ナノギャップ)で分断された薄膜の製造方法を提供する。なお、本明細書では、以降、径が1 μ m未満であるファイバーをナノファイバーと称する。

【0008】

また、本発明は、基材と、この基材の表面上に形成された、ナノギャップで分断された薄膜と、を有するデバイスの製造方法であって、薄膜を上記の製造方法により形成する、デバイスの製造方法を提供する。

30

【発明の効果】

【0009】

本発明の薄膜の製造方法およびデバイスの製造方法では、ナノファイバーを用いたリフトオフによりナノギャップを形成することとした。これらの方法によれば、材料利用効率に優れ、多くのステップを必要とせず、かつパターン形成のために長時間高真空を保つ必要のない方法を用いてナノギャップで分断された薄膜を得ることができる。

【発明を実施するための最良の形態】

【0010】

以下、図1を参照しながら本発明による薄膜の製造方法の一形態を説明する。

40

【0011】

まず、図1(a)に示すように、基材1の表面上に1本のナノファイバー2を配置する。次いで、図1(b)に示すように、基材1のナノファイバー2が配置された表面に薄膜を構成する材料(薄膜材料)3を堆積させる。薄膜材料3は、ナノファイバー2上とともに、基材1の表面においてナノファイバー2の径方向に隣り合う領域、換言すればナノファイバー2により分断された基材1の表面上の2つの領域にも堆積させる。

【0012】

引き続き、図1(c)に示すように、ナノファイバー2を、ナノファイバー2上に堆積した薄膜材料3とともに除去する。こうして、基材1の表面のナノファイバー2が存在した部分には、ナノファイバー2の径を反映した幅を有するナノギャップ5が形成される。

50

ナノギャップ5の幅は、ナノファイバー2の径に相当するか、あるいはやや大きくなる。基材1の表面上に残存した薄膜材料3は、ナノギャップ5で分断された薄膜6を構成する。

【0013】

上記の方法によれば、最小限のステップでナノギャップを形成できる。また、上記のプロセスでは、除去される材料がナノファイバーおよびその上に堆積した薄膜材料のみであり、材料利用効率が極めて高い。しかも、ナノファイバーを除去するだけでパターンを形成できるため、パターン形成のステップにおいて高真空を長時間保持する必要はない。

【0014】

ナノファイバーの作製に適当な方法にはエレクトロスピンニング法がある。エレクトロスピンニング法は樹脂材料からなるナノファイバーを簡便かつ効率的に作製する方法として注目されている。本発明の好ましい形態では、薄膜材料を堆積させる前に、ナノファイバーをエレクトロスピンニング法により作製し、当該ナノファイバーを基材上に配置する。

【0015】

エレクトロスピンニング法では、ファイバーの原料溶液に高電圧をかけながら原料溶液がコレクタへと吐出される。吐出された原料溶液は、電気的な反発力によって微細に分割され、その溶媒を失いながらコレクタへ向かい、その結果、原料溶液に溶解していたファイバー原料が微細なファイバーとなってコレクタ上に現れる。ただし、通常のエレクトロスピンニング法では、ファイバーがコレクタ上にマット状に堆積する。このマットからギャップの形成に必要な1本のファイバーを取り出すことは容易でない。このため、基材上に配置するファイバーをエレクトロスピンニング法により作製する場合は、ファイバーを配向した状態でコレクタ上に形成することが望ましい。

【0016】

エレクトロスピンニング法により得られるファイバーの配向性を制御する方法の一つは、ファイバーを集めるためのコレクタとして、離間して配置した2つのコレクタ(第1コレクタおよび第2コレクタ)を準備し、これら2つのコレクタに向けて溶液吐出装置からファイバーの原料溶液を吐出することにより2つのコレクタの間を掛け渡すようにファイバーを形成する方法である。この方法は、原料溶液が第1コレクタへと向かうように、原料溶液に供給する電圧の電位(以下、「溶液印加電位」とも称する)、第1コレクタの電位および第2コレクタの電位を調整した第1状態で原料溶液を吐出させ、原料溶液の吐出を継続しながら、第1状態から、原料溶液が第2コレクタへと向かうように、溶液印加電位、第1コレクタの電位および第2コレクタの電位を調整した第2状態へと移行する、ことにより実施できる。

【0017】

この方法において、原料溶液は、第1状態では第1コレクタへと向かって第1コレクタ上でファイバーとして堆積し、第2状態では第2コレクタへと向かって第2コレクタ上でファイバーとして堆積する。そして、第1状態から第2状態への移行の際にも原料溶液を吐出し続けることにより、第1コレクタと第2コレクタとの間に、1本のファイバーが形成される。このファイバーは、コレクタが離間した方向に沿って伸び、かつ他のファイバーから分離した状態で得られるため、パターン形成の用途に適している。

【0018】

第1状態において溶液印加電位が正であれば、第1コレクタは溶液印加電位および第2コレクタの電位よりも負に偏った電位に保持すべきであり(即ち、{(溶液印加電位)-(第1コレクタ電位)} > {(溶液印加電位)-(第2コレクタ電位)})、好ましくは、第1コレクタを負の電位に保持しつつ第2コレクタをアースするか正の電位に保持すべきである。第1状態において溶液印加電位が負であれば、上記における正負および上記式における不等号の向きを逆にして電位を考えればよい。また、第2状態で印加すべき電位は、第1状態における第1コレクタと第2コレクタとを入れ替えて考えればよい。

【0019】

図2に、エレクトロスピンニング法により配向性を制御した微小径のファイバーを得るた

10

20

30

40

50

めの装置の一例の構成を示す。この装置100は、ファイバーの原料溶液をコレクタ21, 22へと放出するシリンジ12と、シリンジ12から放出された原料溶液をファイバーとして収集するコレクタ21, 22と、シリンジ12およびコレクタ21, 22に所定の電圧を印加するための電源および回路部材13, 15, 16, 17, 18と、を備えている。電源および回路部材は、具体的には、高圧電源(高圧直流電源)13, 16、抵抗素子17, 18、およびスイッチング素子15である。

【0020】

コレクタは、通常のエレクトロスピニング法の実施には1つで足りる。これに対し、装置100は、互いに離間して配置された2つのコレクタ21, 22を備え、コレクタ21, 22の一方には高圧電源16からの電圧が供給され、他方はアースされる。電圧が供給されるコレクタは、スイッチング素子15により択一的に選択される。

10

【0021】

以下、装置100を用いたナノファイバーの作製方法を説明する。まず、スイッチング素子15により第1コレクタ21を選択し、第1コレクタ21に高圧電源16から負の直流電圧を印加する。選択されていない第2コレクタ22はアースされた状態となる。この状態で、シリンジポンプ11を用いてシリンジ12からナノファイバーの原料溶液を吐出させる。シリンジの溶液吐出口には高圧電源13から正の直流電圧を印加し、原料溶液を帯電させる。正に帯電した原料溶液は、微小径のファイバーとなって、スイッチング素子15により選択され、負に帯電した第1コレクタ21上に堆積する。

【0022】

20

次いで、原料溶液を吐出させながらスイッチング素子15を切り換えて第2コレクタ22を選択し、第1コレクタ21をアースするとともに第2コレクタ22に負の直流電圧を供給する(図2参照)。この操作によって、吐出された原料溶液は、第1コレクタ21ではなく第2コレクタ22へと向かい、微小径のファイバーとなって第2コレクタ22上に堆積する。スイッチング素子による切り換えの間も原料溶液を吐出することにより、第1コレクタ21と第2コレクタ22との間には微小径の1本のファイバー30が形成される。このように、スイッチを切り換えるだけの簡単な操作によって、配向した1本のナノファイバーを得ることができる。

【0023】

なお、コレクタ21, 22のファイバー堆積面には、ファイバー30を保持するために粘着面23, 24を準備しておくことよい。粘着面23, 24は、コレクタ21, 22のファイバー堆積面に、粘着剤を塗布したり、両面テープを貼り付けたりして形成しておくことよい。なお粘着剤や両面テープは導電性を有することが好ましい。

30

【0024】

上記の方法では、スイッチング操作の回数に応じた本数のファイバーを得ることができる。例えば、図2に示した状態から再度スイッチング素子15を切り換え、第2コレクタ22をアースするとともに第1コレクタ21に負の直流電圧を印加すれば、原料溶液は、再び第1コレクタ21へと向かう。この切り換えにより、第1コレクタ21と第2コレクタ22の間にはもう1本のファイバーが形成され、その結果、2本のファイバーを得ることができる。薄膜中のギャップの形成には1本のファイバーがあれば足りるが、必要に応じ、2以上の任意の本数のファイバーを作製してもよい。

40

【0025】

エレクトロスピニング法によれば多種の樹脂材料からなるファイバーの作製が可能である。以下、エレクトロスピニング法によるファイバーの作製例の報告がある樹脂材料を例示する。なお、カッコ内はその樹脂材料を溶かして原料溶液を調製するために適した溶媒の例である。

【0026】

ポリスチレン(テトラヒドロフラン、ジメチルホルムアミド、トルエン)、ポリカーボネート(ジクロロメタン、クロロホルム)、ポリメチルメタクリレート(テトラヒドロフラン、アセトン、クロロホルム)、ナイロン6, 6(ギ酸)、ポリアミド(ジメチルアセ

50

トアミド)、ポリウレタン(ジメチルホルムアミド)、ポリビニルアルコール(蒸留水)、ポリカプロラクトン(クロロホルム、トルエン)、ポリエチレングリコール(クロロホルム)、ポリエチレンオキシド(蒸留水、クロロホルム、アセトン)。

【0027】

形成すべきギャップの幅に相当する径を有するファイバーを作製できれば、そのまま、言い換えればファイバーをさらに加工することなく、基材上に配置すればよい。しかし、作製が可能な(あるいは容易な)ファイバーの径と所望の径とが一致しない場合もある。このような場合には、予め所望の径よりも大きい径を有するファイバー(原ファイバー)を作製し、この原ファイバーの径が減少するように原ファイバーを延伸するとよい。すなわち、本発明の好ましい一形態では、予め作製した原ファイバーをこの原ファイバーの径が減少するように延伸してファイバーを作製し、このファイバーを基材上に配置する。原ファイバーの径は1 μ m以上であってもよいし、1 μ m未満であってもよい。なお、本明細書では、延伸する前のファイバーを、延伸した後のファイバーと区別するために、原ファイバーと呼ぶことがある。

10

【0028】

細径化するためのファイバーの延伸は、離間して配置された2つの保持部材に原ファイバーを掛け渡して保持しながらこれら2つの保持部材の間の距離を広げることにより行うとよい。この場合、2つの保持部材の間の距離を5倍以上に広げ、ファイバーの延伸倍率を5倍以上とすると、ファイバーの径が均一になる効果も得られる。

【0029】

図2を参照すれば明らかなように、2つのコレクタの間に1本のファイバーが形成されるように行うエレクトロスピンニング法では、2つのコレクタをそのままファイバーの延伸のための部材として用いることができる。すなわち、本発明の好ましい一形態では、エレクトロスピンニング法により、離間して配置された2つのコレクタの間を掛け渡すように原ファイバーを作製し、原ファイバーを2つのコレクタにより保持しながら2つのコレクタの距離を広げることにより原ファイバーを延伸してファイバーを作製する。これにより、ファイバー作製装置とは別に延伸装置を準備することなく、ファイバーを延伸し、細径化することができる。

20

【0030】

具体的には、図2を参照しながら上記で説明した方法により、コレクタ21, 22の間にファイバー30を形成し(図3(a))、コレクタ21, 22の間の距離が広がるようにコレクタ21, 22の一方または両方を移動させ、細径化されたナノファイバー32を得る(図3(b))。粘着部23, 24によりコレクタ21, 22上にその端部が保持されたファイバー30は、延伸の程度に応じてその径が減少する。延伸の程度を適切に選択すれば、ファイバーの径を制御することが可能になる。ファイバーの延伸は、常温で行えば足りるがファイバーを加熱しながら行ってもよい。

30

【0031】

上記で例示した方法により得たナノファイバーを基材上に配置し、この上から薄膜を構成する材料(薄膜材料)を堆積させる。ここで、基材は、特に制限されず、従来から各種デバイスの基板として用いられている半導体基板、誘電体基板などを適宜用いればよい。また、基材上に予め膜を形成した膜付き基板を基材として用いても構わない。

40

【0032】

ナノファイバーを基材上の所望の位置に配置する方法も特に制限されない。ナノファイバーを精密に位置決めすべき場合は、電子顕微鏡に取り付けたマイクロマニピュレータを用いてナノファイバーを配置してもよい。

【0033】

上述したとおり、薄膜材料は、少なくとも、ナノファイバーの上と、ナノファイバーを挟んで向かい合うナノファイバーに隣接する基材の表面上とに堆積させる。言い換えれば、薄膜材料は、ナノファイバーを跨ぐように広がる領域上に堆積させる。

【0034】

50

薄膜材料の堆積は、液相成膜法により行うこともできるが、真空成膜法によることが好ましい。液相成膜法では、成膜に用いる溶液がファイバーを溶かしたり、溶液の流れがファイバーを押し流したりするおそれがある。真空成膜法は、減圧した雰囲気を用いた膜の成膜法であって、スパッタリング法、真空蒸着法に代表される物理蒸着（PVD）法と化学反応を利用する化学蒸着（CVD）法とに大別されるが、いずれの方法を用いてもよい。

【0035】

薄膜材料は、形成する薄膜が果たすべき役割等に応じ、適宜選択すればよい。薄膜材料は、各種金属、各種金属化合物（酸化物、窒化物、炭化物を含む）、各種有機材料であってよい。本発明を半導体デバイスに適用する場合に重要となる形態では、薄膜材料は導電性材料である。ただし、これに限らず、半導体材料、絶縁材料を薄膜材料として用いてもよい。

10

【0036】

堆積させる薄膜材料が厚すぎると、その後に行うナノファイバーの除去が困難となる。ナノファイバーの除去を支障なく行うためには、堆積させる薄膜材料の厚さを、基材上に配置したナノファイバーの径未満、好ましくはナノファイバーの径の1/2未満、より好ましくはナノファイバーの径の1/4未満、とすることが好ましい。

【0037】

最後に、ナノファイバーをその上に堆積した薄膜材料とともに基材上から除去する。ナノファイバーの除去は、例えばナノファイバーを構成する材料を溶解する溶剤を用いた洗浄により行えばよい。溶剤としては、エレクトロスピニング法の適用が可能な樹脂材料とともに上記で例示した溶媒を用いることができる。ただし、ナノファイバーの洗浄には、薄膜材料を溶解しない液体を用いるべきである。以上のようにして、ナノファイバーが存在した位置にナノギャップを有する薄膜が形成される。

20

【実施例】

【0038】

（実施例）

以下、ナノファイバーのリフトオフによるナノギャップの製造例を記述する。この製造例では、図2に示した装置を使用して作製したPEO（ポリエチレンオキシド）ナノファイバーを用いた。

30

【0039】

ナノファイバーの原料溶液は、PEO（粘度平均分子量：約40万）の2重量%クロロホルム溶液とした。原料溶液は、テフロン（登録商標）製のメンブレンフィルター（孔径0.45 μ m）で予め濾過しておいた。

【0040】

図2に示した装置において、原料溶液に印加する直流電圧は3kV、スイッチング素子により選択したコレクタに印加する直流電圧は-500V、シリンジのニードル先端の溶液吐出口とコレクタとの距離は17cm、コレクタ間の距離は5mm、溶液吐出速度は0.5ml/hとした。なお、コレクタには両面テープを貼り付けてファイバーを保持する粘着面を形成した。1回のスイッチングによりコレクタ間に形成された1本のPEOファイバー（原ファイバー）を、コレクタを徐々に互いに引き離してその間の距離を200mmとすることにより、ナノファイバーを延伸した（延伸倍率：40倍）。

40

【0041】

上記のようにして得た1本のPEOナノファイバー（径：約0.6 μ m）をSiO₂膜付きシリコン基板上に配置し、PEOナノファイバーを配置した領域とその周辺部に、真空蒸着法により、膜厚2nmの酸化モリブデンと膜厚28nmの金をこの順に成膜した。この薄膜は、遮蔽部材を用いたマスキングにより、ナノファイバーを跨ぐ幅2mmの領域2カ所に形成した。

【0042】

引き続き、クロロホルムを用いてシリコン基板上を洗浄し、PEOナノファイバーをこ

50

の上に堆積した酸化モリブデンおよび金とともに除去した。

【0043】

以上により、図4に示すように、基材31上に、ナノギャップ35により分断された導電膜36が形成された電極膜付き半導体基板を得た。

【0044】

上記のように、本発明では、ファイバーの長さ方向(図4:左右方向)に沿って互いに離間し、かつそれぞれがファイバーを跨ぐように設定された2以上の領域上に、薄膜材料を堆積させ、ファイバーの除去により、2以上の領域のそれぞれにギャップで形成された薄膜を形成することとしてもよい。これによれば、ギャップで分断された薄膜を複数箇所に同時に形成できる。

【0045】

上記で形成したナノギャップ35を走査型電子顕微鏡で観察した結果を図5に示す。図5より、ナノギャップの幅が1 μ m未満(約0.8 μ m)であることが確認できる。

【0046】

上記に例示した方法により得ることができるナノギャップを有する薄膜は、半導体デバイスに代表される各種デバイスにおいて利用できる。この半導体デバイスは、例えば、除去したナノファイバーに由来するナノギャップを有する電極を備えている。このナノギャップは、半導体デバイス以外のデバイス、例えば光導波路に代表される光デバイスにおいて利用することもできる。これらデバイスでは、薄膜に形成されたデバイスが別の薄膜によって埋められる場合もある。典型的には、図6に示すように、薄膜(第1の薄膜)6を分断するナノギャップ5が薄膜6上に形成される第2の薄膜7により埋められていてもよい。薄膜6が電極である場合、第2の薄膜7は、通常、絶縁性材料で構成される。

(参考例)

次に、延伸を伴うナノファイバーの製造例を記述する。この製造例においても、図2に示した装置を使用し、実施例と同様にして作製したPEO(ポリエチレンオキシド)ナノファイバーを用いた。ただし、PEOナノファイバーは複数本作製し、各ナノファイバーを延伸するために広げた後のコレクタ間の距離Wは、5mm(延伸倍率:1)から205mm(延伸倍率:41)までの間から適宜選択した。

【0047】

こうして得た各ファイバーの2mmの区間で径を100点測定し、ファイバー径の平均値と標準偏差とを得た。ファイバー径の測定は、走査型電子顕微鏡(SEM)観察により行った。結果を図7および図8に示す。ここで、図7および図8の横軸「ファイバー長さ」は、延伸後のコレクタ間距離Wに相当する。

【0048】

また、上記とは別に、実施例と同様にして100回のスイッチング操作を行い、2つのコレクタ間に100本のPEOファイバーを作製した。そして、同じく実施例と同様にして100本のPEOファイバーを同時に延伸した。このときも、コレクタ間の距離Wは、5mm(延伸倍率:1)から55mm(延伸倍率:11)までの間から適宜選択した。

【0049】

こうして得た100本のファイバーの各1点についてSEM観察により径の測定を行い、ファイバー径の平均値と標準偏差とを得た。結果を図7の挿入図および図8の挿入図に示す。なお、これらの挿入図の横軸「ファイバー長さ」も、延伸操作の後のコレクタ間距離に相当する。さらに、このとき、撮影したSEM像を図9に示す。

【0050】

図7および図8の本図および挿入図によると、コレクタ間距離Wが10mm~18mm程度までは、ファイバー径の標準偏差が大きくなっていることがわかる。これは、ファイバーが、全体に太い形状(図9(a):W=5mm、未延伸状態)から部分的に細径化された形状(図9(b):W=10mm)へと変化したことを反映している。図9(b)のように、部分的に細径化されたファイバーには、細径化されたくびれ部分と、くびれ部分の間の太いまゆ状部分とが交互に現れ、これがファイバー径のバラツキを大きくしている

10

20

30

40

50

。この形状は、ファイバー内で径が細い部分に応力が集中し、この部分から選択的に延伸が開始されて発現したと考えられる。

【0051】

他方、コレクタ間距離 W が25mmとなるようにファイバーを延伸すると、まゆ状部分も延伸されて細くなり(図9(c): $W = 25\text{mm}$)、これに伴ってファイバー径の標準偏差が大幅に低下する。コレクタ間距離 W が50mmとなるようにファイバーを延伸すると(図9(d): $W = 50\text{mm}$)、ファイバー全体が細径化され、局部的に太いまゆ状部分は消失し、これに伴ってファイバー径の標準偏差はさらに低下する。

【0052】

上記の結果によると、ファイバーを径の不均一化を避けつつ細径化するためには、コレクタ間距離 W を25mm以上、即ち当初の距離の5倍以上にまで広げるべきである。コレクタ間距離 W を50mm以上、即ち当初の距離の10倍以上にまで広げると、ファイバーの径はさらに均一化する。コレクタ間距離 W の上限は特に限定されないが、図7および図8に示した結果から判断すると、ファイバーの径の均一化のみを目的とする場合には、当初の距離の40倍($W = 200\text{mm}$)以下としておけば、効果は十分に得られる。

【0053】

上記に例示した方法により得ることができる径が均一化されたナノファイバーは、ナノギャップの形成に有用であるが、これに限らず、必要に応じて紡糸して、その他の用途に供することとしてもよい。

【0054】

なお、図9では、スイッチング操作を多数回(100回)繰り返したため、スイッチング操作の回数と形成されたファイバーの本数との対応関係が明確ではないが、図10に示すように、スイッチング操作の回数に一致する本数のファイバーが得られることは確認されている。図2と同様の装置を用い、1回のスイッチング操作を行えば1本のファイバーが得られ(図10(a))、2回、3回とスイッチング操作を増やすごとに形成されるファイバーの本数が1本ずつ増えていく(図10(b), (c))。

【産業上の利用可能性】

【0055】

本発明は、ナノギャップを要する各種デバイスの新たな製造方法を提供するものとして、多大な利用価値を有する。

【図面の簡単な説明】

【0056】

【図1】本発明の製造方法の一形態を一連の断面図により示す工程図である。

【図2】本発明の製造方法に用いる装置の構成の一例を示す図である。

【図3】作製した原ファイバーを延伸する工程の一例を示す工程図である。

【図4】実施例で作製したナノギャップを有する薄膜の平面図である。

【図5】実施例で作製したナノギャップを有する薄膜をSEM観察した結果を示す図である。

【図6】本発明の製造方法による薄膜の一形態を示す断面図である。

【図7】参考例の結果を示す図であり、延伸後のファイバー長さ(延伸後のコレクタ間距離; 横軸)とファイバーの平均径(縦軸)およびその分布との関係を示す。

【図8】参考例の結果を示す図であり、延伸後のファイバー長さ(延伸後のコレクタ間距離; 横軸)とファイバー径の標準偏差(縦軸)との関係を示す。

【図9】参考例で作製したファイバーを走査型電子顕微鏡により観察した状態を示す図である。

【図10】図2と同様の装置を用いて作製したファイバーをレーザー走査顕微鏡により観察した状態を示す図であり、スイッチング操作の回数に応じてファイバーの本数が増えていくことを示す図である。

【符号の説明】

【0057】

10

20

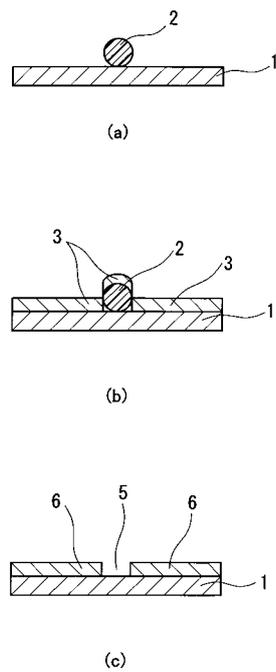
30

40

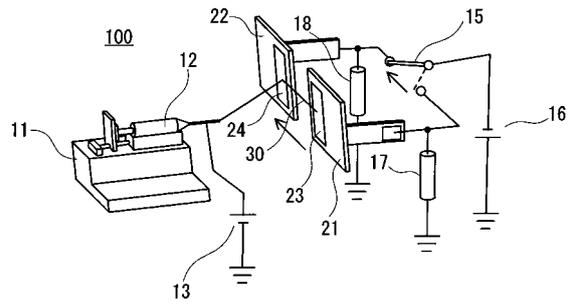
50

- 1, 3 1 基材
- 2, 3 2 ナノファイバー
- 3 薄膜材料
- 5, 3 5 ナノギャップ
- 6 薄膜
- 7 第2の薄膜
- 1 1 シリンジポンプ
- 1 2 シリンジ
- 1 3, 1 6 高圧直流電源
- 1 5 スイッチング素子
- 1 7, 1 8 抵抗
- 2 1, 2 2 コレクタ
- 2 3, 2 4 粘着面
- 3 0 ファイバー(原ファイバー)
- 3 6 導電膜

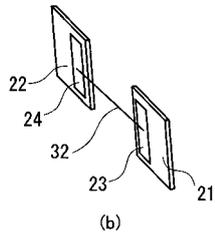
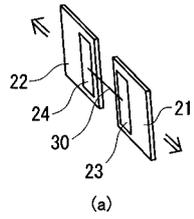
【図1】



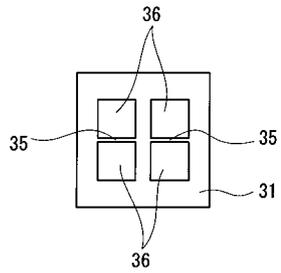
【図2】



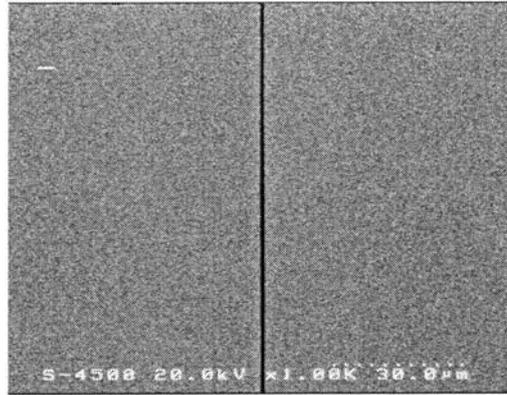
【 図 3 】



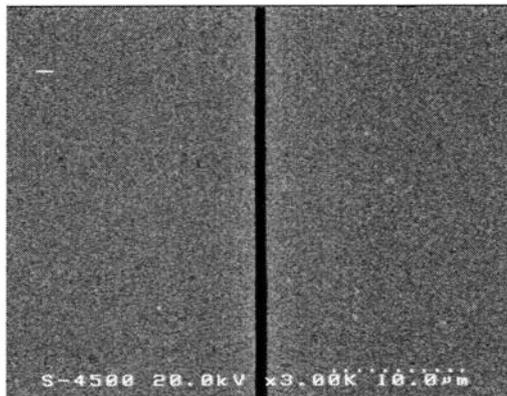
【 図 4 】



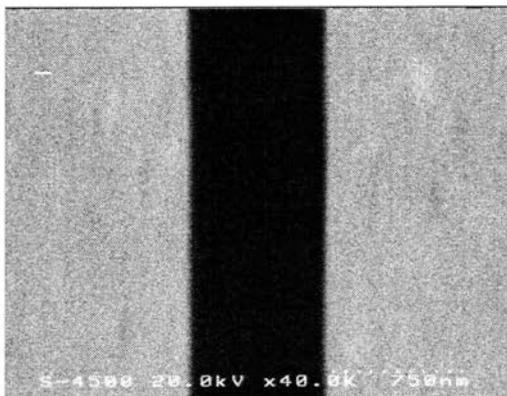
【 図 5 】



(a)

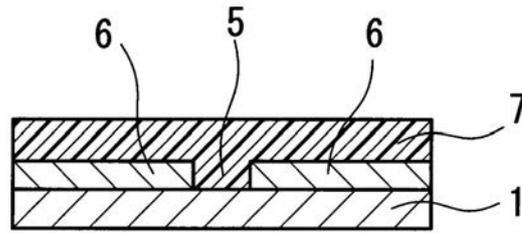


(b)

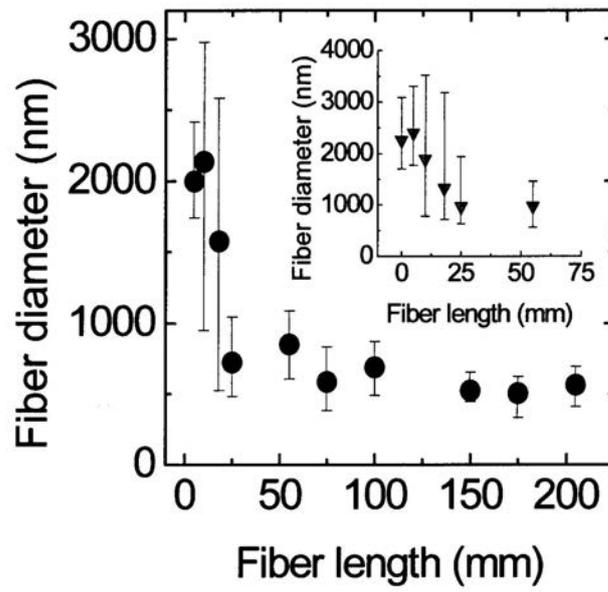


(c)

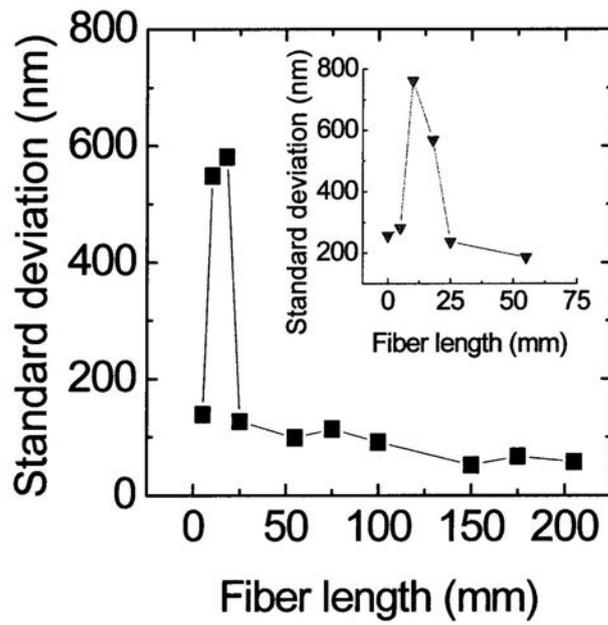
【 図 6 】



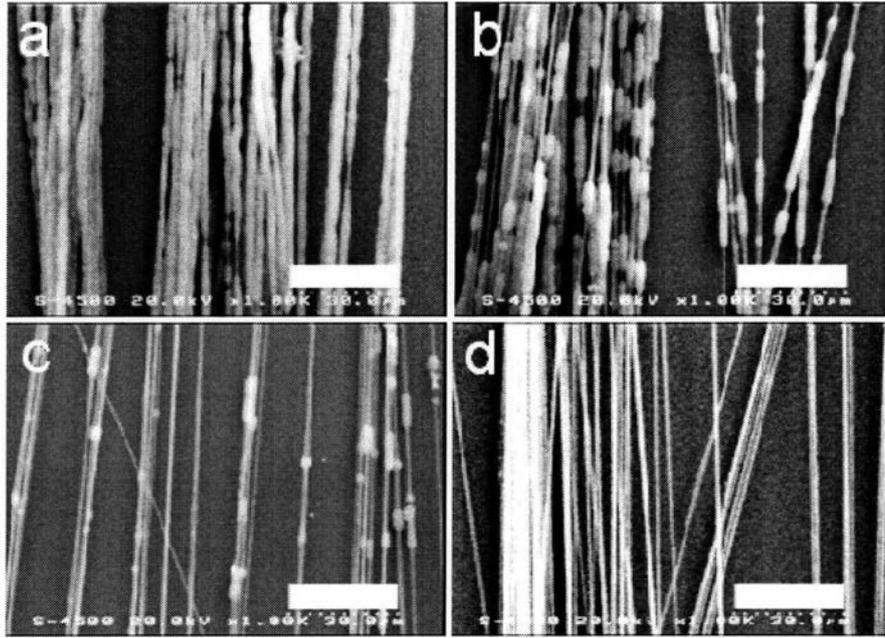
【 図 7 】



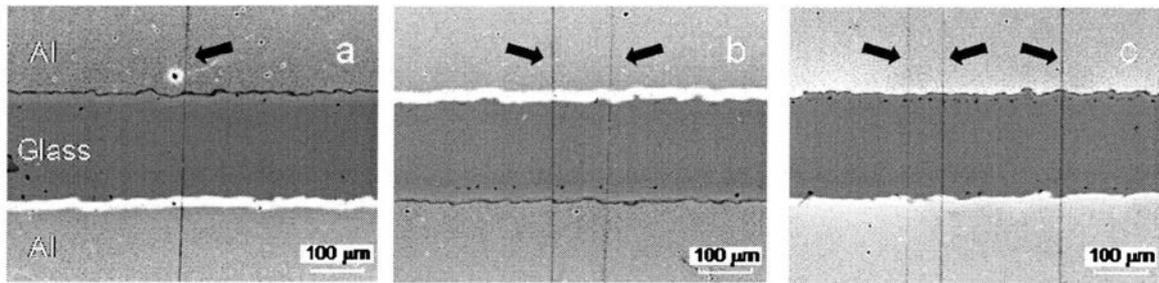
【 図 8 】



【 図 9 】



【 図 10 】



フロントページの続き

- (56)参考文献 特開2008-124188(JP,A)
特開平04-366525(JP,A)
特開2005-183994(JP,A)
特開2007-087974(JP,A)
特開2007-322622(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/28
B82B 3/00
H01B 13/00