

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-131578

(P2008-131578A)

(43) 公開日 平成20年6月5日(2008.6.5)

(51) Int.Cl.	F I	テーマコード (参考)
<b>H03K 19/173 (2006.01)</b>	H03K 19/173 I O 1	2K008
<b>H01L 21/82 (2006.01)</b>	H01L 21/82 A	5F064
<b>G03H 1/22 (2006.01)</b>	G03H 1/22	5J042

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21) 出願番号	特願2006-317363 (P2006-317363)	(71) 出願人	504174135 国立大学法人九州工業大学 福岡県北九州市戸畑区仙水町1番1号
(22) 出願日	平成18年11月24日(2006.11.24)	(71) 出願人	503360115 独立行政法人科学技術振興機構 埼玉県川口市本町4丁目1番8号
		(74) 代理人	100099634 弁理士 平井 安雄
		(72) 発明者	渡邊 実 福岡県飯塚市大字伊岐須1-4-4-4 O
		(72) 発明者	小林 史典 福岡県宗像市大谷2-1 1
		Fターム(参考)	2K008 AA01 CC01 CC03 FF08 FF17 HH03 5F064 AA03 AA08 BB02 FF04 FF42 5J042 BA11 CA00 DA02

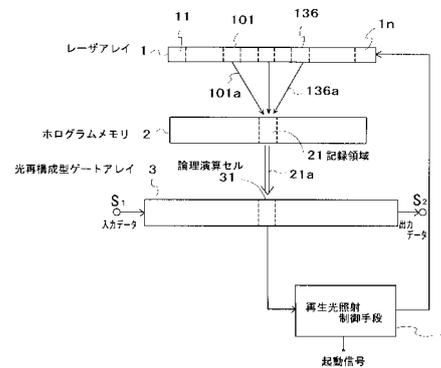
(54) 【発明の名称】 光再構成ゲートアレイの再構成制御装置及びその方法

(57) 【要約】 (修正有)

【課題】 光再構成ゲートアレイにおける光再構成時間の短縮をシステム全体の消費電力を抑制しながら実行できる光再構成ゲートアレイの再構成制御装置を提供する。

【解決手段】 複数のレーザ11, ~, 1nがアレイ状に配列された再生光照射手段のレーザアレイ1と、この各レーザ光の照射により再構成回路パターンに対応する予め格納された記録情報の光パターンを射出するホログラムメモリ2と、複数の論理演算セルを各種の論理演算回路に再構成する光再構成型ゲートアレイ3と、再生光照射制御手段4で構成したので、高速に光再合成が必要な場合とより多くの再構成回路パターンが必要な場合とを適宜切替えて制御でき、光再構成ゲートアレイにおける光再構成時間の短縮をシステム全体の消費電力を抑制しながら実行できると共に、光再構成ゲートアレイの用途に応じて、再構成回路パターン数と光再構成速度とを任意に適宜選択して構成できる。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

再生光を各々発光する複数の発光部がアレイ状に配列され、当該複数の発光部からの各再生光を照射する再生光照射手段と、

前記再生光照射手段に対向配設され、前記各再生光の照射により再構成回路パターンに対応する予め格納された記録情報の光パターンを射出する光学的メモリ手段と、

前記光学的メモリ手段から射出された光パターンの照射によりアレイ状に配列された複数の論理演算セルを各種の論理演算回路に再構成する光再構成型ゲートアレイと、

前記光学的メモリ手段に予め格納された記録情報の記録態様に対応した複数の再生光を当該記録情報の記録領域に発光部が照射するように制御する再生光照射制御手段とを備えることを

10

特徴とする光再構成ゲートアレイの再構成制御装置。

## 【請求項 2】

前記請求項 1 に記載の光再構成ゲートアレイの再構成制御装置において、

前記再生光照射制御手段が、光学的メモリ手段に予め格納された複数の記録情報の各記録態様に対応した複数の再生光を当該複数の記録情報の各記録領域に発光部から照射させ、

当該照射により光学的メモリ手段から射出される複数の光パターンで前記光再構成型ゲートアレイの一又は複数の論理演算回路を再構成することを

特徴とする光再構成ゲートアレイの再構成制御装置。

20

## 【請求項 3】

前記請求項 1 又は 2 に記載の光再構成ゲートアレイの再構成制御装置において、

前記再生光照射制御手段が、記録情報に対応した複数の再生光を発光する複数の発光部の範囲内で増加又は減少させることを

特徴とする光再構成ゲートアレイの再構成制御装置。

## 【請求項 4】

再生光照射制御手段の複数アレイ状に配列される発光部から光学的メモリ手段に再生光を照射し、当該光学的メモリ手段から光パターンを再生して光再構成型ゲートアレイに照射して各種の論理演算回路を再構成する光再構成ゲートアレイの再構成制御方法において、

前記光学的メモリ手段に予め格納された記録情報の記録態様に対応した複数の再生光を当該記録情報の記録領域に再生光照射手段の複数の発光部が照射し、前記記録情報の記録領域から単一の光パターンを再生して光再構成型ゲートアレイに照射することを

30

特徴とする光再構成ゲートアレイの再構成制御方法。

## 【請求項 5】

前記請求項 5 に記載の光再構成ゲートアレイの再構成制御方法において、

前記光学的メモリ手段に予め格納された複数の記録情報の各記録態様に対応した複数の再生光を当該複数の記録情報の各記録領域に再構成照射手段の複数の発光部が照射し、

前記複数の記録情報の各記録領域から複数の光パターンを再生して光再構成型ゲートアレイに照射し、

前記光再構成型ゲートアレイの一又は複数の論理演算回路を再構成することを

40

特徴とする光再構成ゲートアレイの再構成制御方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、光再構成型ゲートアレイに各種の論理演算回路を再構成する光再構成ゲートアレイの再構成制御装置に関し、特に再構成する速度を任意に設定及び制御することができる光再構成ゲートアレイの再構成制御装置に関する。

## 【背景技術】

## 【0002】

従来、この種の光再構成ゲートアレイの再構成制御装置として特開 2002 - 3533

50

17号公報（以下、特許文献1）、特開2005-51059号公報（以下、特許文献2）及び社団法人電子情報通信学会論文「複数のVCSELを用いたODRGAの再構成速度改善」（宮野元嗣、渡邊実、小林史典）（以下、非特許文献1）に各々開示されるものがあった。前記特許文献1及び2の光再構成ゲートアレイの再構成制御装置における概略構成図を図6に示し、また非特許文献の従来技術の概略構成図を図7に示す。

【0003】

前記特許文献1に記載の発明に係る光再構成ゲートアレイの再構成制御装置は、論理演算セル及びこの論理演算セルの演算プログラムを設定するプログラム設定用の受光素子を平面状のチップ上に搭載した光再構成型ゲートアレイ3を再構成するに際し、前記光再構成型ゲートアレイ3に対向配設された光学的メモリ手段であるホログラムメモリ2にレーザアレイ1からレーザ光1aを照射して再生光を射出し、この再生光を前記プログラムに応じた光信号の光パターン2aとして光再構成型ゲートアレイ3の受光素子の各々に同時に照射する構成である。

10

【0004】

このように光再構成型ゲートアレイ3の平面状のチップ上に搭載された多数の受光素子に光信号の光パターン2aを同時に照射することにより、光再構成型ゲートアレイ3の論理演算セルを論理演算回路として再構成できることとなる。

【0005】

また、特許文献2に記載の発明に係る光再構成ゲートアレイの再構成制御装置は、光再構成型ゲートアレイ3の上面に配設された光学的メモリ手段であるホログラムメモリ2、このホログラムメモリ2に再生照明光のレーザ光1aを照射する再生光照射手段である面発光レーザからなるレーザアレイ1、及びこのレーザアレイ1の再生照射光であるレーザ光1aの制御を行う再生光照射制御回路4を備えている。

20

【0006】

レーザアレイ1は、ホログラムメモリ2に記録された光パターン2aに関する情報を再生するための再生照射光を発振する光源である。レーザアレイ1の照射面には、ホログラムメモリ2に対する再生照射光の照射角を制御するための照射角制御部50が設けられている。再生照明光であるレーザ光1aの照射角は、光再構成型ゲートアレイ3の動作と同期して時間的に切り換えられる。再生照明光であるレーザ光1aの照射角の制御は、再生光照射制御回路4により照射角制御部1aを制御することにより行われる。

30

【0007】

レーザアレイ1によりホログラムメモリ2に照射された再生照明光のレーザ光1aは、ホログラムメモリ2を通過して再生光の光パターン2aとなる。この際、ホログラムメモリ2にホログラムとして記録されたマスクパターンを再生し、再生光は光パターン2aを形成する。この光パターンが光再構成型ゲートアレイ3に照射される。光再構成型ゲートアレイ3は光パターン2aに対して光電変換を行い、光パターン2aに対応した論理演算回路の再構成を行う。

【0008】

また、非特許文献1に記載の発明は、光学的メモリ手段2を擬似的に形成する二つの面発光レーザ21、22からのレーザ光を光学系23を介して単一のVLSIで形成される光再構成型ゲートアレイ3を光再構成する構成である。この構成により光再構成型ゲートアレイ3のフォトダイオードにより多くの光量のレーザ光を照射することができるため、再構成速度の改善が可能となった。

40

【0009】

前記構成の発明では、光再構成型ゲートアレイ3に4bitアップダウンカウンタを実装したVLSIとして構成し、この4bitアップダウンカウンタの駆動を単一の面発光レーザ21（又は22）による照射の場合と、二つの面発光レーザ21、22による照射の場合とを比較した。単一の面発光レーザ21（又は22）の照射の場合が580[μsec]（又は1340[μsec]）であるのに対し、二つの面発光レーザ21、22の場合は340[μsec]となり、二つの面発光レーザ21、22の場合が光再構成の速度を

50

短縮できたことを確認している。

【0010】

前記各光再構成ゲートアレイの再構成制御装置は、いずれも光再構成型ゲートアレイ3のVLSIへ並列的に高速な書込みが可能であり、多数(例えば、100程度)の再構成回路パターンを光学的メモリ手段2に格納して保有できる利点を有する。

【特許文献1】特開2002-353317号公報

【特許文献2】特開2005-51059号公報

【非特許文献1】社団法人電子情報通信学会論文「複数のVCSELを用いたODRGAの再構成速度改善」(宮野元嗣、渡邊実、小林史典)

【発明の開示】

10

【発明が解決しようとする課題】

【0011】

前記背景技術に係る光再構成ゲートアレイの再構成制御装置は以上のように各々構成されており、文献1及び2の各発明のいずれにおいても、光学的メモリ手段2に対して単一の光を照射して再生光の光パターン2aを光学的メモリ手段2から光再構成型ゲートアレイ3へ照射させていることから、単一の光の光量に応じた光再構成の速度となり、レーザアレイ1の発光光量を増大しない限り光再構成の時間を短縮できないという課題を有する。この光再構成速度を短縮するためにレーザアレイ1の発光光量を増大させると、システム全体の消費電力が増大すると共に、システムのコストアップという課題を有する。

【0012】

20

また、非特許文献1の発明は、光再構成型ゲートアレイ3への照射する再生光の光量を増大させるために面発光レーザ21、22からの二つの再生光を光学系23により幾何光学的に合成させているものであり、レーザアレイ1の発光光量を増大させることを前提とするものであることから、システム全体の消費電力を増大させると共に、システムを大幅にコストアップさせるという課題を有する。

【0013】

本発明は、前記課題を解消するためになされたもので、光再構成ゲートアレイにおける光再構成時間の短縮をシステム全体の消費電力を抑制しながらコストアップすることなく実行できる光再構成ゲートアレイの再構成制御装置を提供することを目的とする。また、本発明は、光再構成ゲートアレイの用途に応じて、再構成回路パターン数と光再構成速度とを任意に適宜選択して構成できる光再構成ゲートアレイの再構成制御装置を提供することを目的とする。

30

【課題を解決するための手段】

【0014】

本発明に係る光再構成ゲートアレイの再構成制御装置は、再生光を発光する複数の発光部がアレイ状に配列され、当該複数の発光部からの各再生光を照射する再生光照射手段と、前記再生光照射手段に対向配設され、前記各再生光の照射により再構成回路パターンに対応する予め格納された記録情報の光パターンを射出する光学的メモリ手段と、前記光学的メモリ手段から射出された光パターンの照射によりアレイ状に配列された複数の論理演算セルを各種の論理演算回路に再構成する光再構成型ゲートアレイと、前記光学的メモリ手段に予め格納された記録情報の記録態様に対応した複数の再生光を当該記録情報の記録領域に発光部が照射するように制御する再生光照射制御手段とを備えるものである。

40

【0015】

本発明に係る光再構成ゲートアレイの再構成制御装置は必要に応じて、再生光照射制御手段が、光学的メモリ手段に予め格納された複数の記録情報の各記録態様に対応した複数の再生光を当該複数の記録情報の各記録領域に発光部から照射させ、当該照射により光学的メモリ手段から射出される複数の光パターンで前記光再構成型ゲートアレイの一又は複数の論理演算回路を再構成するものである。

【0016】

本発明に係る光再構成ゲートアレイの再構成制御装置は必要に応じて、再生光照射制御

50

手段が、記録情報に対応した複数の再生光を発光する複数の発光部の範囲内で増加又は減少させるものである。

【0017】

本発明に係る光再構成ゲートアレイの再構成制御方法は、再生光照射制御手段の複数アレイ状に配列される発光部から光学的メモリ手段に再生光を照射し、当該光学的メモリ手段から光パターンを再生して光再構成型ゲートアレイに照射して各種の論理演算回路を再構成する光再構成ゲートアレイの再構成制御方法において、前記光学的メモリ手段に予め格納された記録情報の記録態様に対応した複数の再生光を当該記録情報の記録領域に再生光照射手段の複数の発光部が照射し、前記記録情報の記録領域から単一の光パターンを再生して光再構成型ゲートアレイに照射するものである。

10

【0018】

本発明に係る光再構成ゲートアレイの再構成制御方法は必要に応じて、光学的メモリ手段に予め格納された複数の記録情報の各記録態様に対応した複数の再生光を当該複数の記録情報の各記録領域に再構成照射手段の複数の発光部が照射し、前記複数の記録情報の各記録領域から複数の光パターンを再生して光再構成型ゲートアレイに照射し、前記光再構成型ゲートアレイの一又は複数の論理演算回路を再構成するものである。

【発明の効果】

【0019】

このように本発明においては、複数の発光部がアレイ状に配列されてなる再生光照射手段から再生光を複数発光し、この複数発光された再生光の照射により光学的メモリ手段が予め格納された記録情報の光パターンを射出し、この射出された光パターンの照射によりアレイ状に複数の論理演算セルを配列してなる光再構成型ゲートアレイが各種の論理演算回路に再構成され、この再構成を光学的メモリ手段に予め格納された記録情報の記録態様に対応した複数の再生光を当該記録情報の記録領域に発光部が照射するように再生光照射制御手段が制御するようにしているので、高速に光再構成が必要な場合とより多くの再構成回路パターンが必要な場合とを適宜切替えて制御できることとなり、光再構成ゲートアレイにおける光再構成時間の短縮をシステム全体の消費電力を抑制しながらコストアップすることなく実行できると共に、光再構成ゲートアレイの用途に応じて、再構成回路パターン数と光再構成速度とを任意に適宜選択して構成できるという効果を奏する。

20

【0020】

このように本発明においては、再生光照射制御手段が、光学的メモリ手段に予め格納された複数の記録情報の各記録態様に対応した複数の再生光を当該複数の記録情報の各記録領域に発光部から照射させ、当該照射により光学的メモリ手段から射出される複数の光パターンで前記光再構成型ゲートアレイの一又は複数の論理演算回路を再構成するようにしているので、複数の光パターンで光再構成型ゲートアレイの論理演算セルをより大きな光量で論理演算回路に再構成できることとなり、光再構成の時間を大幅に短縮して再構成速度を高速化できる。

30

【0021】

また、本発明においては、記録情報に対応した複数の再生光を発光する複数の発光部の範囲内で再生光照射制御手段が増加又は減少させるようにしているので、光再構成ゲートアレイの用途に応じて、再構成回路パターン数と光再構成速度とを任意に適宜選択して構成できるという効果を有する。

40

【0022】

また、本発明においては、再生光照射制御手段の複数アレイ状に配列される発光部から光学的メモリ手段に再生光を照射し、当該光学的メモリ手段から光パターン再生光を再生して光再構成型ゲートアレイに照射して各種の論理演算回路を再構成する際に、光学的メモリ手段に予め格納された記録情報の記録態様に対応した複数の再生光を当該記録情報の記録領域に再生光照射手段の複数の発光部が照射し、前記記録情報の記録領域から単一の光パターン生成光を再生して光再構成型ゲートアレイに照射するようにしているので、高速に光再合成が必要な場合とより多くの再構成回路パターンが必要な場合とを適宜切替

50

て制御できることとなり、光再構成ゲートアレイにおける光再構成時間の短縮をシステム全体の消費電力を抑制しながらコストアップすることなく実行できると共に、光再構成ゲートアレイの用途に応じて、再構成回路パターン数と光再構成速度とを任意に適宜選択して構成できるという効果を奏する。

【 0 0 2 3 】

このように本発明においては、光学的メモリ手段に予め格納された複数の記録情報の各記録態様に対応した複数の再生光を当該複数の記録情報の各記録領域に再構成照射手段の複数の発光部が照射し、前記複数の記録情報の各記録領域から複数の光パターンを再生して光再構成型ゲートアレイに照射し、前記光再構成型ゲートアレイの一又は複数の論理演算回路を再構成するようにしているので、複数の光パターンで光再構成型ゲートアレイの論理演算セルをより大きな光量で論理演算回路に再構成できることとなり、光再構成の時間を大幅に短縮して再構成速度を高速化できる。

10

【発明を実施するための最良の形態】

【 0 0 2 4 】

(本発明の第1の実施形態)

以下、本発明の第1の実施形態に係る光再構成ゲートアレイの再構成制御装置をその方法と共に図1ないし図3に基づいて説明する。この図1は本実施形態に係る光再構成ゲートアレイの再構成制御装置の全体概略構成図、図2は図1に記載の光再構成ゲートアレイの再構成制御装置におけるレーザアレイからホログラムメモリへのレーザ光照射態様図、図3は図2におけるホログラムメモリ端部領域へのレーザ光照射態様図を示す。

20

【 0 0 2 5 】

前記各図において本発明の第1の実施形態に係る光再構成ゲートアレイの再構成制御装置は、レーザ光を発光する複数のレーザ11、～、1nがアレイ状に配列され、この複数のレーザ11、～、1nからの各レーザ光101a、～、136aを照射する再生光照射手段のレーザアレイ1と、前記レーザアレイ1に対向配設され、前記各レーザ光101a、～、136aの照射により再構成回路パターンに対応する予め格納された記録情報の光パターン21aを射出する光学的メモリ手段のホログラムメモリ2と、このホログラムメモリ2から射出された光パターン21aの照射によりアレイ状に配列された複数の論理演算セルを各種の論理演算回路に再構成する光再構成型ゲートアレイ3と、ホログラムメモリ2に予め格納された記録情報の記録態様に対応した複数の再生光を当該記録情報の記録領域21にレーザ11、～、1nが照射するように制御する再生光照射制御手段4とを備える構成である。

30

【 0 0 2 6 】

前記レーザアレイ1は、アレイ状に配列されたレーザ11、～、1nのうち、ホログラムメモリ2の同一記録情報に対してレーザ光を照射する36のレーザ101、～、136が再生光のレーザ光を射出する構成である。なお、このレーザアレイ1は、前記背景技術と同様にVCSL (Vertical-cavity Surface-emitting Laser) も用いることができ、この場合に各レーザ11、～、1nをマトリクス特定による発光制御とすることができる。

【 0 0 2 7 】

前記ホログラムメモリ2は、複数のレーザ11、～、1nから各々異なる入射角のレーザ光を多値多層に記録するボリュームホログラムを用いて構成できる。また、このホログラムメモリ2は、透過型ホログラム(例えば、リップマンホログラム)で構成したが、反射型ホログラムメモリを用いることもできる。このホログラムメモリ2には、前記異なる入射角のレーザ光の照射によって再構成される同一の再構成回路パターンが照射されるレーザ光の数に対して格納される。

40

【 0 0 2 8 】

次に、前記構成に基づく本実施形態に係る光再構成ゲートアレイの再構成制御装置及びその方法の動作について説明する。

まず、図1及び図2に基づいて光再構成型ゲートアレイ3の中心近傍における論理演算

50

セル 3 1 について高速モードの光再構成を実行する。この場合に再生光照射制御回路 4 は、論理演算セル 3 1 に対応するホログラムメモリ 2 の記録領域 2 1 に格納された記録情報の記録態様に基づいてレーザアレイ 1 のレーザ 1 0 1、～、1 3 6 を発光するように制御する。

【 0 0 2 9 】

このレーザアレイ 1 のレーザ 1 0 1、～、1 3 6 が全て発光してレーザ光 1 0 1 a、～、1 3 6 a を各々異なる入射角でホログラムメモリ 2 の記録領域 2 1 に照射する。このレーザ光 1 0 1 a、～、1 3 6 a は、各々がホログラムメモリ 2 の記録領域 2 1 に予め格納されている同一の再構成回路パターンを個別独立して解析光の光パターンを重畳させた状態で単一の光パターン 2 1 a を射出させる。

10

【 0 0 3 0 】

前記重畳された単一の光パターン 2 1 a がレーザ 1 0 1、～、1 3 6 から励起されるレーザ光 1 0 1 a、～、1 3 6 a の総和の光量を有することから、この光パターン 2 1 a は光再構成型ゲートアレイ 3 の論理演算セル 3 1 に照射されて、この論理演算セル 3 1 を極めて高速に再構成できることとなる。

【 0 0 3 1 】

また、図 3 において、ホログラムメモリ 2 のコーナー部に位置する記録領域 2 1 に対してレーザアレイ 1 のコーナー部分の複数の各レーザ 1 0 1、～、1 3 6 がレーザ光 1 0 1 a、～、1 3 6 a を各々異なる入射角で照射して重畳された光パターン 2 1 a を射出し、この光パターン 2 1 a により高速に論理演算セル 3 1 を再構成する。

20

【 0 0 3 2 】

さらに、ホログラムメモリ 2 の記録領域 2 1 以外の記録領域 2 2、～、2 n は、前記背景技術として図 6 に記載する光再構成ゲートアレイの再構成制御装置と同様にレーザアレイ 1 の各レーザ 1 1、～、1 n ( 1 0 1、～、1 3 6 を除く ) とホログラムメモリ 2 の記録領域 2 2、～、2 n ( 2 1 以外の領域 ; 図示を省略 ) と光再構成型ゲートアレイ 3 の論理演算セル 3 2、～、3 n ( 3 1 以外の論理演算セル ; 図示を省略 ) とを各対応付け、前記レーザ 1 1、～、1 n からレーザ光 1 a を各々記録領域 2 2、～、2 n に照射し、この記録領域 2 2、～、2 n から各光パターン 2 a が射出される。この各光パターン 2 a が再生光として光再構成型ゲートアレイ 3 の論理演算セル 3 2、～、3 n に照射されて遅い速度で再構成が実行できることとなる。

30

【 0 0 3 3 】

( 本発明の第 2 の実施形態 )

本発明の第 2 の実施形態に係る光再構成ゲートアレイの再構成制御装置をその方法と共に図 4 に基づいて説明する。この図 4 は第 2 の実施形態に係る光再構成ゲートアレイの再構成制御装置の全体概略構成図を示す。

【 0 0 3 4 】

同図において本発明の第 2 の実施形態に係る光再構成ゲートアレイの再構成制御装置は、前記レーザアレイ 1、ホログラムメモリ 2、光再構成型ゲートアレイ 3 及び再生光照射制御手段 4 を共通して備え、前記レーザアレイ 1 及びホログラムメモリ 2 が各々射出する各レーザ光 1 0 1 a、～、1 3 6 a、1 3 7 a 及び光パターン 2 1 a、2 2 a の照射態様を異にする構成である。

40

【 0 0 3 5 】

前記レーザアレイ 1 は、再生光照射制御手段 4 の制御によりホログラムメモリ 2 に予め格納された複数の記録情報 ( 光パターン 2 1 a、2 2 a ) の各記録態様に対応したレーザ光 1 0 1 a、～、1 3 6 a 及びレーザ光 1 3 7 a を前記記録情報 ( 光パターン 2 1 a ) の記録領域 2 1 及び記録情報 ( 光パターン 2 2 a ) の記録領域 2 2 へ照射する。このレーザ光 1 0 1 a、～、1 3 6 a、1 3 7 a の各照射によりホログラムメモリ 2 の記録領域 2 1 からは記録情報光パターン 2 1 a が射出されると共に、ホログラムメモリ 2 の記録領域 2 2 からは光パターン 2 2 a が射出される。

【 0 0 3 6 】

50

前記ホログラムメモリ 2 は、射出した各光パターン 2 1 a、2 2 a を光再構成型ゲートアレイ 3 の論理演算セル 3 1 に照射し、この論理演算セル 3 1 を論理演算回路に光再構成する。

【0037】

このように本実施形態に係る光再構成ゲートアレイの再構成制御装置は、二つの光パターン 2 1 a、2 2 a を同一の論理演算セル 3 1 に照射することにより、少なくとも二倍の光量で論理演算回路を再構成できることとなり、光再構成時間の短縮及び再構成速度を高速化できる。

【0038】

なお、本実施形態に係る光再構成ゲートアレイの再構成制御装置においては、二つの光パターンをホログラムメモリ 2 から光再構成型ゲートアレイ 3 へ射出する構成としたが、ホログラムメモリ 2 から三つ以上の光パターンを光再構成型ゲートアレイ 3 へ射出する構成とすることもできる。

【0039】

(本発明の他の実施形態)

本発明の他の実施形態に係る光再構成ゲートアレイの再構成制御装置をその方法と共に、図 5 に基づいて説明する。この図 5 は本発明の他の実施形態に係る光再構成ゲートアレイの再構成制御装置の全体概略構成図を示す。

【0040】

同図において本実施形態に係る光再構成ゲートアレイの再構成制御装置は、前記第 1 の実施形態の光再構成ゲートアレイの再構成制御装置と同様に、レーザアレイ 1、ホログラムメモリ 2、光再構成型ゲートアレイ 3 及び再生光照射制御回路 4 を備え、この構成に加え、レーザアレイ 1 の射出側に照射角度制御部 5 を備える構成である。この照射角度制御部 5 は、ホログラムメモリ 2 のレーザ 1 1、～、1 n に各々対応してマトリクス状に配設される偏向素子 5 1、～、5 n で形成され、この偏向素子 5 1、～、5 n を個別に独立して再生光照射制御回路 4 により制御される構成である。この偏向素子 5 1、～、5 n は、例えば偏向制御型の電気光学変調素子で構成することもできる。

【0041】

次に、前記構成に基づく本実施形態に係る光再構成ゲートアレイの再構成制御装置及びその方法の動作について説明する。

前記第 1 の実施形態と同様に、再生光照射制御回路 4 は論理演算セル 3 1 に対応するホログラムメモリ 2 の記録領域 2 1 に格納された記録情報の記録態様に基づいてレーザアレイ 1 のレーザ 1 0 1、～、1 3 6 を発光するように制御する。このレーザアレイ 1 のレーザ 1 0 1、～、1 3 6 は、全て発光してレーザ光 1 0 1 a、～、1 3 6 a をレーザアレイ 1 の下面から垂直方向に射出させる。

【0042】

また、前記再生光照射制御回路 4 は、偏向素子 5 1、～、5 n のうちレーザ 1 0 1、～、1 3 6 に対応する偏向素子 5 0 1、～、5 3 6 の偏向作用により前記垂直方向に射出されたレーザ光 1 0 1 a、～、1 3 6 a を各々所定角度だけ偏向させてホログラムメモリ 2 の記録領域 2 1 に集光照射する。

【0043】

さらに、前記ホログラムメモリ 2 の中央部分以外の端部における記録領域 2 1 について、又はこの記録領域 2 1 以外の領域における記録領域 2 2、～、2 n についても前記第 1 の実施形態と同様に光再構成を実行することとなる。

【0044】

なお、前記各実施形態においてはホログラムメモリ 2 の記録領域 2 1 へ集中照射するレーザアレイ 1 のレーザ 1 0 1、～、1 3 6 からレーザ光 1 0 1 a、～、1 3 6 a は、中心光束を用いる構成としたが、各レーザ光 1 0 1 a、～、1 3 6 a の拡散光の周辺領域光束を用いる構成とすることもできる。このように拡散光の周辺領域光束を用いる構成としたことから、レーザアレイ 1 のレーザ 1 1、～、1 n の利用効率を最大限に向上させること

10

20

30

40

50

ができると共に、レーザアレイ 1 の消費電力を極力削減できることとなる。

【0045】

また、前記各実施形態に係る光再構成ゲートアレイの再構成制御装置においては、レーザアレイ 1 よりレーザ光を射出する構成としたが、コヒーレント光又はインコヒーレント光を再生光照射手段より再生光として射出する構成とすることもできる。

【図面の簡単な説明】

【0046】

【図 1】本発明の第 1 の実施形態に係る光再構成ゲートアレイの再構成制御装置の再構成制御装置の全体概略構成図である。

【図 2】図 1 に記載の光再構成ゲートアレイの再構成制御装置におけるレーザアレイからホログラムメモリへのレーザ光照射態様図である。

【図 3】図 2 におけるホログラムメモリ端部領域へのレーザ光照射態様図動作フローチャート図である。

【図 4】本発明の第 2 の実施形態に係る光再構成ゲートアレイの再構成制御装置の全体概略構成図である。

【図 5】本発明の他の実施形態に係る光再構成ゲートアレイの再構成制御装置の全体概略構成図である。

【図 6】背景技術に係る光再構成ゲートアレイの再構成制御装置の概略構成図である。

【図 7】背景技術に係る光再構成ゲートアレイの再構成制御装置の概略構成図である。

【符号の説明】

【0047】

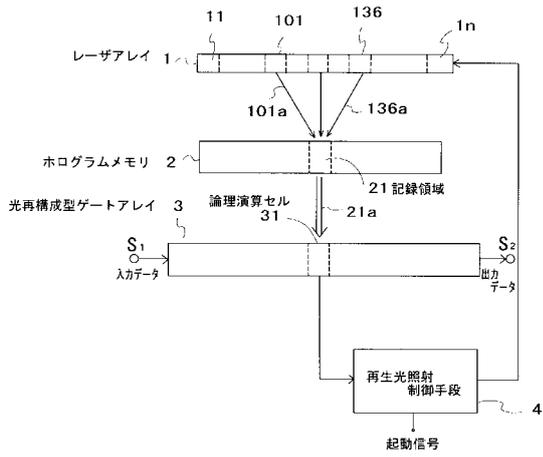
- 1 レーザアレイ
- 1 a レーザ光
- 1 1、・・・、1 n、1 0 1、～、1 3 6 レーザ
- 1 0 1 a、～、1 3 6 a レーザ光
- 2 ホログラムメモリ
- 2 a 光パターン
- 2 1、2 2、～、2 n 記録領域
- 2 1 a 光パターン
- 2 3 光学系
- 3 光再構成型ゲートアレイ
- 3 1、3 2、～、3 n 論理演算セル
- 4 再生光照射制御回路
- 5 照射角度制御部
- 5 0 照射角制御部
- 5 1、～、5 n、5 0 1、～、5 3 6 偏向素子

10

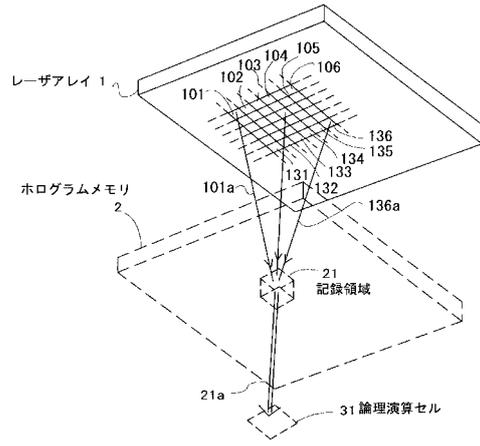
20

30

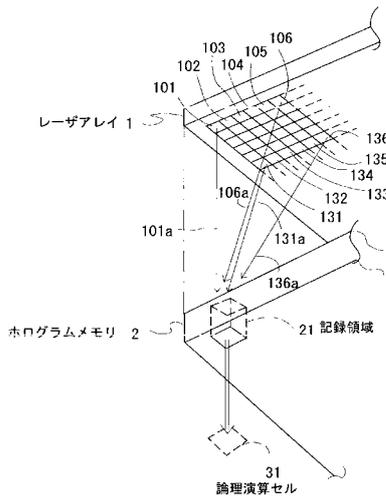
【図 1】



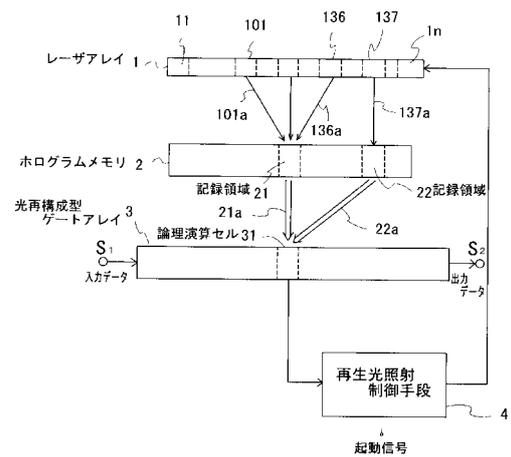
【図 2】



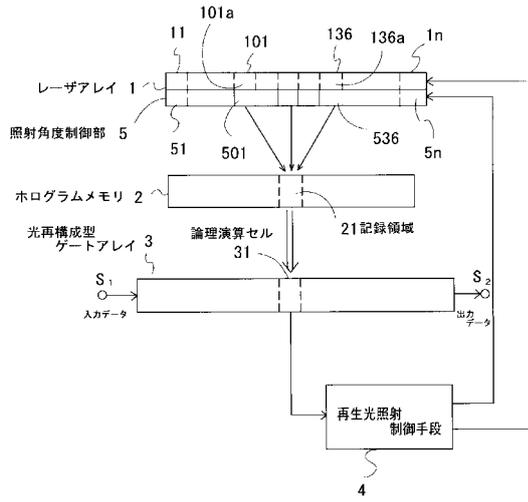
【図 3】



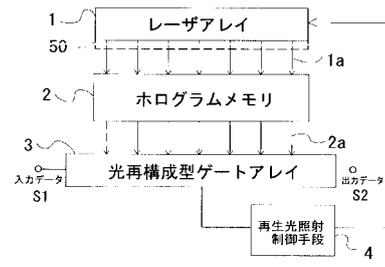
【図 4】



【 図 5 】



【 図 6 】



【 図 7 】

