

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5198385号
(P5198385)

(45) 発行日 平成25年5月15日(2013.5.15)

(24) 登録日 平成25年2月15日(2013.2.15)

(51) Int.Cl. F I
H O 1 L 29/82 (2006.01) H O 1 L 29/82 Z

請求項の数 7 (全 15 頁)

<p>(21) 出願番号 特願2009-189211 (P2009-189211) (22) 出願日 平成21年8月18日(2009.8.18) (65) 公開番号 特開2011-40679 (P2011-40679A) (43) 公開日 平成23年2月24日(2011.2.24) 審査請求日 平成24年7月9日(2012.7.9)</p> <p>特許法第30条第1項適用 研究集会名 14▲th▼ International Conference On Narrow Gap Semiconduc tors and Systems 主催者名 国立大 学法人東北大学 開催日 平成21年7月14日</p>	<p>(73) 特許権者 503360115 独立行政法人科学技術振興機構 埼玉県川口市本町四丁目1番8号 (74) 代理人 100087480 弁理士 片山 修平 (74) 代理人 100137615 弁理士 横山 照夫 (72) 発明者 好田 誠 宮城県仙台市青葉区米ヶ袋3-4-13- 201 (72) 発明者 新田 淳作 宮城県仙台市青葉区大手町2-25-15 06</p> <p>審査官 長谷川 直也</p> <p style="text-align: right;">最終頁に続く</p>
---	--

(54) 【発明の名称】 半導体積層構造

(57) 【特許請求の範囲】

【請求項1】

第1半導体層と、

前記第1半導体層上に設けられ、前記第1半導体層よりバンドギャップが小さく、伝導帯のエネルギーが前記第1半導体層の伝導帯のエネルギーより小さく、価電子帯のエネルギーが前記第1半導体層の価電子帯のエネルギーより大きい第2半導体層と、

前記第2半導体層上に設けられ、前記第2半導体層より大きなバンドギャップを有し、伝導帯のエネルギーが前記第2半導体層の伝導帯のエネルギーより大きく、価電子帯のエネルギーが前記第2半導体層の価電子帯のエネルギーより小さい第3半導体層と、

前記第1半導体層と前記第2半導体層との間に形成され、スピン軌道相互作用に起因した有効磁場が生じる第1界面と、

前記第2半導体層と前記第3半導体層との間に形成された第2界面と、
を具備し、

前記第1界面の伝導帯の不連続エネルギーは前記第1界面の価電子帯の不連続エネルギーより小さく、

前記第2界面の伝導帯の不連続エネルギーは前記第1界面の伝導帯の不連続エネルギーより大きく、

前記第2界面の価電子帯の不連続エネルギーは前記第1界面の価電子帯の不連続エネルギーより小さい半導体積層構造。

【請求項2】

10

20

前記第1半導体層から前記第3半導体層を挟み、前記第1界面にスピン偏極した電子を閉じ込める2つの障壁層を具備する請求項1記載の半導体積層構造。

【請求項3】

前記2つの障壁層の伝導帯のエネルギーは前記第1半導体層、前記第2半導体層および第3半導体層の伝導帯のエネルギーより大きい請求項2記載の半導体積層構造。

【請求項4】

前記第1半導体層はInGaAsP層であり、前記第2半導体層はInGaAs層であり、前記第3半導体層はInGaAlAs層である請求項1から3のいずれか一項記載の半導体積層構造。

【請求項5】

前記第1半導体層はInGaAsP層であり、前記第2半導体層はInGaAs層であり、前記第3半導体層はInGaAlAs層であり、前記2つの障壁層はInAlAs層である請求項2または3記載の半導体積層構造。

【請求項6】

前記第1半導体層は $(\text{In}_{0.53}\text{Ga}_{0.47}\text{As})_x(\text{InP})_{(1-x)}$ であり、前記第3半導体層は $(\text{In}_{0.52}\text{Al}_{0.48}\text{As})_y(\text{In}_{0.53}\text{Ga}_{0.47}\text{As})_{(1-y)}$ である請求項4または5記載の半導体積層構造。

【請求項7】

前記InGaAs層のIn組成比は0.53以上である請求項4から6いずれか一項記載の半導体積層構造。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体積層構造に関し、特に、スピン軌道相互作用をスピン偏極した電子に及ぼす半導体積層構造に関する。

【背景技術】

【0002】

スピンを用いたスピンエレクトロニクスはその実用化が期待されている。スピンエレクトロニクスの分野において、例えば非特許文献1では、スピン軌道相互作用に起因する有効磁場を活用したスピン電界効果トランジスタが提案されている。また、例えば非特許文献2では、スピン軌道相互作用を用いスピン偏極した電子を選別するスピンフィルタが提案されている。スピン軌道相互作用を増大させる方法として、非特許文献3には、InGaAsとInAsとの界面におけるスピン軌道相互作用を用いることが記載されている。非特許文献4には、InPとInGaAsとの界面におけるスピン軌道相互作用を用いることが記載されている。

【先行技術文献】

【非特許文献】

【0003】

【非特許文献1】APPI. Phys. Lett. 56, pp665-667 (1990)

【非特許文献2】Phys. Rev. B 72, 041308(R) (2005)

【非特許文献3】Phys. Rev. Lett. Vol. 84, No. 26 pp6074-6077 (2000)

【非特許文献4】Phys. Rev. B 71, 045328 (2005)

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、非特許文献3および非特許文献4では、半導体界面における伝導帯の不連続エネルギーおよび価電子帯の不連続エネルギーが十分考慮されていない。よって、十分なスピン軌道相互作用が得られていない。

【0005】

本発明は、上記課題に鑑みなされたものであり、スピン軌道相互作用を増大させること

10

20

30

40

50

が可能な半導体積層構造を提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明は、第1半導体層と、前記第1半導体層上に設けられ、前記第1半導体層よりバンドギャップが小さく、伝導帯のエネルギーが前記第1半導体層の伝導帯のエネルギーより小さく、価電子帯のエネルギーが前記第1半導体層の価電子帯のエネルギーより大きい第2半導体層と、前記第2半導体層上に設けられ、前記第2半導体層より大きなバンドギャップを有し、伝導帯のエネルギーが前記第2半導体層の伝導帯のエネルギーより大きく、価電子帯のエネルギーが前記第2半導体層の価電子帯のエネルギーより小さい第3半導体層と、前記第1半導体層と前記第2半導体層との間に形成され、スピン軌道相互作用に起因した有効磁場が生じる第1界面と、前記第2半導体層と前記第3半導体層との間に形成された第2界面と、

10

を具備し、前記第1界面の伝導帯の不連続エネルギーは前記第1界面の価電子帯の不連続エネルギーより小さく、前記第2界面の伝導帯の不連続エネルギーは前記第1界面の伝導帯の不連続エネルギーより大きく、前記第2界面の価電子帯の不連続エネルギーは前記第1界面の価電子帯の不連続エネルギーより小さい半導体積層構造である。本発明によれば、第1界面の電子分布を大きくし、スピン軌道相互作用を増大させることができる。

【0008】

上記構成において、前記第1半導体層から前記第3半導体層を挟み、前記第1界面にスピン偏極した電子を閉じ込める2つの障壁層を具備する構成とすることができる。この構成によれば、電子を第1界面付近に閉じ込めることができる。

20

【0009】

上記構成において、前記2つの障壁層の伝導帯のエネルギーは前記第1半導体層、前記第2半導体層および第3半導体層の伝導帯のエネルギーより大きい構成とすることができる。この構成によれば、電子をより第1界面付近に閉じ込めることができる。

【0010】

上記構成において、前記第1半導体層はInGaAsP層であり、前記第2半導体層はInGaAs層であり、前記第3半導体層はInGaAlAsである構成とすることができる。この構成によれば、第1半導体層と第2半導体層と第3半導体層とを格子整合に近い状態にすることができる。

30

【0011】

上記構成において、前記第1半導体層はInGaAsP層であり、前記第2半導体層はInGaAs層であり、前記第3半導体層はInGaAlAsであり、前記2つの障壁層はInAlAsである構成とすることができる。この構成によれば、第1半導体層と第2半導体層と第3半導体層と障壁層とを格子整合に近い状態にすることができる。

【0012】

上記構成において、前記第1半導体層は $(\text{In}_{0.53}\text{Ga}_{0.47}\text{As})_x(\text{InP})_{(1-x)}$ であり、前記第3半導体層は $(\text{In}_{0.52}\text{Al}_{0.48}\text{As})_y(\text{In}_{0.53}\text{Ga}_{0.47}\text{As})_{(1-y)}$ である構成とすることができる。この構成によれば、第1半導体層と第3半導体層とをInPに格子整合させることができる。

40

【0013】

上記構成において、前記InGaAs層のIn組成比は0.53以上である構成とすることができる。この構成によれば、スピン軌道相互作用を増大させることができる。

【発明の効果】

【0014】

本発明によれば、第1界面の電子分布を大きくし、スピン軌道相互作用を増大させることができる。

【図面の簡単な説明】

【0015】

【図1】図1は、スピンフィルタ素子の上面模式図である。

50

【図 2】図 2 は、図 1 の A - A 断面模式図である。

【図 3】図 3 (a) は、図 2 の上方向 (Z 方向) の距離に対するバンドエネルギーを示す模式図である。図 3 (b) は、Z 方向の距離に対する電子分布を示す模式図である。

【図 4】図 4 (a) および図 4 (b) は、ゲート電極に電圧を印加した場合の、バンドエネルギーと電子分布を示す図である。

【図 5】図 5 (a) および図 5 (b) は、比較例 1 に係る半導体積層構造のバンドエネルギーおよび電子分布を示す図である。

【図 6】図 6 (a) および図 6 (b) は、比較例 2 に係る半導体積層構造のバンドエネルギーおよび電子分布を示す図である。

【図 7】図 7 (a) および図 7 (b) は、比較例 3 に係る半導体積層構造のバンドエネルギーおよび電子分布を示す図である。

10

【図 8】図 8 (a) および図 8 (b) は、実施例 1 に係る半導体積層構造のバンドエネルギーおよび電子分布を示す図である。

【図 9】図 9 は、実施例 2 に係る半導体積層構造を示す図である。

【図 10】図 10 は、実施例 2 に係る半導体積層構造のバンドエネルギー ($E - E_F$) および規格化した電子の波動関数の大きさ $|\psi|$ を距離に対しシミュレーションした結果を示した図である。

【図 11】図 11 は、スピン軌道相互作用の強さを示すパラメータ α をキャリア密度に対しシミュレーションした結果である。

【図 12】図 12 は、比較例 4 に係る半導体積層構造を示す図である。

20

【図 13】図 13 は、比較例 4 に係る半導体積層構造のバンドエネルギー ($E - E_F$) および規格化した電子の波動関数の大きさ $|\psi|^2$ を距離に対しシミュレーションした結果を示した図である。

【図 14】図 14 は、スピン軌道相互作用の強さを示すパラメータ α をキャリア密度に対しシミュレーションした結果である。

【図 15】図 15 は、比較例 5 に係る半導体積層構造を示す図である。

【図 16】図 16 は、実施例 2 と比較例 5 に係る半導体積層構造のスピン軌道相互作用の強さを示すパラメータ α をキャリア密度に対しシミュレーションした結果である。

【図 17】図 17 は、実施例 3 に係る積層構造を示す図である。

【図 18】図 18 (a) から図 18 (c) は、それぞれ、実施例 2、サンプル A およびサンプル B おけるキャリア濃度に対するパラメータ α のシミュレーション結果を示した図である。

30

【発明を実施するための形態】

【0016】

以下、本発明の実施例を図面を参照に説明する。

【実施例 1】

【0017】

まず、実施例 1 から実施例 3 に係る半導体積層構造が用いられる例として、スピンフィルタ素子を説明する。図 1 はスピンフィルタ素子 100 の上面模式図である。電子 90 および 92 が伝導する伝導路 96 の両側に電極 80 および 82 が設けられている。電子 90 は下向きにスピン偏極した電子である。電子 92 は上向きにスピン偏極した電子である。電極 80 と 82 とを用い、電子 90 および 92 の伝導方向に交差する方向 (好ましくは垂直方向) に電界を印加する。スピン偏極した電子 90 および 92 はスピン軌道相互作用に起因した有効磁場の空間勾配により逆方向の力を受ける。スピン軌道相互作用に起因した有効磁場は、電子が走行することにより受ける磁場である。これにより、上向きにスピン偏極した電子 92 と下向きにスピン偏極した電子 90 とは異なる方向に伝導する。よって、伝導路 98 を分離することにより、上向きにスピン偏極した電子 92 と下向きにスピン偏極した電子 90 とを選別することができる。

40

【0018】

図 2 は、図 1 の A - A 断面模式図である。基板 18 に半導体積層構造 10 が形成されて

50

いる。半導体積層構造 10 は障壁層 22 および 24 と、障壁層 22 および 24 に挟まれた井戸層 20 と、を備えている。半導体積層構造 10 は凸部状に設けられており、両側の側面に電極 80 および 82 が設けられている。電極 80 および 82 は、井戸層 20、障壁層 24 の積層面方向に電界を印加する。障壁層 24 上にはゲート電極 84 が形成されている。

【0019】

スピン軌道相互作用として、例えばラシュバスピン軌道相互作用を用いることができる。ラシュバスピン軌道相互作用に起因した有効磁場は、半導体積層構造 10 内の電界強度（特に価電子帯の電界強度）に依存する。このため、ゲート電極 84 に電圧を印加することにより、半導体積層構造 10 の縦方向の電界を変化させることができ、スピン軌道相互作用の大きさを変化させることができる。さらに、電極 80 および 82 との間に電圧を印加することにより、上述のように、スピン偏極した電子を選別することができる。ラシュバスピン軌道相互作用を用いるため、半導体積層構造 10 を構成する半導体は、閃亜鉛鉱型結晶構造を有することが好ましい。また、半導体積層構造 10 を構成する半導体は、3 族と 5 族の化合物半導体であることが好ましい。また、半導体積層構造 10 を構成する半導体として、2 族と 6 族の化合物半導体を用いることもできる。ラシュバスピン軌道相互作用を用いる場合、半導体積層構造は (001) 面に積層され、スピン偏極した電子は [110] 方向または [100] 方向に走行することが好ましい。例えば半導体積層構造は (110) 面に積層され、スピン偏極した電子は [001] 方向または [1-10] 方向に走行してもよい。また、これらの面および方向は、等価な面および方向を含む。これにより、ラシュバスピン軌道相互作用に起因した有効磁場により、スピン偏極した電子を歳差運動させることができる。

【0020】

図 3 (a) は、図 2 の上方向 (Z 方向) の距離に対するバンドエネルギーを示す模式図である。図 3 (b) は、Z 方向の距離に対する電子分布を示す模式図である。伝導帯底のエネルギー E_c (以下、伝導帯のエネルギーともいう) と価電子帯トップのエネルギー E_v (以下、価電子帯のエネルギーともいう) を示している。井戸層 20 のバンドギャップは障壁層 22 および 24 より小さい。このため、電子は井戸層 20 内に分布する。

【0021】

図 4 (a) および図 4 (b) は、ゲート電極 84 に電圧を印加した場合の、バンドエネルギーと電子分布を示す図である。図 4 (a) のように、ゲート電極 84 に電圧を印加することにより、電界が生じ、スピン軌道相互作用に起因した有効磁場は大きくなる。領域 58 のような価電子帯が連続的に変化する領域より、領域 56 のように価電子帯が大きく変化する界面の方がスピン軌道相互作用に起因した有効磁場は大きくなる。しかしながら、図 4 (b) のように、障壁層 22 と井戸層 20 との界面における電子分布 68 は小さいため、スピン軌道相互作用に起因した有効磁場を受ける電子は少ない。

【0022】

電子の受けるスピン軌道相互作用を増大させるためには、スピン軌道相互作用に起因した有効磁場が大きな領域の電子の存在確率を大きくすることが求められる。そこで、井戸層 20 内に第 1 半導体層と第 2 半導体層とを設ける。第 2 半導体層は第 1 半導体層上に設けられ、第 1 半導体層よりバンドギャップが小さい。これにより、第 1 半導体層と第 2 半導体層との間に形成された第 1 界面においてスピン軌道相互作用に起因した有効磁場が生じる。よって、強いスピン軌道相互作用を生成することができる。

【0023】

図 5 (a) および図 5 (b) は、比較例 1 に係る半導体積層構造のバンドエネルギーおよび電子分布を示す図である。図 5 (a) を参照し、井戸層 20 を第 1 半導体層 12 と第 1 半導体層 12 よりバンドギャップが小さい第 2 半導体層 14 とで形成する。第 1 半導体層 12 と第 2 半導体層とは第 1 界面 32 を形成する。比較例 1 では、第 1 界面 32 における伝導帯の不連続エネルギー E_{c1} は、第 1 界面 32 における価電子帯の不連続エネルギー E_{v1} より大きい ($E_{c1} > E_{v1}$)。例えば、非特許文献 3 のように、第 1 半導体

10

20

30

40

50

層 1 2 として $\text{In}_{0.75}\text{Ga}_{0.25}\text{As}$ を、第 2 半導体層 1 4 として InAs を用いる。この場合、 $E_c 1$ は 0.0914 eV 、 $E_v 1$ は 0.08164 eV である。

【 0 0 2 4 】

図 5 (b) を参照し、第 1 半導体層 1 2 と第 2 半導体層 1 4 を挟む障壁層 2 2 および 2 4 により第 1 界面 3 2 にスピン偏極した電子を閉じ込めることができる。しかし、比較例 1 では、 $E_c 1$ が大きいため、第 1 界面 3 2 における電子分布 6 0 を大きくすることが難しい。かつ、第 1 界面 3 2 の $E_v 1$ が小さいため、第 1 界面 3 2 におけるスピン軌道相互作用に起因した有効磁場が弱い。これらのため、電子に寄与するスピン軌道相互作用は小さい。

【 0 0 2 5 】

図 6 (a) および図 6 (b) は、比較例 2 に係る半導体積層構造のバンドエネルギーおよび電子分布を示す図である。図 6 (a) を参照し、比較例 2 では、例えば、非特許文献 4 のように、第 1 半導体層 1 2 として InP を、第 2 半導体層 1 4 として $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ を用いる。この場合、 $E_c 1$ は 0.221 eV 、 $E_v 1$ は 0.406 eV である。 $E_v 1$ が大きいため、第 1 界面 3 2 におけるスピン軌道相互作用に起因した有効磁場を強くすることができる。

【 0 0 2 6 】

図 6 (b) を参照し、しかしながら、 $E_c 1$ も大きいため、第 1 界面 3 2 における電子分布 6 0 を大きくすることが難しい。よって、スピン軌道相互作用に起因した有効磁場の影響を受けるスピン偏極した電子は少ない。

【 0 0 2 7 】

図 7 (a) および図 7 (b) は、比較例 3 に係る半導体積層構造のバンドエネルギーおよび電子分布を示す図である。図 7 (a) を参照し、比較例 3 では、 $E_c 1$ を $E_v 1$ より小さくする。さらに $E_v 1$ を大きくする。例えば、第 1 半導体層 1 2 として $(\text{In}_{0.53}\text{Ga}_{0.47}\text{As})_{0.41}(\text{InP})_{0.59}$ を用いる。第 2 半導体層 1 4 として $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ を用いる。この場合、 $E_c 1$ は 0.2068 eV 、 $E_v 1$ は 0.333 eV である。 $E_v 1$ が大きいため、第 1 界面 3 2 におけるスピン軌道相互作用に起因した有効磁場を強くすることができる。

【 0 0 2 8 】

図 7 (b) を参照し、 $E_c 1$ が小さいため、第 1 界面 3 2 における電子分布 6 0 を大きくすることができる。よって、スピン軌道相互作用に起因した有効磁場の影響を受けるスピン電極した電子密度を大きくすることができる。

【 0 0 2 9 】

このように、第 1 半導体層 1 2 と第 2 半導体層 1 4 との少なくとも一方を 4 元以上の化合物半導体層を用い形成する。これにより、 $E_c 1$ と $E_v 1$ とを任意に設定することができる。よって、 $E_c 1$ を $E_v 1$ より小さくし、 $E_v 1$ を大きくすることができる。これにより、第 1 界面 3 2 におけるスピン軌道相互作用に起因した有効磁場を大きくことができ、かつ第 1 界面 3 2 における電子分布を大きくすることができる。

【 0 0 3 0 】

障壁層 2 2 の伝導帯のエネルギー E_c を第 1 半導体層 1 2 の伝導帯のエネルギー E_c より高くする。また、障壁層 2 2 の伝導帯のエネルギー E_c を第 2 半導体層 1 4 の伝導帯のエネルギー E_c より高くする。つまり、2 つの障壁層 2 2 および 2 4 の伝導帯のエネルギー E_c を第 1 半導体層 1 2 および第 2 半導体層 1 4 の伝導帯のエネルギー E_c より高くする。例えば、障壁層 2 2 および 2 4 のバンドギャップエネルギーを第 1 半導体層 1 2 および第 2 半導体層 1 4 のバンドギャップエネルギーより大きくする。これにより、電子をより井戸層 2 0 に閉じ込めることができ、第 1 界面 3 2 付近により電子を閉じ込めることができる。

【 0 0 3 1 】

第 1 半導体層 1 2 として InGaAsP を用い、第 2 半導体層 1 4 として InGaAs を用いることができる。これにより、第 1 半導体層 1 2 と第 2 半導体層 1 4 とを格子整合に近い状態にすることができる。また、障壁層 2 2 および 2 4 の少なくとも一方に InA

10

20

30

40

50

1 A s を用いることができる。これにより、障壁層 2 2 および 2 4 と第 1 半導体層 1 2 と第 2 半導体層 1 4 とを格子整合に近い状態にすることができる。

【 0 0 3 2 】

特に、 $In_{0.53}Ga_{0.47}As$ は InP と格子整合している。よって、 $(In_{0.53}Ga_{0.47}As)_x(InP)_{(1-x)}$ の x を $0 < x < 1$ の範囲で任意に設定することにより、第 1 半導体層 1 2 を InP に格子整合させた状態で、 E_{c1} および E_{v1} を任意に設定することができる。第 2 半導体層 1 4 としては、 InP に格子整合した $In_{0.53}Ga_{0.47}As$ を用いることが好ましい。しかしながら、スピン軌道相互作用を大きくするためにはバンドギャップが小さいことが好ましい。よって、より In の組成比が大きい $InGaAs$ を用いることができる。障壁層 2 2 および 2 4 の少なくとも一方としては、 InP に格子整合した $In_{0.52}Al_{0.48}As$ を用いることが好ましい。

10

【 0 0 3 3 】

第 1 半導体層 1 2 として 4 元以上の化合物半導体を用いる場合、例えば $InGaAsSb$ を用いることができる。第 2 半導体層 1 4 として 4 元以上の化合物半導体を用いる場合、例えば $InGaAsSb$ を用いることができる。このように、第 1 半導体層 1 2 および第 2 半導体層 1 4 の少なくとも一方に 4 元以上の化合物半導体を用いる場合、例えば $GaAs$ 、 $InAs$ 、 $AlAs$ 、 GaP 、 InP 、 AlP 、 $GaSb$ 、 $InSb$ 、 $AlSb$ 、 GaN 、 InN および AlN を含む化合物半導体を用いることができる。

【 0 0 3 4 】

図 8 (a) および図 8 (b) は、実施例 1 に係る半導体積層構造のバンドエネルギーおよび電子分布を示す図である。図 8 (a) を参照し、実施例 1 では、第 2 半導体層 1 4 上に第 3 半導体層 1 6 が設けられている。第 3 半導体層 1 6 は第 2 半導体層より大きなバンドギャップを有する。第 2 半導体層 1 4 と第 3 半導体層 1 6 との間に第 2 界面 3 4 が形成されている。

20

【 0 0 3 5 】

図 8 (b) を参照し、第 3 半導体層 1 6 により、第 1 界面 3 2 における電子分布をさらに増大させることができる。

【 0 0 3 6 】

また、障壁層 2 2 の伝導帯のエネルギー E_c を第 1 半導体層 1 2 の伝導帯のエネルギー E_c より高くする。また、障壁層 2 2 の伝導帯のエネルギー E_c を第 3 半導体層 1 6 の伝導帯のエネルギー E_c より高くする。つまり、2 つの障壁層 2 2 および 2 4 の伝導帯のエネルギー E_c を第 1 半導体層 1 2、第 2 半導体層 1 4 および第 3 半導体層 1 6 の伝導帯のエネルギー E_c より高くする。例えば、障壁層 2 2 および 2 4 のバンドギャップエネルギーを第 1 半導体層 1 2、第 2 半導体層 1 4 および第 3 半導体層 1 6 のバンドギャップエネルギーより大きくする。これにより、電子をより井戸層 2 0 に閉じ込めることができ、第 1 界面 3 2 付近により電子を閉じ込めることができる。

30

【 0 0 3 7 】

さらに、第 2 界面 3 4 の伝導帯の不連続エネルギー E_{c2} を E_{c1} より大きくする。第 2 界面 3 4 の価電子帯の不連続エネルギー E_{v2} を E_{v1} より小さくする。 E_{c2} が E_{c1} より大きいことにより、第 1 界面 3 2 の電子分布を大きくすることができる。

40

E_{v2} が E_{v1} より小さいことにより、第 2 界面 3 4 におけるスピン軌道相互作用に起因した有効磁場を弱くすることができる。第 2 界面 3 4 に生じるスピン軌道相互作用は第 1 界面 3 2 の生じるスピン軌道相互作用と反対となる。このため、第 2 界面 3 4 におけるスピン軌道相互作用に起因した有効磁場を弱くすることにより、全体としてのスピン軌道相互作用を大きくすることができる。

【 0 0 3 8 】

第 3 半導体層 1 6 を 4 元以上の化合物半導体とすることにより、 E_{c2} および E_{v2} を自由に設定することができる。第 2 半導体層 1 4 として $InGaAsP$ を用い、第 3 半導体層 1 6 として $InGaAlAs$ を用いることができる。これにより、第 2 半導体層

50

14と第3半導体層16とを格子整合に近い状態にすることができる。

【0039】

例えば、第1半導体層12として $(\text{In}_{0.53}\text{Ga}_{0.47}\text{As})_{0.41}(\text{InP})_{0.59}$ を用いる。第2半導体層14として $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ を用いる。第3半導体層16として $(\text{In}_{0.52}\text{Al}_{0.48}\text{As})_{0.3}(\text{In}_{0.53}\text{Ga}_{0.47}\text{As})_{0.7}$ を用いる。これにより、 E_{c1} を0.2068eV、 E_{v1} を0.333eV、 E_{c2} を0.499eV、 E_{v2} を0.1353eVとすることができる。 $\text{In}_{0.52}\text{Al}_{0.48}\text{As}$ および $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ はInPと格子整合している。よって、 $(\text{In}_{0.52}\text{Al}_{0.48}\text{As})_Y(\text{In}_{0.53}\text{Ga}_{0.47}\text{As})_{(1-Y)}$ のYを $0 < Y < 1$ の範囲で任意に設定することにより、第3半導体層16をInPに格子整合させた状態で、 E_{c2} および E_{v2} を任意に設定することができる。第3半導体層16として4元以上の化合物半導体を用いる場合、例えばInGaAsSbを用いることができる。このように、第3半導体層16に4元以上の化合物半導体を用いる場合、例えばGaAs、InAs、AlAs、GaP、InP、AlP、GaSb、InSb、AlSb、GaN、InNおよびAlNを含む化合物半導体を用いることができる。

10

【実施例2】

【0040】

実施例2は、スピン軌道相互作用をシミュレーションした例である。図9は、実施例2に係る半導体積層構造を示す図である。基板18から順に、バッファ層26、障壁層22、第1半導体層12、第2半導体層14、第3半導体層16および障壁層24が積層されている。基板18は半絶縁性InP基板であり、(001)面を主面としている。バッファ層は、膜厚が200nmでアンドープの $\text{In}_{0.52}\text{Al}_{0.48}\text{As}$ 層と、電子濃度が $4 \times 10^{18} \text{ cm}^{-3}$ で膜厚が6nmの $\text{In}_{0.52}\text{Al}_{0.48}\text{As}$ 層である。障壁層22は、膜厚が15nmでアンドープの $\text{In}_{0.52}\text{Al}_{0.48}\text{As}$ 層である。第1半導体層12は膜厚が5nmでアンドープの $(\text{In}_{0.53}\text{Ga}_{0.47}\text{As})_{0.41}(\text{InP})_{0.59}$ 層である。第2半導体層14は、膜厚が10nmでアンドープの $\text{In}_{0.53}\text{Al}_{0.47}\text{As}$ 層である。第3半導体層16は、膜厚が3nmでアンドープの $(\text{In}_{0.52}\text{Al}_{0.48}\text{As})_{0.3}(\text{In}_{0.53}\text{Ga}_{0.47}\text{As})_{0.7}$ 層である。障壁層24は、膜厚が25nmでアンドープの $\text{In}_{0.52}\text{Al}_{0.48}\text{As}$ 層である。 $\text{In}_{0.53}\text{Al}_{0.47}\text{As}$ 層および $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 層は、InPと格子整合するため、実施例2の半導体積層構造は、格子歪の少ない構造となる。

20

30

【0041】

図10は、実施例2に係る半導体積層構造のバンドエネルギー($E - E_F$)および規格化した電子の波動関数の規格化した大きさ $|\psi|$ を距離に対しシミュレーションした結果を示した図である。なお E_F はフェルミエネルギーである。 E_c は伝導帯の底のエネルギー、 E_{vh} はヘビーホールの価電子帯のトップのエネルギー、 E_{vs} はスピンスプリットした価電子帯のトップのエネルギーを示している。電子の波動関数が第1半導体層12と第2半導体層14との第1界面32付近にピークを有している。

【0042】

図11は、ラシュバスピン軌道相互作用の強さを示すパラメータ α をキャリア密度に対しシミュレーションした結果である。2次元のキャリア密度は、障壁層24上に形成されたゲート電極に電圧を変化させることにより、変化するキャリア密度を示している。 $F_1 \sim F_3$ はそれぞれ、図10の価電子帯 E_{vf} の連続的な電界変化 $F_1 \sim F_3$ に起因するパラメータ α を示している。 F は $F_1 \sim F_3$ の合計である。 $I_1 \sim I_2$ はそれぞれ、図10の第1界面32および第2界面34の価電子帯 E_{vf} の不連続 I_1 および I_2 に起因するパラメータ α を示している。 I は $I_1 \sim I_3$ の合計である。 I はほとんどが I_1 であり、 F はほとんどが F_1 である。このように、スピン軌道相互作用は、ほとんどが、第2半導体層14の電界変化と、第1界面32の不連続な電界変化に起因する。また、連続的な電界起因の F と不連続な界面起因の I の合計 t_{ota}

40

50

1 内では、第 1 界面 3 2 に起因する I_1 が大きい。

【 0 0 4 3 】

図 1 2 は、比較例 4 に係る半導体積層構造を示す図である。井戸層 2 0 が、井戸層 2 8 および 2 9 からなる。井戸層 2 8 は、膜厚が 1 0 n m のアンドープの $In_0.53Ga_0.47As$ 層であり、井戸層 2 9 は、膜厚が 2 . 5 n m のアンドープの InP 層である。その他の構造は実施例 2 と同じである。

【 0 0 4 4 】

図 1 3 は、比較例 4 に係る半導体積層構造のバンドエネルギー ($E - E_F$) および規格化した電子の波動関数の大きさ $|\psi|^2$ を距離に対しシミュレーションした結果を示した図である。障壁層 2 2 と井戸層 2 8 との界面 3 6 の電子分布は図 1 0 の第 1 界面 3 2 に比べ

10

大きくない。

【 0 0 4 5 】

図 1 4 は、スピン軌道相互作用の強さを示すパラメータ α をキャリア密度に対しシミュレーションした結果である。 F_4 は図 1 3 に示した井戸層 2 8 の連続的な電界変化 F_4 に起因する I_3 である。 I_3 および I_4 は、それぞれ図 1 3 に示した界面 3 6 および 3 8 の電界の不連続 I_3 および I_4 に起因した I_3 である。界面 3 6 での電子分布が小さいため、全体の t_{total} はほとんどが F_4 に起因している。このため、 t_{total} は小さい。さらに、実施例 2 では、図 1 1 のように、キャリア密度を変化させることにより t_{total} を -4×10^{-12} e V m から -9×10^{-12} e V m まで変化させることができる。一方、比較例 4 では、図 1 4 のように、キャリア密度を変化させても t_{total} を -1×10^{-12} e V m から -5×10^{-12} e V m までしか変化させることが

20

できない。

【 0 0 4 6 】

以上のように、実施例 2 は、比較例 4 に比べ第 1 界面 3 2 における電子分布を大きくできるため、第 1 界面 3 2 におけるパラメータ I_1 を大きくすることができる。これにより、全体としてのパラメータ t_{total} を大きくすることができる。

【 0 0 4 7 】

図 1 5 は、比較例 5 に係る半導体積層構造を示す図である。実施例 2 の図 9 と比較し、第 1 半導体層 1 2 a を InP としている。その他の構造は実施例 2 と同じである。図 1 6 は、実施例 2 と比較例 5 に係る半導体積層構造のスピン軌道相互作用の強さを示すパラメータ α をキャリア密度に対しシミュレーションした結果である。図 1 6 のように、実施例 2 は比較例 5 に比べ α を大きくすることができる。これは、実施例 2 では第 1 半導体層 1 2 を 4 元化合物半導体としたため、 E_{v1} を大きくしたまま、 E_{c1} を小さくできたためである。これにより、第 1 界面 3 2 における電子分布を大きくすることができる。

30

【実施例 3】

【 0 0 4 8 】

実施例 3 は、第 2 半導体層の In 組成比を高くした例である。図 1 7 は、実施例 3 に係る半導体積層構造を示す図である。実施例 3 においては、第 2 半導体層 1 4 を $In_{0.8}Ga_{0.2}As$ 層としている。サンプル A では、第 2 半導体層 1 4 の膜厚は 1 0 n m であり、サンプル B では、5 n m である。その他の構造は実施例 2 と同じである。

40

【 0 0 4 9 】

図 1 8 (a) から図 1 8 (c) は、それぞれ、実施例 2 、実施例 3 のサンプル A およびサンプル B おけるキャリア濃度に対する α のシミュレーション結果を示した図である。第 2 半導体層 1 4 の電界変化に起因した F_2 、第 1 界面 3 2 での電界の不連続に起因した I_1 および第 2 界面 3 4 での電界の不連続に起因した I_2 を示している。

【 0 0 5 0 】

図 1 8 (a) と図 1 8 (b) との比較から、第 2 半導体層 1 4 の In 組成を大きくすることにより、 F_2 および I_1 を増大させることができる。よって、 t_{total} を増大させることができる。これは、 In 組成比を大きくすることによりバンドギャップエネルギーが小さくなりスピン軌道相互作用が大きくなるためと考えられる。

50

【 0 0 5 1 】

図 1 8 (b) と図 1 8 (c) との比較から、第 2 半導体層 1 4 の膜厚を小さくすると、 F_2 は小さくなるが I_1 が大きくなる。これにより、 t_{total} はサンプル A とサンプル B とで同程度とすることができる。

【 0 0 5 2 】

以上より、第 2 半導体層 1 4 を InGaAs 層とする場合、In 組成比は InP と格子整合する 0.53 以上が好ましい。とくに、0.6 以上が好ましく、0.8 以下が好ましい。また、第 2 半導体層 1 4 の膜厚は 5 nm 以上 10 nm 以下が好ましい。

【 0 0 5 3 】

実施例 1 から実施例 3 を用いる例としてスピントラジスタ素子について説明したが、その他のスピントラジスタ相互作用を用いたデバイスに実施例 1 から実施例 3 の半導体積層構造を用いることもできる。例えば、非特許文献 1 に示した電界効果トランジスタに実施例 1 から実施例 3 の半導体積層構造を用いることもできる。

10

【 0 0 5 4 】

以上、発明の好ましい実施例について詳述したが、本発明は係る特定の実施例に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

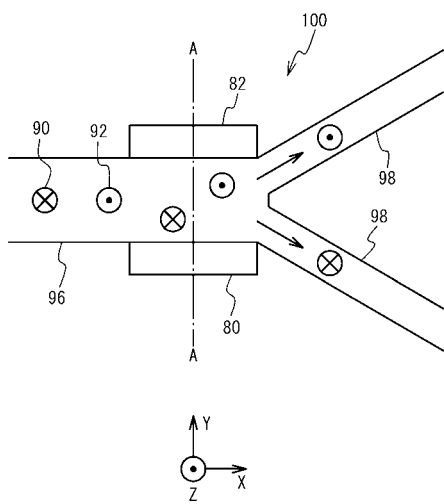
【 符号の説明 】

【 0 0 5 5 】

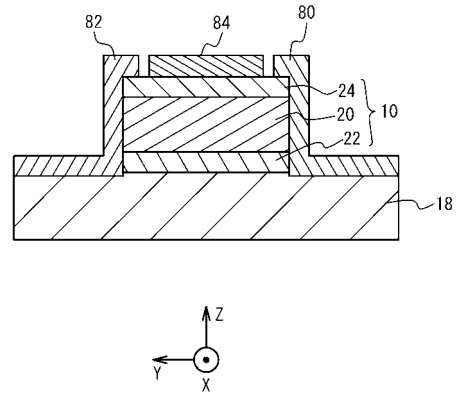
1 0	井戸層
1 2	第 1 半導体層
1 4	第 2 半導体層
1 6	第 3 半導体層
2 2、2 4	障壁層
3 2	第 1 界面
3 4	第 2 界面

20

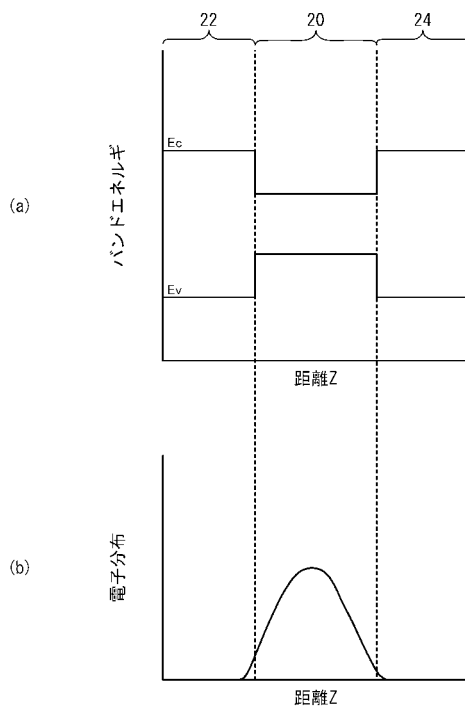
【図1】



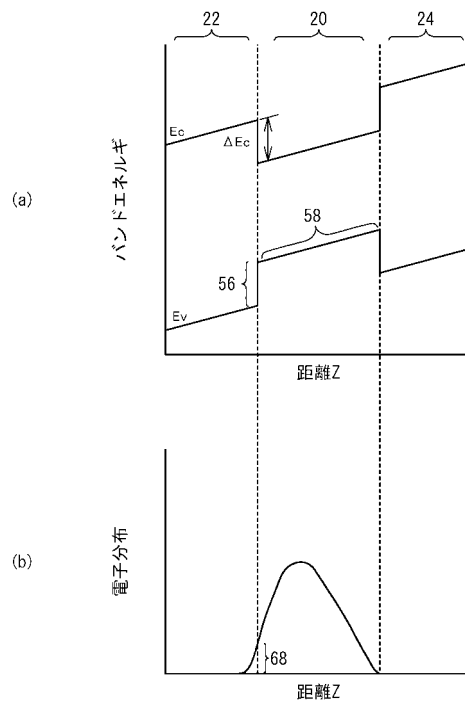
【図2】



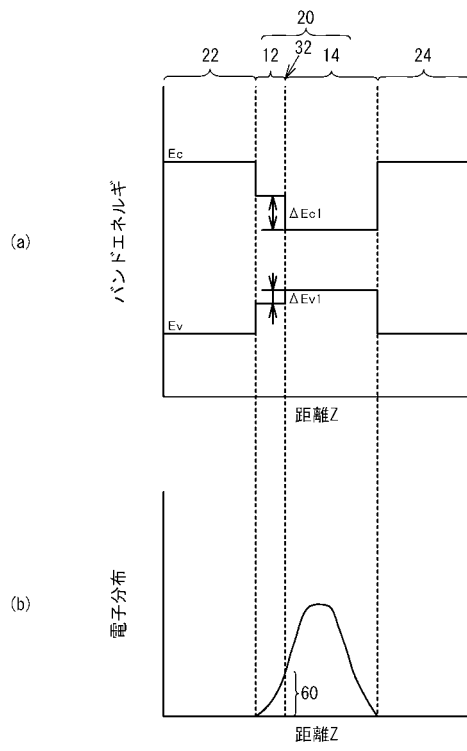
【図3】



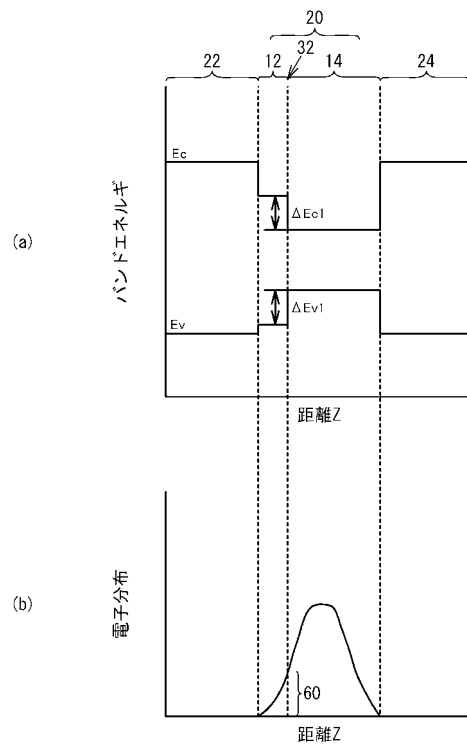
【図4】



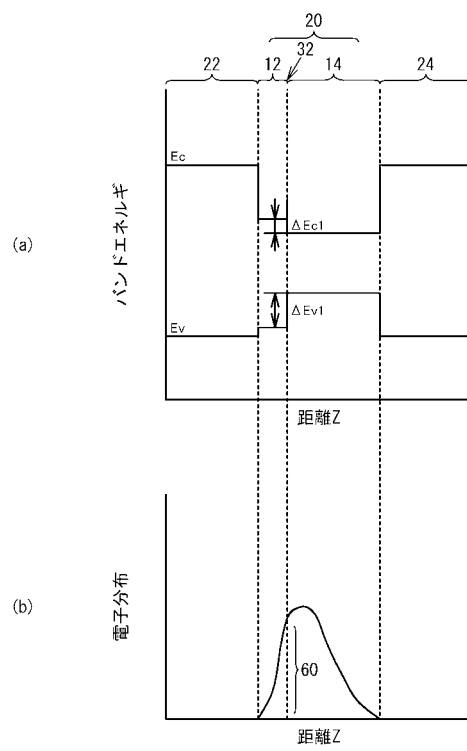
【 図 5 】



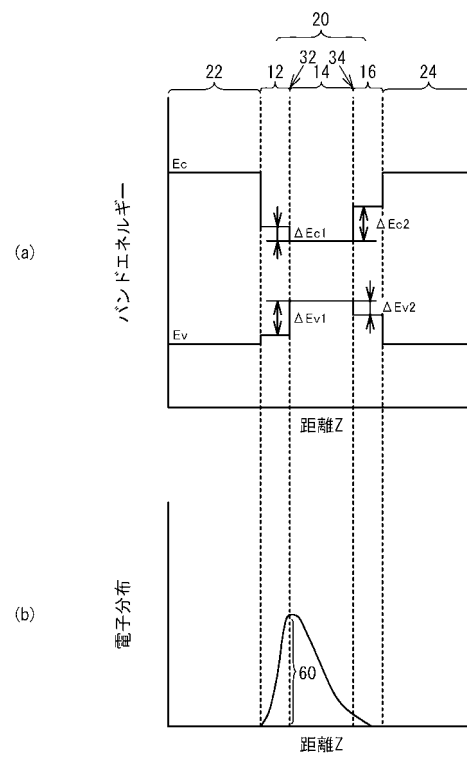
【 図 6 】



【 図 7 】



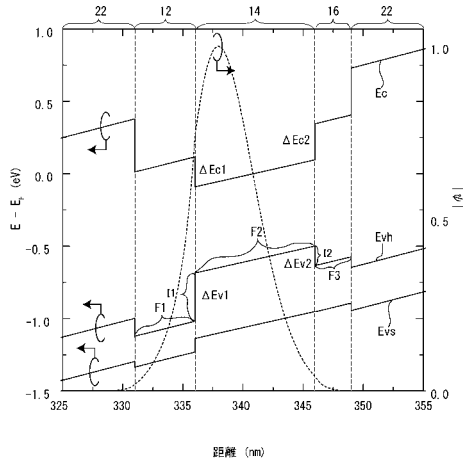
【 図 8 】



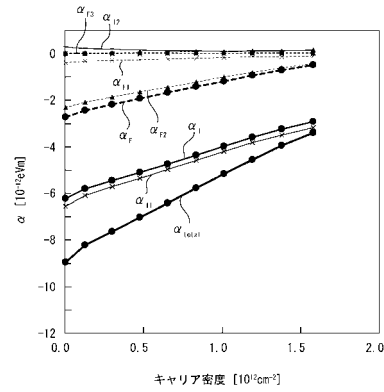
【図 9】

層名	材料	膜厚 (nm)
障壁層 24	$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$	25
第 3 半導体層 16	$(\text{In}_{0.52}\text{Al}_{0.48}\text{As})_{0.3}(\text{In}_{0.53}\text{Ga}_{0.47}\text{As})_{0.7}$	3
第 2 半導体層 14	$\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	10
第 1 半導体層 12	$(\text{In}_{0.53}\text{Ga}_{0.47}\text{As})_{0.41}(\text{InP})_{0.59}$	5
障壁層 22	$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$	15
バッファ層 26	$n\text{-In}_{0.52}\text{Al}_{0.48}\text{As}$ ($N_D=4 \times 10^{18}\text{cm}^{-3}$)	6
	$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$	200
基板 10	InP	-

【図 10】



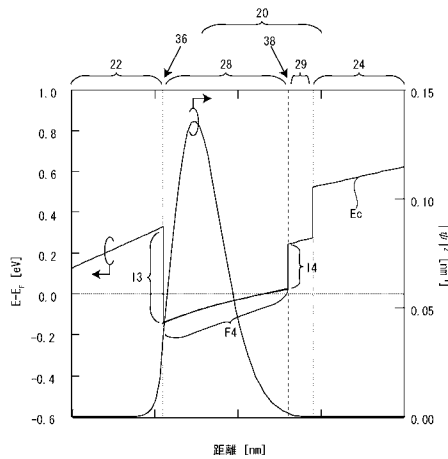
【図 11】



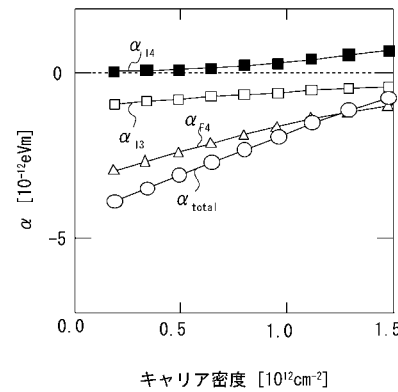
【図 12】

層名	材料	膜厚 (nm)
障壁層 24	$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$	25
井戸層 29	InP	2.5
井戸層 28	$\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	10
障壁層 22	$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$	15
バッファ層 26	$n\text{-In}_{0.52}\text{Al}_{0.48}\text{As}$ ($N_D=4 \times 10^{18}\text{cm}^{-3}$)	6
	$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$	200
基板 10	InP	-

【図 13】



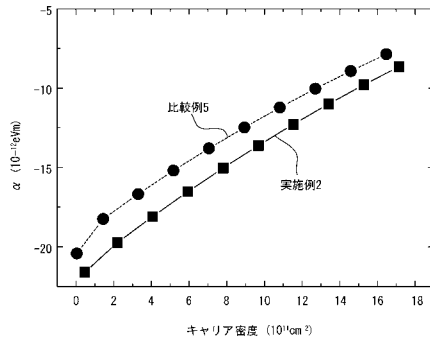
【図 14】



【図 15】

層名	材料	膜厚 (nm)
障壁層 24	$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$	25
第 3 半導体層 16	$(\text{In}_{0.52}\text{Al}_{0.48}\text{As})_{0.3}(\text{In}_{0.53}\text{Ga}_{0.47}\text{As})_{0.7}$	3
第 2 半導体層 14a	$\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$	10
第 1 半導体層 12a	InP	5
障壁層 22	$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$	15
バッファ層 26	$n\text{-In}_{0.52}\text{Al}_{0.48}\text{As}$ ($N_D=4 \times 10^{18}\text{cm}^{-3}$)	6
	$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$	200
基板 10	InP	-

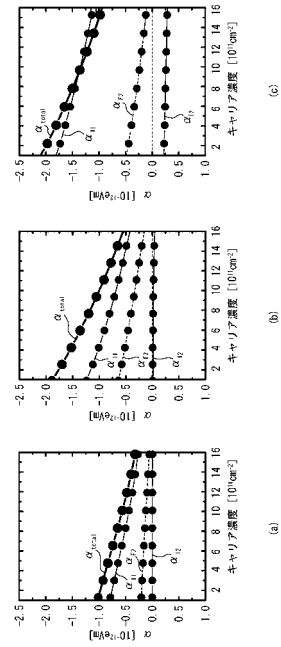
【図16】



【図17】

層名	材料	サンプルA		サンプルB	
		膜厚 (nm)	膜厚 (nm)	膜厚 (nm)	膜厚 (nm)
障壁層 24	$\text{In}_{0.3}\text{Al}_{0.7}\text{As}$	25	25		
第3半導体層 16	$(\text{In}_{0.17}\text{Al}_{0.83}\text{As})_{0.7}(\text{In}_{0.25}\text{Ga}_{0.75}\text{As})_{0.3}$	3	3		
第2半導体層 14	$\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$	10	5		
第1半導体層 12	$(\text{In}_{0.5}\text{Ga}_{0.5}\text{As})_{0.41}(\text{InP})_{0.59}$	5	5		
障壁層 22	$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$	15	15		
バッファ層 26	$n\text{-In}_{0.52}\text{Al}_{0.48}\text{As}$ ($N_D=4 \times 10^{18} \text{ cm}^{-3}$)	6	6		
	$\text{In}_{0.52}\text{Al}_{0.48}\text{As}$	200	200		
基板 10	InP	-	-		

【図18】



フロントページの続き

- (56)参考文献 特開2006-032570(JP,A)
特開2004-165438(JP,A)
特開2001-250998(JP,A)
Yiping Lin, 外2名, Effect of an InP/In_{0.53}Ga_{0.47}As interface on spin-orbit interaction in In_{0.52}Al_{0.48}As/In_{0.53}Ga_{0.47}As heterostructures, Physical Review B, 2005年1月24日, Vol. 71, p. 045328-1~045328-4
Takashi Matsuda, 外1名, Enhancement of Spin-Orbit Interaction by Bandgap Engineering in InAs-Based Heterostructures, Journal of Electronic Materials, 2008年10月16日, Vol. 37, No. 12, p. 1806-1810

(58)調査した分野(Int.Cl., DB名)

H01L 21/8246、27/105、
27/22、29/00-29/38、
29/66、29/82、
43/00-43/14