

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-23742

(P2011-23742A)

(43) 公開日 平成23年2月3日(2011.2.3)

(51) Int.Cl.	F I	テーマコード (参考)
H01L 21/203 (2006.01)	H01L 21/203 Z	4G077
C3OB 29/06 (2006.01)	C3OB 29/06 504F	4K029
C23C 16/01 (2006.01)	C3OB 29/06 504G	4K030
C23C 14/14 (2006.01)	C23C 16/01	5F045
H01L 21/205 (2006.01)	C23C 14/14 A	5F103

審査請求 有 請求項の数 22 O L (全 25 頁) 最終頁に続く

(21) 出願番号 特願2010-223441 (P2010-223441)
 (22) 出願日 平成22年10月1日 (2010.10.1)
 (62) 分割の表示 特願2005-516983 (P2005-516983)
 の分割
 原出願日 平成16年12月22日 (2004.12.22)
 (31) 優先権主張番号 特願2004-7754 (P2004-7754)
 (32) 優先日 平成16年1月15日 (2004.1.15)
 (33) 優先権主張国 日本国(JP)

(71) 出願人 503360115
 独立行政法人科学技術振興機構
 埼玉県川口市本町四丁目1番8号
 (74) 代理人 100089635
 弁理士 清水 守
 (72) 発明者 野田 優
 東京都江東区三好四丁目7番24-204号

Fターム(参考) 4G077 AA03 BA04 DB01 EA02 ED06
 EF03 FE05 FE11 FJ03 HA01
 TC13 TC17 TC19 TK01 TK11
 4K029 AA04 AA06 AA24 BA35 BB09
 BD01 CA01 EA08 FA02

最終頁に続く

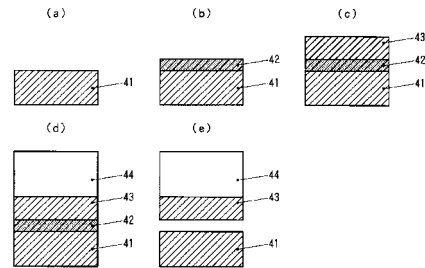
(54) 【発明の名称】 単結晶薄膜の製造方法及びその単結晶薄膜デバイス

(57) 【要約】

【課題】 単結晶シリコン膜のリフトオフが良好であり、かつ高純度の太陽電池用単結晶シリコン膜を得ることができる単結晶薄膜の製造方法及びその単結晶薄膜デバイスを提供する。

【解決手段】 単結晶シリコン基板71を用意し、この単結晶シリコン基板71上に同一の物質で結晶欠陥を含んだ単結晶シリコン犠牲層72を形成し、この単結晶シリコン犠牲層72上に同一の物質でこの単結晶シリコン犠牲層72より結晶欠陥の少ない単結晶シリコン薄膜73を形成し、前記単結晶シリコン犠牲層72を溶解し、結晶欠陥の少ない単結晶シリコン薄膜73を製造する。

【選択図】 図6



【特許請求の範囲】

【請求項 1】

- (a) 単結晶基板を準備し、
 (b) 該単結晶基板上に該単結晶基板と同一の物質で結晶欠陥を含んだ犠牲層をエピタキシャル成長させ、
 (c) 該犠牲層上に該犠牲層と同一の物質で前記犠牲層より結晶欠陥の少ない単結晶薄膜をエピタキシャル成長させ、
 (d) 前記犠牲層をエッチングし、結晶欠陥の少ない単結晶薄膜を製造することを特徴とする単結晶薄膜の製造方法。

【請求項 2】

請求項 1 記載の単結晶薄膜の製造方法において、前記 (b) 工程に次いで前記犠牲層の表面の結晶欠陥を消失させることを特徴とする単結晶薄膜の製造方法。

【請求項 3】

請求項 1 又は 2 記載の単結晶薄膜の製造方法において、前記単結晶基板が単結晶シリコン基板、前記犠牲層がシリコン犠牲層、前記単結晶薄膜が単結晶シリコン薄膜であることを特徴とする単結晶薄膜の製造方法。

【請求項 4】

請求項 1 又は 2 記載の単結晶薄膜の製造方法において、前記単結晶基板が単結晶 GaAs 基板であることを特徴とする単結晶薄膜の製造方法。

【請求項 5】

請求項 1 又は 2 記載の単結晶薄膜の製造方法において、前記単結晶基板が単結晶 MgO 基板であることを特徴とする単結晶薄膜の製造方法。

【請求項 6】

請求項 1 記載の単結晶薄膜の製造方法において、前記 (b) 工程を、400 ~ 1200 で物理蒸着法又は化学蒸着法で行うことにより、結晶欠陥を含んだシリコン犠牲層をエピタキシャル成長させることを特徴とする単結晶薄膜の製造方法。

【請求項 7】

請求項 3 又は 6 記載の単結晶薄膜の製造方法において、前記結晶欠陥が双晶、空孔、格子間原子、刃状転位、螺旋転位であることを特徴とする単結晶薄膜の製造方法。

【請求項 8】

請求項 3、6 又は 7 記載の単結晶薄膜の製造方法において、前記結晶欠陥の数密度が、前記単結晶シリコン基板と前記シリコン犠牲層との界面において、 $1/\mu\text{m}^2 \sim 1/\text{nm}^2$ であることを特徴とする単結晶薄膜の製造方法。

【請求項 9】

請求項 3 又は 6 ~ 8 の何れか一項記載の単結晶薄膜の製造方法において、前記単結晶シリコン基板と前記シリコン犠牲層との界面において、 $1/\mu\text{m}^2 \sim 1/\text{nm}^2$ の数密度で双晶が存在することを特徴とする単結晶薄膜の製造方法。

【請求項 10】

請求項 3 又は 6 ~ 9 の何れか一項記載の単結晶薄膜の製造方法において、前記 (b) 工程に次いで、還元性雰囲気下、温度 1000 ~ 1400 で熱アニールを行うことにより、前記シリコン犠牲層の表面の結晶欠陥を消失させることを特徴とする単結晶薄膜の製造方法。

【請求項 11】

請求項 10 記載の単結晶薄膜の製造方法において、前記アニール処理後に、前記シリコン犠牲層表面における双晶の数密度が、前記シリコン犠牲層と前記単結晶シリコン基板との界面における双晶の数密度の、100分の1以下であることを特徴とする単結晶薄膜の製造方法。

【請求項 12】

請求項 3 又は 6 ~ 11 の何れか一項記載の単結晶薄膜の製造方法において、前記 (c) 工程を、基板温度 1000 ~ 1400 で物理蒸着法又は化学蒸着法で行うことにより、

10

20

30

40

50

結晶欠陥の少ない単結晶シリコン薄膜をエピタキシャル成長させることを特徴とする単結晶薄膜の製造方法。

【請求項 13】

請求項 3 又は 6 ~ 12 の何れか一項記載の単結晶薄膜の製造方法において、前記(c)工程に次いで前記単結晶シリコン薄膜を支持基材に保持した後、前記シリコン犠牲層をエッチングし、単結晶シリコン薄膜を製造することを特徴とする単結晶薄膜の製造方法。

【請求項 14】

請求項 3 又は 6 ~ 13 の何れか一項記載の単結晶薄膜の製造方法において、前記単結晶シリコン基板に間隔をとって穴を形成することを特徴とする単結晶薄膜の製造方法。

【請求項 15】

請求項 3 又は 6 ~ 14 の何れか一項記載の単結晶薄膜の製造方法において、前記シリコン犠牲層の厚さを 100 nm 以下にすることで、前記単結晶シリコン薄膜の下面の凹凸を 100 nm 以下に抑えることを特徴とする単結晶薄膜の製造方法。

【請求項 16】

請求項 3 又は 6 ~ 14 の何れか一項記載の単結晶薄膜の製造方法において、前記シリコン犠牲層の厚さを 100 nm 以上にすることで、前記単結晶シリコン薄膜の下面に 100 nm 以上のテクスチャ構造を導入することを特徴とする単結晶薄膜の製造方法。

【請求項 17】

請求項 3 又は 6 ~ 16 の何れか一項記載の単結晶薄膜の製造方法において、前記単結晶シリコン基板の表面に凹凸を形成することを特徴とする単結晶薄膜の製造方法。

【請求項 18】

請求項 3 又は 6 ~ 17 の何れか一項記載の単結晶薄膜の製造方法において、前記シリコン犠牲層のエッチングをフッ酸と酸化剤の混合溶液で行うことを特徴とする単結晶薄膜の製造方法。

【請求項 19】

請求項 1 から 5 のいずれか一項記載の単結晶薄膜の製造方法によって得られる単結晶薄膜デバイス。

【請求項 20】

請求項 3 又は 6 ~ 18 のいずれか一項記載の単結晶シリコン薄膜の製造方法によって得られる単結晶シリコン薄膜デバイス。

【請求項 21】

請求項 20 記載の単結晶シリコン薄膜デバイスにおいて、前記単結晶シリコン薄膜が太陽電池用発電層であることを特徴とする単結晶シリコン薄膜太陽電池。

【請求項 22】

請求項 20 記載の単結晶シリコン薄膜デバイスにおいて、前記単結晶シリコン薄膜が SOI 用単結晶シリコン薄膜であることを特徴とする単結晶シリコン薄膜 SOI。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、単結晶薄膜の製造方法及びその単結晶薄膜デバイスに係り、特に、高純度の太陽電池用単結晶シリコン薄膜の製造方法及びその単結晶シリコン薄膜太陽電池に関するものである。

【背景技術】

【0002】

従来、単結晶シリコン薄膜の製造方法について説明する。

(a) 酸素イオン注入法

単結晶シリコン基板に酸素イオンを注入した後、熱処理を施すことで、単結晶シリコン/二酸化珪素/単結晶シリコン基板の構造を作製する。

しかしながら、単結晶シリコン基板への酸素イオン注入に際して、上部単結晶シリコンに欠陥が多く入ることや、イオン注入のコストが高いといった問題がある(下記特許文献

10

20

30

40

50

1 参照)。

(b) 水素イオン注入法

単結晶シリコン基板に水素イオン (H^+ および H^-) を注入し、支持基板に貼り合わせた後、熱処理を施し、水素イオンが注入された層を破壊し、はぎとることで、サブ μm オーダーの単結晶シリコン薄膜を支持基板上に形成することができる。

【0003】

しかしながら、水素の注入深さがサブ μm オーダーに留まるため、例えば、太陽電池の用途では 1000 以上の高温で化学蒸着法又は物理蒸着法により単結晶シリコン薄膜を 10 μm 前後に厚膜化することが必要となるが、耐熱性・熱膨張力の要件を満たす安価な基板を得ることが困難である。また、水素イオン注入層を基板から剥がす前に厚膜化する方法については、厚膜化条件下で水素イオン注入層が壊れてしまうので不可能である(下記特許文献2参照)。

10

(c) ポーラスシリコン法

単結晶シリコン基板表面を陽極酸化すると、細孔を高密度に形成できる。この細孔表面に酸化処理を施し、フッ酸により外表面に近い部分のみ酸化層を除去した後、水素雰囲気下でアニールすると、最表面が単結晶の連続膜に戻り、その下に空隙を多数含んだ構造ができる。これを支持基板に貼り付けた後、空隙を含んだ層を液相法により化学的に溶解することや、ウォータージェット等により機械的に破壊することで、単結晶シリコン薄膜を分離することができる(下記特許文献3参照)。

【0004】

しかしながら、上部シリコン膜厚は表面張力の寄与する 1 μm 前後にしかならず、太陽電池に応用するには、CVD法による厚膜化が必須である。更に、機械的破壊による剥離の際、単結晶シリコン基板も傷んでしまい、繰り返し利用が制限されるという問題もある。また、プロセス的にも多数のステップが必要で、複雑である。

20

(d) 溶融再結晶化法・溶融結晶化法

シリコン基板上に、二酸化シリコン膜、多結晶ないしアモルファスシリコン薄膜、二酸化珪素からなる保護膜の順に積層させ、ランプ加熱等による線状の溶融帯のスキャンを行うことで、面内方向に結晶粒径の発達した多結晶シリコン薄膜を作製できる。その後、保護膜を薬液により除去し、CVD法により多結晶シリコン薄膜を厚膜化した後、二酸化シリコン膜をフッ酸によりエッチングすることにより、多結晶シリコン薄膜を分離できる(下記特許文献4参照)。

30

【0005】

しかしながら、得られるのはあくまでも多結晶シリコン薄膜であるため、発電効率が劣る上、溶融帯のスキャンの際、シリコン基板まで劣化してしまうという問題があり、さらに、プロセス的にも多数のステップからなり複雑である。

(e) 元素組成の異なる犠牲層を用いたエピタキシャルリフトオフ(ELO)法

エピタキシャルリフトオフ(ELO)法とは、単結晶基板を鋳型に用い、その上に犠牲層をエピタキシャル成長させ、更にその上に目的膜をエピタキシャル成長させ、犠牲層を除去することで目的材料の単結晶薄膜を得る方法のことである。

【0006】

ところで、単結晶シリコン薄膜は、太陽電池として用いる場合には発電効率や安全性・安定性等で優れているが、そのコストが高いことが問題となっている。太陽電池に用いられる超高純度シリコンとしては、半導体産業で作られたものの規格外品を安価に購入しているが、それでもシリコン基板がコストの多くを占め、かつ半導体産業でのシリコンの余剰もなくなってきたのが現状である。従って単結晶シリコンを、基板から薄膜に置き換えることができれば、コストと原料量の問題を解決できる。

40

【0007】

そこで、本願発明者は、単結晶シリコン薄膜をELO法で製造する方法を提案した(下記特許文献5参照)。ここでは、犠牲層として、金属シリサイドやドーブシリコン層といった「元素組成の異なる材料」を用いることで、シリコンでもELO法の適用が可能にな

50

ることを提案した。

具体的には、単結晶シリコン基板上に、純シリコンとは組成の異なる層、具体的には金属シリサイドや高濃度ドーブシリコンを犠牲層（中間層）としてエピタキシャル成長させ、更にその上にシリコンをエピタキシャル成長させることで単結晶シリコン薄膜を成膜し、犠牲層を化学的にエッチング・除去することで、単結晶シリコン基板と単結晶シリコン薄膜を分離し、単結晶シリコン基板を繰り返し再利用しながら、単結晶シリコン薄膜を製造する方法を提案した。

【0008】

しかしながら、上記したような犠牲層を用いる方法でも問題があった。即ち、金属シリサイド等の材料を用いると、単結晶シリコン薄膜に不純物が混入するため、太陽電池の発電効率に問題が生じる。一方、ドーブシリコン層を用いると、単結晶シリコン薄膜をエピタキシャル成長させるプロセスにおいて、ドーパントが、単結晶シリコン薄膜および基板方向に拡散してしまい、高濃度のドーブ層を保てなくなるという問題があった。

10

【先行技術文献】

【特許文献】

【0009】

【特許文献1】特開2000-077352号公報

【特許文献2】特開平11-040785号公報

【特許文献3】特開平05-275663号公報

【特許文献4】特開平07-226528号公報

20

【特許文献5】W00240751号公報

【発明の概要】

【発明が解決しようとする課題】

【0010】

上記した(e)元素組成の異なる犠牲層を用いたELO法についてさらに詳細に説明するとともに、その問題点について説明する。

図1はかかる元素組成の異なる犠牲層を用いたELO法による単結晶シリコン膜の製造工程断面図(その1)である。

(1)まず、図1(a)に示されるように、単結晶シリコン基板1を用意する。

【0011】

(2)次に、図1(b)に示されるように、単結晶シリコン基板1の表面に、中間層(犠牲層)として金属シリサイド(MSi_x :ここでMは金属)膜2をエピタキシャル成長させる。

30

(3)次に、図1(c)に示されるように、犠牲層2の表面に単結晶シリコン膜3をエピタキシャル成長させる。

【0012】

(4)次に、図1(d)に示されるように、金属シリサイド膜2をエッチングによって除去し、単結晶シリコン膜3を分離する。

図2はかかる元素組成の異なる犠牲層を用いたELO法による単結晶シリコン膜の製造工程断面図(その2)である。

40

(1)まず、図2(a)に示されるように、単結晶シリコン基板11を用意する。

【0013】

(2)次に、図2(b)に示されるように、単結晶シリコン基板1の表面に、中間層(犠牲層)として高濃度ドーブシリコン膜12をエピタキシャル成長させる、又は単結晶シリコン基板11表面にドーピングを施すことで中間層(犠牲層)を形成する。

(3)次いで、図2(c)に示されるように、高濃度ドーブシリコン膜12の表面に単結晶シリコン膜13をエピタキシャル成長させる。

【0014】

(4)次いで、図2(d)に示されるように、高濃度ドーブシリコン膜12をエッチングによって除去し、単結晶シリコン膜13を分離する。

50

しかしながら、上記した単結晶シリコン膜の製造方法によれば、以下のような問題点があった。

(A) 上記した図1による単結晶シリコン膜の製造方法によれば、

犠牲層に金属シリサイド (CoSi_2 , NiSi_2 , CrSi_2) 膜2を用いる場合には、エッチング剤はHF水溶液とし、この金属シリサイド膜2の選択エッチングは容易であるが、単結晶シリコン膜3へ金属原子が混入するために、高純度の単結晶シリコン膜を製造することができなかった。

【0015】

特に、単結晶シリコン薄膜を太陽電池の発電層として利用する場合、金属元素の混入が0.1ppm以下という極微量でも、太陽電池の発電効率は著しく低下してしまうことになる。

10

(B) 上記した図2による単結晶シリコン膜の製造方法によれば、

B, P, ... (p, nとも可能であり、 $< 10^{-2}$ cm) をドーパントとした高濃度ドーパントシリコン膜12を犠牲層とした場合、エッチング剤は、 $\text{HF} / \text{HNO}_3 / \text{CH}_3\text{COOH}$ とし、ドーパントの単結晶シリコン膜13への混入の問題は少ないが、単結晶シリコン膜13をエピタキシャル成長させる際に、拡散によりドーパントの分布が大きく広がるために、単結晶シリコン膜13のリフトオフが不完全であるといった問題があった。

【0016】

具体的には、犠牲層(高濃度ドーパントシリコン膜12)上へ単結晶シリコン薄膜13をエピタキシャル成長させる際に、ある程度の時間が必要となるが、その最中に犠牲層12中のドーパントが拡散し、層状構造を保てなくなるという問題が生じる(図3参照)。

20

図3は従来の問題点である高濃度ドーパントシリコン犠牲層/単結晶シリコン基板構造上への単結晶シリコン薄膜のエピタキシャル成長時における、ドーパントの拡散の説明のための模式図であり、図3(a)は目的とする膜構造とドーパント濃度分布の理想図、図3(b)は実際の膜構造とドーパント濃度分布であり、エピタキシャル成長時にドーパントの拡散が起き、三層構造を保てなくなる様子を示す図である。

【0017】

そこで、本発明は、上記問題点を除去し、単結晶シリコン膜のリフトオフが良好であり、かつ高純度の太陽電池用単結晶シリコン膜を得ることができる単結晶薄膜の製造方法及びその単結晶薄膜デバイスを提供することを目的とする。

30

【課題を解決するための手段】

【0018】

本発明は、上記目的を達成するために、

{1} 単結晶薄膜の製造方法において、(a) 単結晶基板を準備し、(b) この単結晶基板上にこの単結晶基板と同一の物質で結晶欠陥を含んだ犠牲層をエピタキシャル成長させ、(c) この犠牲層上にこの犠牲層と同一の物質で前記犠牲層より結晶欠陥の少ない単結晶薄膜をエピタキシャル成長させ、(d) 前記犠牲層をエッチングし、結晶欠陥の少ない単結晶薄膜を製造することを特徴とする。

【0019】

{2} 上記{1}記載の単結晶薄膜の製造方法において、前記(b)工程に次いで前記犠牲層の表面の結晶欠陥を消失させることを特徴とする。

40

{3} 上記{1}又は{2}記載の単結晶薄膜の製造方法において、前記単結晶基板が単結晶シリコン基板、前記犠牲層がシリコン犠牲層、前記単結晶薄膜が単結晶シリコン薄膜であることを特徴とする。

【0020】

{4} 上記{1}又は{2}記載の単結晶薄膜の製造方法において、前記単結晶基板が単結晶GaAs基板であることを特徴とする。

{5} 上記{1}又は{2}記載の単結晶薄膜の製造方法において、前記単結晶基板が単結晶MgO基板であることを特徴とする。

{6} 上記{1}記載の単結晶薄膜の製造方法において、前記(b)工程を、400 ~

50

1200 で物理蒸着法又は化学蒸着法で行うことにより、結晶欠陥を含んだシリコン犠牲層をエピタキシャル成長させることを特徴とする。

【0021】

〔7〕上記〔3〕又は〔6〕記載の単結晶薄膜の製造方法において、前記結晶欠陥が双晶、空孔、格子間原子、刃状転位、螺旋転位であることを特徴とする。

〔8〕上記〔3〕、〔6〕又は〔7〕記載の単結晶薄膜の製造方法において、前記結晶欠陥の数密度が、前記単結晶シリコン基板と前記シリコン犠牲層との界面において、 $1/\mu\text{m}^2 \sim 1/\text{nm}^2$ であることを特徴とする。

【0022】

〔9〕上記〔3〕又は〔6〕～〔8〕の何れか一項記載の単結晶薄膜の製造方法において、前記単結晶シリコン基板と前記シリコン犠牲層との界面において、 $1/\mu\text{m}^2 \sim 1/\text{nm}^2$ の数密度で双晶が存在することを特徴とする。

〔10〕上記〔3〕又は〔6〕～〔9〕の何れか一項記載の単結晶薄膜の製造方法において、前記(b)工程に次いで、還元性雰囲気下、温度1000～1400 で熱アニールを行うことにより、前記シリコン犠牲層の表面の結晶欠陥を消失させることを特徴とする。

【0023】

〔11〕上記〔10〕記載の単結晶薄膜の製造方法において、前記アニール処理後に、前記シリコン犠牲層表面における双晶の数密度が、前記シリコン犠牲層と前記単結晶シリコン基板との界面における双晶の数密度の、100分の1以下であることを特徴とする。

〔12〕上記〔3〕又は〔6〕～〔11〕の何れか一項記載の単結晶薄膜の製造方法において、前記(c)工程を、基板温度1000～1400 で物理蒸着法又は化学蒸着法で行うことにより、結晶欠陥の少ない単結晶シリコン薄膜をエピタキシャル成長させることを特徴とする。

【0024】

〔13〕上記〔3〕又は〔6〕～〔12〕の何れか一項記載の単結晶薄膜の製造方法において、前記(c)工程に次いで前記単結晶シリコン薄膜を支持基材に保持した後、前記シリコン犠牲層をエッチングし、単結晶シリコン薄膜を製造することを特徴とする。

〔14〕上記〔3〕又は〔6〕～〔13〕の何れか一項記載の単結晶薄膜の製造方法において、前記単結晶シリコン基板に間隔をとって穴を形成することを特徴とする。

【0025】

〔15〕上記〔3〕又は〔6〕～〔14〕の何れか一項記載の単結晶薄膜の製造方法において、前記シリコン犠牲層の厚さを100nm以下にすることで、前記単結晶シリコン薄膜の下面の凹凸を100nm以下に抑えることを特徴とする。

〔16〕上記〔3〕又は〔6〕～〔14〕の何れか一項記載の単結晶薄膜の製造方法において、前記シリコン犠牲層の厚さを100nm以上にすることで、前記単結晶シリコン薄膜の下面に100nm以上のテクスチャ構造を導入することを特徴とする。

【0026】

〔17〕上記〔3〕又は〔6〕～〔16〕の何れか一項記載の単結晶薄膜の製造方法において、前記単結晶シリコン基板の表面に凹凸を形成することを特徴とする単結晶薄膜の製造方法。

〔18〕上記〔3〕又は〔6〕～〔17〕の何れか一項記載の単結晶薄膜の製造方法において、前記シリコン犠牲層のエッチングをフッ酸と酸化剤の混合溶液で行うことを特徴とする。

【0027】

〔19〕単結晶薄膜デバイスであって、上記〔1〕から〔5〕のいずれか一項記載の単結晶薄膜の製造方法によって得られる単結晶薄膜デバイス。

〔20〕単結晶薄膜デバイスであって、上記〔3〕又は〔6〕～〔18〕のいずれか一項記載の単結晶シリコン薄膜の製造方法によって得られる単結晶シリコン薄膜デバイス。

〔21〕上記〔20〕記載の単結晶シリコン薄膜デバイスにおいて、前記単結晶シリコ

10

20

30

40

50

ン薄膜が太陽電池用発電層であることを特徴とする。

【0028】

〔22〕上記〔20〕記載の単結晶シリコン薄膜デバイスにおいて、前記単結晶シリコン薄膜がSOI用単結晶シリコン薄膜であることを特徴とする。

【発明の効果】

【0029】

本発明によれば、単結晶シリコン膜のリフトオフが良好であり、かつ結晶欠陥の少ない、高純度の太陽電池用単結晶シリコン膜を得ることができる。

したがって、太陽電池の大幅な低コスト化を図ることができる。

具体的には、家庭用太陽光発電システムの全体の2/3のコストを占めるバルク結晶シリコン型モジュールのうち、更にそのコストの4割を占める結晶シリコン基板作製において、高純度シリコンの使用量を1/10~1/100へと大幅に削減できる。

【0030】

また、現在顕在化している高純度シリコン不足の問題も解決する。更に、系統電源コストに見合う価格まで低コスト化できれば、政策的支援無しでの太陽電池普及が可能となり、太陽電池市場が大幅に拡大すると期待される。

【図面の簡単な説明】

【0031】

【図1】従来の元素組成の異なる犠牲層を用いたELO法による単結晶シリコン膜の製造工程断面図(その1)である。

【図2】従来の元素組成の異なる犠牲層を用いたELO法による単結晶シリコン薄膜の製造工程断面図(その2)である。

【図3】従来の問題点である高濃度ドーパントシリコン犠牲層/単結晶シリコン基板構造上への単結晶シリコン薄膜のエピタキシャル成長時における、ドーパントの拡散の説明のための模式図である。

【図4】本発明の実施例を示す単結晶薄膜の製造工程断面図(その1)である。

【図5】本発明の実施例を示す単結晶薄膜の製造工程断面図(その2)である。

【図6】本発明の実施例を示す単結晶薄膜の製造工程断面図(その3)である。

【図7】本発明の実施例を示す単結晶薄膜の製造工程断面図(その4)である。

【図8】本発明の実施例を示す単結晶薄膜の製造工程断面図(その5)である。

【図9】本発明の実施例1を示す工程断面図である。

【図10】本発明の実施例1を示す犠牲膜を途中までエッチングしたサンプルの断面の、電子顕微鏡写真である。

【図11】本発明の実施例2を示す工程断面図である。

【図12】本発明の実施例3を示す単結晶薄膜の製造工程断面図である。

【図13】本発明の実施例3を示す孔空き基板の平面の光学顕微鏡写真である。

【図14】本発明の実施例4を示す単結晶薄膜の製造工程断面図である。

【図15】本発明の実施例4を示すピラミッド形状のテクスチャを導入した基板の断面の、電子顕微鏡写真である。

【図16】本発明に係る温度と成膜速度の関係を示す図である。

【図17】本発明に係るシリコン薄膜の(220)面内X線回折の スキャン測定結果〔面内X線回折(XRD)パターン〕を示す図である。

【図18】本発明に係る選択エッチングした単結晶シリコン薄膜/高濃度Pドーパントシリコン犠牲層/単結晶シリコン基板の走査型電子顕微鏡による断面写真である。

【図19】本発明の実施例を示す太陽電池用単結晶シリコン薄膜の製造工程断面模式図である。

【図20】本発明の実施例を示す高スループット蒸着(ドーパ層形成)装置の模式図である。

【図21】本発明の実施例を示す高スループット蒸着装置のフローに沿って形成される太陽電池発電層の製造断面図である。

10

20

30

40

50

【図 2 2】本発明の実施例を示す高スループット蒸着（欠陥層形成）装置の模式図である。

【発明を実施するための形態】

【0032】

以下、本発明の実施の形態について詳細に説明する。

（１）図 4 は本発明の実施例を示す単結晶薄膜の製造工程断面図（その 1）である。

まず、図 4（a）に示すように単結晶基板 2 1 を準備する。次に、図 4（b）に示すように、この単結晶基板 2 1 と同一の物質で結晶欠陥を含んだ単結晶犠牲層 2 2 をエピタキシャル成長させ形成する。次に、図 4（c）に示すように、この単結晶犠牲層 2 2 上に同一の物質で結晶欠陥の少ない高純度の単結晶薄膜 2 3 をエピタキシャル成長させ形成する。そこで、図 4（d）に示すように、前記単結晶犠牲層 2 2 をエッチング（溶解）し、結晶欠陥の少ない高純度の単結晶薄膜 2 3 を得る。

10

【0033】

なお、図 4（d）において残された単結晶基板 2 1 は再利用することができる。

（２）図 5 は本発明の実施例を示す単結晶薄膜の製造工程断面図（その 2）である。

まず、図 5（a）に示すように単結晶基板 3 1 を準備する。次に、図 5（b）に示すように、この単結晶基板 3 1 と同一の物質で結晶欠陥を含んだ単結晶犠牲層 3 2 をエピタキシャル成長させ形成する。次に、図 5（c）に示すように、この単結晶犠牲層 3 2 の表面 3 3 の結晶欠陥を消失させる。次に、図 5（d）に示すように、結晶欠陥を消失させた単結晶犠牲層 3 2 の表面 3 3 上に同一の物質で結晶欠陥の少ない高純度の単結晶薄膜 3 4 をエピタキシャル成長させ形成する。次に、図 5（e）に示すように、前記単結晶犠牲層 3 2 をエッチング（溶解）し、結晶欠陥の少ない高純度の単結晶薄膜 3 4 を得る。

20

【0034】

ここでも、図 5（e）において残された単結晶基板 3 1 は再利用することができる。

（３）図 6 は本発明の実施例を示す単結晶薄膜の製造工程断面図（その 3）である。

まず、図 6（a）に示すように単結晶基板 4 1 を準備する。次に、図 6（b）に示すように、この単結晶基板 4 1 と同一の物質で結晶欠陥を含んだ単結晶犠牲層 4 2 をエピタキシャル成長させ形成する。次に、図 6（c）に示すように、この単結晶犠牲層 4 2 上に同一の物質で結晶欠陥の少ない高純度の単結晶薄膜 4 3 をエピタキシャル成長させ形成する。次に、図 6（d）に示すように、結晶欠陥の少ない高純度の単結晶薄膜 4 3 を支持基材 4 4 で保持する。そこで、図 6（e）に示すように、前記単結晶犠牲層 4 2 をエッチング（溶解）し、支持基材 4 4 で支持された結晶欠陥の少ない高純度の単結晶薄膜 4 3 を得る。

30

【0035】

ここでも、図 6（e）において残された単結晶基板 4 1 は再利用することができる。

（４）図 7 は本発明の実施例を示す単結晶薄膜の製造工程断面図（その 4）である。

まず、図 7（a）に示すように単結晶基板 5 1 を準備する。次に、図 7（b）に示すように、この単結晶基板 5 1 と同一の物質で結晶欠陥を含んだ単結晶犠牲層 5 2 をエピタキシャル成長させ形成する。次に、図 7（c）に示すように、この単結晶犠牲層 5 2 の表面 5 3 の結晶欠陥を消失させる。次に、図 7（d）に示すように、結晶欠陥を消失させた単結晶犠牲層 5 2 の表面 5 3 上に同一の物質で結晶欠陥の少ない高純度の単結晶薄膜 5 4 をエピタキシャル成長させ形成する。次に、図 7（e）に示すように、結晶欠陥の少ない高純度の単結晶薄膜 5 4 を支持基材 5 5 で保持する。次いで、図 7（f）に示すように、前記単結晶犠牲層 5 2 をエッチング（溶解）し、支持基材 5 5 で支持された結晶欠陥の少ない高純度の単結晶薄膜 5 4 を得る。

40

【0036】

ここでも、図 7（f）において残された単結晶基板 5 1 は再利用することができる。

（５）上記（１）～（４）記載の何れかに記載の単結晶薄膜の製造方法において、前記単結晶基板が単結晶シリコン基板、前記犠牲層がシリコン犠牲層、前記単結晶薄膜が単結晶シリコン薄膜である。

50

(6) 上記(1)～(4)の何れかに記載の単結晶薄膜の製造方法において、前記単結晶基板が単結晶GaAs基板である。

【0037】

(7) 上記(1)～(4)の何れかに記載の単結晶薄膜の製造方法において、前記単結晶基板がMgO基板である。

(8) 上記(1)～(4)の何れかに記載の単結晶薄膜の製造方法において、前記(b)工程を、400～1200で物理蒸着法又は化学蒸着法で行うことにより、結晶欠陥を含んだシリコン犠牲層をエピタキシャル成長させることを特徴とする。

【0038】

(9) 上記(1)～(4)の何れかに記載の単結晶薄膜の製造方法において、前記結晶欠陥が双晶、空孔、格子間原子、刃状転位、螺旋転位である。

10

(10) 上記(9)記載の単結晶薄膜の製造方法において、前記結晶欠陥の数密度が、前記単結晶シリコン基板と前記シリコン犠牲層との界面において、 $1/\mu\text{m}^2 \sim 1/\text{nm}^2$ である。

【0039】

(11) 図8は本発明の実施例を示す単結晶薄膜の製造工程断面図(その5)である。ここでは、単結晶薄膜として、単結晶シリコン薄膜を得るようにしている。

まず、図8(a)に示すように、単結晶シリコン基板61を準備する。次に、図8(b)に示すように、残留ガス圧が比較的高く、かつ比較的低温下の第1の成膜条件で、シリコンをエピタキシャル成長させて双晶の入った単結晶シリコン犠牲膜62を成長させる。次に、図8(c)に示すように、還元性雰囲気下でのアニールにより、前記単結晶シリコン犠牲膜62の表面63の双晶を消失させる。次に、図8(d)に示すように、前記第1の成膜条件よりも残留ガス圧が低く、かつ高温下の第2の成膜条件で、欠陥の少ない単結晶シリコン薄膜64をエピタキシャル成長させる。そこで、図8(e)に示すように、前記単結晶犠牲層62をエッチング(溶解)し、結晶欠陥の少ない高純度の単結晶シリコン薄膜64を得る。

20

【0040】

また、単結晶シリコン薄膜64をエピタキシャル成長させた後に、この上部単結晶シリコン膜64を支持基材(図示なし)で支持し、前記単結晶犠牲層62をエッチング(溶解)して、支持基材に支持された結晶欠陥の少ない高純度の単結晶シリコン膜64を製造するようによい。

30

ここでも、図8(e)において残された単結晶基板61は再利用することができる。

【0041】

(12) 上記(2)又は(4)記載の単結晶薄膜の製造方法において、前記(b)工程に次いで、還元性雰囲気下、温度1000～1400で熱アニールを行うことにより、前記シリコン犠牲層の表面の結晶欠陥を消失させる。

(13) 上記(12)記載の単結晶薄膜の製造方法において、前記アニール処理後に、前記シリコン犠牲層表面における双晶の数密度が、前記シリコン犠牲層と前記単結晶シリコン基板との界面における双晶の数密度の、100分の1以下である。

【0042】

40

(14) 上記(3)記載の単結晶薄膜の製造方法において、前記(c)工程を、基板温度1000～1400で物理蒸着法又は化学蒸着法で行うことにより、結晶欠陥の少ない単結晶シリコン薄膜をエピタキシャル成長させる。

(15) 上記(3)記載の単結晶薄膜の製造方法において、前記(c)工程に次いで前記単結晶シリコン薄膜を支持基材に保持した後、前記シリコン犠牲層をエッチングし、単結晶シリコン薄膜を製造する。

【0043】

(16) 上記(3)記載の単結晶薄膜の製造方法において、前記単結晶シリコン基板に間隔をとって穴を形成して、シリコン犠牲層のエッチングを容易に実施する。

(17) 上記(3)記載の単結晶薄膜の製造方法において、前記シリコン犠牲層の厚さ

50

を 100 nm 以下にすることで、前記単結晶シリコン薄膜の下面の凹凸を 100 nm 以下に抑える。

【0044】

(18) 上記(3)記載の単結晶薄膜の製造方法において、前記シリコン犠牲層の厚さを 100 nm 以上にすることで、前記単結晶シリコン薄膜の下面に 100 nm 以上のテクスチャ構造を導入する。

(19) 上記(1)～(4)の何れかに記載の単結晶薄膜の製造方法において、前記単結晶基板の表面に凹凸を形成する。それにより、特に、太陽電池用発電層として用いる場合には、発電効率の向上を図る。

【0045】

(20) 上記(1)、(2)、(3)又は(4)記載の単結晶薄膜の製造方法において、前記シリコン犠牲層のエッチング(溶解)をフッ酸と酸化剤の混合溶液で行う。

(21) 上記(1)～(20)記載のいずれか一項記載の単結晶薄膜の製造方法によって、単結晶薄膜デバイスを得る。

(22) 上記(21)記載の単結晶薄膜デバイスにおいて、前記単結晶薄膜が太陽電池用発電層である。

【0046】

(23) 上記(21)記載の単結晶薄膜デバイスにおいて、前記単結晶薄膜が SOI 用単結晶薄膜である。

(24) 上記(23)記載の太陽電池用単結晶シリコン薄膜の製造方法において、前記単結晶シリコン薄膜を、温度 T () において成膜速度 GR ($\mu\text{m}/\text{min}$) が $GR > 2 \times 10^{12} \exp\{-325(\text{kJ}/\text{mol})/8.31(\text{J}/\text{mol}\cdot\text{K})/(T+273)(\text{K})\}$ を満足する速度でエピタキシャル成長させることにより、前記犠牲層の構造変化を防ぐ。

【0047】

(25) 上記(23)又は(24)記載の太陽電池用単結晶シリコン薄膜の製造方法において、前記単結晶シリコン薄膜の急速なエピタキシャル成長を、物理蒸着法により行う。

(26) 上記(23)、(24)又は(25)記載の太陽電池用単結晶シリコン薄膜の製造方法において、前記犠牲層が結晶欠陥を含んだ結晶シリコンである。

【0048】

(27) 上記(26)記載の太陽電池用単結晶シリコン薄膜の製造方法において、前記結晶欠陥が双晶、空孔、格子間原子、刃状転位、螺旋転位である。

(28) 上記(26)又は(27)記載の太陽電池用単結晶シリコン薄膜の製造方法において、前記結晶欠陥の数密度が、前記単結晶シリコン基板と前記シリコン犠牲層との界面において、 $1/\mu\text{m}^2 \sim 1/\text{nm}^2$ である。

【0049】

(29) 上記(25)から(28)の何れか一項記載の太陽電池用単結晶シリコン薄膜の製造方法において、前記(b)工程に次いで前記犠牲層の表面の結晶欠陥を消失させる。

(30) 上記(23)、(24)又は(25)記載の太陽電池用単結晶シリコン薄膜の製造方法において、結晶の犠牲層が高濃度ドーパされた単結晶シリコンである。

【0050】

(31) 上記(30)記載の太陽電池用単結晶シリコン薄膜の製造方法において、前記高濃度にドーパされた単結晶シリコン中のドーパントが、III 族ないし V 族元素である。

(32) 上記(30)又は(31)記載の太陽電池用単結晶シリコン薄膜の製造方法において、前記高濃度にドーパされた単結晶シリコン中のドーパント濃度が、 10^{18} 原子/ cm^3 以上である。

【0051】

(33) 上記(30)、(31)、(32)の何れか一項記載の太陽電池用単結晶シリ

10

20

30

40

50

コン薄膜の製造方法において、単結晶シリコン基板表面にドーパント源を供給することにより、高濃度にドーブされた単結晶シリコン犠牲層を形成する。

(34) 上記(30)、(31)、(32)の何れか一項記載の太陽電池用単結晶シリコン薄膜の製造方法において、単結晶シリコン基板上にシリコン源とドーパント源を同時に供給することにより、高濃度にドーブされた単結晶シリコン犠牲層を形成する。

【0052】

(35) 上記(30)、(31)、(32)の何れか一項記載の太陽電池用単結晶シリコン薄膜の製造方法において、シリコン源とドーパント源の比率を時間に対して制御して単結晶シリコン基板上に供給することにより、急速にエピタキシャル成長するシリコン膜中にドーパント濃度の高い層と低い層を形成し、前者を犠牲層とし後者を太陽電池発電層単結晶シリコン薄膜とする。

10

【0053】

(36) 上記(23)、(24)又は(25)記載の太陽電池用単結晶シリコン薄膜の製造方法において、結晶の犠牲層がシリコンを含む化合物結晶である。

(37) 上記(36)記載の太陽電池用単結晶シリコン薄膜の製造方法において、前記シリコンを含む化合物結晶が CoSi_2 、 NiSi_2 、 CrSi_2 などの金属シリサイドである。

【0054】

(38) 上記(23)、(24)又は(25)記載の太陽電池用単結晶シリコン薄膜の製造方法において、結晶の犠牲層がシリコンを含まない結晶である。

20

(39) 上記(23)～(38)の何れか一項記載の太陽電池用単結晶シリコン薄膜の製造方法において、犠牲層をフッ酸を含む水溶液でエッチングすることにより、太陽電池発電層単結晶シリコン薄膜を製造する。

【0055】

(40) 上記(23)～(39)の何れか一項記載の太陽電池用単結晶シリコン薄膜の製造方法において、前記(c)工程に次いで前記単結晶シリコン薄膜を支持基材に保持した後、前記シリコン犠牲層をエッチングし、太陽電池発電層単結晶シリコン薄膜を製造する。

(41) 上記(23)から(40)の何れか一項記載の太陽電池用単結晶シリコン薄膜の製造方法において、前記単結晶シリコン基板に間隔をとって穴を形成する。

30

【0056】

(42) 上記(23)から(41)の何れか一項記載の太陽電池用単結晶シリコン薄膜の製造方法において、前記単結晶シリコン基板の表面に凹凸を形成する。

(43) 単結晶シリコン薄膜太陽電池であって、上記(23)から(42)の何れか一項記載の太陽電池用単結晶シリコン薄膜の製造方法によって得られる。

以下、具体的実施例について説明する。

【実施例1】

【0057】

図9は本発明の実施例1を示す工程断面図である。

(1) まず、図9(a)に示すように、単結晶シリコン基板(例えば、 $500\mu\text{m}$)71を準備する。

40

この単結晶シリコン基板71は後述する単結晶シリコン犠牲膜をエピタキシャル成長させるために平坦な上面を有している。

【0058】

(2) 次に、図9(b)に示すように、その単結晶シリコン基板71上へ基板加熱スッタ法により、結晶欠陥を含んだシリコンのエピタキシャル成長を微量の酸素、水蒸気が存在する条件下で行う。つまり、結晶欠陥を含んだ単結晶シリコン犠牲膜(例えば、 $0.1 - 1\mu\text{m}$)72を形成する。この単結晶シリコン犠牲膜72は後述するが、エッチングにより容易に的確に除去可能である。

【0059】

50

(3) 次いで、図9(c)に示すように、その単結晶シリコン犠牲膜72上へCVD法により欠陥の少ない単結晶シリコンのエピタキシャル成長を行う。つまり、欠陥の少ない高純度の単結晶シリコン薄膜(例えば、 $10\mu\text{m}$)73を形成する。これにより、中間に結晶欠陥を含んだ単結晶シリコン犠牲膜72を含む、同一材料による3層構造を形成することができる。

【0060】

エピタキシャル成長としては、種々のものを用いることができるが、例えば、気相成長であれば、シラン系ガスやクロロシラン系ガスを用いたCVD法や、シリコンを用いた蒸着法によることができる。

(4) 次に、図9(d)に示すように、 $\text{HF}/\text{HNO}_3/\text{CH}_3\text{COOH}$ 混合溶液、または $\text{HF}/\text{KMnO}_4/\text{CH}_3\text{COOH}$ 混合溶液による単結晶シリコン犠牲膜72の選択エッチングを行い、欠陥の少ない高純度の単結晶シリコン薄膜73の分離を行う。

【0061】

図10は単結晶シリコン基板71上に基板加熱スパッタ法にて 600°C で $0.5\mu\text{m}$ の結晶欠陥を含んだシリコン犠牲膜72をエピタキシャル成長させ、その上に 1200°C でトリクロロシラン/水素混合ガスを原料に化学蒸着法にて $20\mu\text{m}$ の結晶欠陥の少ない単結晶シリコン薄膜73を形成し、 $\text{HF}/\text{HNO}_3/\text{CH}_3\text{COOH}$ 混合溶液で犠牲膜72を途中までエッチングしたサンプルの断面の、電子顕微鏡写真である。犠牲膜72が選択的にエッチングされる様子が示されている。

【実施例2】

【0062】

図11は本発明の実施例2を示す工程断面図である。

(1) まず、図11(a)に示すように、単結晶シリコン基板(例えば、 $500\mu\text{m}$)81を用意する。

この単結晶シリコン基板81は後述する単結晶シリコン犠牲膜をエピタキシャル成長させるために平坦な上面を有している。

【0063】

(2) 次に、図11(b)に示すように、その単結晶シリコン基板81上へ基板加熱スパッタ法により、欠陥を含んだシリコンのエピタキシャル成長を微量の酸素、水蒸気が存在する条件下で行う。つまり、単結晶シリコン犠牲膜(例えば、 $0.1 - 1\mu\text{m}$)82を形成する。この単結晶シリコン犠牲膜82は後述するが、エッチングにより容易に的確に除去可能である。

【0064】

(3) 次いで、図11(c)に示すように、その単結晶シリコン犠牲膜82上へCVD法により欠陥の少ない単結晶シリコンのエピタキシャル成長を行う。つまり、欠陥の少ない高純度の単結晶シリコン薄膜(例えば、 $10\mu\text{m}$)83を形成する。これにより、中間に結晶欠陥を含んだ単結晶シリコン犠牲膜82を含む、同一材料による3層構造を形成することができる。

【0065】

ここで、エピタキシャル成長としては、種々のものを用いることができるが、例えば、気相成長であれば、シラン系ガスやクロロシラン系ガスを用いたCVD法や、シリコンを用いた蒸着法によることができる。

(4) 次に、図11(d)に示すように、単結晶シリコン薄膜83上に支持基材84を保持する。この支持基材84としては強化ガラスなどを用いる。

【0066】

(5) 次に、図11(e)に示すように、 $\text{HF}/\text{HNO}_3/\text{CH}_3\text{COOH}$ 混合溶液、または $\text{HF}/\text{KMnO}_4/\text{CH}_3\text{COOH}$ 混合溶液による単結晶シリコン犠牲膜82の選択エッチングを行い、支持基材84に支持された欠陥の少ない高純度の単結晶シリコン薄膜83の分離を行う。

【実施例3】

【0067】

図12は本発明の実施例3を示す単結晶薄膜の製造工程断面図である。

この実施例では、単結晶シリコン基板91に間隔をとって穴91Aを形成するようにした点を除くとその他の点は上記実施例1, 2と同様である。すなわち、

(1)まず、図12(a)に示すように、間隔をとって穴91Aが形成された単結晶シリコン基板91を用意する。

【0068】

ここで、フォトリソグラフィと選択エッチングにより、100 μ mの穴91Aを1mm間隔であけた、単結晶シリコン基板91の平面の光学顕微鏡写真を図13に示す。

(2)次に、図12(b)に示すように、その単結晶シリコン基板91上へ基板加熱スパッタ法による、欠陥を含んだシリコンのエピタキシャル成長を微量の酸素、水蒸気が存在する条件下で行う。つまり、単結晶シリコン犠牲膜92を形成する。

【0069】

(3)次いで、図12(c)に示すように、その単結晶シリコン犠牲膜92上にCVD法により欠陥の少ない単結晶シリコンのエピタキシャル成長を行う。つまり、欠陥の少ない単結晶シリコン薄膜93を形成する。

ここで、エピタキシャル成長としては、種々のものを用いることができるが、例えば、気相成長であれば、シラン系ガスやクロロシラン系ガスを用いたCVD法や、シリコンを用いた蒸着法によることができる。

【0070】

(4)次に、図12(d)に示すように、単結晶シリコン薄膜93上に支持基材94を保持する。この支持基材94としては強化ガラスなどを用いる。

(5)次に、図12(e)に示すように、HF/HNO₃/CH₃COOH混合溶液、またはHF/KMnO₄/CH₃COOH混合溶液による単結晶シリコン犠牲膜92の選択エッチングを行う。その際に、エッチャントは単結晶シリコン基板91に間隔をとって形成された穴91Aによって浸入し易くなるので欠陥の少ない単結晶シリコン薄膜93の分離を円滑に行うことができる。つまり、単結晶シリコン犠牲膜92の除去を迅速かつ的確に行うことができる。

【0071】

ここでは、実施例2の製造方法に穴を形成する本実施例を適用した例を示したが、実施例1にも同様に適用できる。

また、前記シリコン犠牲層92の厚さを100nm以下にすることで、前記単結晶シリコン薄膜93の下面の凹凸を100nm以下に抑えるようにする。

又は、前記シリコン犠牲層92の厚さを100nm以上にすることで、前記単結晶シリコン薄膜93の下面に100nm以上のテクスチャ構造を導入するようにしてもよい。特に、単結晶シリコン薄膜を太陽電池用発電層として用いる場合には、太陽光を効率よく単結晶薄膜に取り込むことができ、発電効率の向上を図ることができる。

【実施例4】

【0072】

図14は本発明の実施例4を示す単結晶薄膜の製造工程断面図、図15はこの実施例を示すピラミッド形状のテクスチャを導入した基板の断面の電子顕微鏡写真である。

この実施例では、単結晶シリコン基板101の表面に凹凸101Aを形成するようにした点を除くとその他の点は上記実施例1, 2と同様である。すなわち、

(1)まず、図14(a)に示すように、表面に凹凸101Aが形成された単結晶シリコン基板101を用意する。

【0073】

ここで、アルカリ水溶液でのシリコンの溶解は、{111}面が最も遅い。この特徴を利用して、Si(100)ウエハ上に、{111}面で覆われたピラミッド形状のテクスチャを導入した基板101の断面の、電子顕微鏡写真を図15に示す。

(2)次に、図14(b)に示すように、その単結晶シリコン基板101上へ基板加熱

10

20

30

40

50

スパッタ法により、欠陥を含んだシリコンのエピタキシャル成長を微量の酸素、水蒸気が存在する条件下で行う。つまり、表面に凹凸102Aが形成された単結晶シリコン犠牲膜102を形成する。

【0074】

(3)次に、図14(c)に示すように、その単結晶シリコン犠牲膜102上へCVD法により欠陥の少ない単結晶シリコンのエピタキシャル成長を行う。つまり、表面に凹凸103Bが、裏面に凹凸103Aが形成された欠陥の少ない単結晶シリコン薄膜103を形成する。

(4)次いで、図14(d)に示すように、単結晶シリコン薄膜103上に支持基材104を保持する。

【0075】

(5)次に、図14(e)に示すように、HF/HNO₃/CH₃COOH混合溶液、またはHF/KMnO₄/CH₃COOH混合溶液による単結晶シリコン犠牲膜102の選択エッチングを行い、支持基材104に支持され、表面に凹凸103Aが、裏面に凹凸103Bが形成された欠陥の少ない単結晶シリコン薄膜103の分離を行う。

ここでは、実施例2の製造方法に凹凸を形成する本実施例を適用したが、実施例1にも同様に適用することができる。

【0076】

次に、上述した単結晶薄膜の製造方法を用いて、太陽電池用発電層を形成する発明について述べる。

単結晶シリコン基板上にシリコンをエピタキシャル成長させる方法として、物理蒸着(PVD; Physical Vapor Deposition)法がある。一般的には、実験室で理想的環境(超高真空等)下、低温でゆっくりとシリコンを成長させる方法として用いられている。一方、生産プロセスでは、化学気相成長(CVD; Chemical Vapor Deposition)法が、高温で高速に半導体層を堆積させる方法として用いられる。

【0077】

CVD法により単結晶シリコン薄膜をエピタキシャル成長させると、例えば、クロロシランを原料にした場合は、成膜速度は図16に示す通り、SiCl₂やHCl等の化学種の脱離が律速となり、1200付近では1-10μm/minの成長速度が限界となる。高温にすることにより速度を上げられるが、原料供給律速となり易く、数μm/minが実用上の上限となる。後述の、犠牲層劣化を防ぐ成膜速度GRの下限とほぼ同程度の速度となってしまう、CVD法では犠牲層の劣化抑制が困難であることが分かる。また、上記した本願発明者の提案によるドーブシリコン層を用いたELO法において、ドーブシリコン犠牲層上に単結晶シリコン薄膜をCVD法により成長させると、上記した成長速度では10μmの単結晶シリコン薄膜を形成するのに1-10分かかってしまい、その時間内にドーパントが単結晶シリコン薄膜中に拡散してしまうため、犠牲層を維持できないという問題があった。

【0078】

一方、PVD法ではシリコンのみが吸着するため、化学種の脱離がない。そのため、脱離律速の上限を超え、成膜速度を任意に増大させることができる。ただし、成膜速度を上げすぎると、低温ではシリコンがエピタキシャル成長せずに、多結晶もしくは非晶質となってしまう。しかしながら、例えばシリコンの融点1410での融液成長では、10mm/s、即ち、600,000μm/minもの速度でエピタキシャル成長することが知られている。そこで、温度を融点近くまで上げれば、急速蒸着(RVD; Rapid Vapor Deposition)法でもエピタキシャル成長できる。

【0079】

RVD法の特徴について、以下、BやPを用いた高濃度ドーブ犠牲層について具体的に説明する。目的の単結晶シリコン薄膜の厚さが10μmであるため、犠牲層の厚さとしては1/10以下、即ち1μm以下が望ましい。ドーパント(B,P)が1μm拡散すると

10

20

30

40

50

、犠牲層の構造が劣化してしまうが、その時定数は、拡散係数を D とすると、 $(1 \mu\text{m})^2 / D$ で表される。この時間内に、上部単結晶シリコン薄膜が $10 \mu\text{m}$ 以上成長する必要があるため、成膜速度 GR は、 $GR > 10 D / 1 \mu\text{m}$ が必要となる。既知の拡散係数 D と温度 T の関係を用いることにより、 $GR > 2 \times 10^{12} \exp(-325 [kJ/mol]) / 8.31 [J/mol \cdot K] / (T + 273) [K]$ の関係式が得られる。図16は、このようにして得られた温度と成膜速度の関係を示す図である。なお、本図の出典[1]は P. A. Coon, M. L. Wise, S. M. George, J. Cryst. Growth 130, 162 (1993) による。

【0080】

実際に、基板温度 800 、シリコン融液温度 1800 にて PVD を行ったところ、 $10 \mu\text{m}/\text{min}$ で単結晶シリコン薄膜のエピタキシャル成長に成功した。図16からも明らかのように、目標の成膜速度より 20000 倍も速く成長でき、犠牲層の構造劣化の抑制が容易となる。

図17は得られたシリコン薄膜の (220) 面内 X 線回折の スキャン測定結果〔面内 X 線回折 (XRD) パターン〕を示す図である。この図に示す通り、 (220) 面の 4 対称のピークが現れ、基板と同じく (100) 方位の単結晶シリコン薄膜がエピタキシャル成長した事が示された。

【0081】

また、実際に、高濃度 P ドープシリコンを犠牲層とした三層構造の選択エッチングを行ったところ、図18に断面の電子顕微鏡写真を示す通り、選択エッチングは良好であった。

具体的には、単結晶シリコン基板上に、高濃度 P ドープシリコン犠牲層を拡散法により形成し、その上に RVD 法により $4 \mu\text{m}$ の単結晶シリコン薄膜を形成し、フッ酸・硝酸・酢酸混合溶液で 1 分間エッチングした。図18にその選択エッチングした単結晶シリコン薄膜 / 高濃度 P ドープシリコン犠牲層 / 単結晶シリコン基板の走査型電子顕微鏡による断面写真を示す。この図に示す通り、犠牲層のみが選択的にエッチングされた。このように、RVD 法を用いることにより、犠牲層の構造を劣化させることなく単結晶シリコン薄膜を形成することができ、犠牲層の選択エッチングによる単結晶シリコン薄膜と単結晶シリコン基板の分離が容易となる。

【0082】

そこで、かかる急速蒸着法を上記した ELO 法と組み合わせることにより、単結晶シリコン膜のリフトオフが良好であり、かつ高純度の太陽電池発電層単結晶シリコン膜を得ることができる太陽電池用単結晶シリコン薄膜及びそれを用いて得られる単結晶シリコン薄膜太陽電池を得るようにした。

すなわち、ELO 法でのドープシリコン犠牲層のドーパントの拡散を抑えて、単結晶シリコン膜のリフトオフを良好に行うことができる。

【0083】

また、結晶欠陥犠牲層からの欠陥消失を抑えるためにも、急速蒸着法が有効であることから、急速蒸着法を用いることにより結晶欠陥犠牲層の欠陥消失を抑えて、単結晶シリコン膜のリフトオフを良好に行うことができる。

また、このように構成することにより、特に、欠陥の少ない単結晶シリコン薄膜を太陽電池用発電層として用いる場合には発電効率の向上を図ることができる。

【0084】

上記した方法により、欠陥の少ない単結晶シリコン薄膜又は支持基材に支持された欠陥の少ない単結晶シリコン薄膜を得ることができ、これらは単結晶薄膜デバイスとして用いることができる。例えば、太陽電池用発電層や SOI (Silicon On Insulator) 半導体装置として用いることができる。

最後に、大きな視点からは、シリコンの供給面でもメリットが大きい。高純度シリコン源から単結晶シリコン薄膜を成長させる際、CVD 法では、一度、シリコンと塩化水素を反応させ、クロロシランにする必要がある。しかし、塩素は装置を腐食し、それによりク

10

20

30

40

50

クロロシランの純度を低下させるというデメリットがあり、精製過程がプロセスの大半を占めてしまう。元来、クロロシラン化は、低純度の金属級シリコンを気化・精製する為の手段であり、高純度シリコンをクロロシラン化するメリットは少ない。一方、高純度シリコンを加熱溶解し、PVD法を用いる場合は、装置腐食や不純物混入の問題がなく、プロセス的にも非常にシンプルになる。かつ、高速成膜によるプロセス時間の短縮は大きな利点となる。

【0085】

以下、本発明の太陽電池用単結晶シリコン薄膜の製造についての実施例について説明する。

図19は本発明の実施例を示す太陽電池用単結晶シリコン薄膜の製造工程断面模式図である。

まず、図19(a)に示すように、単結晶シリコン基板(鋳型Si基板)201を用意して、図19(b)に示すように、この単結晶シリコン基板201上にエピタキシャルな犠牲層202を形成する。次いで、図19(c)に示すように、この犠牲層202上に単結晶シリコン薄膜203をRVD法により急速にエピタキシャル成長させ、次に、図19(d)に示すように、犠牲層202をエッチングし、太陽電池発電層単結晶シリコン薄膜204を得る。

【0086】

その場合、太陽電池発電層単結晶シリコン薄膜204を、温度 T ()において成膜速度 GR ($\mu\text{m}/\text{min}$)が $GR > 2 \times 10^{12} \exp[-325(\text{kJ}/\text{mol})/8.31(\text{J}/\text{mol} \cdot \text{K})/(T+273)(\text{K})]$ を満足する速度でエピタキシャル成長させることにより、犠牲層202の構造変化を防ぐようにする。

また、その場合の太陽電池発電層単結晶シリコン薄膜204の急速なエピタキシャル成長を、PVD法により行う。

【0087】

上記したように、PVD法ではシリコンのみが吸着するため、化学種の脱離がない。そのため、脱離律速の上限を超え、成膜速度を任意に増大させることができる。このとき、基板温度を十分に高くすれば、RVD法でエピタキシャル成長できる。

そこで、上記した図19(b)の犠牲層202の形成後に、RVD法にてシリコンを堆積すれば、犠牲層202の表面に単結晶シリコン薄膜203を急速にエピタキシャル成長させることができる。

【0088】

さらに、前記犠牲層は結晶欠陥を含んだ結晶シリコンを用いることができる。

その場合、結晶欠陥が、双晶、空孔、格子間原子、刃状転位、螺旋転位であるものを用いることができる。

また、その結晶欠陥の数密度は、前記単結晶シリコン基板と前記シリコン犠牲層との界面において、 $1/\mu\text{m}^2 \sim 1/\text{nm}^2$ にすることができる。

【0089】

さらに、犠牲層の形成後に、犠牲層の表面の結晶欠陥を消失させることができる。すなわち、ELO法において、犠牲層として元素組成が等しい材料で、結晶欠陥を含んだ単結晶層を用いる。例えば、単結晶シリコン薄膜の製造においては、単結晶シリコン基板上に、微量の酸素・水蒸気が存在する条件下でシリコンを成長させると、シリコン層は全体としてはエピタキシャルに成長しつつも、双晶をはじめとした結晶欠陥を含むようになる。その後、還元性雰囲気(水素雰囲気)で熱アニール処理を施すと、シリコンの表面拡散により、最表面の欠陥が消失する。その上に、急速なエピタキシャル成長を、PVD法により行うと、結晶欠陥の入らない清浄な条件下でシリコンを急速成長させることができる。結晶欠陥を含む犠牲層は、フッ酸と酸化剤の混合溶液で選択エッチングできるため、リフトオフが良好で、かつ高純度の太陽電池発電層単結晶シリコン薄膜を得ることができる。

【0090】

また、上記した結晶の犠牲層としては高濃度ドーパされた単結晶シリコンを用いること

ができる。

その場合、前記高濃度にドーパされた単結晶シリコン中のドーパントとしては、III族ないしV族元素を用いることができる。

また、前記高濃度にドーパされた単結晶シリコン中のドーパント濃度としては、 10^{18} 原子/cm³以上とすることができる。

【0091】

さらに、単結晶シリコン基板表面にドーパント源を供給することにより、高濃度にドーパされた単結晶シリコン犠牲層を形成することができる。

また、単結晶シリコン基板上にシリコン源とドーパント源を同時に供給することにより、高濃度にドーパされた単結晶シリコン犠牲層を形成するようにしてもよい。

さらに、シリコン源とドーパント源の比率を時間に対して制御して単結晶シリコン基板上に供給することにより、急速にエピタキシャル成長するシリコン膜中にドーパント濃度の高い層と低い層を形成し、前者を犠牲層とし後者を太陽電池発電層単結晶シリコン薄膜とすることができる。

【0092】

また、結晶の犠牲層としては、シリコンを含む化合物結晶を用いることができる。その場合、前記シリコンを含む化合物結晶としては $CoSi_2$ 、 $NiSi_2$ 、 $CrSi_2$ などの金属シリサイドとすることができる。

また、結晶の犠牲層としては、シリコンを含まない結晶を用いることができる。

また、犠牲層をフッ酸を含む水溶液でエッチングすることにより、太陽電池発電層単結晶シリコン薄膜を製造することができる。

【0093】

さらに、太陽電池発電層単結晶シリコン薄膜を形成した後、その太陽電池発電層単結晶シリコン薄膜を支持基材に保持した後、前記シリコン犠牲層をエッチングし、太陽電池発電層単結晶シリコン薄膜を製造することができる。

また、太陽電池発電層単結晶シリコン薄膜の製造方法において、前記単結晶シリコン基板に間隔をとって穴を形成することができる。

【0094】

さらに、太陽電池発電層単結晶シリコン薄膜の製造方法において、前記単結晶シリコン基板の表面に凹凸を形成することができる。

本発明の太陽電池用単結晶シリコン薄膜の製造方法では、RVD法により単結晶シリコン薄膜のエピタキシャル成長速度を上げることにより生産性が上がるだけでなく、基板全体が高温に曝される時間が短くなるために犠牲層の構造変化が抑えられ、犠牲層選択エッチングによる単結晶シリコン薄膜と単結晶シリコン基板との分離が良好となり、結果として高純度で欠陥のない単結晶シリコン薄膜を得ることができ、非常に有望なプロセスとなる。また、単結晶シリコンに限らず、他の物質、例えば、Ge、GaAs、GaN、GeN等、任意の材料の単結晶薄膜の製造にも適用可能である。

【0095】

特に、表面に凹凸を形成した単結晶シリコン薄膜を用いる場合には、太陽電池用発電層として用いると、太陽光を効率よく単結晶薄膜に取り込むことができ、その発電効率を高めることができる。

図20は本発明の実施例を示す高スループット蒸着（ドーパ層形成）装置の模式図、図21はその高スループット蒸着装置のフローに沿って形成される太陽電池発電層の製造断面図である。

【0096】

この図20において、Aは高スループット蒸着装置（反応炉）、Bはサセプタ（グラファイトなど）、Cはシリコン基板、Dはるつぼ（石英など）、Eはシリコン融液、Fは加熱装置（通電加熱装置、誘導加熱装置、電子ビーム加熱装置など）である。この高スループット蒸着装置はサセプタBを用いたコンベヤー方式により、高濃度ドーパ層と太陽電池の発電層（p/n接合込み）の連続的な一貫成膜が行えるように構成されている。また、

製造装置としては、 H_2 キャリアを流して、差動排気による不純物逆拡散防止を行うとともに、予熱を行うことができる。

【0097】

太陽電池の発電層の製造工程は、まず、図21(a)に示すように、単結晶シリコン基板301の表面に単結晶シリコン p^{++} 層302を成長させ、次に、図21(b)~(c)に示すように、単結晶シリコン p 層303を、PVD法により急速エピタキシャル成長させる。これらの単結晶シリコン p 層303及び p^{++} 層302は、SiにB又は B_2H_6 を付加した気相成長法により形成する。次に、図21(d)に示すように、単結晶シリコン p 層303の表面に n^+ 層304を成長させる。この n^+ 層304はインサイチュウ(in situ)ドーピング(同一反応炉内で同時に被ドーピング膜に所望の不純物をドーピングする)、つまり、SiにP又は PH_3 を付加した気相成長法により形成される。

10

【0098】

このようにして、高スループット蒸着装置により連続的な一貫成膜が行われた n^+ 層304/ p 層303/ p^{++} 層302/Si基板301の積層基板を、その装置から取り出して、図21(e)に示すように、 p^{++} 層(高濃度ドーブ層)302をフッ酸を含む水溶液でエッチングすることにより、太陽電池発電層単結晶シリコン薄膜305を製造することができる。

【0099】

図22は本発明の実施例を示す高スループット蒸着(欠陥層形成)装置の模式図である。

20

この図22においても、図20と同様にグラファイトサセプタBを用いたコンベヤー方式により、欠陥層の形成、表層欠陥の消失、発電層(p/n 接合込み)の連続的な一貫成膜が行えるように構成されている。また、製造装置としては、 H_2 キャリアを流して、差動排気による不純物逆拡散防止を行うとともに、予熱を行うことができる。

【0100】

太陽電池発電層の製造工程は、まず、処理ブロックIで、欠陥エピタキシーを800~1200の雰囲気で行い、次いで、処理ブロックIIで、アニーリングを1000~1400の雰囲気で行い、次いで、処理ブロックIIIで、PVD法による急速エピタキシャル成長を行い、太陽電池発電層の高品質のエピタキシャル成長を行う。

このようにして、高スループット蒸着装置による連続的な一貫成膜が行われた欠陥層及び太陽電池発電層を、その装置から取り出して、欠陥層をフッ酸を含む水溶液でエッチングすることにより、太陽電池発電層単結晶シリコン薄膜を製造することができる。

30

【0101】

特に、PVD法により、 $10\mu m$ の太陽電池発電層を1~10minで形成するようにする。そのために、高温で蒸着を行うようにする。

一方、CVD法では、シリコンとともにシリコン以外の元素も成長表面に吸着するため、それらの元素の脱離速度が、成膜速度の上限になり得る。例えば、クロロシランを用いる典型的なCVD法では、塩素や水素の脱離が律速となり、成長速度の上限を決める。換言すれば、単結晶シリコン薄膜のエピタキシャル成長に必要な時間に上限が生じ、その時間内に犠牲層の構造変化や、犠牲層から単結晶シリコン薄膜や基板への元素の拡散が起きてしまうことが、上述の問題の原因である。

40

【0102】

このような状況下、本発明では、上記したように、PVD法により成膜速度を上げることを発明した。即ち、成長表面にシリコンのみを供給すれば、塩素や水素といった他の元素の脱離が不要となり、脱離律速という上限が、成膜速度に関してなくなる。PVD法の成膜速度の上限は、供給されたシリコンが、単結晶シリコン基板または膜表面とエピタキシャルな配置に移動するまでの時間で決まる。実際に基板温度800にてPVD法によりシリコンを単結晶シリコン基板表面に供給したところ、成膜速度 $10\mu m/min$ のエピタキシャル成長を確認した。同じ成膜速度を得るにはCVD法では1200程度必要であるので、400の基板温度の低下ができることが現時点で分かっている。

50

0 の温度低下により、拡散速度は 1 / 2 0 0 0 0 まで低下できる。

【 0 1 0 3 】

以上、本発明により、犠牲層の劣化なしに単結晶シリコン薄膜 / 犠牲層 / 単結晶シリコン基板の三層構造の作製が可能となり、ひいては単結晶シリコン薄膜の製造も可能となった。

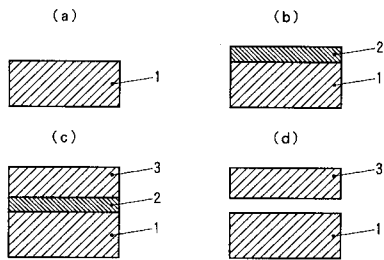
なお、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づき種々の変形が可能であり、これらを本発明の範囲から排除するものではない。

【 産業上の利用可能性 】

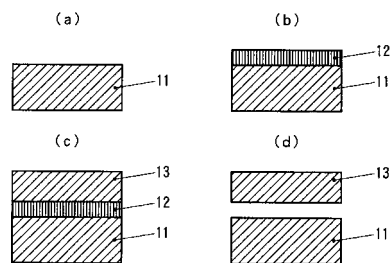
【 0 1 0 4 】

本発明は、太陽電池の発電層、半導体デバイスとしてのシリコン・化合物半導体の単結晶薄膜の製造、S O I 基板の製造等に適している。

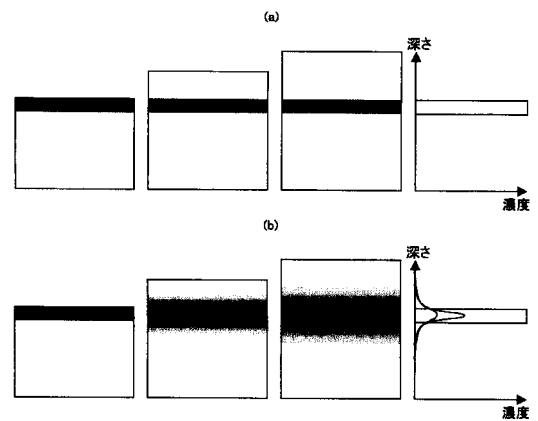
【 図 1 】



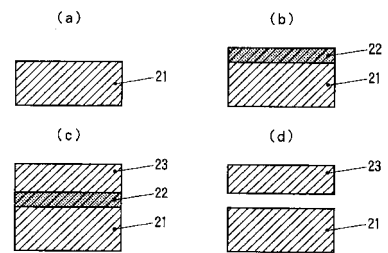
【 図 2 】



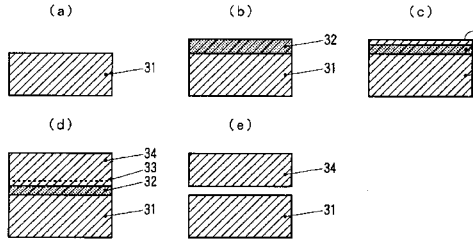
【 図 3 】



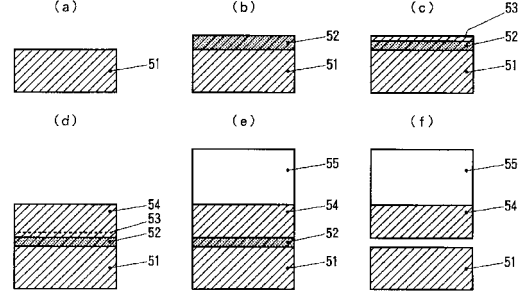
【 図 4 】



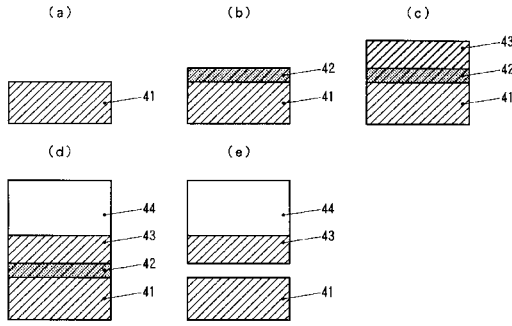
【図5】



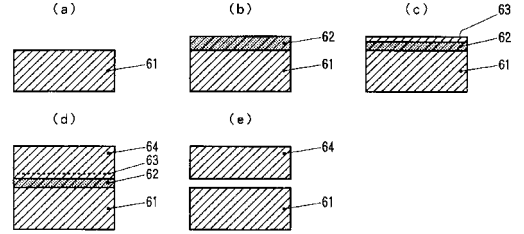
【図7】



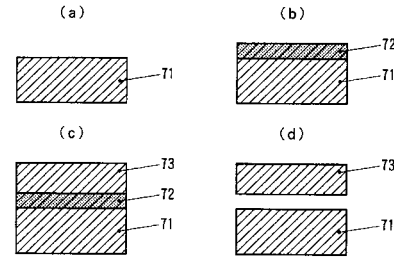
【図6】



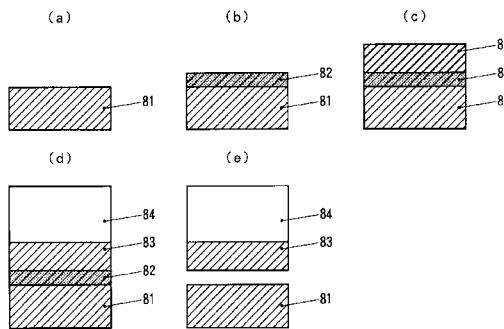
【図8】



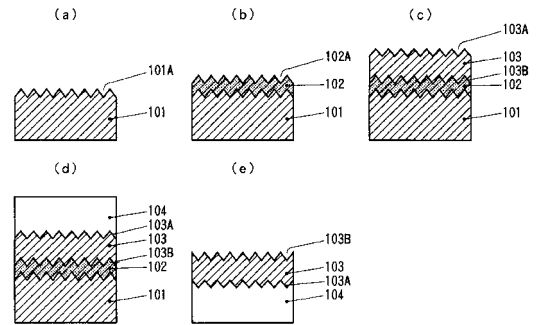
【図9】



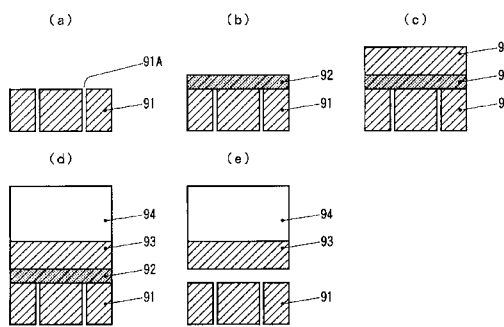
【図11】



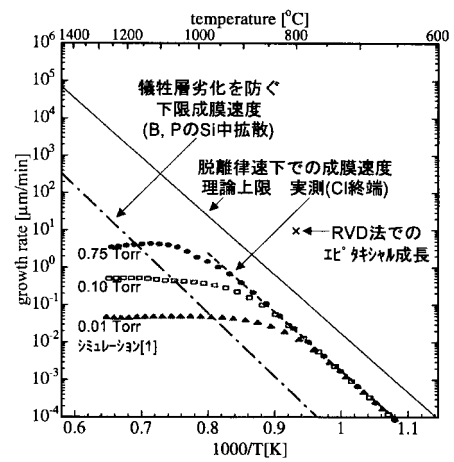
【図14】



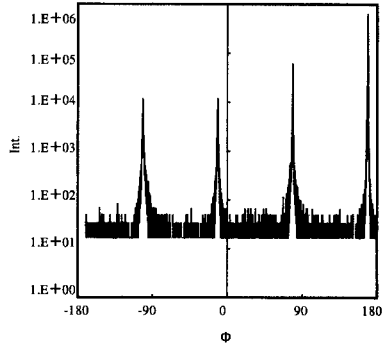
【図12】



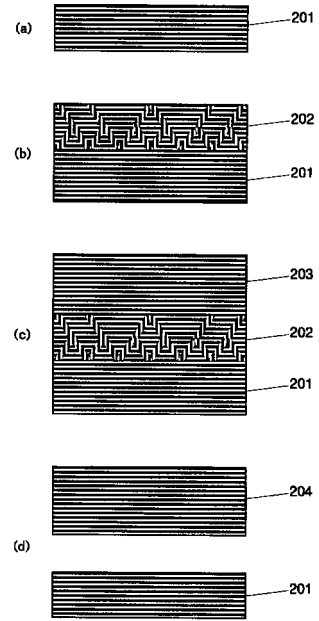
【図16】



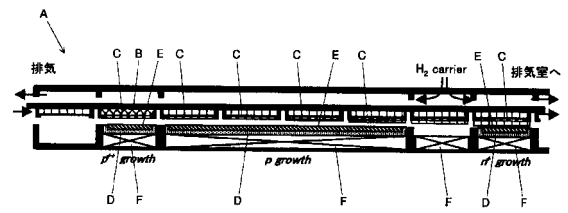
【 図 17 】



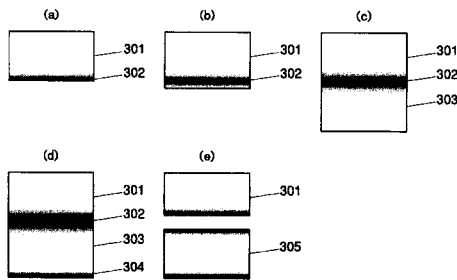
【 図 19 】



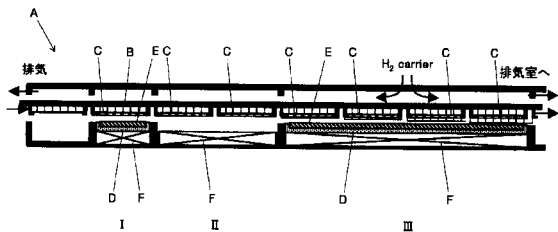
【 図 20 】



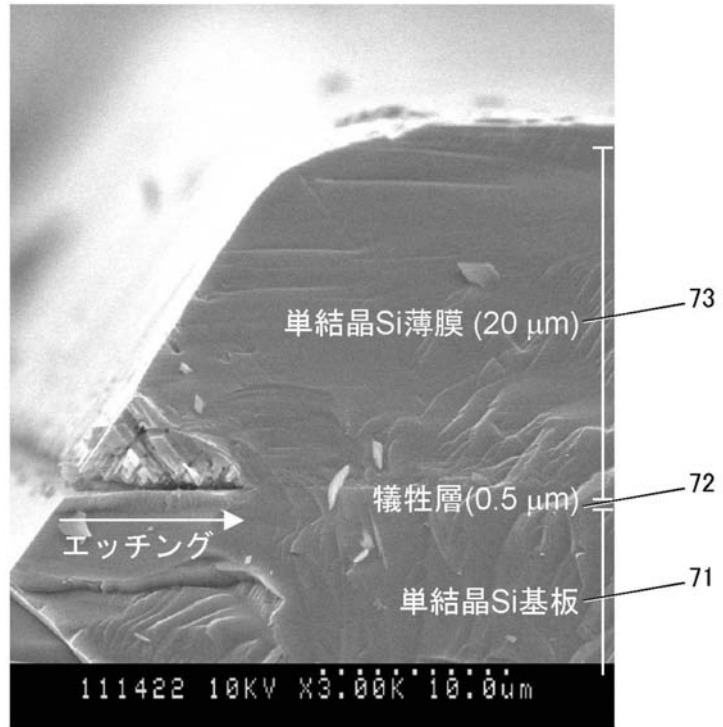
【 図 21 】



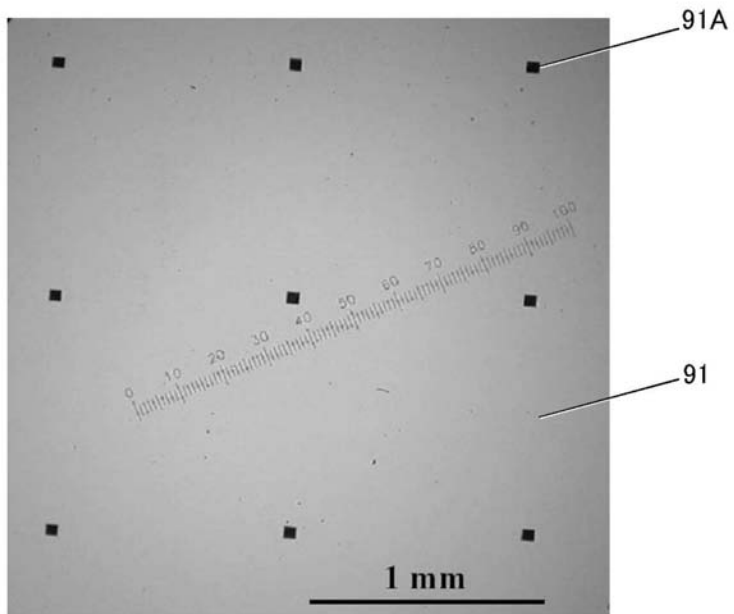
【 図 22 】



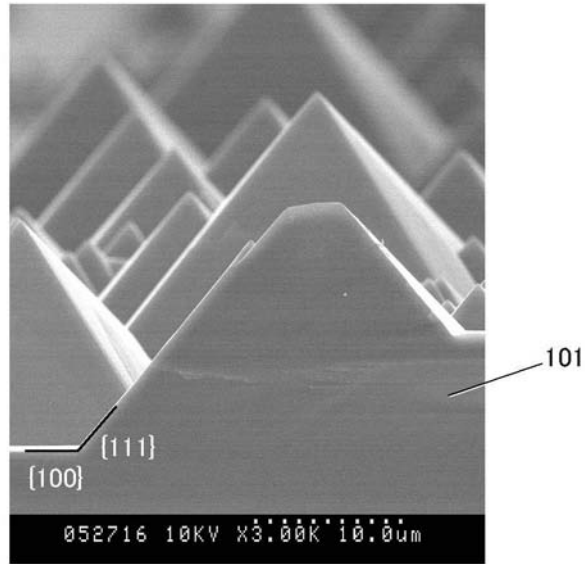
【図10】



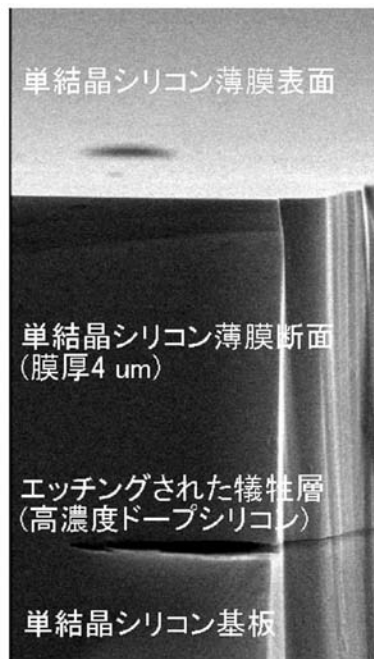
【図13】



【図15】



【図18】



フロントページの続き

(51)Int.Cl.		F I		テーマコード(参考)
H 0 1 L 31/04	(2006.01)	H 0 1 L	21/205	5 F 1 5 1
		H 0 1 L	31/04	
				X

Fターム(参考) 4K030 AA06 AA17 BA29 BB02 CA04 CA05 CA17 DA04 FA10 HA04
 JA10 LA16
 5F045 AA03 AA19 AB02 AC01 AC03 AC05 AD10 AD15 AF03 BB08
 CA13 DA53 DA61 DA67 HA14
 5F103 AA01 AA08 DD16 GG01 HH03 LL04 NN01 PP06 RR01
 5F151 AA02 CB02 CB12 CB24