

| (51) Int.Cl. ⁷ | 識別記号 | F I | テ-マコード [*] (参考) |
|---------------------------|------|-----------|--------------------------|
| G06T 3/00 | 400 | G06T 3/00 | A 5B057 |
| 1/20 | | 1/20 | C 5C077 |
| 7/00 | 250 | 7/00 | 5L096 |
| H04N 1/40 | | H04N 1/40 | F |

審査請求 有 請求項の数20 O L (全21頁)

(21)出願番号 特願2002 - 152491(P 2002 - 152491)

(22)出願日 平成14年 5月27日(2002.5.27)

(71)出願人 391012648

広島大学長

広島県東広島市鏡山 1丁目 3番 2号

(72)発明者 小出 哲士

広島県東広島市鏡山 1丁目 4番 2号 広島
大学ナノデバイス・システム研究センター
内

(74)代理人 100058479

弁理士 鈴江 武彦 (外 5名)

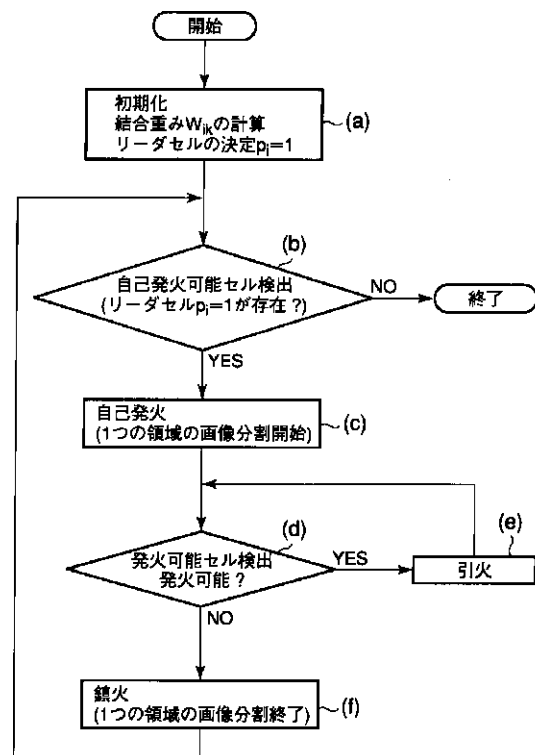
最終頁に続く

(54)【発明の名称】画像分割処理方法、画像分割処理装置、リアルタイム画像処理方法、リアルタイム画像処理装置及び画像処理集積化回路

(57)【要約】

【課題】 自然画像に対する画像分割処理をリアルタイムで実現する。

【解決手段】 各画素に対応するセル i をいったん非発火の状態に初期化した後、セル i に隣接する 8 つのセル k に対して結合重み W_{ik} を計算し、計算結果から自己発火可能であるセル $p_i = 1$ を決定する (a)。次に、まだ発火していない自己発火可能なセルを 1 つ選択してリーダセルとする (b)。そして、自己発火処理により選択したリーダセルを発火状態にし (c)、発火可能セル検出処理により、隣接セル間の結合重みに基づいて発火可能なセルを選択し (d)、引火処理で選択したセルを発火状態にする (e)。以上の操作を発火可能なセルが選択されなくなるまで繰り返し行い、発火可能なセルが存在しなければ、鎮火処理を行い (f)、1 つの領域の画像分割を終了する。この操作をリーダセルがなくなるまで行う。



【特許請求の範囲】

【請求項 1】 入力画像から画素単位で互いに同一の範囲に属する領域を特定して画像分割領域として識別する画像分割処理方法において、
前記入力画像の各画素に対応する個々の画像分割処理ユニットであるセルを非発火状態とし、前記セルに対応する画素の画素値を順次取り込み、隣接する複数のセル間それぞれの結合重みを計算し、各計算結果に基づいて自己発火可能であるセルを決定する初期化過程と、
前記初期化過程で決定された自己発火可能セルの一つを順に選択しリーダセルとして決定するリーダセル決定過程と、
前記リーダセル決定過程で決定されたリーダセルを発火状態とする自己発火過程と、
前記リーダセルとこれに隣接するセルと間の結合重みに基づいて、隣接セルの中から発火可能なセルを検出する発火可能セル検出過程と、
この発火可能セル検出過程で検出されたセルを発火状態とする引火過程と、
前記発火可能セル検出過程で該当セルが検出されない場合に発火状態のセルを鎮火状態とする鎮火処理過程とを具備し、
前記発火可能セル検出過程で該当セルが検出されなくなるまで前記リーダセル決定過程、自己発火過程の処理を繰り返し行うことで 1 つの領域の画像分割処理を完了し、
前記リーダセル決定過程で非発火状態のリーダセルがなくなるまで前記各過程の処理を繰り返し行うことで全ての領域の画像分割処理を完了することを特徴とする画像分割処理方法。

【請求項 2】 入力画像から画素単位で互いに同一の範囲に属する領域を特定して画像分割領域として識別する画像分割処理方法において、
前記入力画像の各画素に対応する個々の画像分割処理ユニットであるセル i (i はセル番号) について、セル i の画素値を I_i 、セル i の発火、非発火の状態を示す変数を x_i 、自己発火の可否を示す変数を p_i 、隣接セル i, k 間の結合重みを W_{ik} 、自己発火可否を判別する閾値を ρ 、発火可能を判別する閾値を z 、各セルの状態変化の有無を表す変数を z_i 、全てのセルの z_i の値の論理和に基づいて発火中のセルが存在するかどうかを決定するためのグローバル抑制子の変数を z と定義し、
前記画像分割セル i の変数 x_i を $x_i = 0$ (非発火) とし、前記セル i に対応する画素の画素値 I_i を順次取り込み、隣接する複数のセル i, k 間それぞれの結合重み W_{ik} を計算し、各計算結果の総和が閾値 ρ より大きい場合には $p_i = 1$ (自己発火可能)、閾値 ρ に等しいまたはそれより小さい場合には $p_i = 0$ (自己発火不可能) に初期化し、さらにグローバル抑制子の変数 z を $z = 0$ に初期化する初期化過程と、

前記初期化過程で決定された $p_i = 1$ (自己発火可能) のセルの中から非発火のセルの一つ順に選択しリーダセルとして決定するリーダセル決定過程と、
前記リーダセル決定過程で決定されたリーダセル i を $x_i = 1$ (自己発火) とし、 $z_i = 1$ とする自己発火過程と、
前記リーダセル決定過程で決定されたリーダセル以外のセル i に対して、セル i に隣接する発火状態のセル k ($x_k = 1$) の間の結合重み W_{ik} の総和が閾値 z より大きい場合に、セル i を発火可能セルとして検出する発火可能セル検出過程と、
この発火可能セル検出過程で検出された全てのセル i の変数 x_i を $x_i = 1$ (発火状態) とし、同時に $z_i = 1$ とする引火過程と、
前記引火過程において発火したセル以外の既に発火状態 ($x_i = 1$ かつ $z_i = 1$) にあるセル i に対して、セル i の状態変数 z_i を $z_i = 0$ (状態無変化) とする状態変化検出過程と、
前記発火可能セル検出過程で該当セルが検出されない場合に $x_i = 1$ (発火状態) のセルを $x_i = 0$ 、 $z_i = 0$ とし、 $p_i = 1$ の場合には $p_i = 0$ (鎮火状態) とする鎮火処理過程とを具備し、
前記発火可能セル検出過程で該当セルが検出されなくなるまで前記リーダセル決定過程、自己発火過程、発火可能セル検出過程、状態変化検出過程の処理を繰り返し行うことで 1 つの領域の画像分割処理を完了し、
前記リーダセル決定過程で非発火状態のリーダセルがなくなるまで前記各過程の処理を繰り返し行うことで全ての領域の画像分割処理を完了することを特徴とする画像分割処理方法。

【請求項 3】 前記入力画像がグレースケール画像の場合には、前記画素値として輝度値を用いることを特徴とする請求項 1 または 2 記載の画像分割処理方法。

【請求項 4】 前記入力画像がカラー画像の場合には、前記画素値として色情報を用いることを特徴とする請求項 1 または 2 記載の画像分割処理方法。

【請求項 5】 入力画像から画素単位で互いに同一の範囲に属する領域を特定して画像分割領域として判別し、任意の画像分割領域の画像を選択的に出力する画像分割処理装置において、
入力画像の各画素値を保存する入力画像メモリと、
この入力画像メモリから各画素値を順に読み出し、各画素に対応する個々の画像分割セルについて、パイプライン処理により隣接するセルとの結合重みを計算する結合重み計算回路と、
この結合重み計算回路で計算された結合重みを基に各隣接セルとの結合重みの総和が基準値を超えるセルをリーダセルとして決定するリーダセル決定回路と、
前記入力画像の各画素に対応し非発火、自己発火可能、発火の状態を遷移する画像分割セルと前記結合重み計算

回路で得られるセル間の結合重みを保持する結合重みレジスタを交互にアレイ状に配列し、各セルが隣接配置される結合重みレジスタの保持値から自己発火可能か否かを判定する判定手段を備え、前記判定手段で自己発火可能な状態にあるセルのうち前記リーダセル決定回路で決定されたリーダセルを発火状態とし、その隣接セルの中から発火可能なセルを選択して発火状態として発火領域を広げることによって画像分割領域を判別する画像分割セルネットワークと、

この画像分割セルネットワークにより画像分割領域が判別された全セルの情報を保存する分割領域保存回路と、この分割領域保存回路の保存内容に基づいて任意の画像分割領域の各セルに対応する画素値を保存する出力画像メモリとを具備することを特徴とする画像分割処理装置。

【請求項 6】 前記結合重み計算回路は、前記入力画像メモリから個々のセルについて当該セルと隣接セルそれぞれに対応する画素値を取り込んで隣接セル間の結合重みを並列計算し、各セルの隣接セルとの結合重みをパイプライン処理で計算することを特徴とする請求項 5 記載の画像分割処理装置。

【請求項 7】 前記結合重みの計算に際し、エンコーダを用いてビット数を低減することを特徴とする請求項 6 記載の画像分割処理装置。

【請求項 8】 前記リーダセル決定回路は、前記結合重み計算回路から各セルについて対応する結合重みを取り込み、パイプライン処理によってリーダセルを順次決定することを特徴とする請求項 5 記載の画像分割処理装置。

【請求項 9】 前記画像分割セルネットワークは、シフトレジスタを用いて全てのセル及び結合重みレジスタにデータを転送することを特徴とする請求項 5 記載の画像分割処理装置。

【請求項 10】 前記画像分割セルネットワークは、バスを用いて全てのセル及び結合重みレジスタにデータを転送することを特徴とする請求項 5 記載の画像分割処理装置。

【請求項 11】 前記画像分割セルネットワークは、前記結合重みレジスタとして垂直方向及び斜め方向のセル間の結合重みを格納する垂直結合重みレジスタ及び水平方向及び斜め方向のセル間の結合重みを格納する水平結合重みレジスタを各セル間に交互に配列し、隣接セル間で同じ結合重みを共有するようにしたことを特徴とする請求項 5 記載の画像分割処理装置。

【請求項 12】 前記結合重みレジスタは、前記結合重み計算回路からの結合重みデータを、ビット数を許容ビット数に低減して格納することを特徴とする請求項 5 記載の画像分割処理装置。

【請求項 13】 前記画像分割セルネットワークの各セルは、発火可能な判定処理に要する加減算を隣接するセ

ルの数だけ個別に用意した加算器及び 1 つの減算器により並列処理することを特徴とする請求項 5 記載の画像分割処理装置。

【請求項 14】 前記画像分割セルネットワークの各セルは、発火可能な判定処理に要する加減算を k ($k <$ 隣接するセル数) 個の加減算器とレジスタにより逐次的に処理することを特徴とする請求項 5 記載の画像分割処理装置。

【請求項 15】 前記画像分割セルネットワークは、前記リーダセル決定回路で決定されたリーダセルを発火状態とする自己発火過程と、前記リーダセルとこれに隣接するセルと間の結合重みに基づいて、隣接セルの中から発火可能なセルを検出する発火可能セル検出過程と、この発火可能セル検出過程で検出されたセルを発火状態とする引火過程と、前記発火可能セル検出過程で該当セルが検出されない場合に発火状態のセルを鎮火状態とする鎮火処理過程とを有する制御手段を備え、

前記制御手段により、前記発火可能セル検出過程で検出される該当セルについて自己発火過程の処理を並列的に行うことで 1 つの領域の画像分割処理を完了し、前記リーダセルのうち非発火のセルに対して前記各過程の処理を順に行うことで全ての領域の画像分割処理を完了することを特徴とする請求項 5 記載の画像分割処理装置。

【請求項 16】 前記入力画像がグレースケール画像の場合には、前記画素値として輝度値を用いることを特徴とする請求項 5 記載の画像分割処理装置。

【請求項 17】 前記入力画像がカラー画像の場合には、前記画素値として色情報を用いることを特徴とする請求項 5 記載の画像分割処理装置。

【請求項 18】 請求項 1 乃至 4 のいずれか記載の画像分割処理方法を採用して、入力画像の画像分割処理をリアルタイムに実行することを特徴とするリアルタイム画像処理方法。

【請求項 19】 請求項 5 乃至 17 のいずれか記載の画像分割処理装置を含み、入力画像の画像分割処理をリアルタイムに実行することを特徴とするリアルタイム画像処理装置。

【請求項 20】 請求項 5 乃至 17 のいずれか記載の画像分割処理装置を含む画像処理装置をデジタル回路構成で集積回路化したことを特徴とする画像処理集積回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば画像認識システム、動体検出システム、デジタルカメラ、デジタルビデオカメラ、ロボットビジョン、顔認識による認証システム、セキュリティシステム、人工知能システム等における画像分割・抽出のためのソフトウェア並びに

画像分割・抽出集積回路として適用可能な画像分割処理装置、リアルタイム画像処理装置、画像処理方法及び画像処理集積化回路に関する。

【 0 0 0 2 】

【従来の技術】近年、知的情報処理技術の実現に向けての画像認識処理技術の要求が高まってきている。特に、人間に近い動作・判断をする知能ロボットの実現やリアルタイムでの顔認識や移動物体認識においては、カメラ等から取り込んだ視覚情報（自然画像の情報）を高速に処理する必要がある。視覚情報は一般に情報量が膨大であるために、汎用の計算機等で処理する場合、かなり長い処理時間が必要となる。特にロボットにおける制御や画像認識においては、視覚情報処理に対する処理時間に対する要求が厳しくなり、リアルタイムでの高速処理が必要とされる。

【 0 0 0 3 】画像認識などの画像処理を行うための基本的かつ不可欠な処理として、いわゆる画像分割処理 (Image segmentation) がある。この画像分割処理は、入力として取り込んだ複雑な自然画像から個々の対象物（例えば、人間の顔や車などの移動物体）を取り出す処理であり、画像認識などの画像処理を行うための基本的かつ不可欠な処理である。これまでに様々な画像分割手法が提案されており、それらの手法は、(1) 輪郭線に基づく方法（参考文献 1 : J. C. Russ, "The Image Processing Handbook", CRC PRESS (1999)、参考文献 2 : S. Sarker and K. L. Boyer, "Integration inference, and management of spatial information using Bayesian networks: Perceptual organization", IEEE Trans. Pattern Anal. Machine Intell., Vol.15, pp.256-274 (1993)）、(2) 領域に基づく方法（参考文献 1）、(3) その両方を組み合わせさせた方法（参考文献 1）や組み合わせ最適化問題に定式化する方法（参考文献 3 : S. M. Bhandarkar and H. Zhang, "Image segmentation using evolutionary computation", IEEE Trans. on Evolutionary Computation, Vol.3, No.1, (1999)）などに大まかに分類することができる。これらの画像分割手法の中で、(2) の領域成長型は対象物を精度良く分割することができる方法として注目されている。

【 0 0 0 4 】しかしながら、これまでに提案されているカラー、グレースケール画像に対する画像分割手法は、ソフトウェアでの処理を前提としているため、複雑な処理を必要とし、多大な処理時間がかかる。また、アルゴリズムが複雑になり、ハードウェアとして小面積で実現することが難しいため、リアルタイム（数msec程度）での処理が困難である。さらに、カラー、グレースケールの自然画像を分割するためには、各々専用のアルゴリズムが必要である。

【 0 0 0 5 】これに対して、2値画像に対しては、これまでに高速なラベリングを実現するためのいくつかのハードウェアが提案されている（例えば、参考文献 4 : E.

Mozef et al., "Parallel architecture dedicated to image component labeling in O(nlogn): FPGA implementation", Proceedings of SPIE, Vol.2784, pp.120-125, (1996)、参考文献 5 : Y. Ishiyama et al., "Labeling board based on boundary tracking", Systems and Computers in Japan, Vol.26, No.14, pp.67-76, (1995)、参考文献 6 : 石山他, "境界追跡型ラベリングボード", 電子情報通信処理学会論文誌D-II, Vol.J78-D-11, No.1, pp.69-75, (1995)、参考文献 7 : S.D. Jean et al., "New algorithm and its VLSI architecture design for connected component labeling", Proceedings of Int'l Symp. on Cir.&Sys. (ISCAS), Part 2 (of 6), pp.565-568, (1994)）。

【 0 0 0 6 】しかし、これらの方法は2値画像に特化したものであり、各ピクセルに対して1bitの値のみを取り扱うため、カラー、グレースケールの自然画像にそのまま適用することは困難である。

【 0 0 0 7 】これまでに、D. L. Wangらにより、グレースケールの画像に対して振動子ネットワークモデル L E G I O N (Locally Excitatory Globally Inhibitory Oscillator Network) に基づく画像分割アルゴリズムが提案されている（参考文献 8 : D. L. Wang and D. Terman, "Image segmentation based on oscillator correlation", Neural Computation, Vol.9, No. 4, pp.805-836 (1997)）。

【 0 0 0 8 】このモデルでは、分割する画像の画素に振動子を対応させ、振動子ネットワークの非線形ダイナミクスを用いて、各振動子の同期・非同期振動状態により画像分割を行う。但し、これを直接実現するためには、1画素当たりで複数の微分方程式を解く必要があり、画像分割の精度は良いが処理時間がかかる。そのため、リアルタイム処理を実現するためには、ハードウェア化による高速化が必要となる。

【 0 0 0 9 】そこで、グレースケール画像に対して、L E G I O N に基づく振動子ネットワークの非線形ダイナミクスを、アナログ回路を用いて実現する方法（参考文献 9 : H. Ando, T. Morie, M. Nagata and A. Iwata, "Oscillator networks for image segmentation and their circuits using pulse modulation methods", Proc. 5th International Conference on Neural Information Processing (ICONIP '98), pp. 586-589, Kitakyushu, Oct. 21, (1998)、参考文献 10 : H. Ando, T. Morie, M. Nagata and A. Iwata, "A nonlinear oscillator network for gray level image segmentation and PWM/PPM circuits for its VLSI implementation", IEICE Trans. Fundamentals, Vol. E83-A, No. 2, pp. 329-336, (2000)）が提案されている。

【 0 0 1 0 】しかし、上記のようなアナログ回路による方法では、アナログ量の記憶に容量（キャパシタ）を用いるため、必要な大きさの容量を実現するためにキャパシ

タの面積が大きくなり、今後の集積化技術の進歩に対して小面積化と高速化の点において限界がある。また、アナログ量を取り扱うことから、製造プロセスのばらつきの影響を受けるため、多くの注意を払わなければならず、最先端の製造技術によっても L S I チップ化を実現することは容易ではないという問題点がある。

【 0 0 1 1 】

【発明が解決しようとする課題】本発明は上記のような問題を解決するためになされたもので、カラー、グレースケールの自然画像に対する画像分割処理をデジタル回路としてハードウェアで実現することが可能なアルゴリズムによるリアルタイムな画像分割処理方法を提供し、そのアルゴリズムを利用することによってデジタル回路で実現可能なアーキテクチャによる画像分割処理装置、リアルタイム画像処理方法、リアルタイム画像処理装置及び画像処理集積化回路を提供することを目的とする。

【 0 0 1 2 】

【課題を解決するための手段】上記の目的を達成するために、本発明に係る画像分割処理方法は、以下のような特徴を有する。

【 0 0 1 3 】 (1) 入力画像から画素単位で互いに同一の範疇に属する領域を特定して画像分割領域として識別する画像分割処理方法において、前記入力画像の各画素に対応する個々の画像分割処理ユニットであるセルを非発火状態とし、前記セルに対応する画素の画素値を順次取り込み、隣接する複数のセル間それぞれの結合重みを計算し、各計算結果に基づいて自己発火可能であるセルを決定する初期化過程と、前記初期化過程で決定された自己発火可能セルの一つを順に選択しリーダセルとして決定するリーダセル決定過程と、前記リーダセル決定過程で決定されたリーダセルを発火状態とする自己発火過程と、前記リーダセルとこれに隣接するセルと間の結合重みに基づいて、隣接セルの中から発火可能なセルを検出する発火可能セル検出過程と、この発火可能セル検出過程で検出されたセルを発火状態とする引火過程と、前記発火可能セル検出過程で該当セルが検出されない場合に発火状態のセルを鎮火状態とする鎮火処理過程とを具備し、前記発火可能セル検出過程で該当セルが検出されなくなるまで前記リーダセル決定過程、自己発火過程の処理を繰り返し行うことで1つの領域の画像分割処理を完了し、前記リーダセル決定過程で非発火状態のリーダセルがなくなるまで前記各過程の処理を繰り返し行うことで全ての領域の画像分割処理を完了することを特徴とする。

【 0 0 1 4 】 (2) 入力画像から画素単位で互いに同一の範疇に属する領域を特定して画像分割領域として識別する画像分割処理方法において、前記入力画像の各画素に対応する個々の画像分割処理ユニットであるセル i (i はセル番号) について、セル i の画素値を I_i 、セ

ル i の発火、非発火の状態を示す変数を x_i 、自己発火の可否を示す変数を p_i 、隣接セル i, k 間の結合重みを W_{ik} 、自己発火可否を判別する閾値を ρ 、発火可能を判別する閾値を z 、各セルの状態変化の有無を表す変数を z_i 、全てのセルの z_i の値の論理和に基づいて発火中のセルが存在するかどうかを決定するためのグローバル抑制子の変数を z と定義し、前記画像分割セル i の変数 x_i を $x_i = 0$ (非発火) とし、前記セル i に対応する画素の画素値 I_i を順次取り込み、隣接する複数のセル i, k 間それぞれの結合重み W_{ik} を計算し、各計算結果の総和が閾値 ρ より大きい場合には $p_i = 1$ (自己発火可能)、閾値 ρ に等しいまたはそれより小さい場合には $p_i = 0$ (自己発火不可能) に初期化し、さらにグローバル抑制子の変数 z を $z = 0$ に初期化する初期化過程と、前記初期化過程で決定された $p_i = 1$ (自己発火可能) のセルの中から非発火のセルを一つ順に選択しリーダセルとして決定するリーダセル決定過程と、前記リーダセル決定過程で決定されたリーダセル i を $x_i = 1$ (自己発火) とし、 $z_i = 1$ とする自己発火過程と、前記リーダセル決定過程で決定されたリーダセル以外のセル i に対して、セル i に隣接する発火状態のセル k ($x_k = 1$) の間の結合重み W_{ik} の総和が閾値 z より大きい場合に、セル i を発火可能セルとして検出する発火可能セル検出過程と、この発火可能セル検出過程で検出された全てのセル i の変数 x_i を $x_i = 1$ (発火状態) とし、同時に $z_i = 1$ とする引火過程と、前記引火過程において発火したセル以外の既に発火状態 ($x_i = 1$ かつ $z_i = 1$) にあるセル i に対して、セル i の状態変数 z_i を $z_i = 0$ (状態無変化) とする状態変化検出過程と、前記発火可能セル検出過程で該当セルが検出されない場合に $x_i = 1$ (発火状態) のセルを $x_i = 0$ 、 $z_i = 0$ とし、 $p_i = 1$ の場合には $p_i = 0$ (鎮火状態) とする鎮火処理過程とを具備し、前記発火可能セル検出過程で該当セルが検出されなくなるまで前記リーダセル決定過程、自己発火過程、発火可能セル検出過程、状態変化検出過程の処理を繰り返し行うことで1つの領域の画像分割処理を完了し、前記リーダセル決定過程で非発火状態のリーダセルがなくなるまで前記各過程の処理を繰り返し行うことで全ての領域の画像分割処理を完了することを特徴とする。

【 0 0 1 5 】 上記 (1) または (2) の構成による画像分割処理方法では、簡単な処理により実現可能なため、非常に少ない処理時間で画像分割が可能であり、さらに各画素に対して処理を行う画像分割処理ユニット (セル) が簡単になるため、小面積でハードウェア化が可能となり、多数のセルを1チップ上に集積することができる。また、各セルが並列に動作するため、画素数が大きな画像に対しても画像分割処理の高速化が可能である。また、ソフトウェアとしての実現も可能なため、従来のソフトウェアで対応可能なアプリケーションにおいても

高速化を実現できる。

【0016】(3)(1)または(2)の構成において、前記入力画像がグレースケール画像の場合には、前記画素値として輝度値を用いることを特徴とする。

【0017】(4)(1)または(2)の構成において、前記入力画像がカラー画像の場合には、前記画素値として色情報を用いることを特徴とする。

【0018】また、本発明に係る画像分割処理装置は、以下のような特徴を有する。

【0019】(5)入力画像から画素単位で互いに同一の範疇に属する領域を特定して画像分割領域として判別し、任意の画像分割領域の画像を選択的に出力する画像分割処理装置において、入力画像の各画素値を保存する入力画像メモリと、この入力画像メモリから各画素値を順に読み出し、各画素に対応する個々の画像分割セルについて、パイプライン処理により隣接するセルとの結合重みを計算する結合重み計算回路と、この結合重み計算回路で計算された結合重みを基に各隣接セルとの結合重みの総和が基準値を超えるセルをリーダセルとして決定するリーダセル決定回路と、前記入力画像の各画素に対応し非発火、自己発火可能、発火の状態を遷移する画像分割セルと前記結合重み計算回路で得られるセル間の結合重みを保持する結合重みレジスタを交互にアレイ状に配列し、各セルが隣接配置される結合重みレジスタの保持値から自己発火可能か否かを判定する判定手段を備え、前記判定手段で自己発火可能な状態にあるセルのうち前記リーダセル決定回路で決定されたリーダセルを発火状態とし、その隣接セルの中から発火可能なセルを選択して発火状態として発火領域を広げることで画像分割領域を判別する画像分割セルネットワークと、この画像分割セルネットワークにより画像分割領域が判別された全セルの情報を保存する分割領域保存回路と、この分割領域保存回路の保存内容に基づいて任意の画像分割領域の各セルに対応する画素値を保存する出力画像メモリとを具備することを特徴とする。

【0020】上記構成では、画像分割処理アーキテクチャとして、画素に対応した画像分割処理ユニット(セル)とセル間の結合重みを保持する結合重みレジスタをアレイ状に交互に並べて画像分割処理セルネットワークとして実現することで、2次元のアレイ構造をとり、しかも小面積化を実現したことから、集積回路化が極めて容易となる。

【0021】(6)(5)の構成において、前記結合重み計算回路は、前記入力画像メモリから個々のセルについて当該セルと隣接セルそれぞれに対応する画素値を取り込んで隣接セル間の結合重みを並列計算し、各セルの隣接セルとの結合重みをパイプライン処理で計算することを特徴とする。

【0022】(7)(6)の構成において、前記結合重みの計算に際し、エンコーダを用いてビット数を低減す

ることを特徴とする。

【0023】(8)(5)の構成において、前記リーダセル決定回路は、前記結合重み計算回路から各セルについて対応する結合重みを取り込み、パイプライン処理によってリーダセルを順次決定することを特徴とする。

【0024】(9)(5)の構成において、前記画像分割セルネットワークは、シフトレジスタを用いて全てのセル及び結合重みレジスタにデータを転送することを特徴とする。

【0025】(10)(5)の構成において、前記画像分割セルネットワークは、バスを用いて全てのセル及び結合重みレジスタにデータを転送することを特徴とする。

【0026】(11)(5)の構成において、前記画像分割セルネットワークは、前記結合重みレジスタとして垂直方向及び斜め方向のセル間の結合重みを格納する垂直結合重みレジスタ及び水平方向及び斜め方向のセル間の結合重みを格納する水平結合重みレジスタを各セル間に交互に配列し、隣接セル間で同じ結合重みを共有するようにしたことを特徴とする。

【0027】(12)(5)の構成において、前記結合重みレジスタは、前記結合重み計算回路からの結合重みデータを、ビット数を許容ビット数に低減して格納することを特徴とする。

【0028】(13)(5)の構成において、前記画像分割セルネットワークの各セルは、発火 possible の判定処理に要する加減算を隣接するセルの数だけ個別に用意した加算器及び1つの減算器により並列処理することを特徴とする。

【0029】(14)(5)の構成において、前記画像分割セルネットワークの各セルは、発火 possible の判定処理に要する加減算を k ($k <$ 隣接するセル数) 個の加減算器とレジスタにより逐次的に処理することを特徴とする。

【0030】(15)(5)の構成において、前記画像分割セルネットワークは、前記リーダセル決定回路で決定されたリーダセルを発火状態とする自己発火過程と、前記リーダセルとこれに隣接するセルと間の結合重みに基づいて、隣接セルの中から発火 possible なセルを検出する発火可能セル検出過程と、この発火可能セル検出過程で検出されたセルを発火状態とする引火過程と、前記発火可能セル検出過程で該当セルが検出されない場合に発火状態のセルを鎮火状態とする鎮火処理過程とを有する制御手段を備え、前記制御手段により、前記発火可能セル検出過程で検出される該当セルについて自己発火過程の処理を並列的に行うことで1つの領域の画像分割処理を完了し、前記リーダセルのうち非発火のセルに対して前記各過程の処理を順に行うことで全ての領域の画像分割処理を完了することを特徴とする。

【0031】(16)(5)の構成において、前記入力

10
20
30
40
50

画像がグレースケール画像の場合には、前記画素値として輝度値を用いることを特徴とする。

【0032】(17)(5)の構成において、前記入力画像がカラー画像の場合には、前記画素値として色情報を用いることを特徴とする。

【0033】本発明の適用例として、以下の構成によるリアルタイム画像処理方法、リアルタイム画像処理装置、画像処理集積回路が考えられる。

【0034】(18)リアルタイム画像処理方法において、(1)乃至(4)のいずれかが記載の画像分割処理方法を採用して、入力画像の画像分割処理をリアルタイム

10 11 に実行することを特徴とする。

【0035】(19)リアルタイム画像処理装置において、(5)乃至(17)のいずれかが記載の画像分割処理装置を含み、入力画像の画像分割処理をリアルタイム

12 13 に実行することを特徴とする。

【0036】(20)画像処理集積回路において、(5)乃至(17)のいずれかが記載の画像分割処理装置を含む画像処理装置をデジタル回路構成で集積回路化

14 15 したことを特徴とする。

【0037】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を詳細に説明する。

【0038】A.画像分割処理アルゴリズム(方法)の構成

本発明に係る画像分割処理方法の実施形態として、その方法を実現するための画像分割処理アルゴリズムについて説明する。

【0039】上述のD. L. Wang らによるLEGIONモデルに基づく画像分割(image segmentation)処理アルゴリズムを直接ソフトウェアで実現する場合には、1画素当たりで複数の微分方程式を解く必要があるため、リアルタイム処理が必要な場合への適用は難しい。また、高速化を実現するためにハードウェア化を行う場合には、アルゴリズムを直接実現しようとすると、微分方程式を解くためのハードウェアが複雑かつ大規模になってしまう。このため、1チップ上で大規模な振動子(cell)ネットワーク構成を実現することは極めて難しいと考えられる。

【0040】そこで、本実施形態においては、上述のLEGIONモデルを直接実現するのではなく、各画素に対応する振動子(以下、セルと称する)が、非発火(non-excitation)、自己発火可能(self-excitable)、発火(excitation)という状態で取り扱うことが可能であることに着目し、振動子ネットワーク(cell network)の振る舞いを解釈することで、デジタル回路として実現可能な高速な画像分割処理アルゴリズムを提案する。

【0041】尚、以降の実施形態の説明では、図1に示すように、各セルは入力画像の1画素(ピクセル)に対応し、例えばセル i, j 間の結合重み W_{ij} は対応する

画素の値を用いて計算されるものとする。ここで、図1(a)は入力画像の一例を示しており、1セルが1画素(ピクセル)に対応し、図中A~Dは画像分割領域を示している。図1(b)はセル間の結合重みを示しており、 i, j, k, l が画素に対応したセル、 $W_{ij}, W_{ik}, W_{il}, W_{kj}, W_{kl}, W_{li}$ が各セル間の結合重みを表している。

【0042】図2は上記画像分割処理アルゴリズムの処理手順を示すフローチャートである。この画像分割処理アルゴリズムは、(a)初期化处理、(b)自己発火可能セル検出処理、(c)自己発火処理、(d)発火可能セル検出処理、(e)引火(excitation of dependent)処理、(f)鎮火(inhibition)処理、の6つの処理ステップから構成される。このアルゴリズムでは、各画素に対応するセルが非発火、自己発火可能、発火の状態をとり、隣接する8つの画素間の結合重みに基づいて並列に動作する。

【0043】図3は上記セルの状態遷移図を示している。図3において、変数 x_i はセル i の発火、非発火の状態を示し、 $x_i = 1$ の時は発火、 $x_i = 0$ の時は非発火を表す。また、変数 p_i は自己発火の可否を表す。 $p_i = 1$ の場合には自己発火可能であり、そのセルがリーダーセル(leader cell)の候補となる。本実施形態の画像分割処理アルゴリズムでは、発火、非発火の状態から、対象セルがリーダーセルと同じ画像分割領域に属するかどうかを判定する。

【0044】図2において、まず、ステップ(a)の「初期化处理」では、各セル i をいったん非発火の状態に初期化した後、セル i に隣接する8つのセル k に対してそれぞれセル i, k 間の結合重み W_{ik} を計算し、計算したセル間の結合重みに基づいて、自己発火可能であるセル(リーダーセルと呼ぶ) $p_i = 1$ を決定する。

【0045】次に、ステップ(b)の「自己発火可能セル検出処理」では、まだ発火していない自己発火可能なセル($p_i = 1$)を1つ選択してリーダーセルとする。そして、ステップ(c)の「自己発火処理」において、選択したリーダーセルを発火状態にする。

【0046】その後、ステップ(d)の「発火可能セル検出処理」では、隣接する8近傍のセルの状態とセル間の結合重みに基づいて発火可能なセルを選択し、ステップ(e)の「引火処理」で選択したセルを発火状態にする。以上の操作を発火可能なセルが選択されなくなるまで繰り返し行う。

【0047】もし、発火可能なセルが存在しなければ、ステップ(f)の「鎮火処理」を行い、1つの領域の画像分割を終了する。この操作を非発火のリーダーセルがなくなるまで行い、リーダーセルがなくなれば全体の画像分割処理が終了する。

【0048】以下に各処理の詳細について説明する。

【0049】ステップ(a)の「初期化处理」では、セ

ル i の発火、非発火の状態を示す変数 x_i を $x_i = 0$ (非発火) に初期化する。そしてセル (画素) i に隣接するセル $k \in N(i)$ の画素値に基づく結合重み W_{ik} を計算する。

$$W_{ik} = I_{max} / (1 + |I_i - I_k|), k \in N(i) \dots (1)$$

ここで、 I_i, I_k は画素 i, k の輝度値、 I_{max} は画素の輝度値の最大値であり、輝度値を 8bit で表現した場合には $I_{max} = 255$ となる。

【0051】カラー画像を画像分割する場合には、色情報を用いることにより、画像分割の精度を向上させるこ

$$\begin{aligned} W(R)_{ik} &= I(R)_{max} / (1 + |I(R)_i - I(R)_k|), \\ W(G)_{ik} &= I(G)_{max} / (1 + |I(G)_i - I(G)_k|), \\ W(B)_{ik} &= I(B)_{max} / (1 + |I(B)_i - I(B)_k|) \dots (2) \end{aligned}$$

それに基づいて (3) 式によりセル間の結合重みを決定することにより、色情報に基づいた、より正確な画像分

$$W_{ik} = \min\{W(R)_{ik}, W(G)_{ik}, W(B)_{ik}\} \dots (3)$$

次に、セル間の結合重みに基づいて自己発火可能なセル (リーダセル) かどうかを判定する。もし、対象セルに隣接する全てのセルの結合重みの和 $\sum_{k \in N(i)} W_{ik}$ が予め指定した閾値 ρ より大きい場合 ($\sum_{k \in N(i)} W_{ik} > \rho$) には、自己発火の可否を表す変数 p_i を $p_i = 1$ として、対象セルを自己発火可能なリーダセルに決定する。閾値 ρ に等しい、またはそれより小さい場合 ($\sum_{k \in N(i)} W_{ik} \leq \rho$) には、 $p_i = 0$ (自己発火不可能) に初期化する。リーダセルは以降の画像分割処理において、処理を開始する始点の候補となる。

【0052】最後に、発火中のセルが存在するかどうかを決定するための変数 z (グローバル抑制子と呼ぶ) を $z = 0$ に初期化する。 $z = 1$ の場合、発火中のセルが存在すること、すなわち 1 つの領域の画像分割処理が続いていることを表し、 $z = 0$ の場合には、発火中のセルが存在しない、すなわち 1 つの領域の画像分割処理が終わったことを表す。各セル i には、状態変化の有無を表す変数 z_i を用意し、非発火状態から発火状態へ遷移した場合にのみ $z_i = 1$ とし、それ以外は $z_i = 0$ とする。この変数 z_i をもとに、グローバル抑制子 z の値を全ての z_i の論理和として、 $z = \bigvee_i z_i$ と定義する。ここで、 \bigvee は論理和 (OR) 演算子を表す。

【0053】ステップ (b) の「自己発火可能セル検出処理」では、まだ発火していない自己発火可能セル (リーダセル)、すなわち条件 ($x_i = 0, p_i = 1$) を満たすセルを 1 つ選択する。ここで、 \bigwedge は論理積 (AND) 演算子を表す。

【0054】ステップ (c) の「自己発火処理」では、選択したリーダセルを発火状態 $x_i = 1$ (自己発火) に設定し、1 つの領域の画像分割を開始する。この時 $z_i = 1$ にする。

【0055】ステップ (d) の「発火可能セル検出処理」では、非発火状態のセル i に隣接するセル $k \in N$

【0050】上記 $N(i)$ はセル i の隣接セルの集合 (例えば 8 つの隣接セルの集合) を表す。例えば、グレースケールの画像に対しては、結合重み W_{ik} は、次の (1) 式のように表現される。

とができる。本実施形態のアルゴリズムでは、隣接するセル (画素) 間の結合重みを用いてセルの状態遷移を行うため、例えば赤 (R)、緑 (G)、青 (B) の各色の結合重み $W(R)_{ik}, W(G)_{ik}, W(B)_{ik}$ を次の

(2) 式によって計算し、

割を実現することができる。

(i) の発火状態を調べ、発火状態にあるセルの結合重みの総和 $S_i = \sum_{k \in N(i)} W_{ik}$ を計算する。もし、セル $k \in N(i)$ が発火、すなわち $x_k = 1$ ならば、隣接発火セル k との間の結合重みを S_i に加える。この結合重みの総和 S_i が予め指定された閾値 z より大きい場合 ($S_i > z$) には、セル i が発火可能セルとなる。

【0056】ステップ (e) の「引火処理」では、ステップ (d) の「発火可能セル検出処理」で検出した全ての発火可能セル i を発火状態 $x_i = 1$ に設定し、同時に $z_i = 1$ とする。また、「引火処理」において発火したセル以外の既に発火状態 ($x_i = 1$ かつ $z_i = 1$) にあるセル i に対して、セル i の状態変数 z_i を $z_i = 0$ (状態無変化) とする。

【0057】もし、発火可能セルが存在しない場合には、ステップ (f) の「鎮火処理」を行う。この「鎮火処理」では、発火状態のセル i に対して $x_i = 0, z_i = 0$ とし、 $p_i = 1$ の場合には $p_i = 0$ とする。これにより、1 つの領域の画像分割処理を終了する。

【0058】続いて、ステップ (b) の「自己発火可能セル検出処理」へ戻って、次の領域の画像分割処理に移行し、上述の処理の繰り返し実行する。ステップ (b) の「自己発火可能セル検出処理」で非発火の自己発火可能セルが検出されなくなった場合には、全ての領域の画像分割処理が終了したものとす。

【0059】本実施形態の画像分割処理アルゴリズムの記述例を下記に示す。全てのセルは並列に下記のアルゴリズムを実行する。尚、アルゴリズム中の $find_leader()$ という関数は、まだ発火していないリーダセルを検索し、そのセル番号を返す関数である。該当するセルが存在しない場合には、負の数を返すものとする。また、各変数 x_i, z_i, z は時間と共に変化し、時刻 $t, t + 1$ における x_i の値を、それぞれ $x_i(t), x_i(t + 1)$ の形で表現するものとする。

【 0060 】 [画像分割処理アルゴリズム]

【 数 1 】

1. 初期化

1. グローバル抑制子の初期化 $z(0)=0$;
2. 隣接8近傍セル間の結合重み計算
 - (a) グレースケール画像の場合

$$W_{ik} = \frac{I_{\max}}{1+|I_i - I_k|}, k \in N(i);$$
 - (b) カラー画像の場合

$$W(R)_{ik} = \frac{I(R)_{\max}}{1+|I(R)_i - I(R)_k|}, W(G)_{ik} = \frac{I(G)_{\max}}{1+|I(G)_i - I(G)_k|},$$

$$W(B)_{ik} = \frac{I(B)_{\max}}{1+|I(B)_i - I(B)_k|}, W_{ik} = \min\{W(R)_{ik}, W(G)_{ik}, W(B)_{ik}\}.$$
3. リーダセルの決定 $\text{if} (\sum_{k \in N(i)} W_{ik} > \phi_p) \text{ then } p_i = 1; \text{ otherwise } p_i = 0;$
4. 全てのセルを非発火にする $x_i(0)=0$;

2. 自己発火

$\text{if} (\text{発火可能なセルが存在しない}) \text{ then stop; // 終了}$

$\text{else if} (\text{find_leader}() = i \wedge p_i = 1) \text{ then}$

$x_i(t+1) = 1, z(t+1) = 1; \text{ go to (3. 引火) // 自己発火}$

$\text{else go to (2. 自己発火);}$

3. 引火

グローバル抑制子の設定 $z(t) = \bigvee_{i \in N} z_i(t); // z_i$ の論理和

$\text{if} (z(t) = 0) \text{ then // 発火中のセルがない場合}$

$\text{if} (x_i(t) = 1) \text{ then}$

$x_i(t+1) = 0; z_i(t+1) = 0; p_i = 0; // 鎮火$

go to (2. 自己発火);

$\text{else if} (x_i(t) = 0 \wedge z_i(t) = 0) \text{ then // 非発火}$

$S_i(t) = \sum_{k \in N(i)} (W_{ik} \times x_k(t));$

$\text{if} (S_i(t) > \phi_z) \text{ then } x_i(t+1) = 1; z_i(t+1) = 1; // 発火$

$\text{else } x_i(t+1) = 0; z_i(t+1) = 0;$

$\text{else if} (x_i(t) = 1 \wedge z_i(t) = 1) \text{ then } x_i(t+1) = 1; z_i(t+1) = 0;$

go to (3. 引火);

【 0061 】 以上述べた本実施形態の画像分割処理アルゴリズムは、(1) 簡単な処理により実現可能なため、非常に少ない処理時間で画像分割が可能、(2) さらに各画素に対して処理を行う要素(セル)が簡単になるため、小面積でハードウェア化が可能となり、多数のセルを1チップ上に集積することができる、(3) また、各セルの並列動作により画素数が大きな画像に対しても画像分割処理の高速化が可能、(4) ソフトウェアとしての実現も可能なため、従来のソフトウェアで対応可能なアプリケーションにおいても高速化を実現できる、という特徴を持つ。

【 0062 】 B. 画像分割処理アーキテクチャ(装置)及び集積回路の構成

上述の画像分割処理アルゴリズムはデジタル回路を用いてハードウェア化することが可能である。図4に本実施形態に係る画像分割処理装置の実施形態として、上記アルゴリズムをデジタル回路で実現するためのアーキテクチャのブロック図を示す。

【 0063 】 図4において、まず、入力画像メモリ11から画像の輝度値(以下、画素値) I_i を順番に読み出し、結合重み計算回路12で結合重み W_{ik} の計算を行

う。そして、リーダセル決定回路13で、結合重み計算回路12で計算した結合重みを基にリーダセルの決定($\sum_{k \in N(i)} W_{ik} > \phi_p$ の判定)を行う。このように、入力画像の各画素 i に対してパイプライン処理を行い、計算した W_{ik} 、 p_i のデータを画像分割セルネットワーク14に転送する。画像分割処理セルネットワーク14では、各画素(セル)に対して上述のアルゴリズムで示した動作を並列に実行し、画像分割処理を行う。そして画像分割結果を分割領域保存回路15に通じて、出力画像メモリ16に出力する。

【 0064 】 以下、各ブロックの詳細について説明する。

【 0065 】 [結合重み計算回路12] 図5に結合重み計算回路12の構成例を示す。図5(a)は結合重みをパイプライン処理で計算する回路の基本構成を示している。この図では、画像メモリ11内の縦方向に連続する3つの行 $y-1$ 、 y 、 $y+1$ における各画素の画素値 $I_i, I_{i-1}, \dots, I_j, I_{j-1}, \dots, I_k, I_{k-1}, \dots$ が順番に図中左側から入力される。

【 0066 】 各行の画素値はそれぞれ1画素分遅延するレジスタ121を經由して、及び直接、データ選択回路

122 に送られる。データ選択回路 122 は、制御信号に基づいて、該当する画素（セル）間の結合重みを計算するために必要な 2 つの画素値をそれぞれ 4 つの重み計算回路 123 に選択的に転送する。

【0067】重み計算回路 123 では、2 つの画素値 I_i 、 I_k に基づいて結合重み W_{ik} を計算し、その計算結果をリーダセル決定回路 13 とセルネットワーク 14 に順番に転送する。

【0068】図 5 (b)、図 5 (c) にそれぞれグレースケールとカラー画像に対する重み計算回路 123 の例をそれぞれ示す。図 5 (b)、図 5 (c) において、123A は絶対値計算回路、123B はエンコーダ、123C は最小値決定回路である。

【0069】ここで、グレースケール画像に対しては、 $W_{ik} = I_{max} / (1 + |I_i - I_k|)$ 、 $k = N(i)$ の値を直接計算することも可能であるが、除算回路のハードウェア量が大きくなる。そこで、本実施形態の重み計算回路 123 では、図 5 (d) に示すようなエンコード処理を行うエンコーダ 123C を用いて、絶対値計算回路 123A の 8bit の出力を 3bit にエンコードすることで代用する。これにより、ハードウェア構成とする場合の小面積化を実現することができる。

【0070】カラー画像の場合には、R、G、B の 3 つのデータ $I(R)_i$ 、 $I(G)_i$ 、 $I(B)_i$ を順に図中左側から転送することで、 $W(R)_{ik}$ 、 $W(G)_{ik}$ 、 $W(B)_{ik}$ を計算し、図 5 (c) の最小値決定回路 123C で 3 つの最小値 ($W_{ik} = \min \{ W(R)_{ik}, W(G)_{ik}, W(B)_{ik} \}$) を選択して、リーダセル決定回路 13 とセルネットワーク 14 へ W_{ik} の値を転送することで実現可能である。

【0071】尚、上述の結合重みの計算については、予めソフトウェアで計算した値を入力データとして与えることも可能である。

【0072】[リーダセル決定回路 13] 図 6 にリーダセル決定回路 13 の基本構成例を示す。このリーダセル決定回路 13 は、結合重み計算回路 12 の計算結果をもとに、隣接する 8 近傍セルの結合重みの総和を計算し、予め与えられている閾値 p を越えているかどうかの判定を行う ($\sum_{k=N(i)} W_{ik} > p$ の判定)。越えている場合には、 $p_i = 1$ を出力し、そうでない場合には $p_i = 0$ を出力する。出力した値はセルネットワーク 14 に転送され、各画像分割セルの p_i レジスタをシフトレジスタとして、左端の列から順番に全てのセルに転送され、各セルの p_i が設定される。

【0073】例えば、図 6 (a) に示す画像分割セル P_i がリーダセルかどうかを判定する場合には、図 6 (b) のように結合重み計算回路 12 で計算された結果を入力として、図 6 (c) に示す構成のリーダセル決定回路 13 の入力端子 $IN_1 \sim IN_3$ に順番に図中左側から与える。

【0074】このリーダセル決定回路 13 は、端子 IN_1 、 IN_3 から入力される結合重みの値を第 1 加算器 131 で加算し、この加算結果を IN_2 から入力される結合重みの値と第 2 加算器 132 で加算し、この加算結果を第 1 レジスタ 133 でタイミング調整しつつ第 3 加算器 134 にて第 1 加算器 131 の出力値と加算し、この第 3 加算器 134 の加算結果をレジスタ 135 でタイミング調整しつつ第 4 加算器 135 にて第 2 加算器 132 の出力値と加算する。最後に、第 4 加算器 135 の加算結果を比較器 137 に送り、閾値 p と比較して、閾値 p より大きければ、 P_i をリーダセルと決定し、 p_i の値を 1 とする。

【0075】この例ではセル P_i について説明したが、各セルに対応する結合重みデータを順番に与えることにより、パイプライン処理が可能となり、計算された結果をセルネットワーク 14 に転送することで、 p_i レジスタによって構成されたシフトレジスタを用いて全てのセルにデータを転送することができる。

【0076】尚、後述の図 8 に示すようなバスを有する構造の場合には、該当するセルにバスを用いて直接データを転送することも可能である。また、これらのリーダセルの計算も、結合重みの計算と同様に、予めソフトウェアで計算した値を入力データとして与えることも可能である。

【0077】[画像分割処理セルネットワーク 14] 図 7、図 8 に画像分割処理セルネットワーク 14 の構成例を示す。本実施形態の画像分割処理アルゴリズムでは、各セルは隣接する 8 つのセルの状態と対応する結合重みの情報をもとに遷移する状態を決定する。そこで、セルネットワーク 14 を各画素に対応する画像分割セル P_i と隣接するセル間の結合重みレジスタ WR_k を交互にアレイ状に並べたセルネットワークで実現する。

【0078】図 7 は、セルネットワーク 14 へのデータの入出力を、シフトレジスタを用いて行う場合の構成例を示すブロック図であり、図中 P_i が画像分割セル、 $WR_k(V)$ が垂直結合重みレジスタ、 $WR_k(H)$ が水平結合重みレジスタである。近接するセルと結合重みレジスタの間の結合重み W_{ik} や x_i などのデータのやり取りは、図中矢印で示すローカルの配線により行う。また、隣り合うセル同士、隣り合う結合重みレジスタ同士も同様にローカルの配線で行う。

【0079】これに対して、図 8 は、セルネットワーク 14 へのデータの入出力を、バスを用いて行う場合の構成例を示すブロック図であり、図中 P_i が画像分割セル、 $WR_k(V)$ が垂直結合重みレジスタ、 $WR_k(H)$ が水平結合重みレジスタである。並列処理の向上のために近接するセルと結合重みレジスタの間の結合重み W_{ik} や x_i などのデータのやり取りは、バスを通じて矢印で示したローカルの配線により行う。

【0080】結合重みレジスタ WR_k には、図 9 (a)

に示す水平結合重みレジスタ $WR_k(H)$ と図9(b)に示す垂直結合重みレジスタ $WR_k(V)$ の2種類がある。水平結合重みレジスタ $WR_k(H)$ は斜め方向と水平方向の画素に関する結合重みを4つ保持し、垂直結合重みレジスタ $WR_k(V)$ は斜め方向と垂直方向の画素に関する結合重みを4つ保持している。図9(a)、(b)の各結合重みレジスタの中の矢印は、保存されるセル間の結合重みの位置関係を模式的に表している。

【0081】これらの結合重みレジスタ $WR_k(H)$ 、 $WR_k(V)$ は、図7、図8に示すように、画像分割セル P_i の間に配置され、水平・垂直結合重みレジスタが交互になるように配置されている。このように配置することにより、隣接するセル P_i 間で同じ結合重みを共有することができる。また、セル P_i と結合重みレジスタ $WR_k(H)$ 、 $WR_k(V)$ 間の配線長を短くすることができる。さらに、隣接する各画素間の結合重みを予め外部の結合重み計算回路で計算した値を結合重みレジスタ $WR_k(H)$ 、 $WR_k(V)$ に用意することにより、画像分割セル P_i で結合重みの計算をする必要がなくなる。これによりセル P_i の構造が簡単になり、小面積・高速化を実現することができる。

【0082】図10に画像分割セルと隣接する結合重みレジスタの接続を示す。この図では P_5 に関する接続を太線で示している。

【0083】[結合重みレジスタ WR_k]図11に結合重みレジスタ WR_k の構成例を示す。この結合重みレジスタ WR_k には、垂直・水平の2種類があるが、いずれも基本的な内部構造は同じであり、レジスタ内に保存されている結合重みが垂直・水平方向のセル間に関する結合重みをそれぞれ含むかどうかにより区別される。

【0084】図11に示すように、結合重みレジスタ WR_k の内部には、結合重みデータを入力する時にシフトレジスタを構成するためのスイッチ21、結合重みを保存する4つのレジスタ22、及び、隣接する画像分割セルへデータを転送する出力選択回路23を備える。結合重みの値は、画素値が8bitで表される場合には0~255の範囲をとるため、一般に8bit必要となる。しかし、結合重みレジスタは画素数に比例する数が必要となるため、小面積化を実現するために8bitの結合重みを3bitに符号化した値をレジスタ22に保存している。これにより、各結合重みレジスタの画像分割セルとのデータのやり取りに必要な配線のピット幅を削減している。

【0085】図11の出力選択回路23は、近接するセル P_i の発火状態を表す信号 x_i (発火状態 $x_i = 1$ 、非発火状態 $x_i = 0$)に基づいて、出力する値を制御する。例えば、図10に示すようにセル P_5 が発火($x_i = 1$)している場合には、セル P_5 に対応する画素から求めた結合重み(図中のハッチがかかっている部分)を出力する。これに対してセル P_5 が非発火($x_i = 0$)

の場合には、0を出力する。

【0086】[画像分割セル P_i]画像分割セル P_i の構造の一例を図12に示す。画像分割セル P_i は上述の画像分割処理アルゴリズム(図2)に基づいて、図3に示す非発火、自己発火可能、発火の状態を遷移する。画像分割セル P_i は、図12(a)に示すように、 x_i 、 p_i の1bitの状態を保存するレジスタ31、32、8近傍隣接セル間の3bitの符号化された結合重み $W_{ik} \times x_k$ を8bitに復号するデコーダ33、自己発火可能かを判定するために重みの総和 $S_i (= \sum_{k \in N(i)} (W_{ik} \times x_k(t)))$ を計算する加算器34、その総和 S_i が閾値 z より大きいかを判定するための減算器($S_i(t) - z > 0$)35及び、若干の制御回路36で構成することができる。

【0087】図12(a)は、画像分割セル内の自己発火可能かを判定するために重みの総和 S_i を計算する加算器34を並列処理で実現した場合の構成例であるが、これに対して、図12(b)に示すように構成することも可能である。この場合の画像分割セル P_i は、制御回路37によってスイッチ38の選択制御を行うことで、8近傍隣接セル間の3bitの符号化された結合重み $W_{ik} \times x_k$ と発火可能を判定する閾値 z を順次選択し、その選択出力をデコーダ39で8bitに復号し、逐次加減算器40及びレジスタ41によって加算・減算処理を逐次的に行うようにしている。

【0088】すなわち、図12(a)の場合には並列に加減算処理を行うため、高速化を実現することができるが、8つの加算器及び減算器を必要とするためセルの面積が大きくなる。これに対し、図12(b)に示す逐次処理による加減算器を用いた構成の場合には、1つの加減算器で済むためセルの面積が小さくなるが、加減算に要する時間が1サイクルから8サイクルとなり、全体の処理時間が並列加算処理の場合より長くなるというトレードオフの関係にある。これらの構成は、高速化重視や小面積化重視の用途に応じて使い分けることが可能である。

【0089】出力信号 x_i は隣接する結合重みレジスタに送られる。また、出力信号 z_i はグローバル抑制子 z の計算($z(t) = \bigvee_i z_i(t)$)に使用される。図13にグローバル抑制子の接続例を示す。図13に示すように、各セル P_i の出力信号 z_i は隣接するセルの z_i と論理和(OR)をとり、各行の論理和(OR)を取った信号が全体のグローバル抑制子 z となって、バッファにより増幅した後、各セルにフィードバックされる。図8のバスを使用した構成の場合には、 z の信号をバスを利用して各セルに供給することも可能である。

【0090】また、next信号は、図7、図8に示す隣接する画像分割セルの入力信号preとなる。このnext信号は上述の画像分割処理アルゴリズムのfind_leader()の関数を実現するため、すなわち、自己発火可能セル

(リーダセル)の発火する順番を制御するために使用する。例えば、図 1 4 に示すように next 信号出力端, pre 信号入力端を接続することにより、入力信号 pre が $p_i = 1$ であつ $p_i = 1$ の場合に自己発火可能であるとすると、左上から接続された順番で $p_i = 1$ で非発火のセルがリーダセルとなるように制御することができる。

【 0 0 9 1 】 [分割領域保存回路 1 5] 画像分割された 1 つの領域の情報は各セルの x_i の値が $x_i = 1$ となっていることより検出することができる。そこで、図 7 の場合には、各セル P_i の x_i レジスタを各列で隣り合うセル間で接続することにより、列ごとのシフトレジスタを構成しているので、出力側に配置された分割領域保存回路 1 5 で列ごとのデータを受け取って全セルの情報を記憶する。これによって画像分割された領域を保存することができる。図 8 の場合には、バスを利用することで同様の操作を実現することが可能である。

【 0 0 9 2 】 C . 画像分割処理アルゴリズム (方法) の作用

図 1 5 を参照して、本実施形態における画像分割処理アルゴリズムの動作を 3×3 のグレースケール画像の例で説明する。

【 0 0 9 3 】 この例のアルゴリズムの動作は、図 1 5 (a) ~ (i) に示すように、画素 i に隣接する 8 つの画素 $k \in N(i)$ の画素値に基づく結合重み $W_{ik} = I_{max} / (1 + | I_i - I_k |)$, $k \in N(i)$ を基に分割領域を成長させていく。ここで、 I_{max} は画素の輝度値の最大値である。各画素に対応するセルは、隣接する 8 つの画素に対応するセルとの結合重みの和 $\sum_{k \in N(i)} W_{ik}$ が閾値 ρ より大きい場合にリーダセル (自己発火可能セル、 $p_i = 1$) となる。この例では図 1 5 (c) に示すようにリーダセルが 2 つあり、上側のリーダセルから順番に自己発火を行い、引火処理を行う。リーダセルは画像分割を開始する始点となる。

【 0 0 9 4 】 まず、初期化 (図 2 のステップ (a)) では全てのセルが並列に隣接 8 近傍間のセル $k \in N(i)$ との結合重み W_{ik} を計算し、リーダセルを決定する (リーダセルなら $p_i = 1$ 、そうでなければ $p_i = 0$)。次にリーダセル ($p_i = 1$) が存在すれば (図 2 のステップ (b))、そのうちの 1 つのセルが自己発火 (領域分割) を開始し、リーダセルから分割領域を広げていく (図 1 5 (e))。

【 0 0 9 5 】 各セル i は隣接 8 近傍の画素に対応するセル $k \in N(i)$ が発火 ($x_k = 1$) していれば、それらの発火セル k との間の結合重みの和

$$\sum_{k \in N(i)} x_k = 1 W_{ik}$$

を計算し、その和が閾値 z より大きい場合に自動的に発火 ($x_i = 1$) する (図 2 のステップ (d))、(e))。この操作は全てのセルに対して並列に行われ、発火するセルが無くなるまで行われる。新たに発火するセルがない場合には鎮火 ($x_i = 0$, $z_i = 0$, p

$i = 0$) を行う (図 2 のステップ (f))。この例では、図 1 5 (g) のように発火可能なセルがなくなり、白い領域の分割が終了する。

【 0 0 9 6 】 以上の一連の手続により 1 つの領域が分割される。この操作を分割されていないリーダセルがなくなるまで繰り返す。例では、図 1 5 (h) のように左下のリーダセルからグレー領域の分割が開始され、図 1 5 (i) のように分割されて終了する。

【 0 0 9 7 】 D . 画像分割処理アーキテクチャ (装置) 及び集積回路の作用

本実施形態の画像分割処理装置におけるアーキテクチャは、上述の画像分割処理アルゴリズムと基本的に同様の動作をする。以降では図 1 6 (a) に示す 7×7 画素の画像中に A, B, C の 3 領域がある場合を例に説明する。通常は A, B, C 以外の背景に該当する領域も 1 つの領域として分割されるが、説明を簡単にするためにこの領域にはリーダセルが存在しないものとする。

【 0 0 9 8 】 初期化においては、結合重み計算回路 1 2 とリーダセル決定回路 1 3 で計算した結合重み W_{ik} と p_i の値を図 7、図 8 の左側の入力ポートからセルネットワーク 1 4 へ転送する。例えば、図 1 6 (b) の “ L_1, L_2, L_3 ” で示すセルがリーダセルになるとすると、各セルの p_i の値は図 1 6 (c) のようになる。そこで、図 1 6 (c) の右側から順番にセルネットワーク 1 4 にデータを転送 (シフト) していくことで、各セルの p_i を初期化する。結合重み W_{ik} に関しても同様の操作を行い、セルネットワーク 1 4 にデータを転送 (シフト) する。

【 0 0 9 9 】 自己発火可能セル (リーダセル) の発火する順番の制御を図 1 4 に示すように接続した場合、左上から接続された順番で $p_i = 1$ の非発火のセルが判定され、順番にリーダセルとなる。図 1 6 (b) の場合には、 L_1, L_2, L_3 の順番でリーダセルが処理される。図 1 6 (d) にセルの発火する順番を示す。 L_1 のセルから発火が始まり、領域 A の分割が終わると、次に L_2 のセルから発火が始まり、領域 B が分割される。そして、最後にセル L_3 から発火が始まり、領域 C の分割が完了する。

【 0 1 0 0 】 図 1 7 に図 1 6 に対する画像分割処理を行った場合の各信号波形の一部を示す。ここで信号名の $x_0 \sim x_6$ は 0 ~ 6 列 (図 1 6 (a) の列 $x_0 \sim x_6$ に対応) のセルの発火状態 (x_i の値) を、上の行を上位ビットに見立てて 1 6 進表示している。同時にクロック信号とグローバル抑制子 z の信号波形も示す。この結果から発火順序を調べると、図 1 6 (d) の右図中に数字で示した順番で発火し、領域分割が行われている。

【 0 1 0 1 】 E . 画像分割処理アルゴリズム (方法) の効果

本実施形態のアルゴリズムの有効性を検証するために、Java (登録商標) と C 言語を用いてシミュレータを

作成した。Java (登録商標) は、画像データの入出力ルーチンを含めて約 1,300 行、C 言語はアルゴリズムの部分が約 340 行である。

【0102】図 18 に 320 × 240 画素のグレースケール画像に対する Java (登録商標) による画像分割アルゴリズムシミュレータの実行画面を示す。図に示すように白い車の車体が分割できていることがわかる。

【0103】本実施形態のアルゴリズムを C 言語で逐次処理のプログラムとして実装し、インテル (登録商標) Pentium (登録商標) 4 (1.3 GHz) プロセッサ上で実行した結果を図 19 に示す。実験では、複数のサンプル画像を入力データとして与え、画素数の平方根 (画像の一辺の長さを表す) と画像分割に要する処理時間を計測した。実験では 100 回の平均計算時間を計測した。これより約 10,000 (100 × 100) 画素の画像を約 283 msec (入出力のルーチンを除く) で分割することが可能である。このように、本実施形態の画像分割処理アルゴリズムは高速であり、比較的小さな画像に対しては、ソフトウェアでのリアルタイム処理に使用することも可能である。

【0104】図 20 (a) ~ (d) にそれぞれグレースケール画像に対する画像分割結果の例を示す。また、図 21 (a) ~ (c) にカラー画像に対する画像分割を行った場合の画像分割結果の例を示す。図 21 (b), (c) に示すように、カラー画像をグレースケール画像に変換した場合には、緑と赤などは同じ度値をとるため同じ領域に分割されてしまい、画像分割が難しい場合がある。これに対して、カラー画像の場合に対する結合重みを用いて、直接カラー画像を画像分割することにより、グレースケールの場合に画像分割が出来ない例に対しても、図 21 (d) のように精度良く分割することができる。このように、結合重み W_{ik} の計算を変更するだけで同じアルゴリズム及び同じセルネットワークを用いて画像分割を行うことができる利点は非常に大きいと言える。

【0105】F. 画像分割処理アーキテクチャ (装置) 及び集積回路の効果

図 4、図 7、図 8 に基づく画像分割処理アーキテクチャのシミュレータを Java (登録商標)、C 言語を用いて作成し、シミュレーションによる画像分割処理時間を計測した結果を図 22 に示す。画像分割セルには図 12 (a) に示した高速処理を実現する方法を用いた。シミュレーションでは、複数のサンプル画像を入力データと

$$A_{total} = A_{Pi} \times N^2 + A_{WRk} \times (N^2 + 2) \dots (4)$$

これより、9mm 角のチップ (面積 81mm²) に実装することを想定した場合、求めたセル面積から推定すると 45 × 45 画素程度を実装することが可能である。さらにフルカスタム設計により、トランジスタ数を約 1/2、レイアウト面積を 1/2 にできると仮定すると、画像分割セルと結合重みレジスタの面積が約 1/4 程度に

して与え、画素数の平方根 (画像の一辺の長さを表す) と画像分割に要する処理時間の最長時間と最短時間を計測した。また、計算式により最悪ケースの処理時間を見積もるために、自然画像では非常に希なケースであるが画像分割領域が多くなる場合のケースとして、白黒の格子状の規則正しい画像を想定した場合の予想される画像分割処理時間もグラフに示している。

【0106】この結果から、1 サイクル 10nsec (100MHz) で処理が出来ると仮定した場合、16 万画素 (400 × 400) の画像を平均的に 50 μsec 以下、最悪ケースでも 300 μsec 以下での非常に高速な画像分割処理が可能である。これから、入出力のオーバーヘッドなどを考慮してもリアルタイム処理が十分可能であると考えられる。

【0107】本実施形態の画像分割処理アーキテクチャに基づく画像分割処理用集積回路を、ハードウェア記述言語を用いて設計を行った。ハードウェア記述では、画像分割セルには図 12 (a) に示した高速処理を実現する方法を用いた。この場合、画像分割セルが約 100 行、水平・垂直結合重みレジスタがそれぞれ約 100 行、その他の周辺回路が約 300 行程度である。

【0108】本実施形態の画像分割処理アーキテクチャは、図 7、図 8 に示したようにアレイ状の規則正しい構成をとるため、全体のセルネットワークを自動的に生成するジェネレータを、C 言語を用いて作成した。セルネットワークジェネレータの行数は約 400 行である。これを用いて、16 × 16 画素のセルネットワークを生成すると、全体のハードウェア記述言語による記述は約 3,500 行、シミュレーション記述は約 600 行になる。

【0109】作成したハードウェア記述をローム (株) のメタル 3 層配線 0.35 μm CMOS テクノロジーを用いて LSI 設計を行った。チップに搭載可能な画像分割セル数を概算するために、スタンダードセルを用いて論理合成を行い、面積を見積もった。セルライブラリはローム (株) が提供しているライブラリを使用し、Synopsys (登録商標) 社の Design Compiler (登録商標) を用いて論理合成を行った。論理合成の結果、画像分割セルの面積 A_{Pi} は 26,495 μm²、結合重みレジスタの面積 A_{WRk} は 8,873 μm² となった。画像を正方形と仮定した場合、1 辺のピクセル数を N とすると、セルネットワーク全体の面積 A_{total} は次式で見積もることができる。

なり、67 × 67 画素程度を実装することが可能となる。

【0110】画像分割セル内の自己発火可能を判定するために、重みの総和 ($S_i = \sum_k W_{ik} \times x_k(t)$) を計算する加算器を逐次的に処理を行う逐次加減算器 (図 12 (b)) に変更することにより、更なる

面積の削減が可能である。

【 0 1 1 1 】 この場合、判定処理に要する時間が 1 サイクルから 9 サイクルとなるため、全体の処理時間が約 9 倍になる。しかしながら、本実施形態の回路による画像分割処理の時間は、非常に高速であるためリアルタイム処理には影響せず、最悪ケースの見積もりの場合でも、1 6 万画素 (4 0 0 × 4 0 0) の画像を 2 . 7 msec 以下、平均的に 4 5 0 μsec 以下で処理することが可能である。この場合には、画像分割セルの面積 A_{PI} は 1 3 , 9 5 3 μm² に減少するため、0 . 3 5 μm C M O S テクノロジ、9 mm 角チップの場合には、フルカスタム設計の場合で、8 4 × 8 4 画素程度、0 . 1 8 μm C M O S テクノロジ、9 mm 角チップの場合には、1 6 2 × 1 6 2 画素程度の実装を見積もることができる。

【 0 1 1 2 】 表 1 に 0 . 3 5 μm、0 . 1 8 μm、0 . 0 9 μm C M O S テクノロジを用いてフルカスタム設計で実装した場合の搭載可能画素数の見積値を示す。表中のチップ面積とテクノロジのデータは、ITRS 2000 Update ロードマップ (参考文献 : “ ITRS 2000 Update : The International Technology Roadmap for Semiconductors 2000 Update ” , URL http://public.itrs.net/ (200 0)) から引用した。これより 2 0 0 4 年に標準的な技術となる 0 . 0 9 μm C M O S テクノロジを用いた場合には、高性能なアプリケーション用のチップ (面積 3 5 6 mm²) 上に実装することにより、約 9 7 2 × 9 7 2 画素を 1 チップ上に実現可能と予測できる。

【 0 1 1 3 】

【 表 1 】

1 チップで処理可能な画素数の見積 (フルカスタム設計)

| テクノロジー | チップ面積 | 並列加減算器の場合の処理可能画素数 | 逐次加減算器の場合の処理可能画素数 |
|-----------------|--|-------------------|-------------------|
| 0.35 μm | 170[mm ²] standard用サイズ | 138×138 (19,044) | 171×171 (29241) |
| | 310[mm ²] high performance用サイズ | 186×186 (34,596) | 232×232 (53,824) |
| 0.18 μm (1999年) | 170[mm ²] standard用サイズ | 270×270 (72,900) | 336×336 (112,896) |
| | 310[mm ²] high performance用サイズ | 363×363 (131,769) | 452×452 (204,304) |
| 0.09 μm (2004年) | 195[mm ²] standard用サイズ | 578×578 (334,084) | 718×718 (515,524) |
| | 356[mm ²] high performance用サイズ | 780×780 (608,400) | 972×972 (944,784) |

【 0 1 1 4 】 G . 本発明に係る実施形態の要点

以上のように、上述の実施形態における画像分割処理アルゴリズム、アーキテクチャに基づく画像分割処理方法、画像分割処理装置によれば、カラー、グレースケールの自然画像に対するリアルタイムでの画像分割処理を、入力画像の全ての画素に対して並列に処理を行うようにしているため、従来のソフトウェアによる画像分割方法では困難であったリアルタイム処理を実現することができる。また、そのアルゴリズム及びアーキテクチャから、リアルタイム画像処理方法、リアルタイム画像処理装置及び画像処理集積化回路を実現することができる。以下に、上記実施形態において、特徴となる点を下記に列挙する。

【 0 1 1 5 】 (1) ソフトウェアだけでなくデジタル回路として実現可能なシンプルかつ高速な画像分割処理アルゴリズムを実現している。このアルゴリズムはセルの状態を変数によって表現しており、デジタル回路として実現することができる。このため、現在の C A D 技術を用いることで、設計の条件が厳しくない場合には、自動的な処理によって制約を満足する回路を設計するこ

とが可能となる。この結果、比較的容易に最先端の製造技術で設計が可能となり、高集積化・高速化が期待できる。また、上記画像分割処理アルゴリズムは非常に簡単な方法であるため、従来のプロセッサベースのソフトウェアによる画像分割処理システムにおいても、画像分割処理の高速化を実現することが可能である。

【 0 1 1 6 】 (2) 画像分割処理アーキテクチャとして、画素に対応した画像分割処理セル (図 1 2) と垂直・水平の 2 種類の結合重みレジスタ (図 9) をアレイ状に交互に並べて画像分割処理セルネットワーク (図 7、図 8) として実現している。このように、2 次元のアレイ構造をとり、しかも小面積化を実現したことから、集積回路化が極めて容易となる。

【 0 1 1 7 】 (3) 画像分割処理セルを高速性を重視した並列処理による加減算を用いた場合と小面積化を重視した逐次処理による加減算を用いた場合で実現可能である (図 1 2) 。これにより、使用状況に応じて処理の高速性と装置の小型化を選択可能となる。

【 0 1 1 8 】 (4) 画像分割処理を図 4 に示すようにパイプライン処理で実現している。これにより、各画素分

10

40

50

割を単純な構成で並列処理することが可能となる。

【 0 1 1 9 】 (5) 上記アルゴリズム並びにアーキテクチャでは、隣接するセル (画素) 間の結合重みを用いてセルの状態遷移を行うため、結合重みを変更するだけでカラー、グレースケールの画像に対して同じアルゴリズムとセルネットワークを用いることができる。また、カラー、グレースケール毎に結合重みの計算が異なるが、この部分を結合重み計算回路としてセルネットワークから分離し、パイプライン処理によって計算を行うようにしている。この結果、小面積化を図ることができる。

【 0 1 2 0 】

【 発明の効果 】 以上のように本発明によれば、カラー、グレースケールの自然画像に対する画像分割処理を、入力画像の全ての画素に対して並列に処理を行うことでリアルタイム処理を実現することが可能なアルゴリズムによる画像分割処理方法を提供し、そのアルゴリズムを利用することによってデジタル回路で実現可能なアーキテクチャによる画像分割処理装置、リアルタイム画像処理方法、リアルタイム画像処理装置及び画像処理集積化回路を提供することができる。

【 図面の簡単な説明 】

【 図 1 】 本発明に係る実施形態における入力画像とセル間の結合重みの説明するための図であり、 (a) は入力画像、 (b) はセル間の結合重みを示す図である。

【 図 2 】 同実施形態における画像分離処理アルゴリズム (方法) の処理の流れを示すフローチャートである。

【 図 3 】 同実施形態におけるセルの状態遷移を示す図である。

【 図 4 】 同実施形態における画像分割処理装置のハードウェア構成例を示すブロック図である。

【 図 5 】 図 4 に示す結合重み計算回路を説明するための図であり、 (a) は基本構成、 (b) はグレースケール画像用重み計算回路の構成、 (c) はカラー画像用重み計算回路の構成、 (d) はエンコーダの入出力例を示す図である。

【 図 6 】 図 4 に示すリーダーセル計算回路を説明するための図であり、 (a) は計算対象セル、 (b) は結合重みデータの転送順番、 (c) はリーダーセル計算回路の基本構成例を示す図である。

【 図 7 】 図 4 に示す画像分割処理セルネットワークとして、シフトレジスタを用いて入出力を行う場合の構成例を示すブロック図である。

【 図 8 】 図 4 に示す画像分割処理セルネットワークとして、バスを用いて入出力を行う場合の構成例を示すブロック図である。

【 図 9 】 図 7 または図 8 で用いる結合重みレジスタとセルの接続例を示す図であり、 (a) は水平結合重みレジスタの接続例、 (b) は垂直結合重みレジスタの接続例を示すブロック図である。

【 図 1 0 】 同実施形態において、任意のセル (P_s)

と隣接する 4 つの結合重みレジスタとの接続例を示すブロック図である。

【 図 1 1 】 同実施形態の結合重みレジスタの構成例を示すブロック図である。

【 図 1 2 】 同実施形態の画像分割セルの構成例を示す図であり、 (a) は加算・減算処理を並列に行う場合の構成、 (b) は加算・減算処理を逐次的に行う場合の構成を示すブロック図である。

【 図 1 3 】 同実施形態のグローバル抑制子の接続例を示すブロック図である。

【 図 1 4 】 同実施形態において、自己発火許可信号により非発火のセルが順番に発火してリーダーセルとなる様子を示す概念図である。

【 図 1 5 】 同実施形態における画像分割処理アルゴリズムの動作を、 3 × 3 のグレースケール画像に対する実行例により説明するための図である。

【 図 1 6 】 同実施形態における画像分割処理アーキテクチャの動作を、 7 × 7 の画像に対する実行例により説明するための図である。

【 図 1 7 】 図 1 6 の 7 × 7 の画像に対する画像分割処理のシミュレーション結果を示すタイミング図である。

【 図 1 8 】 同実施形態の画像分割アルゴリズムを J a v a (登録商標) 上に実現して画像分割を実行したときの表示画面の一例を示す図である。

【 図 1 9 】 同実施形態の画像分割アルゴリズムをソフトウェアで実現した場合の画像分割処理時間の実験結果を示す特性図である。

【 図 2 0 】 同実施形態において、グレースケール画像に対する画像分割処理の適用例を示す図である。

【 図 2 1 】 同実施形態において、カラー画像に対する画像分割処理の適用例を示す図である。

【 図 2 2 】 同実施形態の画像分割アルゴリズムをハードウェア化した場合の画像分割処理時間のシミュレーション結果を示す特性図である。

【 符号の説明 】

- 1 1 ... 入力画像メモリ
- 1 2 ... 結合重み計算回路
- 1 2 1 ... レジスタ
- 1 2 2 ... データ選択回路
- 1 2 3 ... 重み計算回路
- 1 2 3 A ... 絶対値計算回路
- 1 2 3 B ... エンコーダ
- 1 2 3 C ... 最小値決定回路
- 1 3 ... リーダセル決定回路
- 1 3 1 ... 第 1 加算器
- 1 3 2 ... 第 2 加算器
- 1 3 3 ... 第 1 レジスタ
- 1 3 4 ... 第 3 加算器
- 1 3 5 ... 第 2 レジスタ
- 1 3 6 ... 第 4 加算器

10

20

30

40

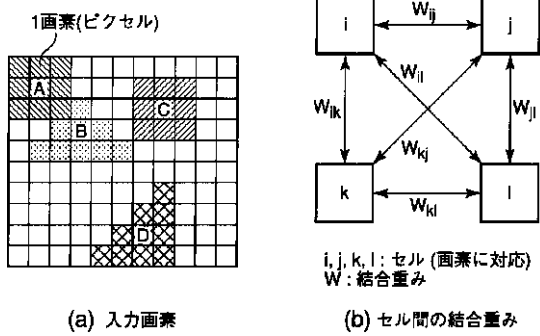
50

- 1 3 7 ...比較器
- 1 4 ...画像分割処理セルネットワーク
- P_i ...画像分割セル
- WR_k (V) ...垂直結合重みレジスタ
- WR_k (H) ...水平結合重みレジスタ
- 1 5 ...分割領域保存回路
- 1 6 ...出力画像メモリ
- 2 1 ...スイッチ
- 2 2 ...レジスタ
- 2 3 ...出力選択回路

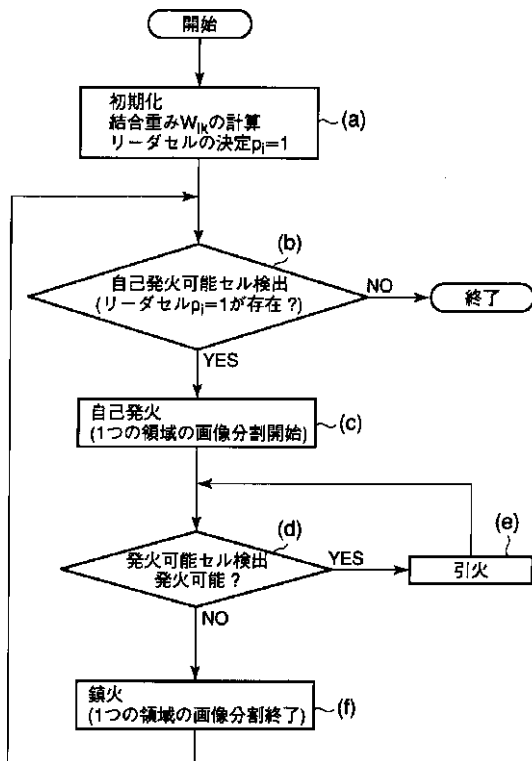
- 3 1 , 3 2 ...レジスタ
- 3 3 ...デコーダ
- 3 4 ...加算器
- 3 5 ...減算器
- 3 6 , 3 7 ...制御回路
- 3 8 ...スイッチ
- 3 9 ...デコーダ
- 4 0 ...加減算器
- 4 1 ...レジスタ

10

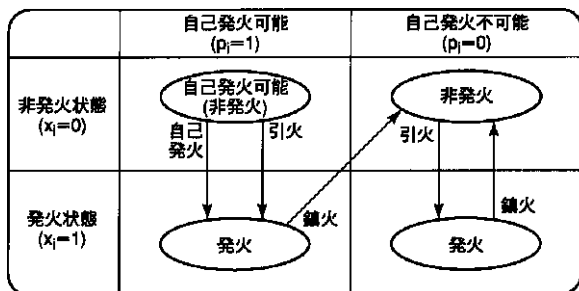
【 図 1 】



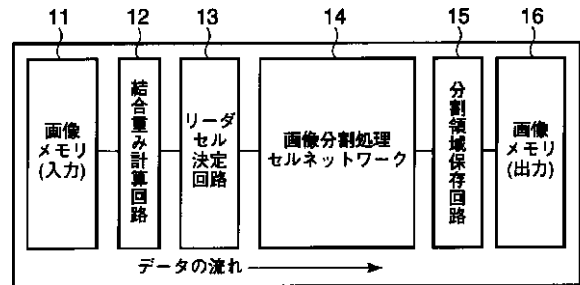
【 図 2 】



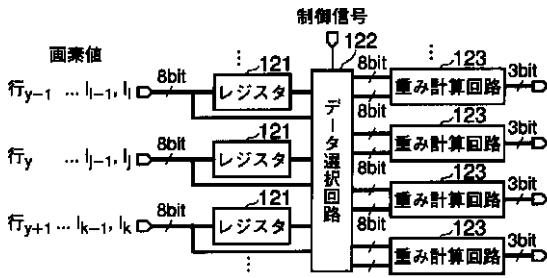
【 図 3 】



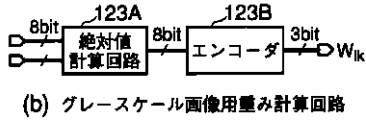
【 図 4 】



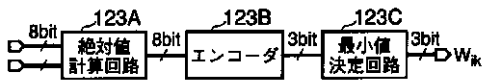
【 図 5 】



(a) 結合重みをパイプライン処理で計算する回路の基本構成図



(b) グレースケール画像用重み計算回路



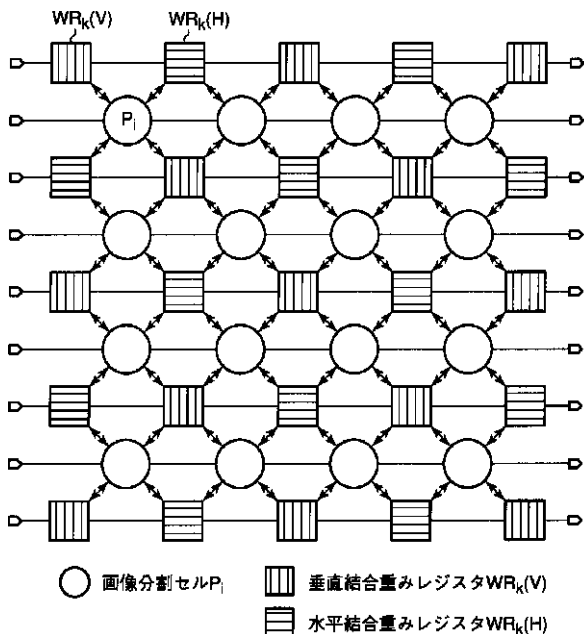
(c) カラー画像用重み計算回路

| 入力 | 出力 |
|----------|-----|
| 1xxxxxxx | 000 |
| 01xxxxxx | 001 |
| 001xxxxx | 010 |
| 0001xxxx | 011 |
| 00001xxx | 100 |
| 000001xx | 101 |
| 0000001x | 110 |
| 0000000x | 111 |

xはドントケア(0または1)を示す

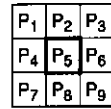
(d) エンコーダの例

【 図 7 】

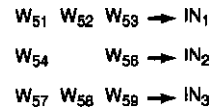


○ 画像分割セル P_i ▨ 垂直結合重みレジスタ $WR_k(V)$
 ▩ 水平結合重みレジスタ $WR_k(H)$

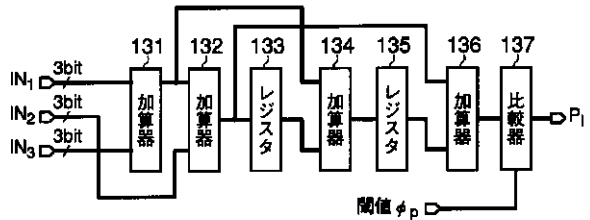
【 図 6 】



(a) P_5 の判定を行う場合

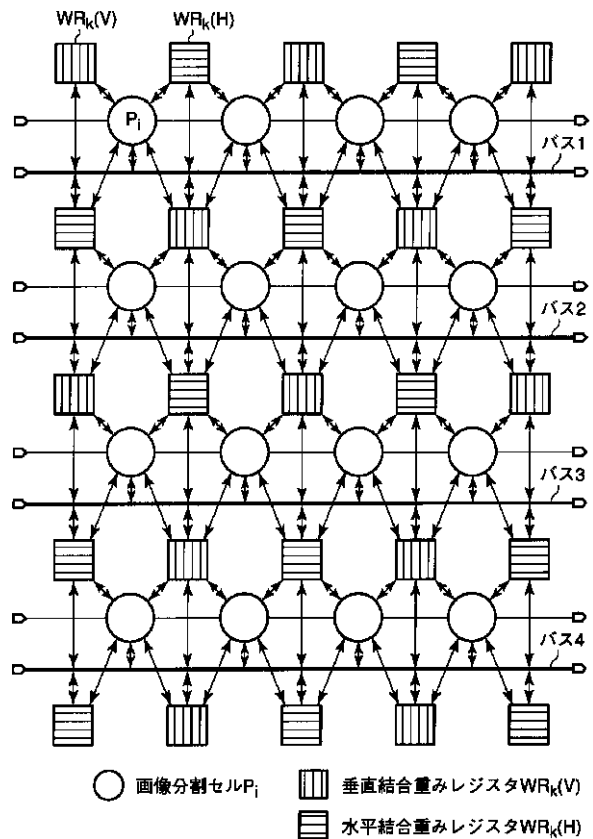


(b) 結合重みデータの転送順番



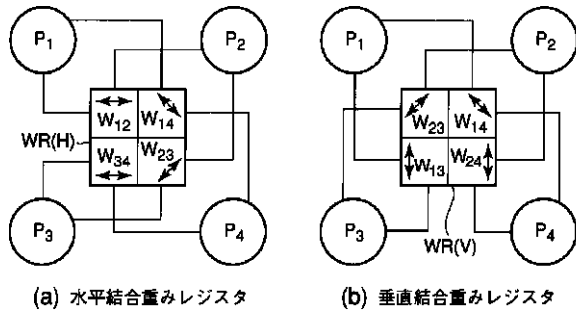
(c) リーダセル決定回路の基本構成図

【 図 8 】

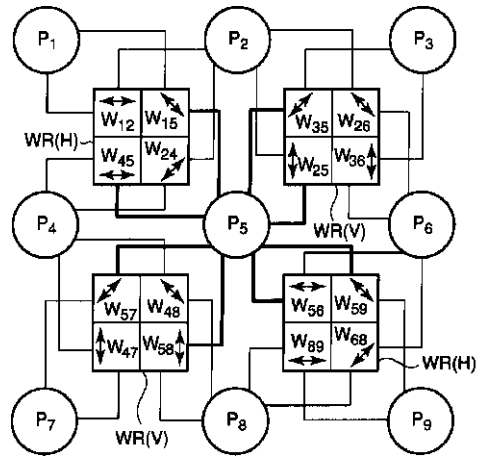


○ 画像分割セル P_i ▨ 垂直結合重みレジスタ $WR_k(V)$
 ▩ 水平結合重みレジスタ $WR_k(H)$

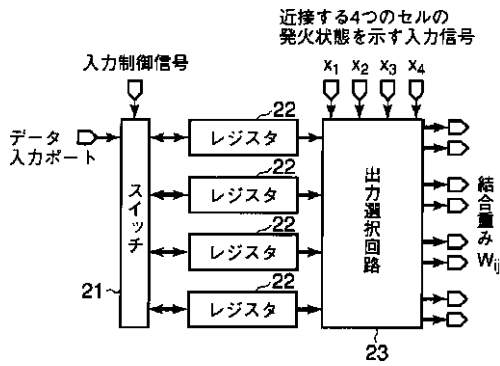
【図 9】



【図 10】

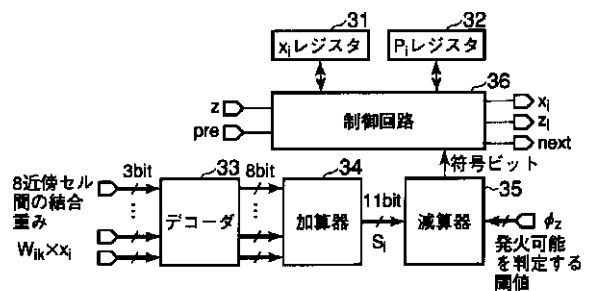


【図 11】

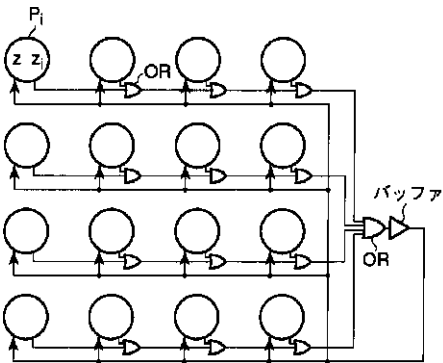


【図 13】

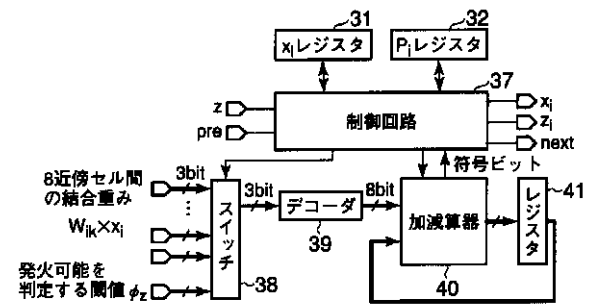
【図 12】



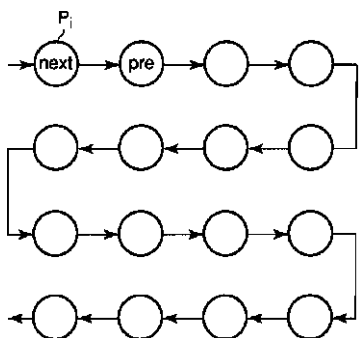
(a) 画像分割セルPiの構成例 (加算・減算処理を並列に行う場合)



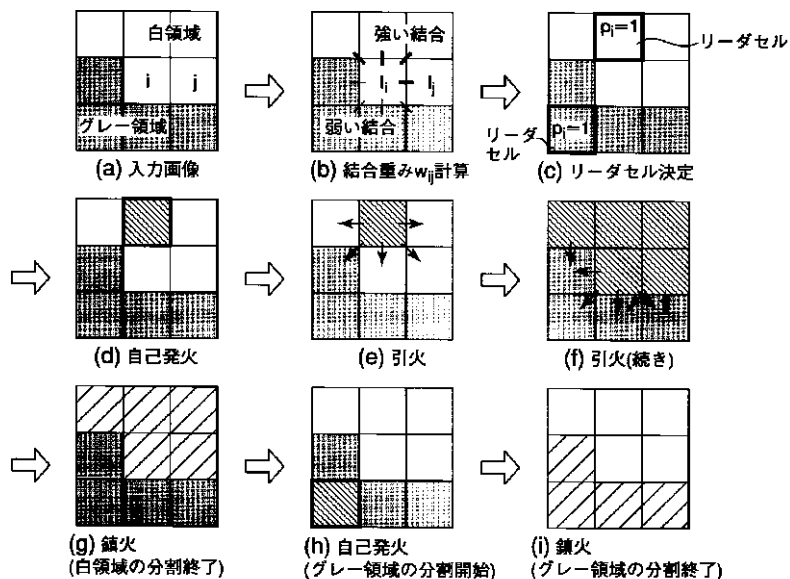
【図 14】



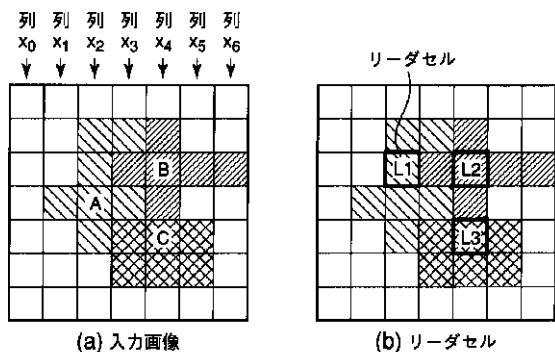
(b) 画像分割セルPiの構成例 (加算・減算処理を逐次的に行う場合)



【 図 15 】



【 図 16 】

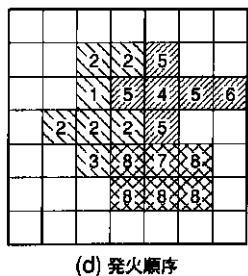


列 列 列 列 列 列 列
 x_0 x_1 x_2 x_3 x_4 x_5 x_6

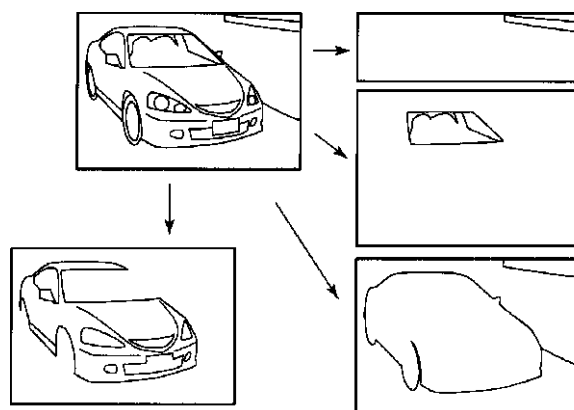
| | | | | | | |
|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 | 0 | 0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |

セルネットワークワークへ

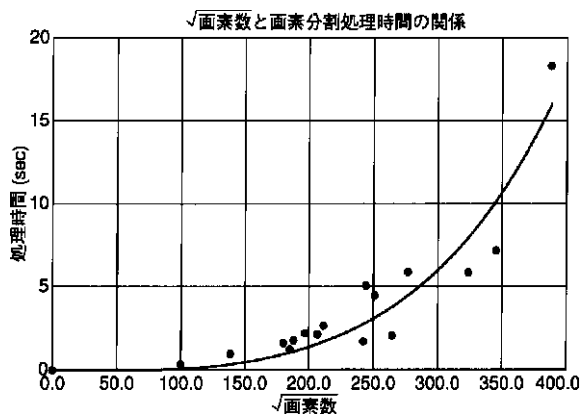
(c) 各セル p_i の値



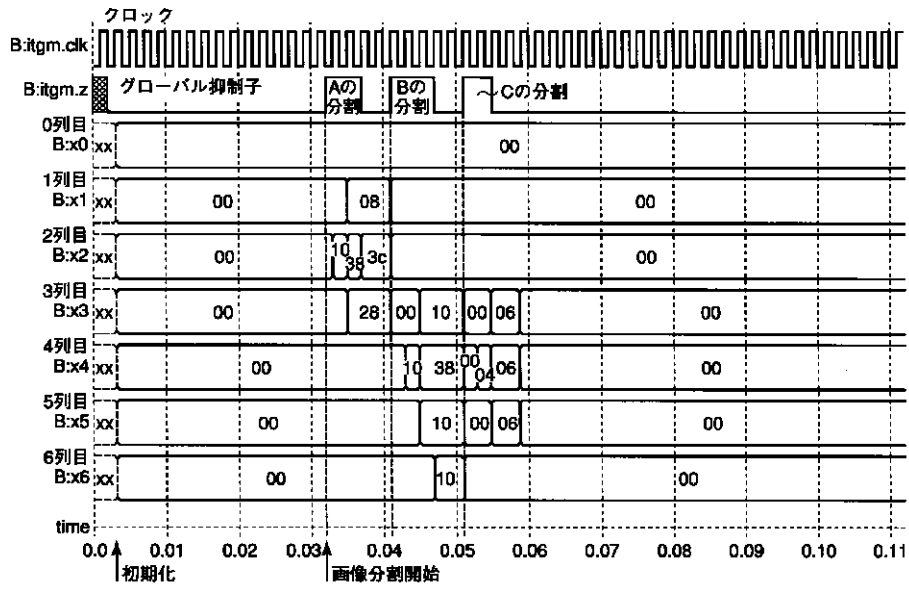
【 図 18 】



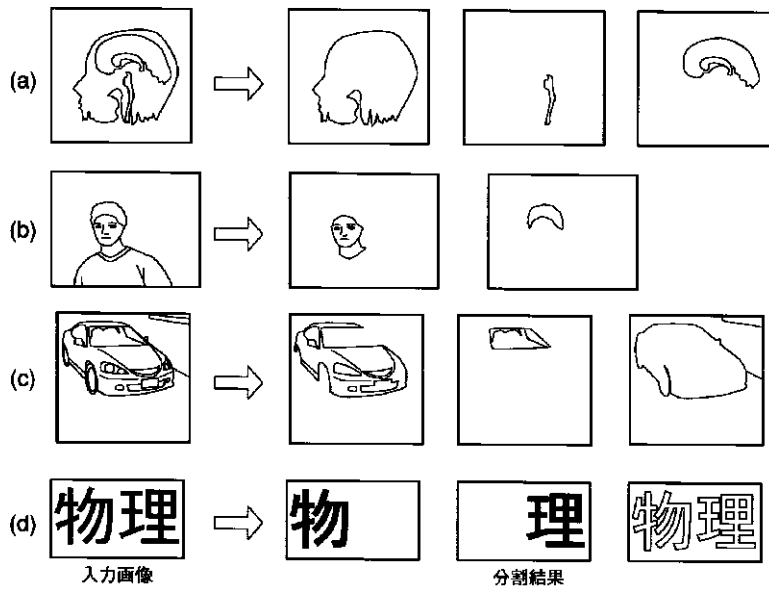
【 図 19 】



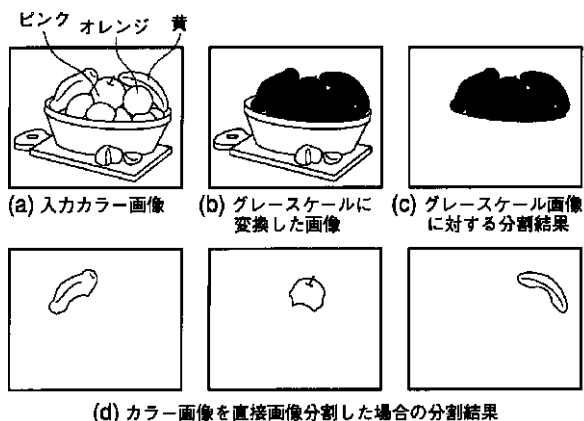
【 図 1 7 】



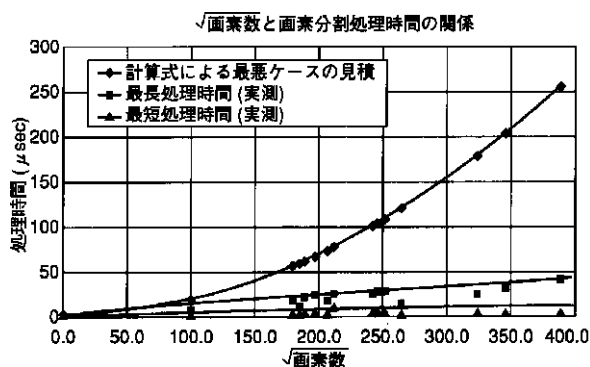
【 図 2 0 】



【図 2 1】



【図 2 2】



フロントページの続き

(72)発明者 マタウシュ・ハンスユルゲン
 広島県東広島市鏡山 1 丁目 4 番 2 号 広島
 大学ナノデバイス・システム研究センター
 内

(72)発明者 森本 高志
 広島県東広島市鏡山 1 丁目 4 番 2 号 広島
 大学ナノデバイス・システム研究センター
 内

(72)発明者 原田 洋明
 広島県東広島市鏡山 1 丁目 4 番 2 号 広島
 大学ナノデバイス・システム研究センター
 内

F ターム(参考) 5B057 AA20 CA01 CA08 CA12 CA16
 CB01 CB08 CB12 CB16 CE09
 CE16 CH05 CH11 DA08 DB02
 DB09 DC16 DC22 DC25
 5C077 MP01 MP08 PP27 PP28 PP32
 PP54 PQ13 PQ18 PQ21
 5L096 AA02 AA06 BA20 EA35 FA06
 FA14 FA15 FA78 GA51