

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

特許第3256738号
(P3256738)

(45) 発行日 平成14年2月12日(2002.2.12)

(24) 登録日 平成13年12月7日(2001.12.7)

(51) Int.Cl.⁷

識別記号

F I

G 0 6 G 7/38

G 0 6 G 7/38

請求項の数6(全11頁)

(21) 出願番号 特願平10-230468
(22) 出願日 平成10年8月17日(1998.8.17)
(65) 公開番号 特開2000-57241(P2000-57241A)
(43) 公開日 平成12年2月25日(2000.2.25)
審査請求日 平成10年8月17日(1998.8.17)

(73) 特許権者 391012648
広島大学長
広島県東広島市鏡山1丁目3番2号
(72) 発明者 森江 隆
広島県東広島市高屋町中島1120-30
(72) 発明者 岩田 穆
広島県東広島市鏡山2丁目360 広大が
がら第二職員宿舎1-301
(72) 発明者 永田 真
広島県広島市安佐南区西原2丁目9-37
第3森下ビル504
(74) 代理人 100058479
弁理士 鈴江 武彦 (外5名)

審査官 井出 和水

最終頁に続く

(54) 【発明の名称】 非線形演算回路

(57) 【特許請求の範囲】

【請求項1】 任意の離散時間ダイナミクスを実現する方法であって、
電圧値が変化した時点で情報を有するパルス変調信号を有する入力信号により導通と非導通が制御されるスイッチを介して、キャパシタに接続された非線形を含む任意の時間の関数で電圧値が変化する電圧源を含む回路において、
前記入力信号の電圧値が変化した時点で前記スイッチを導通から非導通に切り替えるステップと、
その時点での前記電圧源の電圧値を前記キャパシタに保存するステップと、保存された前記電圧源の電圧値を前記キャパシタの端子電圧から出力し、前記出力した電圧を一時的に保持するステップと、
この電圧を前記キャパシタの入力にフィードバックさせ

るステップとを有することを特徴とする方法。

【請求項2】 任意の非線形な時間に関する微分方程式を解く方法であって、
アナログ入力情報をパルス位相変調信号に変換する変換回路に接続され前記パルス位相変調信号により導通と非導通が制御されるスイッチを介して、キャパシタに接続された非線形を含む任意の時間の関数で電流値が変化する電流源を含む回路において、
電圧値の大きさに情報を有するアナログ入力情報を前記変換回路に入力するステップと、
前記アナログ入力情報を入力情報を表す所定の時点において所定の時間幅でのみ電圧値または電流値が変化するパルス位相変調信号に変換するステップと、
前記パルス位相変調信号により所定の時間幅の時間内でのみ前記スイッチを非導通から導通に切り替えるステッ

ブと、

前記時間内において前記電流源から前記キャパシタに電流を流すことにより、前記入力信号を前記任意の関数と同形の変換関数により変換した値に比例する量により、前記キャパシタに蓄積されていた電荷量を増減するステップと、

前記キャパシタの端子電圧を出力し、その出力を一時的に保持するステップと、

前記出力を前記パルス位相変調信号変換回路の入力にフィードバックさせるステップとを有することを特徴とする方法。

【請求項3】 入力電圧を第1の電圧値を表す関数の逆関数と第2の電圧値を表す関数の積で変換する非線形演算回路であって、

第1の電圧値を表す時間に対して任意の非線形単調関数の電圧を出力する第1の電圧源と、

前記入力電圧が入力する第1の入力端子と前記第1の電圧源の出力が入力する第2の入力端子とを有し、前記入力電圧を第1の電圧源の前記第1の電圧値を表す関数の逆関数で変換したパルス幅をもつパルス幅変調信号を出力する比較手段と、

前記比較手段からの前記パルスにより駆動されるスイッチ手段と、

第2の電圧値を表す時間に対して非単調関数を含む任意の非線形関数の電圧を出力する第2の電圧源と、

前記第2の電圧源の出力が前記スイッチ手段を介して一方の端子に接続され他方の端子が接地されているキャパシタとを具備し、

前記キャパシタは前記パルスが立ち下がった時点での第2の電圧源の電圧値を保持し、この電圧値は、前記パルス幅を第2の電圧値を表す関数で変換した値に等しく、離散時間のダイナミクスを実行するため、前記キャパシタの保持電圧を前記第1の入力端子にフィードバックすることを特徴とする非線形演算回路。

【請求項4】 入力電圧を第1の電圧値を表す関数の逆関数と第2の電圧値を表す関数の積で変換する非線形演算回路であって、

第1の電圧値を表す時間に対して任意の非線形単調関数の電圧を出力する第1の電圧源と、

前記入力電圧が入力する第1の入力端子と前記第1の電圧源の出力が入力する第2の入力端子とを有し、前記入力電圧を第1の電圧源の前記第1の電圧値を表す関数の逆関数で変換したパルス幅をもつパルス幅変調信号を出力する比較手段と、

前記比較手段からの前記パルスにより駆動されるスイッチ手段と、

第2の電圧値を表す時間に対して非単調関数を含む任意の非線形関数の電圧を出力する第2の電圧源と、

前記第2の電圧源の出力が前記スイッチ手段を介して一方の端子に接続され他方の端子が接地されているキャパ

シタとを具備し、

前記キャパシタは前記パルスが立ち下がった時点での第2の電圧源の電圧値を保持し、この電圧値は、前記パルス幅を第2の電圧値を表す関数で変換した値に等しく、前記比較手段は前記パルス幅変調信号に換えてパルス位相変調信号を出力し、

離散時間のダイナミクスを実行するため、前記キャパシタの保持電圧を前記第1の入力端子にフィードバックすることを特徴とする非線形演算回路。

【請求項5】 任意の非線形関数によるダイナミクスを実現する方法であって、

互いに同期してそれぞれの電圧波形を出力する非線形電圧源およびランプ電圧源と、前記非線形電圧源が第1のスイッチを介して、前記ランプ電圧源が第2のスイッチを介して接続される一方の端子と、インバータの入力に接続される他方の端子を有するキャパシタと、前記インバータの出力により駆動されるパルス源と、前記パルス源の出力により前記インバータの入出力を短絡するスイッチおよび前記第1のスイッチを制御するフィードバック経路とを有する回路において、

前記第2のスイッチを閉じて前記ランプ電圧源を前記キャパシタに接続するステップと、

前記ランプ電圧源のランプ電圧が上昇し前記キャパシタの蓄積電荷で決まる電圧と等しくなると前記インバータを反転するステップと、

反転した前記インバータの出力により前記第2のスイッチを開くと共に前記パルス源がパルスを出力するステップと、

出力された前記パルスにより前記第1のスイッチを閉じ、その時点における前記非線形電圧源から供給される電圧値を前記キャパシタに電荷として保持するステップとを有し、

上記各ステップを繰り返すことにより、任意の非線形関数によるダイナミクスを実現する方法。

【請求項6】 同期信号により互いに同期してそれぞれの電圧波形を出力する非線形電圧源およびランプ電圧源と、

前記非線形電圧源が第1のスイッチを介して、前記ランプ電圧源が第2のスイッチを介して接続される一方の端子と、インバータの入力に接続される他方の端子を有するキャパシタと、

前記インバータの出力により駆動されるパルス源と、前記同期信号および前記インバータの出力に基づき前記第2のスイッチを制御する手段と、

前記パルス源の出力により前記インバータの入出力を短絡するスイッチおよび前記第1のスイッチを制御するフィードバック経路とを有する非線形関数によるダイナミクス演算回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は非線形演算回路に関するもので、詳しくは集積回路化に好適な非線形伝達特性を有する回路、または非線形アナログダイナミクスを実現する回路に関するものである。

【0002】

【従来の技術】近年のコンピュータの性能向上は著しいものがあるが、リアルタイムで人の顔を認識したり、表情を読み取ったりするような、人が容易に行える処理が現状のコンピュータではほとんど実行できない。これはコンピュータの処理方式自体がこのような処理に適していないためである。

【0003】そこで、脳の情報処理様式をまねた知能処理モデルが研究されている。代表的なものがニューラルネットワークである。1990年代前半までのニューラルネットワークモデルは、入力のみ付総和を求めしきい値処理するだけの単純なものがほとんどであったが、近年、しきい値処理以上に非線形な、すなわち非単調な処理を特徴とするモデルが多く提案され、その性能の高さが実証されている。例としては、非単調な伝達特性、即ち非単調な入出力特性を有するユニットを相互に結合した連想メモリとか、非単調ダイナミクス、即ち時間発展方程式により発生させたカオスの挙動を連想や最適化処理に利用するニューラルネットワークなどである。

【0004】そもそも、ニューラルネットワークモデルは超並列・分散型の情報処理モデルであるから、逐次処理方式である現状のノイマン型コンピュータでの実行は極めて効率が悪い。ニューラルネットワークの実用化には専用のハードウェアとしての集積回路の使用が必須である。そこで、上記のようなモデルの進展に呼応して、非線形な特性を必要とする知能処理モデルを形成するのに適する、非線形・非単調な特性を実現する回路が各種提案されている。

【0005】一方、さまざまな情報処理において、乱数を必要とすることが少なくない。カオス信号を乱数として使用できる場合も多い。そのため、カオス発生回路が多く提案されている。カオスは基本的には非単調伝達特性を有するフィードバック系により発生できるので、小回路規模で消費電力の小さい非単調伝達関数発生回路を作れば、高性能な情報処理回路が構成できる。

【0006】従来、非線形伝達関数を生成する回路としては、回路を構成する素子特有の特性を利用したり、特定の伝達特性を得るために設計された回路を利用していた。このため、伝達関数の関数形状を任意に変えることはできないという欠点があった。すなわち、任意の非線形・非単調な伝達関数を生成することは、通常のアナログ回路では困難である。

【0007】そこで、任意の伝達関数を生成する回路として、パルス幅変調(PWM)方式を用いた方法が T.Morie, S.Sakabayashi, M.Nagata, and A.Iwata, "Nonlinear function generators and chaotic signal generator

s using a pulse-width modulation method," Electronics Letters, vol.33, no.16, pp.1351-1352, 1997 (文献[1])において提案されている。

【0008】入力電圧からPWM信号を生成するには、比較のための参照電圧波形との比較でパルス幅を決定する。この参照電圧波形を非線形にすることにより、非線形な変換が実現できる。すなわち、参照電圧波形が $f(t)$ という時間の関数で表されるとき、入力電圧を V_1 としたときに得られるパルス幅は、 $F(V_1)$ となる。ただし、 $F = f^{-1}$ 、すなわち f の逆関数である。得られたPWM波形で定電流源をスイッチし、その電流で直列に接続されたキャパシタに電荷を蓄積すれば、キャパシタの端子電圧 V_2 は $V_2 = f^{-1}(V_1) = F(V_1)$ となって非線形な変換(伝達関数)が実現できる。この原理では $f(t)$ が単調でなければならないので、非単調の伝達関数を生成するには、単調な区間の数だけ比較器を用意し、それらの出力の論理演算を行って非単調関数に従ったパルス幅を有するPWM信号を作り出す。

【0009】図10に従来の従来の非線形関数生成法の一例を示す。図10(a)は単調区間が2の場合の回路構成例を示しており、2個の比較器601および602を用意し、ANDゲート9でPWM信号を作る。図10(b)に2つの参照電圧 f_1 および f_2 の時間変化を示す。得られたPWM信号はそのパルス幅の期間だけスイッチ4を導通させて定電流源39をコンデンサ4に接続し、一定電流によりコンデンサ4を充電する。このようにして、PWM信号のパルス幅に比例する電荷がコンデンサ4に蓄積され、その結果該パルス幅に比例する電圧 V_2 が出力端子2に生成される。図10(c)は、入力電圧 V_1 と、図10(a)の非線形関数生成回路により参照電圧 f_1 、 f_2 によって変換された出力電圧 V_2 の関係を示す。

【0010】任意の関数としての参照電圧波形は、例えばデジタルメモリとD/A変換器の組合せで生成することができる。特定の非線形関数形状であれば時間の関数をアナログ回路で生成することはそれほど困難ではない。すなわち、この回路のポイントは、時間の任意関数を伝達関数に変換するという点にある。与える任意電圧波形は複数個の伝達関数生成回路に共通に使用できるので、多数の伝達関数生成回路をチップ上に配置して並列動作させる場合でも、電圧波形生成回路は1個でよい。

【0011】例として、 $F(x) = 4ax(1-x)$ で表される「ロジスティック写像」を考える。ただし、 a は定数である。離散時間系で考えて、時刻 t のロジスティック写像の結果を入力にフィードバックさせて、時刻 $t+1$ のロジスティック写像を計算する。すなわち、 $x(t+1) = 4ax(t)(1-x(t))$ という離散時間のダイナミクスを実行すると、 a が0.89を少し越えた辺りからカオスが発生することが知られている。 a を変数として出力 x を重ね書きしていった図は分岐図と呼ばれ

る。数値計算により得られたロジスティック写像の分岐図を図11に示す。

【0012】この写像を回路で実現するには、図10(b)で示すように

【数1】

$$f_1(t) = (1 - \sqrt{(1-t/a)}) / 2$$

$$f_2(t) = (1 + \sqrt{(1-t/a)}) / 2$$

【0013】で表される二つの非線形な参照波形をそれぞれ比較器601および602に与えればよい。ここで、出力をサンプルホールド回路を通して入力にフィードバックさせると、同じダイナミクスを実行することができる。

【0014】図12に他の従来例を示す。比較器601、602をキャパシタとインバータで構成すると、比較器にサンプルホールド機能を組み入れることができる。さらに、図10(a)の出力端子をバッファを介して入力端子に接続し、フィードバック型にしたものである。図10(b)にパルス f_1 、 f_2 のタイミングと参照電圧波形 f_1 、 f_2 の時間変化を示す。

【0015】図13にこの回路の回路シミュレーションにより生成した分岐図を示す。おおむね図11と同様な特性が得られているが、やや細部がぼやけている。これはシミュレーションの演算誤差のためである。

【0016】

【発明が解決しようとする課題】以上説明した従来の非線形演算回路には以下のような欠点がある。

【0017】1) 実現したい非線形伝達関数の単調な区間の数だけの比較器を用意しなければならず、回路規模と消費電力が増加する。

【0018】2) 実現したい非線形伝達関数の逆関数となる電圧波形の組を用意しなければならず、制御回路が複雑になる。

【0019】3) 複数の比較器と論理演算回路を組合わせているので、演算誤差が増加する。やや細部がぼやけている図13にその影響が見られる。

【0020】さて、PWMに代表されるパルス変調方式自体もアナログ演算を行う大規模集積システムに適した方法である。これについては A.Iwata and M.Nagata, "A Concept of Analog-Digital Merged Circuit Architecture for Future VLSI's," IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences, vol. E79-A, no. 2, pp. 145-157, 1996 (文献[2]) に詳しく述べられている。従来の集積回路はデジタル方式とアナログ方式に分けられるが、いずれにも長所と短所があった。パルス変調方式は両者の短所を補い、両者の長所を併せ持つ優れた方式である。パルス変調方式は、特に、大規模アナログ処理回路に適している。

【0021】デジタル方式はノイズや配線間のクロストークに強く、制御性が良く、通常のコンピュータシステムが同じデジタル方式を採用しているため、それらとの接続も容易である。演算精度も演算ビット数を増やせばいくらかでも高めることができる。用いているトランジスタのサイズもLSI製造プロセスの微細化の進展とともに年々縮小していくことができる。

【0022】しかし、デジタル方式の短所としては、回路規模がアナログ方式に比べて2桁程度大きく、多数ユニットをチップ上に集積して並列動作を行うことが難しい。そのため、通常は1ユニットで時間分割処理を行い、多数の演算を処理するので、トータルとしての処理時間が長いという欠点がある。演算精度すなわちビット数と回路規模とは反比例の関係にあるので、演算精度を上げるほど回路規模が大きくなる。カオスに代表される非線形アナログ演算ではデジタル計算の丸め誤差が大きく影響するので、かなりの高精度が必要であり、その結果回路規模が大きくなる。そのため、非線形アナログダイナミクスを大規模並列演算で実行することはデジタル方式では難しい。

【0023】それに対して、アナログ方式は回路規模が小さいのでチップ上に多数の演算ユニットを搭載することができ、並列演算を実行しやすい。アナログダイナミクスを用いるニューラルネットワークモデルの実行に適している。しかし、デジタル方式と反対に、ノイズや配線間クロストークの影響を受けやすく、高い演算精度を得ることが難しい、他のデジタルシステムとの接続が容易でないという欠点がある。また、回路素子のアナログ的な特性を利用しているため、素子の寸法を自由に縮小することができず、低消費電力化・低電圧化が難しい。また、LSI製造プロセスの微細化の恩恵を受けられないという欠点もある。

【0024】パルス変調方式で用いられる信号は、パルスであり、電圧もしくは電流値としては2値であり、時間軸方向にパルス幅やパルス位相などでアナログ的な情報を有する。デジタル方式と同様にノイズなどの影響に強い耐性があり、制御性も良く、デジタルシステムとの接続も容易である。演算精度は通常6~8ビット程度であり、画像・音声の認識などの知能処理が可能な精度を有している。注意すべき点は、パルス変調方式ではアナログ的に情報が処理できるので、6ビット精度であってもデジタル方式のような量子化誤差が発生するわけではない。そのため、情報の連続性が重要なアナログニューラルネットワークモデルやカオスを用いるモデルに有効に適用できる。パルス変調方式を実現する回路は、主にスイッチや容量であり、素子のアナログ的特性を利用するわけではないので、デジタル方式と同様に、製造プロセスの微細化にしたがって素子を縮小できる。また、回路規模はデジタル方式よりもはるかに小さく、アナログ方式と同レベルである。さらに、基本的

に1個のデータは1個のパルスで表現するため、状態遷移は1回であり、多数のビットの状態遷移でデータが表現されるデジタル方式に比べて、通常状態遷移の数に比例する消費電力はかなり低減できる。

【0025】以上のような多くの利点を有するパルス変調方式であるが、大規模な非線形アナログ処理による知能処理システムを構築するには、非線形演算を効率的に行えるパルス変調方式が必要である。従来は上記図10および図12に示すような非線形演算回路が提案されているのみであった。

【0026】したがって本発明の目的は、上記のような従来例の欠点を克服し、簡単な回路構成で省電力な、任意非線形・非単調伝達関数生成回路および任意非線形ダイナミクス実現回路を提供することを目的とする。この回路は電圧信号を扱うだけでなく、パルス変調信号を扱うこともできることとする。これにより、画像・音声認識・ロボット/システム制御・予測などの分野で、生体の情報処理様式をまねた高い知能処理能力を有するハードウェアとしての集積回路を実現することを目的とする。

【0027】また、さまざまな情報処理回路に適用できる、コンパクトで高集積化な乱数発生回路を提供することも目的とする。

【0028】

【課題を解決するための手段】本発明は、非線形を含む任意の時間の関数で電圧値が変化する電圧源が、スイッチを介してキャパシタに接続されており、スイッチは、入力信号により導通と非導通が制御されており、入力信号は電圧値または電流値が変化した時点で情報を有するパルス変調信号であり、入力信号の電圧値または電流値が変化した時点でスイッチが導通から非導通に切り替わり、その時点での電圧源の電圧値をキャパシタに保存し、そのキャパシタの端子電圧を出力することにより、入力信号を上記任意関数と同形の変換関数により変換して出力する非線形演算回路である。また本発明は、非線形を含む任意の時間の関数で電流値が変化する電流源が、スイッチを介してキャパシタに接続されており、スイッチは、入力信号により導通と非導通が制御されており、入力信号は入力情報を表す所定の時点において、所定の時間幅でのみ電圧値または電流値が変化するパルス位相変調信号であり、時間幅の時間内でのみスイッチが非導通から導通に切り替わり、該時間内で電流源からキャパシタに電流を流すことにより、入力信号を前記任意関数と同形の変換関数により変換した値に比例する量で、キャパシタに蓄積されていた電荷量を増減し、そのキャパシタの端子電圧を出力とする非線形演算回路である。

【0029】さらに本発明は、上記各非線形演算回路において、上記スイッチの前段に電圧値または電流値の大きさをパルス変調信号に変換する回路を設置し、入力信

号は電圧値または電流値の大きさに情報を有するアナログ信号である非線形演算回路であり、さらに、上記出力を一時的に保持し、それを入力にフィードバックさせるこ非線形演算回路である。

【0030】また、本発明は、非線形を含む任意の時間の関数で電圧値が変化する電圧源と、キャパシタと、電圧源とキャパシタの間に配置され入力端子に入力された入力信号により導通、非導通状態が制御されるスイッチと、キャパシタの電圧を出力する出力端子を具備する非線形演算回路である。また、本発明は、非線形を含む任意の時間の関数で電流値が変化する電流源と、キャパシタと、電流源とキャパシタの間に配置され入力端子に入力された入力信号により導通、非導通状態が制御されるスイッチと、キャパシタの電圧を出力する出力端子を具備する非線形演算回路である。さらに上記各入力信号は、パルス幅変調信号またはパルス位相変調信号である非線形演算回路である。また、電圧値または電流値の大きさに情報を有するアナログ信号が入力された場合にアナログ信号をパルス幅変調信号またはパルス位相変調信号に変換するパルス変調信号変換手段が上記各入力端子に接続されている非線形演算回路である。さらに、出力端子に接続されキャパシタの出力電圧を一時的に保持する手段を有し、保持されたキャパシタ出力電圧を上記アナログ信号に替えてパルス変調信号変換手段にフィードバックさせるフィードバックループを有する非線形演算回路である。

【0031】

【発明の実施の形態】本発明では、非線形を含む任意の時間の関数で変化する電圧を供給する電圧源をスイッチを介してキャパシタに接続する。上記スイッチが入力信号によって決まるタイミングで導通することにより、入力信号を上記任意関数と同形の変換関数により変換して出力する非線形演算回路が形成される。さらに、上記非線形演算回路において、出力電圧 V_{out} をサンプル・ホールド回路を介して入力にフィードバックさせることにより、 $V_{out}(t+1) = F(V_{out}(t))$ なる離散時間型の非線形ダイナミクスを実現することができる。

【0032】また、本発明では、上記電圧源を電流源に置き換えることにより、入力信号を上記任意関数と同形の変換関数により変換した微小量でキャパシタに蓄積されていた電荷量を増減する非線形演算回路を形成する。また、この回路で電流源の電流量を微小にしておけば、

$$F = F(x) \quad x \text{ という微小量を生成することができる。}$$

したがって、キャパシタの電荷を保持しておき、出力電圧 V_{out} をサンプルホールド回路を通して、入力にフィードバックさせれば、非線形差分方程式 $F / x = F(x)$ で表されるダイナミクスを実現することができる。さらに、近似的に $dF / dx = F(x)$ という微分方程式を解くことができる。

【0033】本発明の実施の形態を以下に図1乃至図9

を参照して説明する。以下の詳細な説明および図面の記載において、同様の要素は同様の参照番号により表される。

実施例 1

図1(a)および(b)はこの発明の第1の実施例を示す。実施例1では、図1(b)に示すPWM信号 V_1 を、図1(a)に示す非線形電圧源3、スイッチ4、およびキャパシタ5を含む非線形変換回路に入力するものである。ここで、入力端子1に入力されるPWM信号は、パルス幅(T)に情報を持つパルス幅変調信号である。PWMパルスの立上りと同時に、電圧源3の電圧値が図1(d)に示すように任意の、例えば特定の非線形の、時間関数($f(t)$)で変化する。ここで、PWMパルスの立上りの時刻を $t=0$ とする。非線形電圧源3の出力電圧 V_3 の時間変化を図1(d)の $f(t)$ で示す。すなわち、 $V_3 = f(t)$ である。PWMパルスが1の間スイッチ4は閉じられており、電圧源3からの電圧でキャパシタ5が充放電される。パルスが立ち下った時点($t=T$)でスイッチ4が開き、この時点での電圧値($f(T)$)がキャパシタに保持され、出力端子2に出力される。すなわち、出力電圧 $V_2 = f(T)$ となる。動作タイミングは図1(b)および図1(d)に示される。

【0034】実施例 2

第2の実施例は、第1の実施例のPWM入力をPPM入りに置き換えて、PPM信号と非線形電圧源を組み合わせるものである。

【0035】第1の実施例において、その動作原理から明らかのように、入力は必ずしもPWM信号である必要はない。時刻Tにおいて電圧 $f(T)$ が出力できれば良い。従って、キャパシタ5を充電できるだけの時間幅を有し、時刻Tで立ち下るパルスであればよい。これをパルス位相変調(PPM)信号と呼ぶ。動作タイミングを図1(c)および図1(d)に示す。

【0036】実施例 3

第3の実施例を図2に示す。実施例2は入力電圧をPWM変換する回路を前段に含む非線形電圧変換回路である。入力が電圧値に情報を持ったアナログ信号(電圧値 V_1)である場合は、アナログ信号の電圧をPWM信号に変換する回路であるパルス変調信号変換回路を実施例1の回路構成の入力部前段に付加することで本発明の機能が実現できる。

【0037】具体例を図2に示す。まずアナログ入力信号 V_1 を比較器6を用いて、ランプ電圧発生回路10により発生されたランプ電圧 V_{10} と比較し、PWM信号に変換する。ここで、ランプ電圧とは図2(b)または(c)に示すように単調に増加する電圧のことをいう。ランプ電圧の変化を図2(b)に示すように線形であれば、得られるPWM信号のパルス幅Tは入力電圧 V_1 に比例する。スケールを合わせておけば、実施例1より、 $V_2 = f(V_1)$ なる変換ができる。

【0038】また、図2(c)に示すように、ランプ電圧を非線形波形にすれば($V_{10} = g(t)$)、入力電圧 V_1 をPWM信号(パルス幅T)に変換するとき $T = g^{-1}(V_1)$ なる非線形変換ができる。これに実施例1で示した変換を引き続いて行くと、 $V_2 = f(T) = f(g^{-1}(V_1)) = f \cdot g^{-1}(V_1)$ という非線形変換の積が実行できる。これにより、fおよびgの関数は単純であっても、関数積により複雑な非線形関数演算を行わせることができる。なお、図(b)および(c)の V_{61} は図2(a)における比較器6の出力61のPWM信号波形である。

【0039】比較器6について、図12の従来例で示したキャパシタとインバータで構成した比較器を使って構成した例を図3(a)に示す。図3(b)はパルス

1、2のタイミングと入力電圧 V_1 、ランプ電圧 V_{10} 、およびPWM信号波形 V_{61} の時間変化を示す。

【0040】実施例 4

第4の実施例を図4に示す。実施例4は入力電圧をランプ発生回路によりPWM信号に変換した後、さらにPPM信号に変換し、このPPMパルスを用いて非線形電圧源による変換を行うものである。

【0041】前実施例3と同様に、入力が電圧値に情報を持ったアナログ信号(電圧値 V_1)である場合に、入力されたアナログ信号の電圧をPPM信号に変換する回路(6、10)であるパルス変調信号変換回路を実施例1の回路構成の入力部前段に付加することで実施例2と同様のPPM信号による変換機能が実現できる。

【0042】例えば、図2に示す実施例3の回路において、図4(a)に示すように、上記PWM信号をPPM信号に変換して出力する変換回路であるパルス源7を比較器6とスイッチ4の間に挿入することで、実施例2に相当するPPM信号による動作を実現する。変換回路7の具体例を図5に示す。図5の回路はNORゲート74の2つの入力に、直接のPWM信号と、直列に接続されたインバータ71、72、73を経由したPWM信号が入力される。これはPWM信号である入力が立ち下ったときに出力を立ち上げ、インバータ71ないし73での遅延時間(T)の後に出力を立ち下げる回路である。したがって、入力の立ち下げと同時に一定幅のパルスを出力する回路である。

【0043】図5に示す回路でPPM信号を発生させた場合、PPM信号の立ち下がりには図4(c)に示すように、図4(b)に示すPWM信号の立ち下がりよりPPM信号のパルス幅(T)分だけ遅れる。このTの範囲内で $f(t)$ の変化が十分小さければ問題ないが、そうでない場合は電圧源10の電圧波形 $f(t)$ も図4(d)に示すようにTだけ遅延させてスタートさせるとよい。 $V_3 = f(t - T)$ とする。

【0044】実施例 5

実施例5は、実施例4と同様、入力電圧をランプ発生回

路によりPWM変換した後さらにPPM変換し、PPMパルスを用いて非線形電圧源による変換を行うものであるが、さらに出力電圧をバッファを介して入力部にフィードバックするループを設けたものである。または、実施例3または実施例4において、出力電圧 V_2 をサンプルホールド回路に接続して電圧値を保持し、それを一定時間後に入力電圧 V_1 として入力にフィードバックするものである。

【0045】例えば、実施例3(a)の回路をフィードバック型にするには、図3(a)の出力2を、図6に示すようにバッファ8を介して入力1に接続すればよい。この比較器回路(62、63、65、66、67、68)はサンプルホールド機能を有しているから、サンプルホールド回路を新たに付加する必要はない。図6(b)はパルス V_1 、 V_2 のタイミングと、出力電圧 V_2 ($V_2 = V_1$)、ランプ電圧 V_{10} 、およびPWM信号波形 V_{61} の時間変化を示す。図6(b)に示したシーケンスを繰り返すことで、離散時間的動作が実現され、 $V_2(t+1) = f(V_2(t))$ なるダイナミクスが実行できる。

【0046】この回路の $V_3 = f(t)$ に二次関数を与えれば、図12で示した回路と同等の機能が得られるが、明らかに回路規模は本実施例の方が小さい。さらに本実施例では二次関数に限らず、任意の非線形関数を実現できるという点で従来例よりも優れている。

【0047】本回路で図13を得たのと同一条件で回路シミュレーションを行い、作成したロジスティック写像の分岐図を図7に示す。図13で示した従来回路の結果に比べると、明らかに形状がはっきりとしており、精密な数値計算で得られた図11の結果に非常に近い。これは、従来回路に比べて本回路の構成が単純であるがゆえに、高精度であることを示している。

【0048】本実施例では、端子61の電圧はPWM信号である。このパルス幅を $T(t)$ とすると、 $T(t+1) = f(T(t))$ となっており、PWM信号での非線形演算が同時に実行できる。

【0049】本実施例は実施例3の回路をフィードバックする例であるが、実施例4をフィードバックしても同様の結果が得られる。この場合、変換回路7の出力を取り出せばPPM信号になっており、PPM信号での非線形演算も同時に実行できる。

実施例6

本発明の第6の実施例を図8に示す。図6に示す実施例5の回路においては、キャパシタ5の電圧をバッファを介して読み出して、比較器を構成するキャパシタ65に充電していたが、これは2個のキャパシタ5、65の充電電圧を行っていることになる。

【0050】そこで、図8(a)に示すように、キャパシタを1個にして、非線形演算で充電された電荷をその

まま比較器で使う回路を形成する。その動作は以下の通りである。

【0051】1) 初めにキャパシタ65に適当な電荷を貯めておくか、ノイズなどのランダムな状態を利用して、初期設定する。

【0052】2) クロック信号CLKにより非線形電圧源3とランプ電圧源10が、それぞれ電圧 $V_3(t) = f(t)$ およびランプ電圧 $V_{10}(t)$ の供給をスタートする。このとき、信号S1によりスイッチ62が閉じられ、キャパシタ65にはランプ電圧が供給される。

【0053】3) ランプ電圧が上昇してインバータ66の入力がしきい値を越えるとインバータが反転する。このとき端子61に現れるパルス幅(CLKが出されたときからの時間)を T_1 とする。

【0054】4) これによりパルス源7からパルスが出され、スイッチ631および621を閉じて、キャパシタ65の両端に $f(T_1)$ とインバータ66のしきい値との差の電圧が設定される。ただし、簡単のためパルス源7からのパルスは T_1 に比べて十分短いとしている。

【0055】5) パルス源7からのパルスが終了すると信号S2によりスイッチ622が閉じられ、キャパシタ65の端子電位は電源電圧VDDに固定されるので、インバータの端子61はLowレベルに固定されたままとなる。

【0056】6) 再びCLKが与えられると2)の動作から繰り返す。

【0057】ここで、信号S1はCLKの立上りにより立上り、 V_7 の立上りにより立ち下る信号である。また、S2は V_7 の立ち下がりにより立上り、CLKの立ち上がりにより立ち下る信号である。図8(b)に、クロック信号CLK、非線形電圧源3 $V_3(t)$ 、ランプ電圧源10 $V_{10}(t)$ 、信号S1、信号S2、PWM信号 V_{61} 、パルス源7からのPPM信号 V_7 のタイミングチャートを示す。

【0058】以上の動作により、CLKにより決まる離散時間で、時刻 i のときの端子61のパルス幅 T_i により、キャパシタ65の左に設定される電位が $f(T_i)$ となる。時刻 $i+1$ ではこの電位によってパルス幅 T_{i+1} が決まるので、適当にスケールを調整すると、 $T_{i+1} = f(T_i)$ となり、任意の関数 f によるダイナミクスが実現できる。

【0059】なお、上記の回路でスイッチ622の機能は、端子61をLowレベルに固定するためのものなので、端子61にスイッチを挿入し、ここで直接Lowレベルに固定してもよい。

【0060】以上説明した図8(a)の回路は、精度を求められるアナログ回路であるバッファを介さないため、回路が単純になり、演算精度も向上する。すなわち、この回路はデジタル的な動作をする回路素子のみ

でアナログダイナミクスが実現できるという大きな特徴がある。さらに、電荷の充放電の無駄がないため、より低消費電力化が達成できるという利点がある。

【0061】実施例7

実施例7は実施例6の動作を非同期で行うものである。即ち実施例6において、外部クロックによる同期動作の他に、自分自身の出力により次の演算を開始する非同期動作も実現できる。すなわち、パルス源7からのパルス (V_7) の立ち下がりにより立ち上がるパルスを設定し、これをCLKとして用いられたい。この場合、パルス源7から出るパルスの時間間隔が T_i になる。なお、この回路では、非線形電圧波形やランプ電圧波形を非線形演算回路毎に同期してスタートさせなければならないため、複数の非線形演算回路に共通の非線形電圧源やランプ電圧源を用いることはできない。

【0062】実施例8

実施例8は非線形電圧源の使用に代えてPPM入力と非線形電流源を組み合わせたものである。実施例8は、図1に示す実施例2の回路において、電圧源3を電流源で置き換えたものである。図9にはN個の電流源31-1 ~ 31-Nを有する回路が示されている。この電流源31は電圧源3と同様に、電流値 I_{31} が任意の、例えば非線形の、時間の関数 $f(t)$ で変化するものである。すなわち $I_{31} = f(t)$ で示される。

【0063】PPM信号のパルス幅 t を十分小さくしておき、 t の時間内で $f(t)$ はほとんど変化しないとすると、1個のPPM信号で、キャパシタ5には近似的に、 $Q = I_{31} t = f(T) t$ の量の電荷が充電（または放電）される。キャパシタ5の容量をCとすると、出力電圧 V_2 の変化は $Q/C = f(T) t/C$ であり、PPM信号のもつ情報（時間位相T）の非線形変換 f の結果に比例する。

【0064】PPM信号の基準となるクロック信号で決まる離散的な時間表現では、

【数2】

$$V_2(t+1) = V_2(t) + f(T) \Delta t / C$$

であり、 $\Delta V_2(t) = V_2(t+1) - V_2(t)$ とすると、

$$\frac{\Delta V_2(t)}{\Delta t} = f(T) / C$$

となる。 Δt が十分小さければ

$$\frac{dV_2(t)}{dt} = f(T) / C$$

【0065】なるダイナミクス（時間に関する微分方程式）を近似的に解いていることになる。パルス幅 t を小さくすればするほど、その近似はより正確になる。

【0066】実施例9

実施例9は、入力電圧をPPM変換した後に非線形電流源による変換を行うものである。実施例4においては、入力電圧 V_1 をPPM信号に変換していたので、実施例8においても同様に入力電圧をPPM信号に変換した後で変換回路に入力する。この場合、

【数3】

$$\frac{\Delta V_2(t)}{\Delta t} = f(V_1) / C$$

【0067】となる。実施例3において示された関数の積演算は本実施例でも同様に適用できる。

【0068】実施例10

図9は本願発明の第10の実施例を示す。実施例10は、実施例8ないし実施例9で示された非線形演算回路において、図示するように、キャパシタ5を除いた部分（ブロック）をN個用意する（Nは正の整数）。i番目 ($i = 1, 2, 3, \dots, N$) のブロックの入力PPM信号、もしくは電圧入力をPPM信号に変換したもの、および非線形電流源波形をそれぞれ V_{1-i} , $f_i(t)$ とする。これらのブロックを共通のキャパシタ5に接続する。この回路ではそれぞれのブロックからの電流 $I_{31-1}(t) \sim I_{31-N}(t)$ でキャパシタ5が充放電されるので、

【数4】

$$\frac{\Delta V_2(t)}{\Delta t} = \sum_{i=1}^N f_i(V_{1-i}) / C$$

【0069】というダイナミクスが実現できる。このように回路を組み合わせることで、任意の非線形関数の任意の組み合わせを生成することができる。

【0070】この式で、一定の定数を加えるまたは減じたい場合は、非線形電流源ではなく、定電流源を用いられたい ($f_i = A$, Aは定数)。これは従来の「スイッチト電流源」（文献[2]）に相当する。

【0071】実施例11

実施例11は、入力電圧をPPM変換し、さらに非線形電流源により変換するものであるが、その出力を入力側にフィードバックするものである。

【0072】実施例9を実施例5の場合と同様にフィードバック接続すると、

【数5】

$$\frac{\Delta V_2(t)}{\Delta t} = f(V_2(t)) / C$$

【0073】という関係が得られる。これは

【数6】

$$\frac{dV_2(t)}{dt} = f(V_2(t)) / C$$

【0074】という微分方程式を近似的に解く回路でも

ある。

【0075】

【作用】本発明では、入力電圧をパルスに変換するために、1個の比較器だけを使用する。なお、上記実施例は電圧入力を主に説明した。しかし、電流入力の場合であっても、その電流を所定のキャパシタに蓄積し電圧に変換する回路を付加することにより、上記実施例と全く同様な回路で非線形変換回路を形成することができる。

【0076】また、非線形信号源は所望の非線形・非単調関数の形状そのものを有する波形を用意すればよく、従来例のように逆関数を計算する必要はない。この非線形信号源は複数の回路に共通に使用できるため、集積化の妨げにはならない。さらに、入力信号をパルスに変換する際に非線形関数を用いれば、非線形関数の積を自動的に生成することもできる。実施例5ないし実施例7、および実施例11に示したように、フィードバック回路構成にすると、演算結果の電圧出力だけでなく、PWM信号またはPPM信号の形態でも出力を出すことができる。

【0077】以上本発明に係る実施例のいくつかについて説明した。しかし、ここに記載された実施例は単なる一例であり、本回路の実施例は多様に変形される事が可能である。

【0078】

【発明の効果】以上説明したように、この発明によれば図10で示した従来回路と比較して次のような効果を奏する。

【0079】1) 非線形演算回路は、各々1個の比較器とスイッチとキャパシタにより構成されるため、極めて回路構成が簡単で、チップ上の占有面積が小さく、消費電力も小さくできるので、半導体集積回路において高集積化が可能である。

【0080】2) 所望の非線形・非単調関数と同形の電圧または電流波形を与えればよいので、任意の非線形関数を生成することができ、制御回路も簡単化できる。

【0081】3) 回路が単純であるために、従来例に比べて演算誤差を生じる回路要素が少ないので、演算精度が向上する。

【0082】4) 電圧入力だけでなく電流入力も可能であり、さらにPWM信号またはPPM信号の形態での入出力、またはそれらの同時出力が可能であるので、パルス変調方式の利点を活かした回路構成が容易に構成でき

る。

【0083】上記特徴を利用し、高性能のノイズ発生器、カオス信号発生器として、各種電気電子機器、制御器に組み込むことができる。また、認識機能を有する知能処理機械の高度化に寄与することができる。

【図面の簡単な説明】

【図1】本発明の第1および第2の実施例を示す図である。

【図2】本発明の第3の実施例を示す図である。

【図3】比較器を具体的回路で示した本発明の第3の実施例を示す図である。

【図4】本発明の第4の実施例を示す図である。

【図5】第4の実施例において、PWM信号をPPM信号に変換して出力する回路である。

【図6】本発明の第5の実施例を示す図である。

【図7】第5の実施例の回路により生成したロジスティック写像の分岐図である。

【図8】本発明の第6の実施例を示す図である。

【図9】本発明の第10の実施例を示す図である。

【図10】従来の非線形関数生成法を示す図である。

【図11】従来の非線形関数生成法により生成したロジスティック写像のフィードバック系での分岐図である(数値シミュレーション結果)。

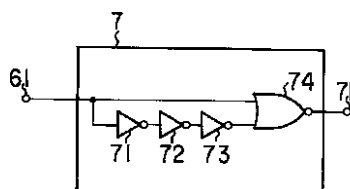
【図12】従来の非線形関数生成回路を用いたフィードバック回路構成を示す図である。

【図13】従来の非線形関数生成回路を用いてロジスティック写像を構成したときの分岐図である(回路シミュレーション(HSPICE)結果)。

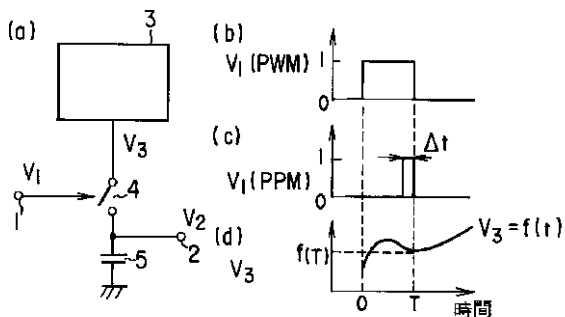
【符号の説明】

- 1 ...入力端子
- 2 ...出力端子
- 3 ...電圧源
- 4、62、63、621、622、631 ...スイッチ
- 5、65 ...キャパシタ
- 6、601、602 ...比較器
- 7 ...パルス源
- 8 ...バッファ
- 9 ...ANDゲート
- 10 ... ランプ電圧発生回路
- 31、39 ... 電流源
- 66、67、68、71、72、73 ...インバータ
- 74 ...NORゲート

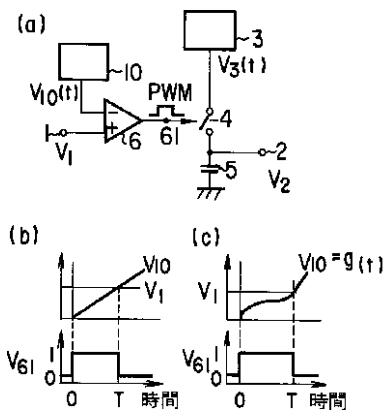
【図5】



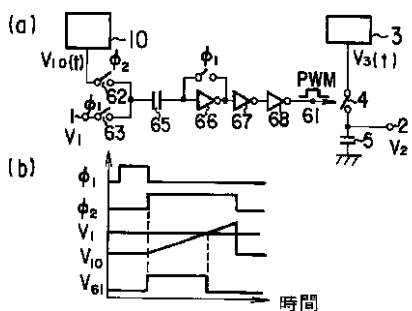
【図1】



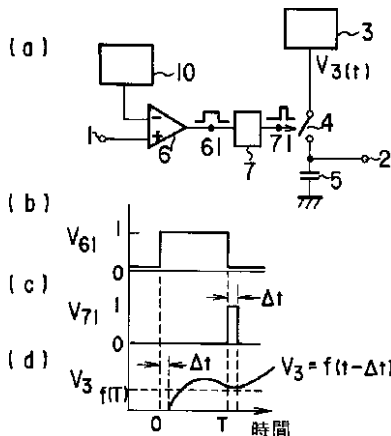
【図2】



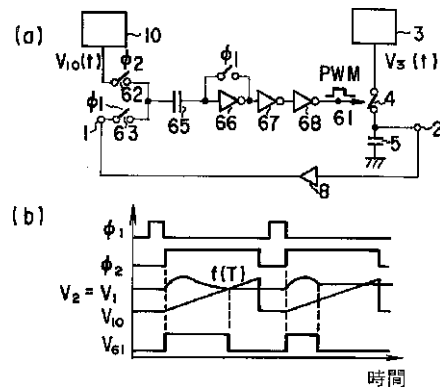
【図3】



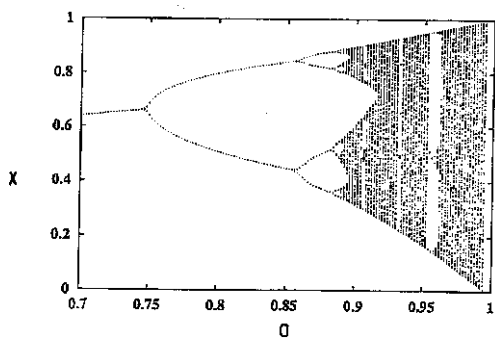
【図4】



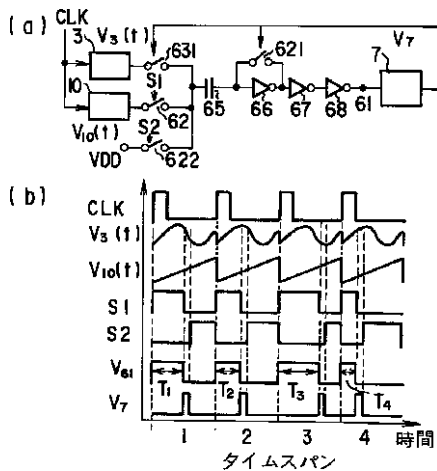
【図6】



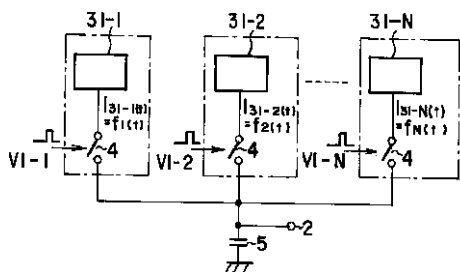
【図7】



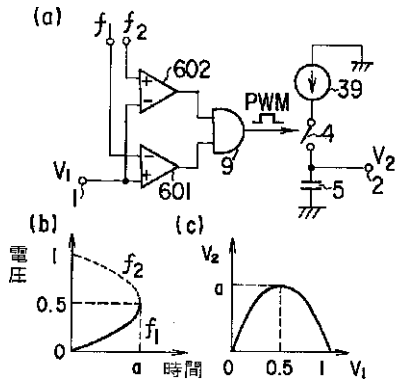
【図8】



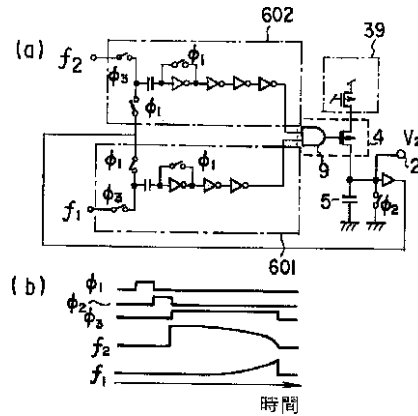
【図9】



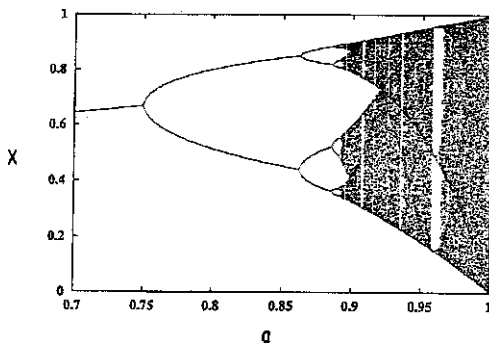
【図10】



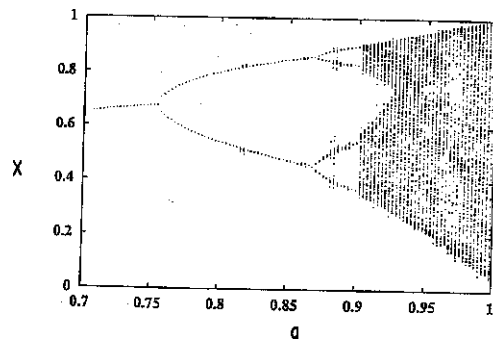
【図12】



【図11】



【図13】



フロントページの続き

- (56) 参考文献 特開 平7 - 302290 (JP, A)
- 特開 平9 - 16698 (JP, A)
- 特開 平4 - 267490 (JP, A)
- 特開 平8 - 16688 (JP, A)

T. Morie, S. Sakabayashi, M. Nagata, A. Iwata, "Nonlinear function generators and chaotic signal generators using a pulse-width modulation method", Electronics Letters, 33 [16] (1997. 7. 31), (England), The Institution of Electrical Engineers, P. 1351 - 1352

- (58) 調査した分野(Int.Cl.⁷, DB名)
- G06G 7/00 - 7/80