

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5309397号  
(P5309397)

(45) 発行日 平成25年10月9日(2013.10.9)

(24) 登録日 平成25年7月12日(2013.7.12)

(51) Int. Cl.		F I	
HO 1 L 29/24	(2006.01)	HO 1 L 29/24	
HO 1 L 27/10	(2006.01)	HO 1 L 27/10	4 5 1
HO 1 L 45/00	(2006.01)	HO 1 L 45/00	Z
HO 1 L 49/00	(2006.01)	HO 1 L 49/00	Z

請求項の数 9 (全 22 頁)

(21) 出願番号	特願2009-530090 (P2009-530090)	(73) 特許権者	504147243
(86) (22) 出願日	平成20年8月22日 (2008.8.22)		国立大学法人 岡山大学
(86) 国際出願番号	PCT/JP2008/065045		岡山県岡山市北区津島中一丁目1番1号
(87) 国際公開番号	W02009/028426	(74) 代理人	100088155
(87) 国際公開日	平成21年3月5日 (2009.3.5)		弁理士 長谷川 芳樹
審査請求日	平成22年1月21日 (2010.1.21)	(74) 代理人	100124291
(31) 優先権主張番号	特願2007-219050 (P2007-219050)		弁理士 石田 悟
(32) 優先日	平成19年8月24日 (2007.8.24)	(72) 発明者	池田 直
(33) 優先権主張国	日本国 (JP)		岡山県岡山市北区津島中三丁目1番1号
			国立大学法人岡山大学大学院自然科学研究科内
		審査官	小川 将之

最終頁に続く

(54) 【発明の名称】 電子素子及び電気伝導度制御方法

(57) 【特許請求の範囲】

【請求項1】

外部から印加された電場に応じて内部の電子の状態が変化することで電気伝導度が変化する電気伝導度変化体と、

前記電気伝導度変化体に外部から電場を与える電場付与手段とを備え、

前記電気伝導度変化体は、その組成が  $RFe_2O_4$  (Rは、In, Sc, Y, Dy, Ho, Er, Tm, Yb, Lu, Ti, Ca, Sr, Ce, Sn, Hfから選ばれる少なくとも1種類の元素、 $x$ は0以上0.2以下の実数)で表され、層状三角格子構造を有する化合物からなることを特徴とする電子素子。

【請求項2】

前記電場付与手段は、

前記電気伝導度変化体上に形成された第1電極と、

前記電気伝導度変化体上に、前記第1電極に対して電氣的に離れて配置された第2電極とを含み、

前記第1電極と前記第2電極との間に電圧を印加することで前記電気伝導度変化体に電場を与えることが可能に構成されていることを特徴とする請求項1記載の電子素子。

【請求項3】

前記電場付与手段は、前記第1電極と前記第2電極との間に電圧を印加するための電圧印加手段を含むことを特徴とする請求項2記載の電子素子。

【請求項4】

10

20

前記第1電極と前記第2電極との間に印加される電圧は、0.7V以下の電圧であることを特徴とする請求項2または3記載の電子素子。

【請求項5】

前記第1電極及び前記第2電極は、前記電気伝導度変化体の層状三角格子構造に対して第1の軸上で対向する位置に配置されるとともに、

前記電気伝導度変化体に対して、前記第1の軸とは異なる第2の軸上で対向する位置に第3電極、及び第4電極が形成され、

前記第1電極と前記第2電極との間に電圧を印加することで、前記第3電極と前記第4電極との間での電流電圧特性が変化するように構成されていることを特徴とする請求項2～4のいずれか一項記載の電子素子。

10

【請求項6】

前記第1電極及び前記第2電極は、前記電気伝導度変化体の層状三角格子構造に対して所定の軸上で対向する位置に配置され、

前記第1電極と前記第2電極との間に電圧を印加して電流を流すことで、前記電気伝導度変化体の電流電圧特性を高抵抗状態から低抵抗状態へと遷移させることが可能に構成されるとともに、その抵抗状態の遷移の抵抗変化履歴への依存性を利用して、前記電気伝導度変化体に情報を保持することを特徴とする請求項2～4のいずれか一項記載の電子素子。

【請求項7】

前記電気伝導度変化体は、

前記第1電極と前記第2電極との間で一方の向きへの電流印加履歴がない場合に、前記第1電極と前記第2電極との間で前記一方の向きに流す電流を増大させていくと、その抵抗状態が高抵抗状態から低抵抗状態へと遷移するとともに、

前記一方の向きへの電流印加履歴がある場合に、前記第1電極と前記第2電極との間で前記一方の向きに流す電流を増大させていくと、その抵抗状態は低抵抗状態にあって抵抗状態の遷移を伴わない

ことを特徴とする請求項6記載の電子素子。

20

【請求項8】

前記電気伝導度変化体は、

前記第1電極と前記第2電極との間で他方の向きへと電流を流すことで、前記一方の向きについての電流印加履歴が消失されることを特徴とする請求項7記載の電子素子。

30

【請求項9】

電気伝導度変化体に外部から電場を与え、前記電気伝導度変化体に印加された電場に応じた内部の電子の状態の変化によって前記電気伝導度変化体の電気伝導度の変化を制御するとともに、

前記電気伝導度変化体は、その組成が  $RFe_2O_4$  (Rは、In, Sc, Y, Dy, Ho, Er, Tm, Yb, Lu, Ti, Ca, Sr, Ce, Sn, Hfから選ばれる少なくとも1種類の元素、 $x$ は0以上0.2以下の実数)で表され、層状三角格子構造を有する化合物からなることを特徴とする電気伝導度制御方法。

【発明の詳細な説明】

40

【技術分野】

【0001】

本発明は、電場に応じて電気伝導度が変化する電気伝導度変化体と、電気伝導度変化体に電場を与える電場付与手段とを備えた電子素子及びこれを用いた電気伝導度制御方法に関する。

【背景技術】

【0002】

コンピュータ用の論理素子は、例えば、シリコントランジスタによって構成されているが、このシリコントランジスタでは、半導体接合界面に電子またはホールを注入することによって、半導体接合界面を含む電子素子の電気伝導度を変化させて、電子素子を流れる

50

電流を制御する（非特許文献1参照）。

【0003】

図5(a)～図5(e)は、従来のシリコントランジスタの接合界面を説明するための図である。図5(a)に示すpn接合の電子構造について述べる。図5(b)に示すように、p型及びn型半導体には、それぞれ価電子帯及び伝導帯の近くに不純物準位を生じており、それぞれ価電子帯に正孔を、また、伝導帯には伝導電子を生じている。両者の接合後には両者のフェルミ準位が一致するまで電子が移動し、図5(c)に示すような準位分布になる。その結果、接合部近傍ではn型の伝導帯の電子はp型の価電子帯の正孔と結合し、伝導電荷のない空乏層を生じる(図5(d))。伝導電荷の存在する場所では金属と同様に電位は一定であるが、空乏層の中では空間電荷のために、図5(e)に示すような電位分布になり、電位の段差を生じる。これを電位障壁と呼ぶ。

10

【非特許文献1】近角聰信 著、「物性科学入門」、裳華房、1999年、第178頁、9-3図

【非特許文献2】N. Ikeda et al., "Ferroelectricity from iron valence ordering in the charge-frustrated system LuFe2O4", Nature, Vol.436, No.7054, pp.1136-1138 (2005)

【非特許文献3】N. Ikeda et al., "Charge Frustration and Dielectric Dispersion in LuFe2O4", Journal of the Physical Society of Japan, Vol.69, No.5, pp.1526-1532 (2000)

【発明の開示】

20

【発明が解決しようとする課題】

【0004】

しかしながら、上記した従来のシリコントランジスタでは、半導体接合界面には自然発生的に電位差が生じる。この内部電界による電位差は、例えばシリコンpn接合では0.7V程度である。このため、シリコントランジスタでは、微小な電圧の制御をすることができず、例えば、コンピュータ用の論理素子であっても、0.7V以下で動作する論理素子は、作成することが困難であった。

【0005】

本発明の目的は、上記問題を解決するために、微小な電場の印加に応じて内部の電子の状態が変化し、それによって電気伝導度を変化させることが可能な電子素子及び電気伝導度制御方法を提供することにある。

30

【課題を解決するための手段】

【0006】

本発明に係る電子素子は、電場に応じて電気伝導度が変化する電気伝導度変化体と、前記電気伝導度変化体に電場を与える電場付与手段とを備え、前記電気伝導度変化体は、 $RFe_2O_4$ を含むことを特徴とする。

【0007】

上記の特徴によれば、電場付与手段によって与えられた電場に応じて電気伝導度が変化する電気伝導度変化体は、 $RFe_2O_4$ を含んでいる。この $RFe_2O_4$ は、電子が相互の静電的相互作用により、規則的に配置する性質を有し、さらに規則配置した電子たちは電気分極を持ち、外部から電場を与えると、規則配列が乱され、電気伝導度が変化する。この性質を用いて、電場付与手段によって与えられた微小な電場に応じて電気伝導度が変化する電子素子を構成することができる。

40

【0008】

本発明に係る電子素子では、前記電場付与手段は、0.7V以下の電場を与え、前記電気伝導度変化体は、前記0.7V以下の電場に応じて電気伝導度が変化する。上記構成によれば、0.7V以下の電圧で動作するコンピュータ用の電子素子を実現することができる。

【0009】

本発明に係る電気伝導度制御方法は、 $RFe_2O_4$ を含む電気伝導度変化体に電場を与

50

えて、前記電気伝導度変化体の電気伝導度を制御することを特徴とする。

【0010】

この特徴によれば、与えられた電場に応じて電気伝導度が変化する電気伝導度変化体は、 $RFe_2O_4$  を含んでいる。この  $RFe_2O_4$  は、電子が相互の静電的相互作用により、規則的に配置する性質を有し、さらに規則配置した電子たちは電気分極を持ち、外部から電場を与えると、規則配列が乱され、電気伝導度が変化する。この性質を用いて、電場付与手段によって与えられた電場に応じて電気伝導度変化体の電気伝導度が変化する電気伝導度制御方法を得ることができる。

【0011】

より具体的に説明すると、電子素子は、外部から印加された電場に応じて内部の電子の状態が変化することで電気伝導度が変化する電気伝導度変化体と、電気伝導度変化体に外部から電場を与える電場付与手段とを備え、電気伝導度変化体は、その組成が  $(R Mb O_3)_n (Ma O)_m$  (Rは、In, Sc, Y, Dy, Ho, Er, Tm, Yb, Lu, Ti, Ca, Sr, Ce, Sn, Hf から選ばれる少なくとも1種類の元素、Ma、Mbは、Ti, Mn, Fe, Co, Cu, Ga, Zn, Al, Mg, Cd から重複を許して選ばれる少なくとも1種類の元素、nは1以上の整数、mは0以上の整数、 $\cdot$  は0以上0.2以下の実数) で表され、層状三角格子構造を有する化合物からなる構成とすることができる。特に、本発明による電子素子は、外部から印加された電場に応じて内部の電子の状態が変化することで電気伝導度が変化する電気伝導度変化体と、電気伝導度変化体に外部から電場を与える電場付与手段とを備え、電気伝導度変化体は、その組成が  $RFe_2O_4 \cdot$  (Rは、In, Sc, Y, Dy, Ho, Er, Tm, Yb, Lu, Ti, Ca, Sr, Ce, Sn, Hf から選ばれる少なくとも1種類の元素、 $\cdot$  は0以上0.2以下の実数) で表され、層状三角格子構造を有する化合物からなることを特徴とする。

【0012】

また、電気伝導度制御方法は、電気伝導度変化体に外部から電場を与え、電気伝導度変化体に印加された電場に応じた内部の電子の状態の変化によって電気伝導度変化体の電気伝導度の変化を制御するとともに、電気伝導度変化体は、その組成が  $(R Mb O_3)_n (Ma O)_m$  (Rは、In, Sc, Y, Dy, Ho, Er, Tm, Yb, Lu, Ti, Ca, Sr, Ce, Sn, Hf から選ばれる少なくとも1種類の元素、Ma、Mbは、Ti, Mn, Fe, Co, Cu, Ga, Zn, Al, Mg, Cd から重複を許して選ばれる少なくとも1種類の元素、nは1以上の整数、mは0以上の整数、 $\cdot$  は0以上0.2以下の実数) で表され、層状三角格子構造を有する化合物からなる構成とすることができる。特に、本発明による電気伝導度制御方法は、電気伝導度変化体に外部から電場を与え、電気伝導度変化体に印加された電場に応じた内部の電子の状態の変化によって電気伝導度変化体の電気伝導度の変化を制御するとともに、電気伝導度変化体は、その組成が  $RFe_2O_4 \cdot$  (Rは、In, Sc, Y, Dy, Ho, Er, Tm, Yb, Lu, Ti, Ca, Sr, Ce, Sn, Hf から選ばれる少なくとも1種類の元素、 $\cdot$  は0以上0.2以下の実数) で表され、層状三角格子構造を有する化合物からなることを特徴とする。

【0013】

上記構成によれば、 $RFe_2O_4$  に関して上述したように、電気伝導度変化体の結晶構造において、Ma-OあるいはMb-Oで構成する三角格子層が2枚積み重なった構造が形成される。そして、このような積層構造において、その一方の層で三角格子を構成する、主に遷移金属で構成されるMaないしはMbイオンの電荷数と、他方の層で三角格子を構成する、主に遷移金属で構成されるMaないしはMbイオンの電荷数とが一致しないことで、上記化合物において特徴的な双極子状の電子配置、電子密度分布が形成される。

【0014】

本発明による電子素子では、上記した電子密度の双極子配置による電荷秩序が外部から印加された電場によって乱される現象を利用して、その結晶での電気伝導度を変化させている。また、このような結晶中での電荷秩序の崩壊を利用した素子では、pn接合を必要としないため、内部電界による電位差は発生しない。したがって、上記の構成によれば、

10

20

30

40

50

小さい電場の印加に応じて内部の電子の状態が変化し、それによって電気伝導度を変化させることが可能な電子素子、及び電気伝導度制御方法が実現される。このような動作原理による電子素子は、本願発明者によって初めて見出されたものである。

【0015】

上記構成の電子素子及び電気伝導度制御方法において、層状三角格子構造を有する化合物は、 $RFe_2O_4$  であることが好ましい。これは、上記の組成式において、 $Ma = Mb = Fe$ 、 $n = m = 1$ とした場合に相当する。

【0016】

この場合、電気伝導度変化体の結晶構造において、それぞれ  $Fe - O$  で構成する三角格子層が2枚積み重なった構造が形成される。そして、その一方の層での  $Fe$  の電荷数と、他方の層での  $Fe$  の電荷数とが、一方で  $Fe^{2+}$  が多く、他方で  $Fe^{3+}$  が多くなることで一致しなくなり、それによって双極子状の電子配置が形成される。 $RFe_2O_4$  を用いた電子素子では、このような電荷秩序が外部から印加された電場によって乱される現象を利用することで、上記したように、小さい電場の印加に応じて内部の電子の状態が変化し、それによって電気伝導度が変化する電子素子を実現される。

10

【0017】

ここで、電気伝導度変化体は、層状三角格子構造を有する化合物の単結晶、多結晶、またはその粉末の集合体からなることが好ましい。電気伝導度変化体の結晶については、これらの形態のいずれによっても、小さい電場の印加に応じて電気伝導度が変化する上記の効果を得ることができる。

20

【0018】

電場付与手段の構成については、電子素子は、電場付与手段が、電気伝導度変化体上に形成された第1電極と、電気伝導度変化体上に、第1電極に対して電氣的に離れて配置された第2電極とを含み、第1電極と第2電極との間に電圧を印加することで電気伝導度変化体に電場を与えることが可能に構成されていることが好ましい。このような構成によれば、電気伝導度変化体に対して、電気伝導度の変化に必要な電場を好適に印加することができる。

【0019】

この場合、電場付与手段は、第1電極と第2電極との間に電圧を印加するための電圧印加手段を含んで構成されていても良い。あるいは、例えば上記した第1電極及び第2電極のみから電場付与手段を構成し、これらの電極に対して必要に応じて、外部装置である電圧印加装置を接続する構成としても良い。

30

【0020】

また、上記構成において、第1電極と第2電極との間に印加される電圧は、0.7V以下の電圧であることが好ましい。これにより、例えばシリコントランジスタなどと比べて、十分に低い印加電圧で動作させることが可能な電子素子を実現することができる。また、このような低い印加電圧に対して電気伝導度が変化する素子は、上記した結晶構造を有する化合物を用いることで可能となる。

【0021】

電子素子の具体的な構成については、電子素子は、第1電極及び第2電極が、電気伝導度変化体の層状三角格子構造に対して第1の軸上で対向する位置に配置されるとともに、電気伝導度変化体に対して、第1の軸とは異なる第2の軸上で対向する位置に第3電極、及び第4電極が形成され、第1電極と第2電極との間に電圧を印加することで、第3電極と第4電極との間での電流電圧特性が変化する構成を用いることができる。このような素子は、第1、第2電極間での印加電圧によって、第3、第4電極間での電流電圧特性を制御するトランジスタとしての機能を有するトランジスタ素子として用いることが可能である。

40

【0022】

また、電子素子の他の構成としては、電子素子は、第1電極及び第2電極が、電気伝導度変化体の層状三角格子構造に対して所定の軸上で対向する位置に配置され、第1電極と

50

第2電極との間に電圧を印加して電流を流すことで、電気伝導度変化体の電流電圧特性を高抵抗状態から低抵抗状態へと遷移させることが可能に構成されるとともに、その抵抗状態の遷移の抵抗変化履歴への依存性を利用して、電気伝導度変化体に情報を保持する構成を用いることができる。このような素子は、例えば第1、第2電極間での電圧、電流印加履歴による抵抗変化履歴、及びそれによる電気伝導度変化体の抵抗状態の変化によって情報を保持するメモリ素子として用いることが可能である。

【0023】

このようなメモリ素子では、具体的には、電気伝導度変化体は、第1電極と第2電極との間で一方の向きへの電流印加履歴がない場合に、第1電極と第2電極との間で一方の向きに流す電流を増大させていくと、その抵抗状態が高抵抗状態から低抵抗状態へと遷移するとともに、一方の向きへの電流印加履歴がある場合に、第1電極と第2電極との間で一方の向きに流す電流を増大させていくと、その抵抗状態は低抵抗状態にあって抵抗状態の遷移を伴わないことが好ましい。これにより、メモリ素子における情報の保持を好適に実現することができる。

10

【0024】

また、電気伝導度変化体は、第1電極と第2電極との間で他方の向きへと電流を流すことで、一方の向きについての電流印加履歴が消失されることが、さらに好ましい。これにより、メモリ素子に保持された情報の消去を好適に実現することができる。

【発明の効果】

【0025】

本発明に係る電子素子は、以上のように、電気伝導度変化体は、 $RFe_2O_4$ を含むので、電場付与手段によって与えられた微小な電場に応じて電気伝導度が変化する電子素子を得ることができるという効果を奏する。

20

【0026】

さらに、本発明による電子素子及び電気伝導度制御方法によれば、電気伝導度変化体として、その組成が $(RMbO_3)_n(MaO)_m$ で表され、層状三角格子構造を有する化合物を用いることにより、小さい電場の印加に応じて内部の電子の状態が変化し、それによって電気伝導度が変化する電子素子、及び電気伝導度制御方法が実現される。

【図面の簡単な説明】

【0027】

【図1】図1は、実施の形態に係る電子素子の概略構成を示す図である。

【図2】図2は、実施の形態に係る電子素子の具体構成を示す図である。

【図3】図3は、実施の形態に係る電子素子に設けられた電気伝導度変化体に加えられる電圧と流れる電流との間の関係を示すグラフである。

【図4】図4は、電子の規則配列が溶け、外部電場の3乗に比例した電気応答が生じることを示すグラフである。

【図5】図5は、従来のシリコントランジスタに含まれるpn接合界面を説明するための図である。

【図6】図6は、 $RFe_2O_4$ の結晶構造を示す(a)結晶の立体図、(b)b軸方向から見た図、及び(c)c軸上方から見た図である。

30

40

【図7】図7は、 $RFe_2O_4$ の結晶構造における、三角格子面が2枚積み重なった構造を示す図である。

【図8】図8は、交流誘電率を測定するための誘電率測定システムの構成を概略的に示す図である。

【図9】図9は、 $LuFe_2O_4$ に対する交流誘電率の測定結果を示すグラフである。

【図10】図10は、誘電率変化の折れ曲がり温度 $T_r$ の逆数と、測定周波数 $f$ との相関を示すグラフである。

【図11】図11は、トランジスタ素子の構成の一例を示す図である。

【図12】図12は、図11に示したトランジスタ素子における電流電圧特性を示すグラフである。

50

【図13】図13は、メモリ素子の構成の一例を示す図である。

【図14】図14は、図13に示したメモリ素子における電流印加に対する電圧の変化を示すグラフである。

【図15】図15は、図13に示したメモリ素子における電流印加に対する電圧の変化を示すグラフである。

【符号の説明】

【0028】

1...電子素子、2...電気伝導度変化体、3...電場付与器、4...電場、10...電気伝導度変化体、11...第1電極、12...第2電極、16...第3電極、17...第4電極、21、22...電源、30...電気伝導度変化体、31...第1電極、32...第2電極、35...電源。

10

【発明を実施するための最良の形態】

【0029】

以下、図面とともに本発明による電子素子、及び電気伝導度制御方法の好適な実施形態について詳細に説明する。なお、図面の説明においては同一要素には同一符号を付し、重複する説明を省略する。また、図面の寸法比率は、説明のものと必ずしも一致していない。

【0030】

本発明の一実施形態について図1ないし図4に基づいて説明すると以下の通りである。図1は、実施の形態に係る電子素子1の概略構成を示す図である。電子素子1は、電場に応じて電気伝導度が変化する電気伝導度変化体2と、電気伝導度変化体2に電場4を与える電場付与器3とを備えている。電気伝導度変化体2は、 $RFe_2O_4$ を含んでいる。

20

【0031】

$RFe_2O_4$ は、1970年代後半に発見された物質であり、Rは、希土類イオンを示しており、 $RFe_2O_4$  (R=Y、In、Sc、Dy、Ho、Er、Tm、Yb、Lu)と記載される。この物質の基本的な情報は、「N. Kimizuka, E. Takayama - Muromachi & K. Siratori: Handbook on the Physics and Chemistry of Rare Earths Vol. 13. (eds K. A. Gschneidner, Jr & L. Eyring Science, Amsterdam, 1990) 283.」という論文に記載されている。

30

【0032】

$RFe_2O_4$ は、電子が相互の静電的相互作用により、規則的に配置する性質を有している。規則的に配置した電子たちは、電気分極を持ち、外部から電場を与えると、規則配列が乱され、電気伝導度が変化する。この性質を用いて、外部電場によって電気伝導度が変化する電子素子を作成する。

【0033】

ここで取り上げる $RFe_2O_4$ という物質は、電子が相互の静電的相互作用により規則的に配置する性質がある。さらに規則配置した電子たちは電気分極を持ち、外部から電場を与えると規則配列が乱され、電気伝導度が変化する。このため、電気伝導度を外部電極によって制御することができ、シリコントランジスタを置き換える電子素子を実現することができる。なお、これらの $RFe_2O_4$ の結晶構造、及びその電気伝導度変化体としての特性等については、具体的にはさらに後述する。

40

【0034】

このような電子素子をコンピュータ用論理素子として動作させれば、動作速度をはるかに高速にすることができる。半導体接合界面を用いずに、トランジスタと同等の機能を生じさせることができれば、例えば、0.1V以下で動作するコンピュータ用素子を実現することができる。このため、この電子素子をコンピュータ用論理素子として動作させれば、動作速度を7倍以上にすることができる。

【0035】

大電流スイッチ回路においては、接合界面での電圧降下ロスが無くなるので、大型の電

50

流素子回路の冷却が容易になり、従来よりも10倍以上大型の大電流スイッチ回路を容易に構成することができる。1アンペア程度のスイッチの大電流スイッチ回路の具体例としては、家庭用家電機器を例として挙げるができる。1000アンペア程度のスイッチの大電流スイッチ回路の具体例としては、例えば動力用大型電動機を例として挙げるができる。1000アンペア程度のスイッチを使用する動力用大型電動機は、鉄道車両(電車)の動力として使用されている。この大電流スイッチ回路の制御のためのトランジスタは、1kW程度の熱が発生することがあるため、大型の冷却器の上に設置されている。

【0036】

- (BEDT-TTF)<sub>2</sub>CsM(SCN)<sub>4</sub> (M=Zn and Co) という物質も、-270において、電子が相互の静電的相互作用により、規則的に配置する性質を有し、さらに規則配置した電子たちは電気分極を持ち、外部から電場を与えると規則配列が乱され、電気伝導度が変化する。この - (BEDT-TTF)<sub>2</sub>CsM(SCN)<sub>4</sub> (M=Zn and Co) という物質は、「F. Sawano et al., Nature, 437(2005)522-524」という論文に記載されている。

10

【0037】

図2は、実施の形態に係る電子素子1の具体構成を示す図である。図3は、実施の形態に係る電子素子1に設けられた電気伝導度変化体10に加えられる電圧と流れる電流との間の関係を示すグラフである。

【0038】

RFe<sub>2</sub>O<sub>4</sub>を含む電気伝導度変化体10を板状に成形し、電気伝導度変化体10の両端の電極設置位置A、Bにそれぞれ第3電極16、第4電極17を取り付ける。電気伝導度変化体10の表面及び裏面の電極設置位置C、Dには、それぞれ第1電極11、第2電極12を取り付ける。電子素子1には、電源21と可変電源22とが設けられている。電源21の一端は第3電極16に接続されており、他端は電流計A1の一端に接続されている。電流計A1の他端は第4電極17に接続されている。可変電源22の一端は第1電極11に接続されており、他端は電流計A2の一端に接続されている。電流計A2の他端は第2電極12に接続されている。

20

【0039】

電極16、17間に電流を流し、電流計A1により電流を測定する。そして、電極11、12間に加えるバイアス電圧を変化させる。図3に示すように、電極16、17間(A・B間)に流れる電流は、電極11、12間(C・D間)に加える電圧を変化させることによって変化する。したがって、電極A・B間に流れる電流は、電極C・D間に加える電圧によって制御することができる。

30

【0040】

図4は、電子の規則配列が溶け、外部電場の3乗に比例した電気応答が生じることを示すグラフである。このグラフは、340Kから380Kまでの温度領域において、電子の規則配列が溶け、それによって外部電場の3乗に比例した電気応答が生じることを示している。ここで、上記した電気伝導度変化体では、双極子状に分布した電子群が、様々な秩序の長さを持って分布している。図4に示す現象は、このように様々な秩序長さに分布した電子が再配置されていく転移現象を示していると考えられる。

40

【0041】

本発明は上述した実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能である。すなわち、請求項に示した範囲で適宜変更した技術的手段を組み合わせ得られる実施形態についても本発明の技術的範囲に含まれる。

【0042】

本発明による電子素子、及び電気伝導度制御方法についてさらに説明する。まず、本発明による電子素子において電気伝導度変化体として用いられる結晶、及びその特性について説明する。

【0043】

上記実施形態では、電気伝導度変化体としてRFe<sub>2</sub>O<sub>4</sub>を用いた場合について説明し

50



たが、本発明による電子素子及び電気伝導度制御方法では、一般には、電気伝導度変化体は、その組成が  $(RMbO_3)_n(MaO)_m$  (Rは、In, Sc, Y, Dy, Ho, Er, Tm, Yb, Lu, Ti, Ca, Sr, Ce, Sn, Hfから選ばれる少なくとも1種類の元素、Ma、Mbは、Ti, Mn, Fe, Co, Cu, Ga, Zn, Al, Mg, Cdから重複を許して選ばれる少なくとも1種類の元素、nは1以上の整数、mは0以上の整数、は0以上0.2以下の実数)で表され、層状三角格子構造を有する化合物からなることが好ましい。このような電気伝導度変化体に対して外部から電場を印加すると、印加された電場に応じて内部の電子の状態が変化し、それによってその電気伝導度を変化させることができる。ここで、nは1以上3以下の整数であることが特に好ましい。また、mは0以上1以下の整数であることが特に好ましい。

10

## 【0044】

また、電気伝導度変化体に用いられる層状三角格子構造を有する化合物としては、具体的には  $RFe_2O_4$  を好適に用いることができる。これは、上記の組成式において、 $Ma = Mb = Fe$ 、 $n = m = 1$ とした場合に相当する。なお、以下においては、酸素欠損について、特に必要な場合を除いて記載を省略して、単に  $(RMbO_3)_n(MaO)_m$ 、あるいは  $RFe_2O_4$  と表記する。

## 【0045】

上記した化合物の結晶構造、及びその特性について、 $RFe_2O_4$  を例として説明する(非特許文献2、3参照)。図6は、 $RFe_2O_4$  の結晶構造を示す図であり、図6(a)は結晶の立体図、図6(b)は結晶をb軸方向から見た図、図6(c)は結晶をc軸上方から見た図を示している。

20

## 【0046】

図6に示すように  $RFe_2O_4$  の結晶は、R、Fe、Oにより構成される三角格子層がc軸方向に層状に積み重なった積層構造を有している。R、及びFeに注目すると、Rには、上下2層のOが八面体型に配位しており(この層をU層と呼ぶ)、Feには、Fe層とほとんど同一平面上にあるO層と、その上下にある2層のOとが三方両錐型に配位している(この層をT層と呼ぶ)。これにより、この結晶は、全体としてはU層の間に2枚のT層が挟まれた構造となっている。ここで、2枚のT層をそれぞれT1層、T2層と呼ぶ。また、U層に挟まれた2枚のT層をW層と呼ぶ。

## 【0047】

図6(b)に、上記したU層、T1層、T2層を六方晶のb軸方向から見た図を示す。U層は、Rとその上下のOの層(層530、540)を含む層である。T1層は、Rのc軸上方にあるFeと、Feとほぼ同一平面上にあるOの層(層520)と、そのc軸上下方向にあるOの層(層510、530)からなる。また、T2層は、T1層のc軸上方にあるFeと、Feとほぼ同一平面上にあるOの層(層510)と、そのc軸上下方向にあるOの層(層500、520)からなる。したがって、U層、T1層、T2層の上下の酸素は、隣接する層と共有される構造となっている。

30

## 【0048】

また、図6(c)は、結晶をc軸上方から見た図を示している。上記の結晶構造においてc軸方向に積み上がる三角格子層には、A、B、Cの指標を付してある。これらの層は、c軸方向にA、B、Cの位相が回りながら積み上がるため、その構造をc軸方向から見ると図6(c)のようになる。

40

## 【0049】

上記の結晶構造において、W層に存在する2枚のFe-Oの三角格子層は、三角形を持つ幾何学的特徴などにより、 $RFe_2O_4$  に特徴的な物性の発現機構の主役を担っている。また、より一般的に  $(RMbO_3)_n(MaO)_m$  について考えた場合、Ma-OあるいはMb-Oで構成する三角格子層が2枚積み重なった構造により、 $RFe_2O_4$  と同様に特徴的な物性が発現する。

## 【0050】

図7は、上記した  $RFe_2O_4$  の結晶構造における、三角格子層が2枚積み重なった構

50

造を、Feイオンについて示す図である。図7に示すように、このような三角格子層の積層構造では、その一方の層でのFeの電荷数と、他方の層でのFeの電荷数とが、一方(図中の下層)でFe<sup>2+</sup>が多く、他方(図中の上層)でFe<sup>3+</sup>が多くなることで一致しなくなる。

#### 【0051】

また、この構造では、平均電荷数Fe<sup>2.5+</sup>からみて、Fe<sup>2+</sup>は電子が過剰な負電荷としての役割を持ち、Fe<sup>3+</sup>は電子が欠損した正電荷としての役割を持つ。したがって、上記のようなFe<sup>2+</sup>及びFe<sup>3+</sup>の秩序配列構造と、その配置の偏りにより、双極子状の電子配置、電子密度分布が形成される。このようなW層での電荷秩序構造は、三角格子上に置かれたFe<sup>2+</sup>とFe<sup>3+</sup>とのクーロン相互作用によるものである。

10

#### 【0052】

RFe<sub>2</sub>O<sub>4</sub>を用いた電子素子では、このような電荷秩序が外部からの電場の印加によって乱される現象を利用することで、小さい電場の印加に応じて内部の電子の状態が変化し、それによって電気伝導度を変化させることが可能な電子素子を実現される。

#### 【0053】

また、より一般的な(RMbO<sub>3</sub>)<sub>n</sub>(MaO)<sub>m</sub>では、三角格子層の積層構造において、その一方の層で三角格子を構成する、主に遷移金属で構成されるMaないしはMbイオンの電荷数と、他方の層で三角格子を構成する、主に遷移金属で構成されるMaないしはMbイオンの電荷数とが一致しないことで、双極子状の電子配置が形成される。(RMbO<sub>3</sub>)<sub>n</sub>(MaO)<sub>m</sub>を用いた電子素子では、このような電荷秩序が外部からの電場の印加によって乱される現象を利用することで、RFe<sub>2</sub>O<sub>4</sub>を用いた場合と同様に、小さい電場の印加に応じて内部の電子の状態が変化し、それによって電気伝導度が変化する電子素子を実現される。

20

#### 【0054】

ここで、シリコン等の半導体を用いたトランジスタ素子などの電子素子では、従来技術について上述したようにp型半導体及びn型半導体によるpn接合を形成する必要がある。また、このpn接合界面において、内部電界によって、例えば0.7V程度の電位差が生じる。これに対して、電気伝導度変化体の結晶として(RMbO<sub>3</sub>)<sub>n</sub>(MaO)<sub>m</sub>を用いる構成では、素子の動作においてpn接合を必要としないため、電気伝導度変化体において内部電界による電位差(電圧降下)は発生しない。したがって、従来のトランジスタ等と比べて小さい電場、低い印加電圧で動作可能な電子素子を実現することが可能である。

30

#### 【0055】

さらに、電気伝導度変化体の結晶として(RMbO<sub>3</sub>)<sub>n</sub>(MaO)<sub>m</sub>を用いる構成では、上記のようにpn接合などの構造を必要とせず、この物質単体で従来のトランジスタ等と同等の機能を実現することが可能である。このため、例えばSi原料の市場供給状況に依存しない電子素子を提供することができる。また、電気伝導度変化体の結晶としてRFe<sub>2</sub>O<sub>4</sub>を用いた場合には、鉄を原料としているため、安定した素子生産が可能である。

#### 【0056】

上記の結晶において、電子相関によって形成された電子集団が、その配置を再形成するために必要なエネルギー(バンドギャップに相当)は、交流誘電率の測定結果から求めることができる。図8は、交流誘電率を測定するための誘電率測定システムの構成を概略的に示す図である。ここでは、試料100となるRFe<sub>2</sub>O<sub>4</sub>などの物質をペレット状に整形してコンデンサの形状とし、その上面、下面にそれぞれ電極101、102を形成する。また、誘電率測定器は、試料100に交流電圧を印加して流れる電流を測定する端子A、Bと、交流電圧を一定とするためのフィードバック用の電圧測定端子C、Dとを有している。この構成は、広く知られている標準的なインピーダンス測定における測定構成である。

40

#### 【0057】

50

図9は、試料100として $\text{LuFe}_2\text{O}_4$ の結晶を用いて行われた測定における交流誘電率の測定結果を示すグラフであり、横軸は温度(K)を示し、縦軸は比誘電率 $\epsilon'$ を示している。また、図9のグラフでは、1kHz、3kHz、10kHz、30kHz、100kHz、300kHz、及び1MHzの各周波数について、比誘電率の温度変化を示している。これらのグラフから、各周波数に対して誘電率変化の折れ曲がり温度 $T_r$ を求める。例えば、周波数1kHzのデータでは、折れ曲がり温度は $T_r = 175\text{K}$ である。

【0058】

図10は、誘電率変化の折れ曲がり温度 $T_r$ の逆数と、測定周波数 $f$ との相関を示すグラフであり、横軸は $1000/T_r (\text{K}^{-1})$ を示し、縦軸は測定周波数 $f (\text{Hz})$ を示している。このようなデータプロットに対し、データを最も良く近似するように、次式

$$f = f_0 \exp(-U/kT)$$

におけるパラメータ $U$ を決定する。ここで、 $k$ はボルツマン定数、 $f_0$ はフィッティングの際の定数である。

【0059】

このようにして求められるパラメータ $U$ は温度のエネルギー単位を持つ量であるため、その値を11604でわることによってeV単位に換算することができる。また、この換算されたエネルギー値は、バンドギャップに相当し、電子相関によって形成された電子集団が、その配置を再形成するために必要な活性化エネルギーを示している。図10に示した例では、酸素欠損 $\delta = 0.009$ の結晶に対して、活性化エネルギー $U = 0.30\text{eV}$ が求められており、例えばシリコンのバンドギャップなどと比べて低いエネルギーとなっていることがわかる。

【0060】

また、例えばシリコンのバンドギャップは、電子が持つ準位間のエネルギー差で決まるものであるため、その値を調整することはできない。これに対して、上記のように結晶での電子相関効果、及び双極子状の電子配置を利用した電気伝導度変化体では、その組成等を調整することにより、このような活性化エネルギー $U$ の値をある程度調整することが可能である。例えば、図10の例では、酸素欠損 $\delta = 0.03$ とした結晶について、 $U = 0.44\text{eV}$ が求められている。

【0061】

ここで、電気伝導度変化体は、層状三角格子構造を有する化合物の単結晶、多結晶、またはその粉末の集合体からなることが好ましい。電気伝導度変化体の結晶については、これらの形態のいずれによっても、小さい電場の印加に応じて電気伝導度が変化する上記の効果を得ることができる。ただし、電気伝導度変化体の結晶構造における結晶軸の方向に依存する結晶特性を利用して電子素子を構成する場合には、電気伝導度変化体として、そのために必要な形態、例えば層状三角格子構造を有する化合物の単結晶を用いることが好ましい。

【0062】

また、電気伝導度変化体に対して外部から電場を与える電場付与手段の構成については、図2に例示したように、電場付与手段は、電気伝導度変化体上に形成された第1電極と、電気伝導度変化体上に、第1電極に対して電氣的に離れて配置された第2電極とを含み、第1電極と第2電極との間に電圧を印加することで電気伝導度変化体に電場を与えることが可能に構成されていることが好ましい。このような構成によれば、電気伝導度変化体に対して、電気伝導度の変化に必要な電場を好適に印加することができる。

【0063】

この場合、電場付与手段は、第1電極と第2電極との間に電圧を印加するための電源などの電圧印加手段を含んで構成されていても良い。この場合の電源としては、素子の構成及び用途等に応じて、例えば定電圧電源、定電流電源などを用いることができる。あるいは、例えば上記した第1電極及び第2電極のみから電場付与手段を構成し、これらの電極に対して必要に応じて、外部装置である電圧印加装置を接続する構成としても良い。

【0064】

10

20

30

40

50

また、上記構成において、電場付与手段の第1電極と第2電極との間に印加される電圧は、0.7V以下の電圧であることが好ましい。これにより、例えばシリコントランジスタなどと比べて、十分に低い印加電圧で動作させることが可能な電子素子を実現することができる。また、このような低い印加電圧に対して電気伝導度が変化する素子は、上記した結晶構造を有する化合物を用いることで可能となったものである。

【0065】

次に、本発明による電子素子の具体例について説明する。なお、以下においては、電気伝導度変化体に用いる化合物を $RFe_2O_4$ とした場合について電子素子の構成等について説明するが、同様の構成は、電気伝導度変化体の化合物として $(RMO_3)_n(MaO)_m$ を用いた場合にも適用可能である。

10

【0066】

本発明による電子素子の第1の具体例として、電子素子は、第1電極及び第2電極が、電気伝導度変化体の層状三角格子構造に対して第1の軸上で対向する位置に配置されるとともに、電気伝導度変化体に対して、第1の軸とは異なる第2の軸上で対向する位置に第3電極、及び第4電極が形成され、第1電極と第2電極との間に電圧を印加することで、第3電極と第4電極との間での電流電圧特性が変化する構成を用いることができる。

【0067】

このような素子は、図2及び図3に示したように、第1、第2電極間での印加電圧によって、第3、第4電極間での電流電圧特性を制御するトランジスタとしての機能を有するトランジスタ素子として用いることが可能である。また、このような構成において、電極の配置軸となる第1の軸、第2の軸については、互いに直交する軸であることが、トランジスタ素子を構成する上で好ましい。

20

【0068】

図11は、本発明による電子素子であるトランジスタ素子の構成の一例を示す図である。本構成例によるトランジスタ素子は、図2に示した電子素子1に対応するものであり、バルク体として形成された $RFe_2O_4$ による電気伝導度変化体10と、電気伝導度変化体10の結晶構造に対して第1の軸(図中の上下の軸)上で対向する位置(上面及び下面)に配置された第1電極11及び第2電極12と、電気伝導度変化体10に対して第1の軸と直交する第2の軸(図中の左右の軸)上で対向する位置(左面及び右面)に配置された第3電極16及び第4電極17とを備えて構成されている。また、本構成では、第1電極11、第2電極12、及び電源22により、電気伝導度変化体10に電場を与える電場付与手段が構成されている。

30

【0069】

本トランジスタ素子は、このような構成により、上下の第1、第2電極11、12間に電圧を印加することで、左右の第3、第4電極16、17間での電流電圧特性の変化を制御することが可能に構成されている。これは、電気伝導度変化体10において、結晶中に存在する電子の規則配列が、電圧の印加、及びそれに伴って流れる電流によって乱される現象によるものである。

【0070】

また、 $RFe_2O_4$ による電気伝導度変化体10では、その層状三角格子の結晶構造において、c軸方向と、ab面内の軸方向とで、電圧、電流印加に対する電子配列の乱れ方などの応答特性が異なる。したがって、トランジスタ素子での電極の配置軸となる第1の軸、及び第2の軸については、これらの結晶構造での各結晶軸の特性を考慮して設定することが好ましい。そのような構成の一例としては、図2及び図11に示す構成において、第1、第2電極11、12の配置軸となる図中の上下の第1の軸をab面内の軸とし、第3、第4電極16、17の配置軸となる図中の左右の第2の軸をc軸とする構成がある。

40

【0071】

ここで、シリコンpn接合を用いたトランジスタは、例えば電圧、電流信号の増幅素子、あるいは小さな電圧で大きな電流の導通を制御するスイッチ素子などとして用いられている。このようなトランジスタでは、シリコンの結晶純度を高度に制御する生産設備が必

50

要となる。これに対して、 $\text{RFe}_2\text{O}_4$ の電子配列の電場応答が結晶方位に対して異方的であることを利用する上記のトランジスタ素子では、そのような高度な生産設備が不要であるという利点がある。

【0072】

図12は、図11に示したトランジスタ素子における電流電圧特性を示すグラフである。ここでは、電気伝導度変化体10について、上記したように、電極11、12が配置される第1の軸がa b面内の軸、電極16、17が配置される第2の軸がc軸となるように $\text{LuFe}_2\text{O}_4$ の単結晶を配置するとともに、そのc軸方向の長さを $l_1 = 2\text{mm}$ 、幅を $w_1 = 1\text{mm}$ 、厚さを $t_1 = 0.5\text{mm}$ に設定している。

【0073】

また、図12のグラフにおいて、横軸はc軸方向の電極16、17間に流した電流の電流密度( $\text{A}/\text{cm}^2$ )を示し、縦軸は電流印加によって電極16、17間で発生した電圧の電界強度( $\text{V}/\text{cm}$ )を示している。また、同じく図12のグラフにおいて、グラフA1は、c軸に直交する方向の電極11、12間に印加したバイアス電圧が0Vの場合の電流電圧特性を示し、グラフA2は、バイアス電圧が0.5Vの場合の電流電圧特性を示し、グラフA3は、バイアス電圧が1Vの場合の電流電圧特性を示している。

【0074】

これらのグラフA1~A3からわかるように、c軸に直交する第1の軸方向に印加する電圧を0V、0.5V、1Vと変化させると、c軸方向についての電流電圧特性曲線が変化する。例えば、c軸方向に $0.0004\text{A}/\text{cm}^2$ の電流を流す場合についてみると、a b面内方向のバイアス電圧が0Vから1Vまで変化すると、c軸方向での電圧が5V近く変化している。これは、a b面内方向での電圧変化に対して、c軸方向では5倍に増幅された電圧変化が得られていることを示すものである。

【0075】

なお、電気伝導度変化体に対する電極の配置軸の設定については、上記の構成例では、バイアス電圧印加用の第1、第2電極の配置軸となる第1の軸をa b面内の軸とし、第3、第4電極の配置軸となる第2の軸をc軸としているが、具体的にはこのような構成に限られない。例えば、バイアス電圧印加用の第1、第2電極の配置軸となる第1の軸をc軸とし、第3、第4電極の配置軸となる第2の軸をa b面内の軸とする構成によっても、上記と同様の効果が期待できる。

【0076】

本発明による電子素子の第2の具体例として、電子素子は、第1電極及び第2電極が、電気伝導度変化体の層状三角格子構造に対して所定の軸上で対向する位置に配置され、第1電極と第2電極との間に電圧を印加して電流を流すことで、電気伝導度変化体の電流電圧特性を高抵抗状態から低抵抗状態へと遷移させることが可能に構成されるとともに、その抵抗状態の遷移の抵抗変化履歴への依存性を利用して、電気伝導度変化体に情報を保持する構成を用いることができる。

【0077】

このような素子は、例えば、第1、第2電極間での電流印加履歴(電圧印加履歴)、あるいは光照射履歴による抵抗変化履歴、及びそれによる電気伝導度変化体の抵抗状態の変化によって情報を保持するメモリ素子として用いることが可能である。

【0078】

このようなメモリ素子では、具体的には、電気伝導度変化体は、第1電極と第2電極との間で一方の向きへの電流印加履歴がない場合に、第1電極と第2電極との間で一方の向きに流す電流を増大させていくと、その抵抗状態が高抵抗状態から低抵抗状態へと遷移するとともに、一方の向きへの電流印加履歴がある場合に、第1電極と第2電極との間で一方の向きに流す電流を増大させていくと、その抵抗状態は低抵抗状態にあって抵抗状態の遷移を伴わないことが好ましい。これにより、メモリ素子における情報の保持を好適に実現することができる。

【0079】

10

20

30

40

50

また、電気伝導度変化体は、第1電極と第2電極との間で他方の向きへと電流を流すことで、一方の向きについての電流印加履歴が消失されることが、さらに好ましい。これにより、メモリ素子に保持された情報の消去を好適に実現することができる。以下、このようなメモリ素子の特性及び動作について、その具体例とともに説明する。

【0080】

図13は、本発明による電子素子であるメモリ素子の構成の一例を示す図である。本構成例によるメモリ素子は、バルク体として形成された $\text{RFe}_2\text{O}_4$ による電気伝導度変化体30と、電気伝導度変化体30の結晶構造に対して所定の軸（図中の上下の軸）上で対向する位置（上面及び下面）に配置された第1電極31及び第2電極32とを備えて構成されている。また、これらの電極31、32の間には、電圧印加手段として、定電流電源などの可変電源35が設けられている。本構成では、これらの第1電極31、第2電極32、及び電源35により、電気伝導度変化体30に電場を与える電場付与手段が構成されている。

10

【0081】

ここで、電気伝導度変化体30に用いられている $\text{RFe}_2\text{O}_4$ では、その結晶構造において、上述したように $\text{Fe}^{2+}$ 及び $\text{Fe}^{3+}$ の秩序配列構造、及びその配置の偏りによる双極子状の電子配置、電子密度分布によって、電気分極が形成されている。また、この電気分極は、c軸方向に交互に向きを変えて積層されており、これによって $\text{RFe}_2\text{O}_4$ の結晶構造は反強誘電体構造となっている。

【0082】

この電荷秩序による反強誘電体構造では、ある程度の大きさの電場が印加されるとその電荷秩序が乱されて電子の状態が変化するため、印加電場の大きさに応じて $\text{RFe}_2\text{O}_4$ の抵抗状態が高抵抗状態から低抵抗状態へと変化する。また、このような抵抗状態の変化は、後述するように結晶に対する電圧印加履歴、または電流印加履歴に依存する特性を有する。

20

【0083】

本メモリ素子は、 $\text{RFe}_2\text{O}_4$ による電気伝導度変化体30のこのような特性を利用し、抵抗値の変化を記憶単位とするメモリ素子を構成したものである。すなわち、図13に示したメモリ素子は、上下の第1、第2電極31、32間に電圧を印加して電流を流すことで、電気伝導度変化体30の電流電圧特性を高抵抗状態から低抵抗状態へと遷移させるとともに、その抵抗状態の遷移の電流印加履歴への依存性を利用して、電気伝導度変化体30に情報を保持するように構成されている。

30

【0084】

図14は、図13に示したメモリ素子における電流印加に対する電圧の変化を示すグラフである。ここでは、電気伝導度変化体30について、電極31、32が配置される所定の軸がc軸となるように $\text{LuFe}_2\text{O}_4$ の単結晶を配置するとともに、その横方向の長さを $l_2 = 2\text{mm}$ 、幅を $w_2 = 2\text{mm}$ 、c軸方向の厚さを $t_2 = 0.5\text{mm}$ に設定している。

【0085】

また、図14のグラフにおいて、横軸は定電流電源35によってc軸方向の電極31、32間に流した電流の電流密度( $\text{A}/\text{cm}^2$ )を示し、縦軸は電流印加によって電極31、32間で発生した電圧の電界強度( $\text{V}/\text{cm}$ )を示している。また、ここでは、電極31、32間に印加される電流及び電圧について、その一方の向きを正の向き、他方の向きを負の向きとしている。

40

【0086】

まず、印加電流が0で電流印加履歴がない状態から、電気伝導度変化体30のc軸方向に正の電流を流し、徐々に電流を大きくしていくと、図14のグラフB1に示すように、電流印加初期の段階（グラフB1では電流密度が $10^{-4}\text{A}/\text{cm}^2$ 以下の段階）では、 $\text{LuFe}_2\text{O}_4$ 結晶は高抵抗状態にあり、高い電圧が得られる。そして、さらに電流を大きくしていくと、結晶の反強誘電体構造の電荷秩序が崩れ、それと同時に、電気伝導が良

50

好な低抵抗状態に遷移して電圧が急激に低下する。以下、説明の便宜のため、この電流を大きくしていったときに抵抗状態の遷移が起こる点を遷移点とする。

【0087】

次に、電流を0に戻した後、再びc軸方向に正の電流を流し、徐々に電流を大きくしていく。このとき、 $\text{LuFe}_2\text{O}_4$ 結晶では、図14のグラフB2に示すように、既に正の電流を印加済であるという電流印加履歴のため、遷移点以下の電流の大きさでも高抵抗状態が現れずに低抵抗状態が維持され、抵抗状態の遷移は起こらない。

【0088】

このような抵抗状態は、3回以上繰り返して正の電流を印加した場合も同様であり、電流印加履歴がない状態からの1回目の電流印加時のみ、高抵抗状態から低抵抗状態への遷移が起こり、電流印加履歴がある状態では抵抗状態は低抵抗状態に維持される。また、このような現象は、電気伝導度変化体30のc軸方向に負の電流を流した場合も同様であり、この場合にも、電流印加履歴がない状態からの1回目の電流印加時のみ、図14のグラフB6に示すように、高抵抗状態から低抵抗状態への遷移が起こり、電流印加履歴がある状態では、図14のグラフB7に示すように、抵抗状態は低抵抗状態に維持される。

【0089】

図15は、図13に示したメモリ素子における電流印加に対する電圧の変化を示すグラフである。このグラフは、電気伝導度変化体30のc軸方向に正の電流を流したときの上記現象について、時間に対する素子の電流電圧特性、及び抵抗状態の変化として示したものであり、グラフC1は、c軸方向に流した電流の電流密度( $\text{A}/\text{cm}^2$ )の時間変化を示し、グラフC2は、c軸方向に発生した電圧の電界強度( $\text{V}/\text{cm}$ )の時間変化を示している。

【0090】

この測定では、電流のグラフC1に示すように、電気伝導度変化体30のc軸方向に対して、正の電流を同じ時間波形で2回繰り返して印加している。これに対して、電圧のグラフC2では、1回目の電流印加に対して、その電流印加初期の段階で、 $\text{LuFe}_2\text{O}_4$ 結晶が高抵抗状態にあることによる高抵抗ピークが現れている。一方、2回目の電流印加では、既に電流印加履歴があるために高抵抗ピークは生じていない。

【0091】

本メモリ素子では、 $\text{RFe}_2\text{O}_4$ 結晶のこのような特性を利用し、電気伝導度変化体30への情報の書込み、保持、及び読出し動作を行うことが可能である。すなわち、電気伝導度変化体30に対して、正の電流を1回、遷移点を越える大きさまで流すことで、高抵抗状態から低抵抗状態への遷移が起こる。そして、その後は、抵抗状態の電流印加履歴への依存性により、電荷秩序が乱されて電子の状態が変化したことによる低抵抗状態がそのまま保持される。

【0092】

また、電気伝導度変化体30が高抵抗状態にあるか、もしくは正の電流の印加履歴を経て低抵抗状態にあるかは、遷移点に達しない十分に小さい正の電流を印加し、そのときに発生する電圧を測定して抵抗値の大小を判別することで読み出すことができる。これにより、電気伝導度変化体30に対する電流印加履歴という形で、抵抗値の変化を記憶単位とした情報の書込み、保持、及び読出しを行うことが可能である。このような動作は、正の電流に代えて負の電流を用いた場合でも同様である。

【0093】

また、本メモリ素子では、一方の向き(例えば正の向き)についての電流印加履歴(電圧印加履歴)を、他方の向き(負の向き)に電流を流すことで消失させることが可能である。すなわち、例えば、正の電流が印加された電流印加履歴を持つ電気伝導度変化体30の $\text{RFe}_2\text{O}_4$ 結晶に対し、負の電流を印加すると、それによって正の電流についての電流印加履歴が消失し、正の電流の印加に対する高抵抗状態が回復する。

【0094】

この場合、その後再び電気伝導度変化体30に正の電流を印加すると、1回目の正の

10

20

30

40

50

電流印加であるとして、高抵抗状態から低抵抗状態への遷移が起こる。このような電流印加履歴の消失動作は、電気伝導度変化体 30 に保持された情報の消去、初期化動作に相当する。

#### 【0095】

このように、図 13 に示したメモリ素子によれば、c 軸方向に配置された電極 31、32 による一方の向きへの電流、電圧の印加動作、その回数、及び他方の向きへの電流、電圧の印加動作を組み合わせることにより、情報の書込み、保持、読出し、及び消去というメモリ動作を実現することが可能である。なお、上記の構成例では、電気伝導度変化体 30 について、電極 31、32 が配置される所定の軸を c 軸としたが、この電極の配置軸については、c 軸に限られるものではなく、例えば、電極 31、32 の配置軸を a b 面内の軸に設定しても良い。

10

#### 【0096】

このようなメモリ素子は、電気伝導度変化体 30 に対して、電流を印加するための電極端子のみを形成すれば良いため、従来のメモリ素子に比べて部品点数が少なく、その製造コストも低減される。また、上記した  $\text{RFe}_2\text{O}_4$  結晶での電荷秩序構造は 10 nm 程度のサイズでも存在することがわかっている。したがって、上記構成の素子によれば、記憶回路素子を 10 nm 程度の小さいサイズで作製することができ、 $1 \text{ Tbit} / \text{cm}^2$  以上の記憶密度を有するメモリ素子を実現することができる。

#### 【0097】

また、このメモリ素子では、上述したトランジスタ素子と同様に、高純度のシリコン素子を必要としないため、安価な生産設備での製造が可能である。また、結晶内での電子配置の状態の変化のみを記憶単位としているため、その動作が高速であり、また、その消費電力も小さい。また、メモリ素子での情報の保持のための特別な電源を必要としないため、その生産コストも安くなる。

20

#### 【0098】

なお、図 14 に示したグラフでの電流電圧の動作曲線を見ると、その原点付近（電流印加初期の段階）において、電圧の電界強度が  $20 \text{ V} / \text{cm}$  程度になった時点で電荷秩序が乱されて電子の状態変化が起こっていることがわかる。この  $20 \text{ V} / \text{cm}$  という電圧値は、例えば、シリコン p n 接合界面付近では  $1 \text{ kV} / \text{cm}$  以上の電場があることと比較すると、物質中の電圧としては非常に小さい値であり、p n 接合に比べて非常に小さい電場で、電子の状態変化による電気伝導度の変化などの効果が現れていると言える。

30

#### 【0099】

上記の電圧値  $20 \text{ V} / \text{cm}$  を考えると、例えば、電子素子の  $\text{RFe}_2\text{O}_4$  結晶の厚さが  $1 \mu\text{m}$  であれば、 $2 \text{ mV}$  程度の電圧を  $\text{RFe}_2\text{O}_4$  結晶に印加することで、上記の電子の状態変化の現象が現れる。また、このような特性の素子を用いて集積回路を作製することを考えると、数  $\text{mV}$  で駆動できる電子回路を構成することが可能となる。従来のトランジスタ集積回路と比較して、 $1 / 1000$  程度の電圧で動作が可能であることは、単純に計算すると、上記の電子素子を用いて構成された回路では、その消費電極が  $(1 / 1000)^2$  でおおよそ百万分の一となり、また、動作速度が 1000 倍という能力が得られることが期待できる。

40

#### 【0100】

本発明による電子素子、及び電気伝導度制御方法は、上記実施形態及び構成例に限られるものではなく、様々な変形が可能である。例えば、トランジスタ素子の構成については、図 2 及び図 11 はその例を示すものであり、例えば電気伝導度変化体の形状、電極の形状、配置など、具体的には様々な構成を用いて良い。また、メモリ素子の構成についても、同様に様々な構成を用いて良い。また、本発明による電子素子は、上記したトランジスタ素子、メモリ素子以外にも、様々な素子に対して適用が可能である。

#### 【産業上の利用可能性】

#### 【0101】

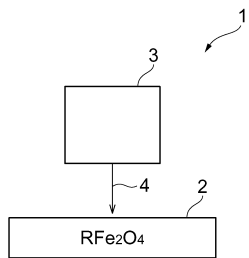
本発明は、電場に応じて電気伝導度が変化する電気伝導度変化体と、電気伝導度変化体

50

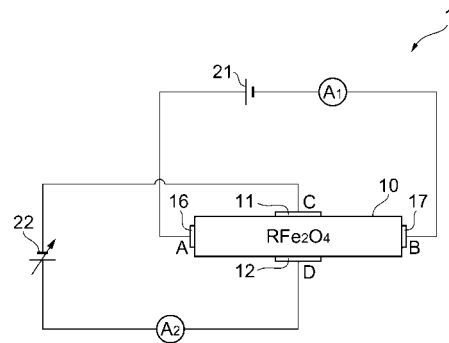


に電場を与える電場付与手段とを備えた電子素子及びこれを用いた電気伝導度制御方法に適用することができ、特に、コンピュータ用論理素子、大電流スイッチ回路、あるいはさらにトランジスタ素子、メモリ素子等に適用することができる。

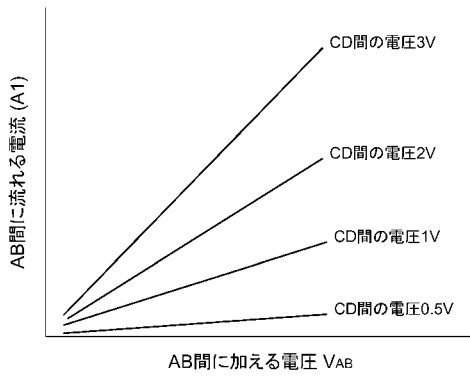
【図 1】



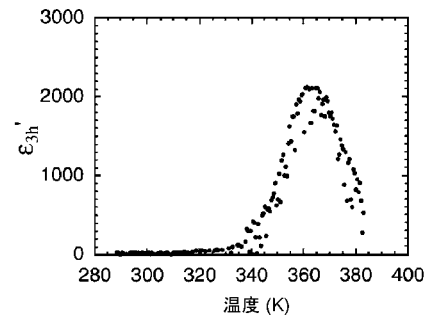
【図 2】



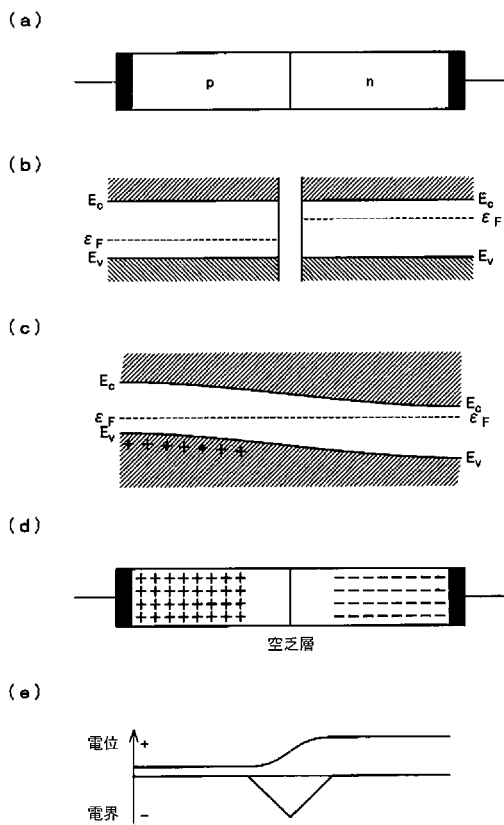
【 図 3 】



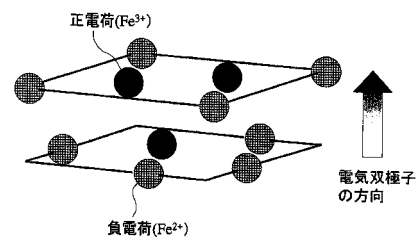
【 図 4 】



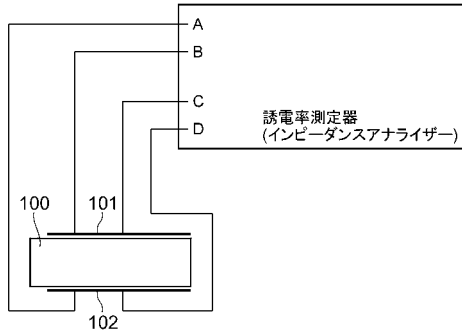
【 図 5 】



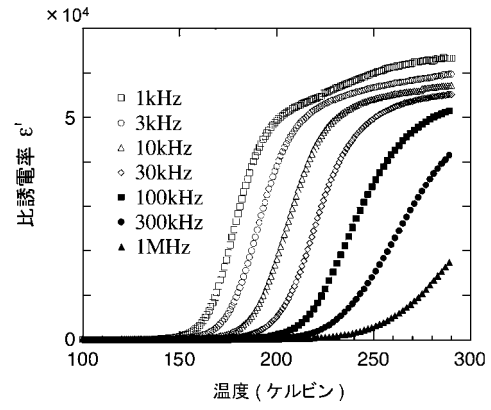
【 図 7 】



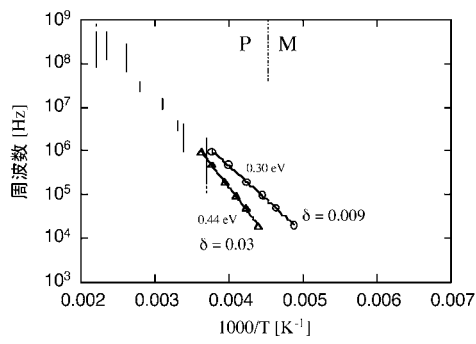
【図 8】



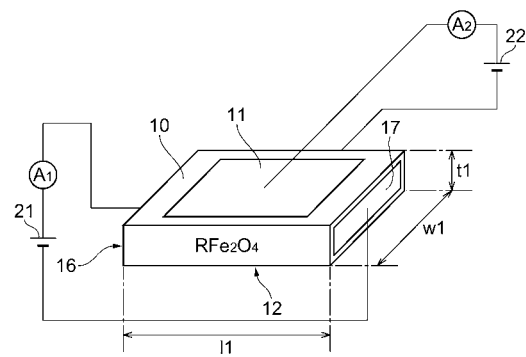
【図 9】



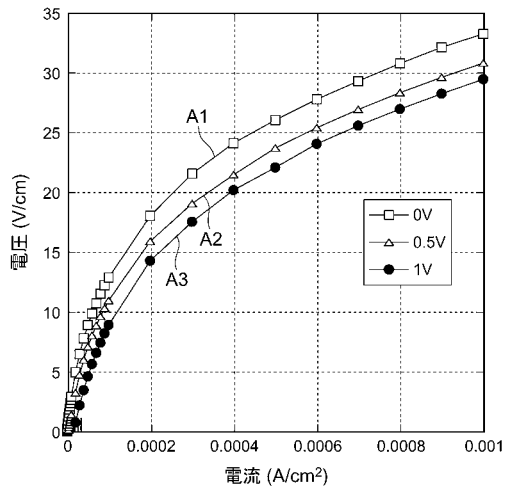
【図 10】



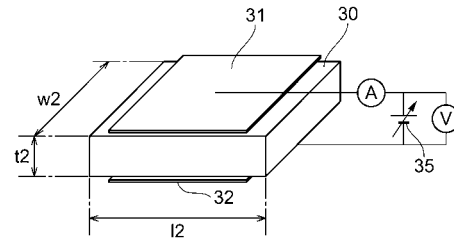
【図 11】



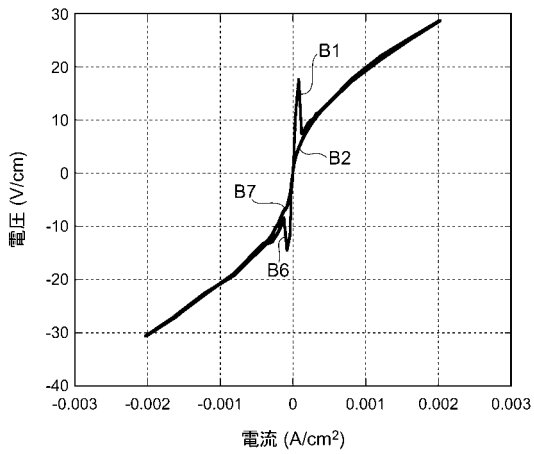
【 図 1 2 】



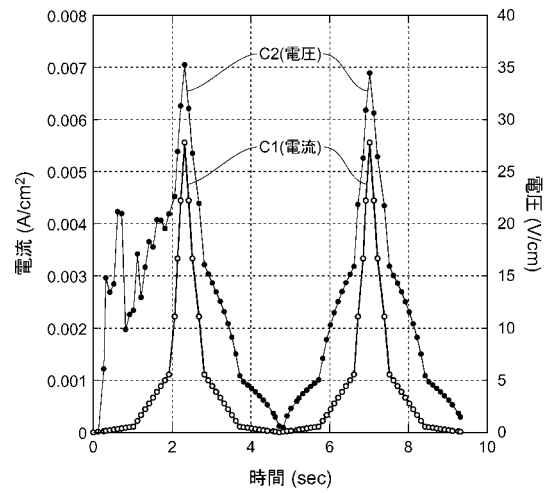
【 図 1 3 】



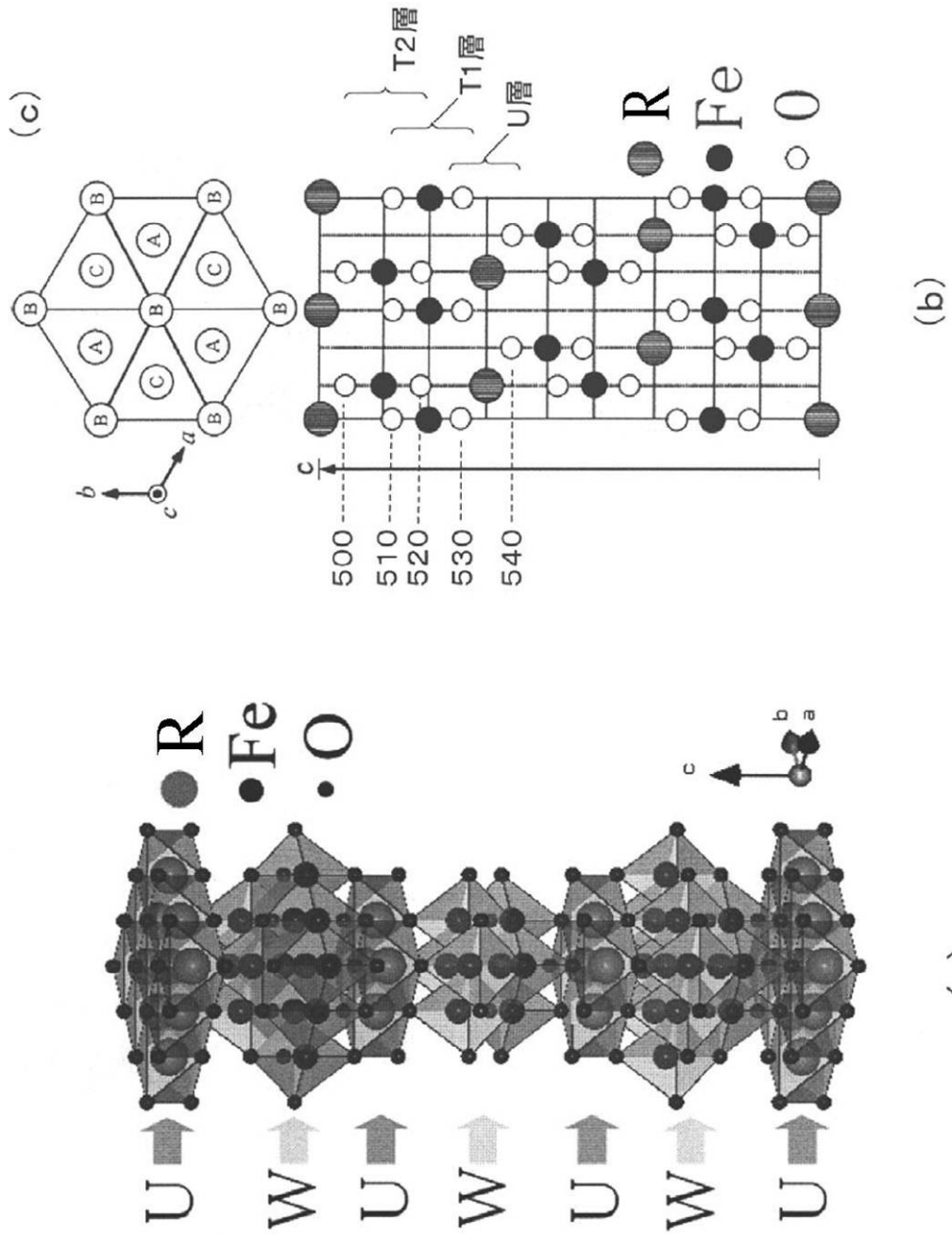
【 図 1 4 】



【 図 1 5 】



【 図 6 】



---

フロントページの続き

- (56)参考文献 特表2007-533118(JP,A)  
国際公開第2007/026509(WO,A1)  
国際公開第2007/138646(WO,A1)  
特開2007-223886(JP,A)  
特開2005-079565(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 29/24  
H01L 27/10  
H01L 45/00  
H01L 49/00