

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5228188号
(P5228188)

(45) 発行日 平成25年7月3日(2013.7.3)

(24) 登録日 平成25年3月29日(2013.3.29)

(51) Int.Cl. F I
 HO 1 L 41/09 (2006.01) HO 1 L 41/08 L
 HO 1 L 41/22 (2013.01) HO 1 L 41/22 Z

請求項の数 3 (全 20 頁)

(21) 出願番号	特願2007-66393 (P2007-66393)	(73) 特許権者	304027349
(22) 出願日	平成19年3月15日 (2007.3.15)		国立大学法人豊橋技術科学大学
(65) 公開番号	特開2008-227345 (P2008-227345A)		愛知県豊橋市天伯町雲雀ヶ丘1-1
(43) 公開日	平成20年9月25日 (2008.9.25)	(74) 代理人	110000969
審査請求日	平成22年3月12日 (2010.3.12)		特許業務法人中部国際特許事務所
特許法第30条第1項適用	研究集会名：平成18年度	(74) 代理人	100111280
特別実験報告会	豊橋技術科学大学主催 開催日：2006年12月22日		弁理士 吉田 健二
		(72) 発明者	石田 誠
			愛知県豊橋市天伯町雲雀ヶ丘1-1 国立
			大学法人豊橋技術科学大学内
		(72) 発明者	澤田 和明
			愛知県豊橋市天伯町雲雀ヶ丘1-1 国立
			大学法人豊橋技術科学大学内

最終頁に続く

(54) 【発明の名称】 半導体基板上の積層構造

(57) 【特許請求の範囲】

【請求項1】

シリコン単結晶基板上にエピタキシャル成長された - Al₂O₃ 単結晶膜と、
前記 - Al₂O₃ 単結晶膜上に形成された、ペロブスカイト構造の擬立方晶の金属酸
化物層 LaNiO₃ 又は SrRuO₃ を有する酸化物電極薄膜と、
前記酸化物電極薄膜上に形成された、Pb(Zr, Ti)O₃ からなる配向性の強誘電
体薄膜と、を備え、
前記強誘電体薄膜、前記酸化物電極薄膜、前記 - Al₂O₃ 単結晶膜、及び前記シリ
コン単結晶基板の配向がともに(001)配向であることを特徴とする半導体基板上の積
層構造。

【請求項2】

前記強誘電体薄膜上に、上部電極をさらに備えることを特徴とする請求項1に記載の半導体基板上の積層構造。

【請求項3】

前記酸化物電極薄膜が SuRuO₃ である場合、SuRuO₃ 膜は Pt 層を介して - Al₂O₃ 単結晶膜上に形成されることを特徴とする請求項1又は2に記載の半導体基板上の積層構造。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、強誘電体薄膜を用いた半導体基板上の積層構造に関するものである。

【背景技術】

【0002】

近年、強誘電体の有する焦電特性、圧電特性を用いた各種デバイスの研究開発が行なわれている。これらは、強誘電体の特性を応用したものであり、例えば、超音波センサや赤外線センサが挙げられる。強誘電体の材料としては、Pbを含有するペロブスカイト型の強誘電体、特に $PbZr_{1-x}Ti_xO_3$ (PZT)、 $PbLaO_3$ (PLT)等の材料が、圧電特性、焦電特性の点で優れており、各種センサへの応用が期待されている。

10

【0003】

これらの強誘電体を各種センサに利用する場合、システムとしての小型化や低ノイズ性を実現するために、強誘電体と信号処理回路の一体化(スマート化)が必要となる。強誘電体と信号処理回路の一体化を実現するためには、シリコン基板等の半導体基板上に強誘電体薄膜と信号処理回路を形成することが必要となる。

【0004】

このように、シリコン基板上に強誘電体薄膜を形成する場合、シリコン上にバッファ層を形成することが知られている。シリコン上にバッファ層を形成することで、シリコンと強誘電体の格子のミスマッチを低減することができるのである。また、バッファ層は、強誘電体のPbがシリコン基板中へ拡散するのを防止するバリア層として、また、強誘電体薄膜直下に形成される下部電極薄膜とシリコン基板との電氣的絶縁と確保する絶縁膜としての役割も有している。

20

【0005】

本出願の発明者らは、上記の知見に基づき、後述する特許文献1に記載されているように、シリコン基板上にバッファ層である $-Al_2O_3$ 単結晶膜を形成し、その上に下部電極としてのPt層を形成し、Pt層の上に強誘電体薄膜を形成して素子を構成した。下部電極としては、従来より、PZT等の強誘電体薄膜の電極材料として用いられてきたプラチナ(Pt)膜を用いた。Ptは、最密充填構造である面心立方格子(FCC)構造をとるため、(111)面への自己配向性が強く、 SiO_2 のようなアモルファス上にも(111)面へ配向し、Ptの上の強誘電体膜も配向性が良い。しかし、Ptは配向性が強い

30

ため柱状結晶が成長し、粒界に沿ってPbなどが下地に拡散し易くなるという問題があった。また、下部電極にPtを用いた場合、PZT焼成時のストレスにより、下部電極Ptと SiO_2 、 $-Al_2O_3$ 単結晶膜、PZT等の酸化物との界面において、剥離が生じるといった問題があった。このため、下部電極Ptに代わる電極材料として導電性酸化物を用いる試みが行なわれている。これを特許文献2から6に示す。

【特許文献1】特開2004-281742号公報

【特許文献2】特開平11-274433号公報

【特許文献3】特表2000-509200号公報

【特許文献4】特開平8-340087号公報

【特許文献5】特開平8-335672号公報

【特許文献6】特開平8-330540号公報

40

【0006】

特許文献2は、シリコン基板上の不純物拡散層および下部バリア金属層((Ti、Al)N)の上に、下部電極薄膜として $SrRuO_3$ を形成し、その上に強誘電体薄膜としてBSTO薄膜を形成したものである。また、特許文献3は、シリコン上の絶縁層の上にTiN層およびPt層を形成し、導電性酸化物である酸化ランタンストロンチウムコバルト(LSCO)などのペロブスカイト層を形成したものである。

【0007】

また、特許文献4、5および6は、シリコン基板上に、バッファ層である $MgAl_2O_4$ (マグネシウム・アルミニウム・スピネル)を用い、電極として $SrRuO$ 薄膜を用いた

50

ものである。

【発明の開示】

【発明が解決しようとする課題】

【0008】

上述の特許文献2から6においては、強誘電体薄膜の電極材料として導電性酸化物を用いたものであるが、シリコン基板上に直接、導電性酸化物を配向性良く成長させることは困難であり、シリコン上に適切なバッファ層を用いる必要があるが、現時点では適切なバッファ層は特定されていない。本出願の発明者らは、単結晶シリコン基板上に $-Al_2O_3$ 単結晶膜をエピタキシャル成長させることに成功している。したがって、強誘電体薄膜の下部電極としての導電性酸化物薄膜を、 $-Al_2O_3$ 単結晶膜をバッファ層として用い、成膜条件を最適化することにより、下部電極としてPtを用いた場合の弊害を解消した強誘電体薄膜素子の作製が期待される。

10

【0009】

そこで、本発明は上記課題を解決するためになされたものであり、シリコン基板上にバッファ層として $-Al_2O_3$ 単結晶膜を用いることにより、優れた特性の強誘電体素子を得ることを目的とする。

【課題を解決するための手段】

【0010】

本発明は上記目的を達成するために創案されたものであり、請求項1に係る発明は、シリコン単結晶基板上にエピタキシャル成長された $-Al_2O_3$ 単結晶膜と、前記 $-Al_2O_3$ 単結晶膜上に形成された、ペロブスカイト構造の擬立方晶の金属酸化物層 $LaNiO_3$ 又は $SrRuO_3$ を有する酸化物電極薄膜と、前記酸化物電極薄膜上に形成された、 $Pb(Zr, Ti)O_3$ からなる配向性の強誘電体薄膜と、を備え、前記強誘電体薄膜、前記酸化物電極薄膜、前記 $-Al_2O_3$ 単結晶膜、及び前記シリコン単結晶基板の配向がともに(001)配向であることを特徴とする半導体基板上の積層構造によって構成される。この構成によれば、シリコン単結晶基板上にエピタキシャル成長された $-Al_2O_3$ 単結晶膜の上に酸化物電極薄膜を形成するため、酸化物電極薄膜の結晶性を良好なものとすることができる。また、 $-Al_2O_3$ 単結晶膜の上に酸化物電極薄膜を形成するため、 $-Al_2O_3$ 単結晶膜と酸化物電極薄膜との密着性を向上させることができる。なお、擬立方晶とは、斜方晶の中に立方晶を2つ重ねた構造をもつ結晶構造のことである。

20

30

【0012】

また、本発明は、前記強誘電体薄膜上に、上部電極をさらに備えることを特徴とする半導体基板上の積層構造によっても構成することができる。この構成によれば、強誘電体薄膜を用いた検出素子を構成することができる。

【0017】

また、本発明は、前記強誘電体薄膜、前記酸化物電極薄膜、 $-Al_2O_3$ 単結晶膜、およびシリコン単結晶基板の配向がともに(001)配向であることを特徴とする半導体基板上の積層構造によって構成することもできる。この構成によれば、それぞれの薄膜の配向を(001)配向とすることにより、強誘電体薄膜の配向が(001)となり、優れた特性の強誘電体薄膜を得ることができる。

40

【発明の効果】

【0018】

本発明は、シリコン単結晶基板上に、バッファ層として $-Al_2O_3$ 単結晶膜を用い、その上に各薄膜を形成する構成であるため、各薄膜の結晶性を向上させることができる。また、 $Pb(Zr, Ti)O_3$ からなる配向性の強誘電体薄膜の下部電極の酸化物電極薄膜の結晶性を向上させることにより、優れた特性を持つ強誘電体薄膜を得ることができる。

【発明を実施するための最良の形態】

50

【0019】

本発明を実施するための第1の実施形態について説明する。図1は第1の実施形態のMF MIS (Metal - Ferroelectric - Metal - Insulator - Semiconductor) 構造薄膜2の構成を示す断面図である。

【0020】

図1において、MF MIS 構造薄膜2の最下部はシリコン基板4である。シリコン基板4は(001)配向の単結晶基板である。シリコン基板4の直上には、 $\text{-Al}_2\text{O}_3$ 単結晶膜6が形成されている。 $\text{-Al}_2\text{O}_3$ 単結晶膜6はシリコン基板4にエピタキシャル成長されるものであり、 $\text{-Al}_2\text{O}_3$ 単結晶膜6の配向は(001)である。 $\text{-Al}_2\text{O}_3$ 単結晶膜6は、MF MIS 構造薄膜2の絶縁膜として用いられるとともに、上部に形成される各膜のバッファ層としても用いられる。

10

【0021】

この $\text{-Al}_2\text{O}_3$ 単結晶膜6は、サファイア($\text{-Al}_2\text{O}_3$)と同様の組成非を有するが、サファイアが六方晶であるのに対し、シリコン基板4上に形成される $\text{-Al}_2\text{O}_3$ 単結晶膜6は立方晶で欠損スピネル構造を持つ相である。MF MIS 構造薄膜2に用いられる $\text{-Al}_2\text{O}_3$ 単結晶膜6は、優れた拡散バリア性を有し、物理的、化学的に安定な薄膜である。また、 $\text{-Al}_2\text{O}_3$ 単結晶膜6はシリコンとの実効格子不整合率が小さく(2.4パーセント)、比較的高い比誘電率を持ち($\epsilon_r \sim 7.36$)、絶縁性に優れている。

【0022】

したがって、 $\text{-Al}_2\text{O}_3$ 単結晶膜6は、他のエピタキシャル成長可能な絶縁材料と比較して優れているといえる。例えば、 MgAl_2O_4 は、高温で安定する材料であり、耐薬品性に優れているが、高温でないと結晶性良く成長させることができない。また、 CaF_2 は一部の薬品に弱いため、デバイスの構造や作製プロセスに制限を受けるという欠点がある。

20

【0023】

$\text{-Al}_2\text{O}_3$ 単結晶膜6は、例えば、UHV-CVD (Ultra High Vacuum Chemical Vapor Deposition) 法によって形成することができる。UHV-CVD法では、排気系にターボ分子ポンプを用いることで、背圧 10^{-7} Paを達成し、 H_2O などのコンタミネーションガスを低減することができる。また、加熱方式は、ヒーターを使用して基板のみを加熱するCold-Wall型を採用しており、昇温時におけるチャンパー側壁からの脱離ガスを防止している。 $\text{-Al}_2\text{O}_3$ 単結晶膜6の成長におけるAl源としては、TMA (Tri-Methyl Aluminum: $\text{Al}(\text{CH}_3)_3$)、酸素源として O_2 ガスを用いている。

30

【0024】

$\text{-Al}_2\text{O}_3$ 単結晶膜6の直上には、 LaNiO_3 (LNO) 膜8が形成されている。LNO膜8は、導電性酸化物の一種であり、強誘電体薄膜の下部電極として利用される。LNO膜8の配向は(001)である。LNO膜8を形成するLNOの結晶構造を図2に示す。図2は、LNO膜8のLNOの結晶構造を示す図であり、図2(a)は、結晶構造を菱面体晶で見た場合を示し、図2(b)は、結晶構造を擬立方晶で見た場合を示すものである。

40

【0025】

LNO膜8を形成するLNOの結晶構造は、図2(a)に示すようなペロブスカイト構造で、格子定数は $a_0 = 5.46$ (0.546 nm)、 $\beta = 60.41^\circ$ である。この結晶構造は立方晶系として考えることもでき、この場合の結晶構造は擬立方晶系のペロブスカイト構造という。擬立方晶で見ると、図2(b)に示すようになり、格子定数は $a_1 = 3.83$ (0.383 nm)となる。

【0026】

LNO膜8を強誘電体薄膜の下部電極として用いる場合、LNO膜8と直下の膜である $\text{-Al}_2\text{O}_3$ 単結晶膜6、およびLNO膜8と直上の膜であるPZT薄膜10との相性が

50

問題となる。

【0027】

LNO膜8と $-Al_2O_3$ 単結晶膜6については、両者の格子不整合率は、-3.8パーセントである。このミスマッチは小さくはないが、過去の研究においては、 $-Al_2O_3$ 単結晶膜とのミスマッチが-3.6パーセントであるPt膜が、 $-Al_2O_3$ 単結晶膜上にエピタキシャル成長していることを考えると、LNO膜8は $-Al_2O_3$ 単結晶膜6上にエピタキシャル成長することが可能であると考えられる。

【0028】

また、LNO膜8とPZT薄膜10の格子不整合率は4.8パーセントであり、やや大きいミスマッチである。しかしながら、LNO膜8のLNOと薄膜10のPZTは、結晶構造がともにペロブスカイト構造であることから、LNO膜8上にPZT薄膜10はエピタキシャル成長するものと考えられる。

10

【0029】

LNO膜8の成膜方法は、物理的手法としてはRFスパッタリング、パルスレーザーデポジション(PLD)、化学的手法としては有機金属化学気相蒸着(MOCVD)、溶液法、ゾルゲル法などである。

【0030】

PZT薄膜10は、LNO膜8の直上に形成される。PZT10の材料であるPZTは、ジルコニウム酸チタン酸鉛 $Pb(Zr, Ti)O_3$ であり、反強誘電体であるジルコニウム酸鉛 ($PbZrO_3$) と強誘電体であるチタン酸鉛 ($PbTiO_3$) とを両成分とする $PbZrO_3 - PbTiO_3$ 系全率固溶体である。

20

【0031】

PZT薄膜10を構成するPZTの結晶性については、多結晶PZTよりもエピタキシャルPZTの方が優れた焦電性を示すことがわかっている。また、PZTの面方位については、正方晶組成の場合はPZT(001)、菱面体組成の場合はPZT(111)が優れた焦電性を示し、また、PZTの組成比については、 $Zr/Ti = 40/60$ のPZT(001)が最も優れた焦電性を示すことがわかっている。したがって、本実施形態では、PZT薄膜10を構成するPZTとしては、組成比 $Zr/Ti = 40/60$ 、(001)方向の配向とした。

【0032】

PZT薄膜10の直上にはPt膜12が形成されている。Pt膜12は上部電極の役割を担うものである。

30

【0033】

上述したように、本発明の第1の実施形態のMFMS構造薄膜2は、シリコン基板4上に $-Al_2O_3$ 単結晶膜6、LNO膜8、PZT薄膜10およびPt膜12を順次積層させたため、この薄膜を各種センサ素子に加工することにより、強誘電体の焦電性を利用したセンサ素子を構成することができる。

【0034】

また、本実施形態のMFMS構造薄膜2は、シリコン基板4の直上に $-Al_2O_3$ 単結晶膜6をバッファ層として用いたため、 $-Al_2O_3$ 単結晶膜6の直上に形成されるLNO膜8をエピタキシャル成長させることが期待できる。単結晶シリコン基板4上に $-Al_2O_3$ 単結晶膜6をエピタキシャル成長させることが可能であり、これにより、 $-Al_2O_3$ 単結晶膜6直上のLNO膜8もエピタキシャル成長することが可能となるのである。

40

【0035】

また、本実施形態のMFMS構造薄膜2は、シリコン基板4の直上に $-Al_2O_3$ 単結晶膜6をバリア層として用いたため、PZT薄膜10とシリコン基板4の間のPb、Siの相互拡散を防止することができる。

【0036】

また、本実施形態のMFMS構造薄膜2は、絶縁膜として結晶性の良い $-Al_2O_3$

50

単結晶膜 6 を用いたため、P Z T 薄膜 1 0 の配向制御を行なうことが可能である。したがって、 γ - Al_2O_3 単結晶膜 6 を (0 0 1) 配向した場合、上部の P Z T 薄膜 1 0 を (0 0 1) 配向とすることができ、優れた焦電性を有する P Z T 薄膜 1 0 を得ることができる。

【0037】

また、本実施形態の M F M I S 構造薄膜 2 は、 γ - Al_2O_3 単結晶膜 6 の直上に下部電極として L N O 膜 8 を用いたため、L N O 膜 8 と γ - Al_2O_3 単結晶膜 6 の密着性を向上させることができる。下部電極に P t 膜を用いた場合は、P Z T 薄膜 1 0 の焼成時のストレスによって、下部電極 P t と γ - Al_2O_3 単結晶膜 6 の界面に剥離が生じる場合があるが、下部電極に L N O 膜 8 を用いることにより、L N O 膜 8 と γ - Al_2O_3 単結晶膜 6 の界面の剥離を防ぐことができる。これは、 γ - Al_2O_3 単結晶膜 6 と L N O 膜 8 がともに酸化物であるため、両者の密着性が向上したものと考えられるためである。

10

【0038】

また、本実施形態の M F M I S 構造薄膜 2 は、下部電極として L N O 膜 8 を用いたため、L N O 膜 8 と P Z T 薄膜 1 0 の間の密着性を向上させることができる。これは、L N O 膜 8 と P Z T 薄膜 1 0 がともに酸化物であるため、両者の密着性が向上したものと考えられるためである。

【0039】

また、本実施形態の M F M I S 構造薄膜 2 は、下部電極として L N O 膜 8 を用いており、L N O 膜 8 は P Z T 薄膜 1 0 と同じペロブスカイト構造を有しているため、P Z T 薄膜 1 0 のエピタキシャル成長を実現し易いという利点もある。

20

【0040】

次に、本発明の第 2 の実施形態について説明する。図 3 は、第 2 の実施形態の M F M I S 構造薄膜 1 4 の構成を示す断面図である。図 3 に示すように、M F M I S 構造薄膜 1 4 の最下部は、シリコン基板 1 6 である。シリコン基板 1 6 は、単結晶膜であり、(0 0 1) または (1 1 1) 配向のものが用いられる。

【0041】

シリコン基板 1 6 の直上には、 γ - Al_2O_3 単結晶膜 1 8 が形成されている。 γ - Al_2O_3 単結晶膜 1 8 は、M F M I S 構造薄膜 2 の絶縁膜として用いられるとともに、上部に形成される各膜のバッファ層としても用いられる。

30

【0042】

また、 γ - Al_2O_3 単結晶膜 1 8 の直上には、下部電極である SrRuO_3 (S R O) 膜 2 0 が形成されている。S R O 膜 2 0 を構成する SrRuO_3 は、導電性酸化物のルテニウム酸ストロンチウムである。S R O の結晶構造を図 4 に示す。図 4 (a) は、S R O の結晶構造を示す図であり、図 4 (a) にあるように、S R O の結晶構造は 3 軸の長さがそれぞれ異なる斜方晶である。しかしながら、図 4 (b) に示すように、S R O の結晶構造は、斜方晶の中に立方晶を 2 つ重ねた構造と考えることができる。このように、斜方晶の中に立方晶を 2 つ重ねた構造を擬立方晶と定義する。S R O を擬立方晶の結晶構造と考えた場合、S R O の結晶構造はペロブスカイト構造とみなすことができる。

40

【0043】

S R O 膜 2 0 は、 γ - Al_2O_3 単結晶膜 1 8 の直上に形成されるものであるが、S R O 膜 2 0 と γ - Al_2O_3 単結晶膜 1 8 の間の格子不整合率は、約 1 パーセントと小さいため、S R O 膜 2 0 は、 γ - Al_2O_3 単結晶膜 1 8 の上にエピタキシャル成長することが期待できる。

【0044】

S R O 膜 2 0 の直上には、P Z T 薄膜 2 2 が形成されている。P Z T 薄膜 2 2 は、ペロブスカイト構造のジルコン酸チタン酸鉛 $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$ であり、反強誘電体であるジルコン酸鉛 (PbZrO_3) と強誘電体であるチタン酸鉛 (PbTiO_3) とを両成分とする PbZrO_3 - PbTiO_3 系全率固溶体である。また、P Z T 薄膜 2 2 の直上には上部電極である P t 膜 2 4 が形成されている。

50

【0045】

上述したように、本発明の第2の実施形態のMFMI S構造薄膜14は、シリコン基板16上に $-Al_2O_3$ 単結晶膜18、SRO膜20、PZT薄膜22およびPt膜24を順次積層させたため、この薄膜を各種センサ素子に加工することにより、強誘電体の焦電性を利用したセンサ素子を構成することができる。

【0046】

また、本実施形態のMFMI S構造薄膜14は、バッファ層として $-Al_2O_3$ 単結晶膜18を用いたため、上部に形成されるSRO膜20およびPZT薄膜22をエピタキシャル成長させることが可能となる。これにより、優れた特性のPZT薄膜22を得ることができる。

10

【0047】

また、本実施形態のMFMI S構造薄膜14は、 $-Al_2O_3$ 単結晶膜18上に、下部電極としてのSRO膜20を用いたため、SRO膜20と $-Al_2O_3$ 単結晶膜18との間の密着性を向上させることができる。

【0048】

また、本実施形態のMFMI S構造薄膜14は、下部電極としてSRO膜20を用いたため、SRO膜20の直上に形成されるPZT薄膜22との密着性を向上させることができる。また、SRO膜20は、PZT薄膜22との界面の特性が良好であり、PZTの特性を劣化させないという利点もある。また、SRO膜20は、PZT薄膜22のPbの拡散に対して、高いバリア性を有しており、優れた特性のPZT薄膜22を得ることができる。

20

【0049】

次に、本発明の第3の実施形態について説明する。図5は、第3の実施形態のMFMI S構造薄膜26の構成を示す断面図である。図5に示すように、MFMI S構造薄膜26の最下部はシリコン基板28である。シリコン基板28の直上には、 $-Al_2O_3$ 単結晶膜30が形成されている。 $-Al_2O_3$ 単結晶膜30の直上には、Pt膜32が形成されている。Pt膜32の直上には、下部電極であるSrRuO₃ (SRO)膜34が形成されている。SRO膜34の直上にはPZT薄膜36が形成されており、PZT薄膜36の直上には、上部電極であるPt膜38が形成されている。

【0050】

上述した本発明の第3の実施形態のMFMI S構造薄膜26は、 $-Al_2O_3$ 単結晶膜30の直上にPt膜32を形成することにより、Pt膜32の直上のSRO膜34の配向性を向上させることが期待できる。これにより、SRO膜34の直上のPZT薄膜36の特性を向上させることができる。

30

【0051】

また、本実施形態のMFMI S構造薄膜26は、Pt膜32を用いたため、下部電極であるSRO膜34の抵抗値を低くすることができ、適切にPZT薄膜36の特性を測定することができる。

【実施例】

【0052】

本発明の第1の実施形態に対応する実施例1について説明する。

($-Al_2O_3$ 膜の成膜)

シリコン基板(001)上に $-Al_2O_3$ 膜をエピタキシャル成膜させた。Cold-Wall CVD装置における成長条件は、基板温度が930、圧力が750Pa、成長時間が30分であり、膜厚は50nmであった。形成された $-Al_2O_3$ 膜のRHEEDパターンを図6に示す。図6によれば、リングがかかったスポットパターンのようなものを確認することができる。また、入射方向によってはパターンが変化していることがわかる。

40

【0053】

(LNO膜の成膜)

50

次に、 $\text{-Al}_2\text{O}_3$ 膜上に LNO 膜を成膜させた。LNO 膜はゾルゲル法によって成膜させた。ゾルゲル法による LNO 膜のプロセスを図 7 に示す。図 7 のフローチャートに示すように、ゾルゲル法とは、前駆体溶液を目的基板上に塗布してコーティング膜を形成し、熱処理による乾燥、有機成分の分解、除去工程を経て、最終的には目的の物質へと結晶化させて薄膜を得る方法である。なお、今回は、コーティング膜の形成方法としては、使用溶液量が少ないスピコーティング法を利用した。また、今回は濃度 0.3 M の前駆体溶液を使用し、スピコーティングは図 8 に示すような条件で行なった。この場合、一層の LNO 膜の膜厚は、約 20 nm であった。

【0054】

(アニーリング温度依存性)

図 7 に示したゾルゲル法のフローチャートの中で、LNO 膜の結晶化が起こるのはアニーリング時である。したがって、アニーリングの条件が LNO 膜の結晶性に影響を与えると考えられるため、アニーリング時の試料温度およびアニーリング時間の 2 つのパラメータを変化させた。

【0055】

アニーリング温度を 600 から 800 の範囲で変化させた場合の XRD パターンの測定結果を図 9 (a) に、ロックンクカーブを図 9 (b) に示す。図 9 (a) に示されているように、すべてのアニーリング温度において、(110) 面などの (001) 面以外のピークはほとんど観測されず、(001) 配向していることがわかった。ピーク強度を比較すると、600 の場合の (001) 面のピーク強度は、他の温度のそれに比べて小さいことがわかった。700 から 800 の間では、ピーク強度に大きな差は無いが、750 の場合に最も大きくなった。

【0056】

また、図 9 (b) のロックンクカーブを見ると、750 において、半値幅が 4.04° と最も小さくなった。また、600 の場合にピーク強度が弱く、半値幅も小さかった理由としては、アニーリング温度が低いため、LNO 膜が完全に結晶化していないことが考えられる。また、アニーリング温度の増加とともにピーク強度が強くなり、半値幅が小さくなる傾向が 800 において見られなくなった。これは、アニーリング温度が高すぎて、 LaNiO_3 の分解が始まり、組成ずれの傾向が現れていると考えられる。以上の結果より、750 のアニーリング温度において、最も強く (001) 配向した LNO 膜が得られることが分かった。

【0057】

また、LNO 膜のアニーリング温度を 600 から 800 の範囲で変化させた場合の LNO 膜の抵抗率の測定結果を図 10 に示す。図 10 に示すように、アニーリング温度が 750 までは、アニーリング温度の上昇に従って抵抗率は減少するが、750 で抵抗率が最小値を示した後、アニーリング温度の上昇にともなって抵抗率は増加傾向を示している。したがって、アニーリング温度が 750 の場合において、最も低い抵抗率の LNO 膜を得ることができた。以上の配向性および抵抗率の結果より、LNO 膜のアニーリング温度は 750 が最適であった。

【0058】

(アニーリング時間依存性)

LNO 膜のアニーリング時間を 5 分から 30 分の範囲で変化させた場合の XRD パターンの測定結果を図 11 (a) に、ロックンクカーブを図 11 (b) に示す。図 11 (a) にあるように、すべてのアニーリング時間において (001) 配向していることがわかった。ピーク強度に関しては、10 分の場合に最も大きくなっている。また、図 11 (b) のロックンクカーブを見ると、10 分の場合において、半値幅が 4.04° と最も小さくなった。したがって、LNO 膜のアニーリング時間は、10 分の場合に最も強く (001) 配向した LNO 膜が得られることがわかった。

【0059】

また、LNO 膜のアニーリング時間を 5 分から 30 分の範囲で変化させた場合の LNO 膜

10

20

30

40

50

の抵抗率の測定結果を図12に示す。図12によれば、LNO膜のアニーリング時間が長くなるにつれて抵抗率は減少していき、アニーリング時間が15分の場合に抵抗率は最も小さくなっている。したがって、アニーリング時間が10分から15分の場合に、抵抗率の低いLNO膜が得られることがわかった。以上の配向性および抵抗率の結果より、LNO膜のアニーリング時間は10分が最適であった。

【0060】

(PZT薄膜の成膜)

- Al₂O₃膜上で(001)に強く配向したLNO膜の上に、PZT薄膜を成膜した。PZT薄膜の成膜方法はゾルゲル法を用いた。図13にPZT薄膜を成膜した際のゾルゲル法のプロセスフローチャートを示す。使用したPZTの組成比(Zr/Ti比)は、
10
上述したように、(001)配向のPZT薄膜を得るために、Zr/Ti = 40/60のものを使用した。図13に示すスピンコート条件において、一層のPZT膜厚は約80nmとなった。これを三層成膜するので、PZT薄膜の膜厚は約240nmとなった。

【0061】

(PZT薄膜の評価)

LNO / - Al₂O₃ / Si(001)基板上のPZT薄膜のXRDパターンの測定結果を図14に示す。図14に示されているように、得られたPZT薄膜は(001)方向に強く配向していることが分かった。これより、LNO / - Al₂O₃ / Si(001)基板によって、PZT(001)の配向制御が実現できた。
20

【0062】

(上部Pt膜の成膜)

得られた薄膜の電気的特性を評価するために、PZT / LNO / - Al₂O₃ / Si上に上部電極としてPtを成膜した。Pt膜はスパッタ法により成膜したが、成膜条件は、基板温度が室温、RFパワーが50W、スパッタリング時間は6分であった。なお、Pt膜の膜厚は約100nmであった。

【0063】

(PZT薄膜のリーク電流特性)

PZT薄膜のリーク電流特性は、半導体パラメータアナライザ(Agilent製、HP4140B)のI-V測定モードを使用して測定した。測定条件は、印加電圧を0から2V(step: 50mV)とした。電極サイズが直径1000μmの場合の測定結果を図15に示す。図15に示されているように、PZT薄膜の抵抗率を読み取ると、数十M程度となった。この抵抗値は、一般的なPZTの抵抗値がギガ(G)オーダーであることを考慮すると、かなり小さい値であった。この理由は、今回得られたPZT薄膜の膜質があまり良好でなかったことが原因であると考えられる。
30

【0064】

(PZT薄膜の比誘電率および誘電損失)

PZT薄膜の比誘電率および誘電損失は、インピーダンスアナライザ(Agilent製、HP4294A)によって誘電損失を測定し、また静電容量を測定して得られた容量値から比誘電率を算出した。測定条件は、周波数が1kHz、OSC levelが10mV、DC biasが0V、電極サイズが直径100μmであった。測定の結果、比誘電率は1170、誘電損失は3パーセントであった。
40

【0065】

(PZT薄膜の焦電特性)

試料温度を変化させた際の焦電流の測定を行なった。測定に使用した試料は、上部電極Ptのスパッタ後、650、90秒の回復アニールを行なったものである。具体的な測定方法は、恒温槽内のシールドボックスの中に試料をセットした後、恒温槽温度を100まで上昇させた。これにより、試料温度がゆっくり上昇し、その温度上昇によって流れる焦電流を10秒間隔で測定した。

【0066】

図16(a)に試料温度の時間変化を、図16(b)に測定時の試料の温度勾配波形を、
50

図16(c)にその際に得られた電流波形を示す。焦電流は試料の温度勾配に比例して流れる。したがって、試料の温度勾配波形と得られた電流波形を重ねた結果、図16(d)に示すように、両者がほぼ一致した。このことから、今回得られた電流波形は焦電流によるものであると考えられる。

【0067】

次に、得られた2つの波形から、最大焦電流および最大温度勾配を読み取り、これらの値と、 $\alpha = (I_{max}) / ((dT/dt) \times S)$ の式を用いて焦電係数を求めた。ここで、 I_{max} は最大焦電流、 dT/dt は最大温度勾配、 S は電極面積である。計算の結果、焦電係数は、 $0.14 \times 10^{-8} [C/cm^2/K]$

となった。この値は、報告されているPZT薄膜の焦電係数 $3.0 \times 10^{-8} [C/cm^2/K]$ と比較すると一桁程度低かった。

10

【0068】

次に、本発明の第2の実施形態に対応する実施例2について説明する。

(γ - Al_2O_3 膜の成膜)

シリコン基板は2インチのSi(001)と2インチのSi(111)を使用した。2インチSi(001)基板は、CVD法によりSi上に γ - Al_2O_3 膜を成膜した。成膜条件は、基板温度は1160℃、成膜時間は30分、TMAの流量は2.5 sccm、 O_2 の流量は20 sccmであった。また、2インチのSi(111)基板は、MBE法によりSi上に γ - Al_2O_3 膜を成膜した。成膜条件は、基板温度は750℃、Al分子線圧力はB.G. + 1×10^{-6} Pa、 O_2 の流量は1.0 sccm、成長圧力は 3.3×10^{-3} Pa、成長時間は60分であった。それぞれの製法で形成された γ - Al_2O_3/Si 基板の γ - Al_2O_3 膜の膜厚は4 nmであった。

20

【0069】

(SRO膜の成膜)

次に、それぞれの製法で形成された γ - Al_2O_3/Si 基板を2センチ角にカットし、有機洗浄を行なった。有機洗浄は、超音波洗浄でアセトンで10分間、メタノールで10分間行なった。その後、2センチ角 γ - Al_2O_3/Si 基板をスパッタ装置にセットし、チャンパーの圧力を 10^{-5} Paまで真空引きを行なった。その後、500℃、700℃、800℃の各温度まで基板温度を上昇させた。Arガス、 O_2 ガス流入後、ゲートバルブの開閉により、所望のスパッタ圧になるように調整し、プラズマを発生させた。プラズマを発生させた後、プリスパッタを5分間行い、所望のRF電力に調整し、成膜を行なった。成膜条件は、RF電力は15 W、成膜時間は60分、Arと O_2 の比は4:1、スパッタ圧は1 Paであった。成膜されたSRO膜の膜厚は約40から60 nmであった。

30

【0070】

(SRO膜の評価)

図17にSrRuO₃/ γ - $Al_2O_3/Si(001)$ 膜のRHEEDパターンの測定結果を示す。図17の左端の2つの写真は、今回SrRuO₃膜に使用した γ - $Al_2O_3/Si(001)$ のRHEEDパターンである。これ以外の6つの写真がSrRuO₃/ γ - $Al_2O_3/Si(001)$ のRHEEDパターンである。各基板温度のSrRuO₃/ γ - $Al_2O_3/Si(001)$ は、入射方向に応じてパターンの変化を確認することができなかった。また、パターンはリングパターンであったため、今回得られた γ - $Al_2O_3/Si(001)$ 上のSrRuO₃は多結晶膜であると考えられる。

40

【0071】

また、図18にSrRuO₃/ γ - $Al_2O_3/Si(111)$ 膜のRHEEDパターンの測定結果を示す。図18の左端の2つの写真は、今回SrRuO₃膜に使用した γ - $Al_2O_3/Si(111)$ のRHEEDパターンである。これ以外の3つの写真がSrRuO₃/ γ - $Al_2O_3/Si(111)$ のRHEEDパターンである。基板温度750℃のSrRuO₃/ γ - $Al_2O_3/Si(111)$ のパターンは入射方位に応じてパターンの変化を確認することができ、スポットパターンも確認することができた。また、リングパターンも確認することができたため、今回得られた γ - $Al_2O_3/Si(111)$

50

) 基板上的 SrRuO_3 膜は完全にエピタキシャル成長していないと考えられる。また、基板温度を 800 とすると、ハローパターンとなった。

【0072】

次に、今回得られた $\text{SrRuO}_3 / \text{Pt} / \text{Al}_2\text{O}_3 / \text{Si}(001)$ の XRD 測定結果を図 19 に示す。図 19 より、今回得られた SrRuO_3 膜は多結晶膜であると考えられる。また、 $\text{SrRuO}_3 / \text{Pt} / \text{Al}_2\text{O}_3 / \text{Si}(111)$ の XRD 測定結果を図 20 に示す。図 20 より、今回得られた SrRuO_3 膜は完全にはエピタキシャル成長していないものと考えられる。

【0073】

次に、本発明の第 3 の実施形態に対応する実施例 3 について説明する。

(Pt / Al_2O_3 / Si 基板上への SrRuO_3 の成膜)

シリコン基板は 2 インチの $\text{Si}(001)$ と 2 インチの $\text{Si}(111)$ を使用した。2 インチ $\text{Si}(001)$ 基板は、CVD 法により Si 上に Al_2O_3 膜を成膜した。成膜条件は、基板温度は 1160 、成膜時間は 30 分、TMA の流量は 2.5 sccm 、 O_2 の流量は 2.0 sccm であった。また、2 インチの $\text{Si}(111)$ 基板は、MBE 法により Si 上に Al_2O_3 膜を成膜した。成膜条件は、基板温度は 750 、Al 分子線圧力は $B.G. + 1 \times 10^{-6} \text{ Pa}$ 、 O_2 の流量は 1.0 sccm 、成長圧力は $3.3 \times 10^{-3} \text{ Pa}$ 、成長時間は 60 分であった。それぞれの製法で形成された $\text{Al}_2\text{O}_3 / \text{Si}$ 基板の Al_2O_3 膜の膜厚は 4 nm であった。

【0074】

次に、2 インチ $\text{Al}_2\text{O}_3 / \text{Si}$ 基板を 2 センチ角にカットし、有機洗浄を行なった。有機洗浄は、超音波洗浄でアセトン 10 分間、メタノール 10 分間行なった。その後、2 センチ角 $\text{Al}_2\text{O}_3 / \text{Si}$ 基板をスパッタ法により Pt 膜を成膜した。Pt 膜の成膜条件は、RF 電力は 75 W 、基板温度は 550 、成膜時間は 10 分間、Ar の流量は 72 sccm とした。成膜された Pt 膜の膜厚は 100 nm であった。

【0075】

その後、2 センチ角の Pt / $\text{Al}_2\text{O}_3 / \text{Si}$ 基板を 1 センチ角にカットし、有機洗浄を行なった。有機洗浄は、超音波洗浄でアセトンで 10 分間、メタノールで 10 分間行なった。その後、1 センチ角 Pt / $\text{Al}_2\text{O}_3 / \text{Si}$ 基板をスパッタ装置にセットし、チャンパーの圧力を 10^{-5} Pa まで真空引きを行なった。その後、 500 、 700 、 750 、 800 の各温度まで基板温度を上昇させた。Ar ガス、 O_2 ガス流入後、ゲートバルブの開閉により、所望のスパッタ圧になるように調整し、プラズマを発生させた。プラズマを発生させた後、プリスパッタを 5 分間行い、所望の RF 電力に調整し、成膜を行なった。成膜条件は、RF 電力は 15 W 、成膜時間は 60 分、Ar と O_2 の比は 4 : 1、スパッタ圧は 1 Pa であった。成膜された SRO 膜の膜厚は約 40 から 60 nm であった。

【0076】

(SRO 膜の評価)

図 21 に今回得られた薄膜の RHEED パターンの測定結果を示す。図 21 の左端の 2 つの写真は、Pt / $\text{Al}_2\text{O}_3 / \text{Si}(001)$ の RHEED パターンであり、右端の 2 つの写真が基板温度 700 で成膜した $\text{SrRuO}_3 / \text{Pt} / \text{Al}_2\text{O}_3 / \text{Si}(001)$ の RHEED パターンである。 $\text{SrRuO}_3 / \text{Pt} / \text{Al}_2\text{O}_3 / \text{Si}(001)$ の RHEED パターンより、入射方位に応じてパターンの変化を確認することができ、またスポットパターンも確認することができた。しかしながら、リングパターンも観測することができることから、今回成膜した SrRuO_3 は完全にエピタキシャル成長していないと考えられる。また、抵抗率を測定したところ、 $9.7 [\mu \cdot \text{cm}]$ であった。この値はバルクの SrRuO_3 の抵抗率 $150 [\mu \cdot \text{cm}]$ より低い値となった。これは、Pt を挟んだことにより抵抗率が低下したためであると考えられる。

【0077】

次に、図 22 に、 $\text{SrRuO}_3 / \text{Pt} / \text{Al}_2\text{O}_3 / \text{Si}(111)$ の RHEED パ

10

20

30

40

50

ターンの測定結果を示す。図22の左端の2つの写真は、Pt / - Al₂O₃ / Si (111) のRHEEDパターンであり、他の6つの写真が各基板温度におけるSrRuO₃ / Pt / - Al₂O₃ / Si (111) のRHEEDパターンである。これによれば、入射方位に応じてパターンの変化を確認することができ、スポットパターンも確認することができた。また、基板温度を上昇させていくことにより、スポットパターンがストリークパターンに変化していることを確認することができた。このことから、基板温度を上昇させることにより、SrRuO₃膜の表面状態は平坦になっていくことがわかった。また、抵抗率を測定したところ、26.4 [μ · cm]であった。この値はバルクのSrRuO₃の抵抗率150 [μ · cm]より低い値となった。これは、Ptを挟んだことにより抵抗率が低下したためであると考えられる。

10

【0078】

次に、図23にSrRuO₃ / Pt / - Al₂O₃ / Si (001) のXRDパターンの測定結果を示す。図23より、SrRuO₃のピークはPtのピークに埋もれてしまっており、確認することができなかった。

【0079】

次に、図24にSrRuO₃ / Pt / - Al₂O₃ / Si (111) のXRDパターンの測定結果を示す。図24より、Pt (111)のピークとSrRuO₃ (111)_cのピークの位置が近く、また、Pt (111)のピークが強いため、SrRuO₃ (111)_cのピークはPt (111)のピークに埋もれてしまっているが、RHEEDの測定結果より、SrRuO₃はPt上にエピタキシャル成長したと考えられる。

20

【0080】

(PZT薄膜の成膜)

SrRuO₃ / Pt / - Al₂O₃ / Si (111) 基板上にPZT薄膜 (Pb (Zr_{0.52}, Ti_{0.48}) O₃) を成膜した。比較用の基板としては、Pt (111) / Ti / SiO₂ / Si (001)、Pt / - Al₂O₃ / Si (111) を用いた。PZT薄膜の成膜にはゾルゲル法を用いた。ゾルゲル法のプロセスは、図25に示すものとし、このプロセスを13回行い、膜厚1.3 μmのPZT薄膜を成膜した。基板のサイズは2センチ角である。

【0081】

Pt / - Al₂O₃ / Si (111) 基板上にPZT薄膜を成膜したものは、1層目のRTAプロセス中にPZT - Pt界面で剥離が発生した。その他の基板では、剥離やクラックは見られなかった。図26にPZT薄膜のXRDパターンの測定結果を示す。図23(a)に示すPt (111) / Ti / SiO₂ / Si (001) 基板上のPZT薄膜は、PZT (111) に優勢配向しているが、その他のペロブスカイト相のピークが観測され、多結晶膜であった。これに対し、SrRuO₃ / Pt / - Al₂O₃ / Si (111) 基板上のPZT薄膜は、PZT (111) のピークが観測され、PZT {220} のスキャンから面内に6回の対称性をもつエピタキシャル膜であることがわかった。また、PZT (111) ピークのロッキングカーブの測定結果より、Pt (111) / Ti / SiO₂ / Si (001) 基板上で約16°、SrRuO₃ / Pt / - Al₂O₃ / Si (111) 基板上で約10°であった。

30

40

【図面の簡単な説明】

【0082】

【図1】本発明に係る第1実施形態の全体構成を示す断面図である。

【図2】本発明に係る第1実施形態のLaNiO₃の結晶構造を説明するための図である。

【図3】本発明に係る第2実施形態の全体構成を示す断面図である。

【図4】本発明に係る第1実施形態のSrRuO₃の結晶構造を説明するための図である。

【図5】本発明に係る第3実施形態の全体構成を示す断面図である。

【図6】本発明に係る実施例1の - Al₂O₃膜のRHEEDパターンである。

50

【図 7】本発明に係る実施例 1 のゾルゲル法による L N O 膜のプロセスを説明するためのフローチャートである。

【図 8】本発明に係る実施例 1 のスピンコーティング条件を示す図である。

【図 9】本発明に係る実施例 1 の X R D パターンおよびロッキングカーブを示す図である。

【図 1 0】本発明に係る実施例 1 の L N O 膜の抵抗率の測定結果である。

【図 1 1】本発明に係る実施例 1 の X R D パターンおよびロッキングカーブを示す図である。

【図 1 2】本発明に係る実施例 1 の L N O 膜の抵抗率の測定結果である。

【図 1 3】本発明に係る実施例 1 のゾルゲル法による P Z T 薄膜のプロセスを説明するためのフローチャートである。 10

【図 1 4】本発明に係る実施例 1 の X R D パターンを示す図である。

【図 1 5】本発明に係る実施例 1 のリーク電流特性をの測定結果である。

【図 1 6】本発明に係る実施例 1 の焦電特性の測定結果である。

【図 1 7】本発明に係る実施例 2 の S r R u O ₃ 膜の R H E E D パターンである。

【図 1 8】本発明に係る実施例 2 の S r R u O ₃ 膜の R H E E D パターンである。

【図 1 9】本発明に係る実施例 2 の X R D パターンを示す図である。

【図 2 0】本発明に係る実施例 2 の X R D パターンを示す図である。

【図 2 1】本発明に係る実施例 3 の S r R u O ₃ の R H E E D パターンである。

【図 2 2】本発明に係る実施例 3 の S r R u O ₃ の R H E E D パターンである。 20

【図 2 3】本発明に係る実施例 3 の X R D パターンを示す図である。

【図 2 4】本発明に係る実施例 3 の X R D パターンを示す図である。

【図 2 5】本発明に係る実施例 3 のゾルゲル法による P Z T 薄膜のプロセスを説明するためのフローチャートである。

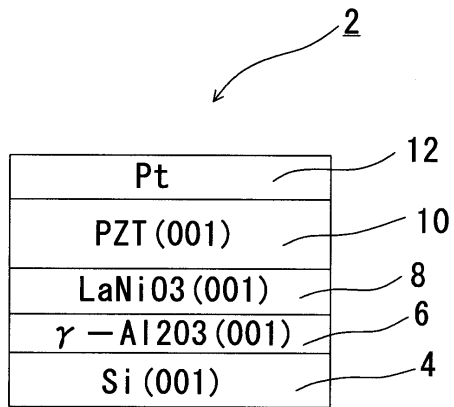
【図 2 6】本発明に係る実施例 3 の X R D パターンを説明するための図である。

【符号の説明】

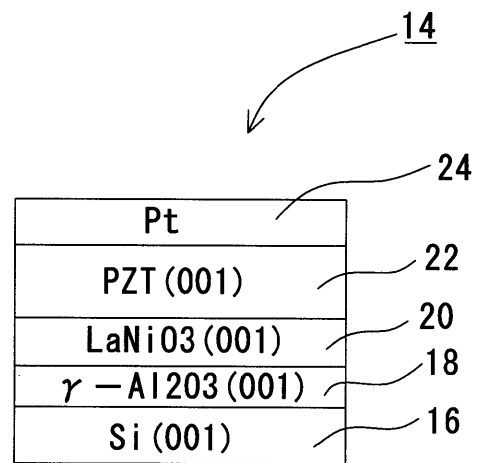
【 0 0 8 3 】

2	M F M I S 構造薄膜	
4	シリコン基板	
6	- A l ₂ O ₃ 単結晶膜	30
8	L a N i O ₃ 膜	
1 0	P Z T 薄膜	
1 2	P t 膜	
1 4	M F M I S 構造薄膜	
1 6	シリコン基板	
1 8	- A l ₂ O ₃ 単結晶膜	
2 0	S r R u O ₃ 膜	
2 2	P Z T 薄膜	
2 4	P t 膜	
2 6	M F M I S 構造薄膜	40
2 8	シリコン基板	
3 0	- A l ₂ O ₃ 単結晶膜	
3 2	P t 膜	
3 4	S r R u O ₃ 膜	
3 6	P Z T 薄膜	
3 8	P t 膜	

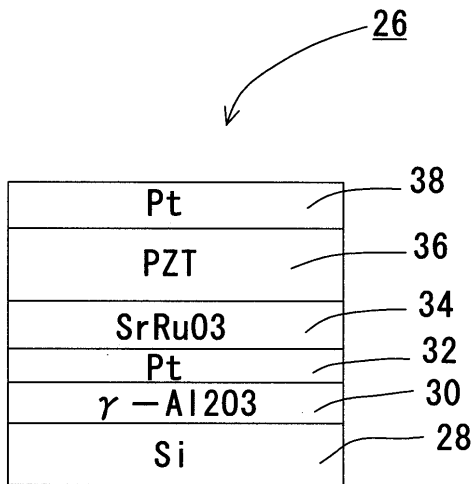
【図1】



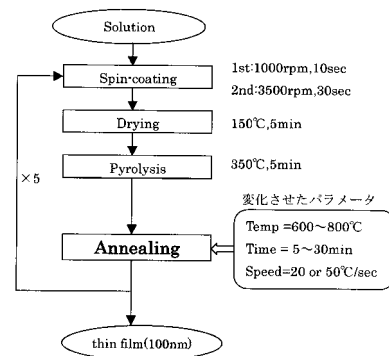
【図3】



【図5】



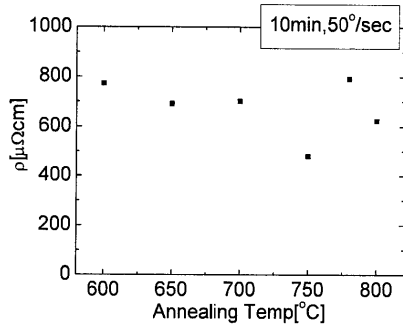
【図7】



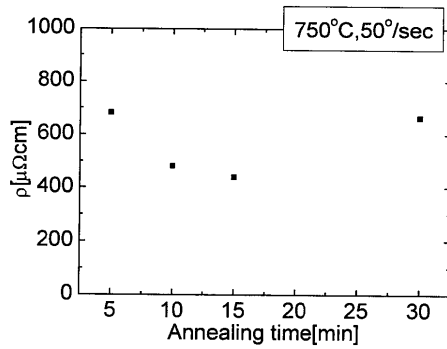
【図8】

	回転数	時間
1st	1000rpm	5sec
2nd	3500rpm	30sec

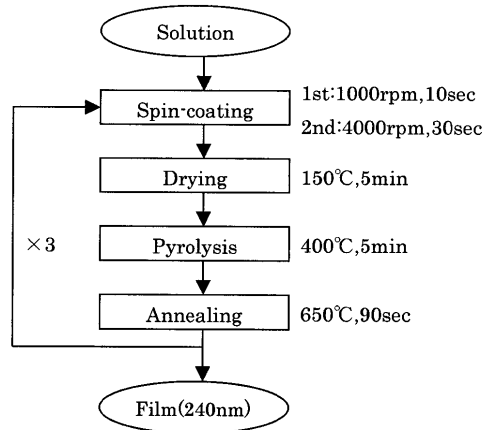
【 10 】



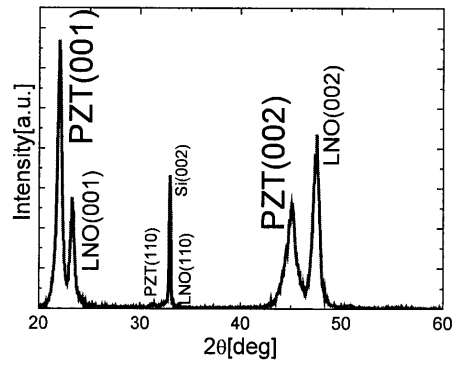
【 12 】



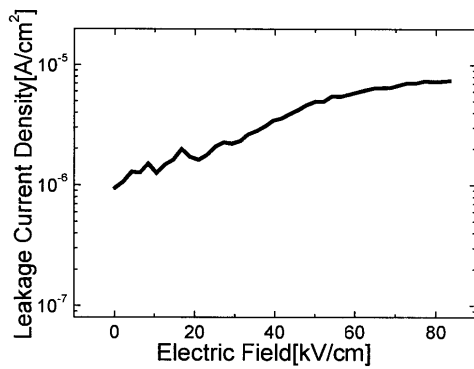
【 13 】



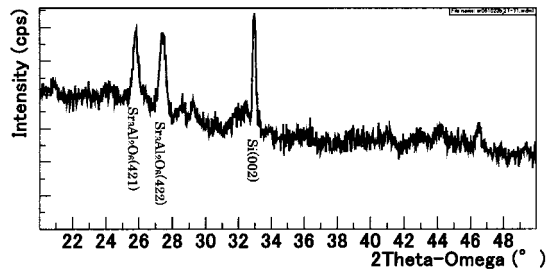
【 14 】



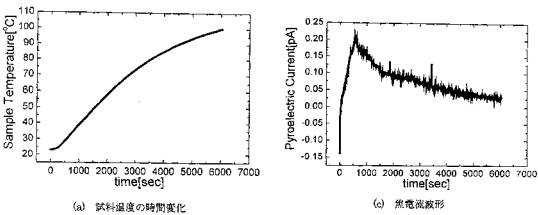
【 15 】



【 19 】



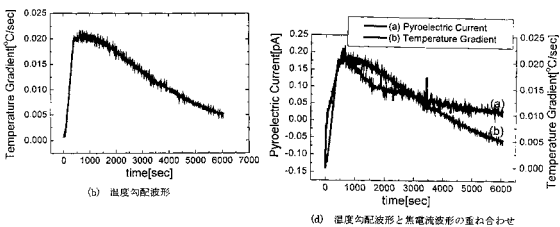
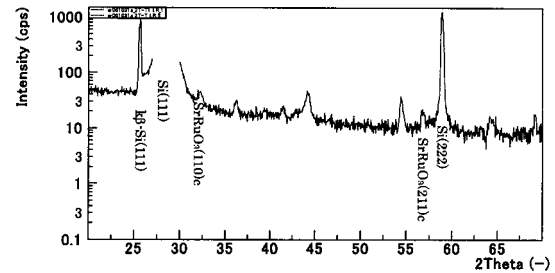
【 16 】



(a) 試料温度の時間変化

(b) 焦電流波形

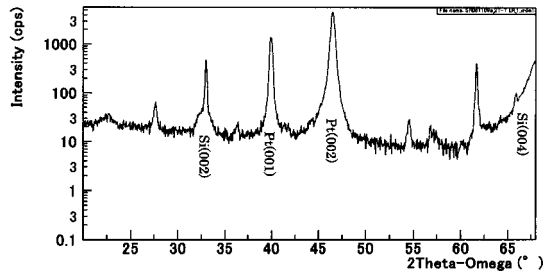
【 20 】



(a) 温度勾配波形

(b) 温度勾配波形と焦電流波形の重ね合わせ

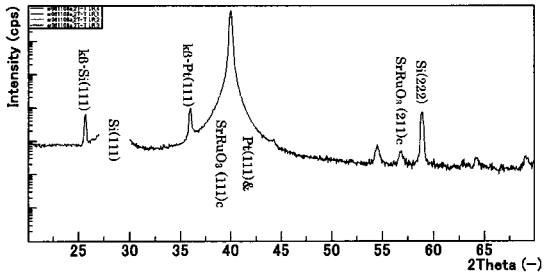
【 2 3 】



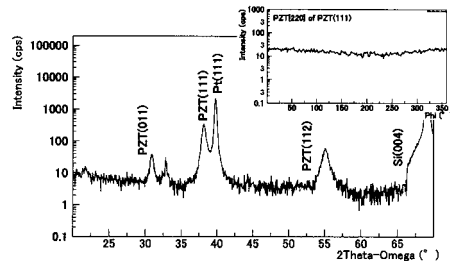
【 2 5 】

1	スピンコーティング	<ul style="list-style-type: none"> ・ 1st : 1500rpm: 10sec ・ 2nd : 4000rpm: 20sec
2	ドライ	・ 150°C、5min
3	仮焼成	・ 400°C、5min
4	アニール	<ul style="list-style-type: none"> ・ 650°C(+50°C/sec)、90sec ・ O₂: 0.5 slm

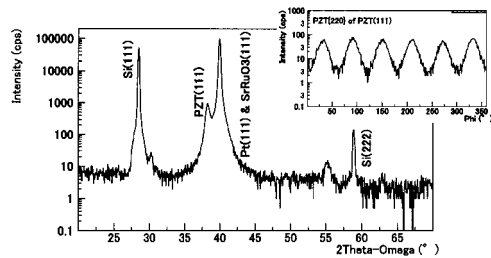
【 2 4 】



【 2 6 】

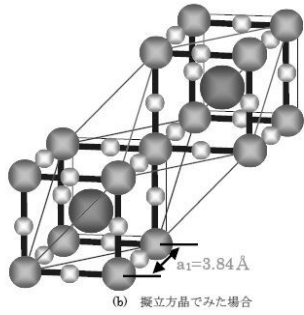
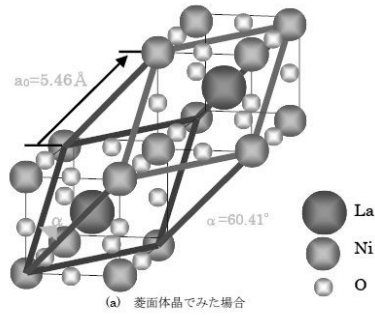


(a)Pt(111)/Ti/SiO₂/Si(001)基板上的多結晶PZT

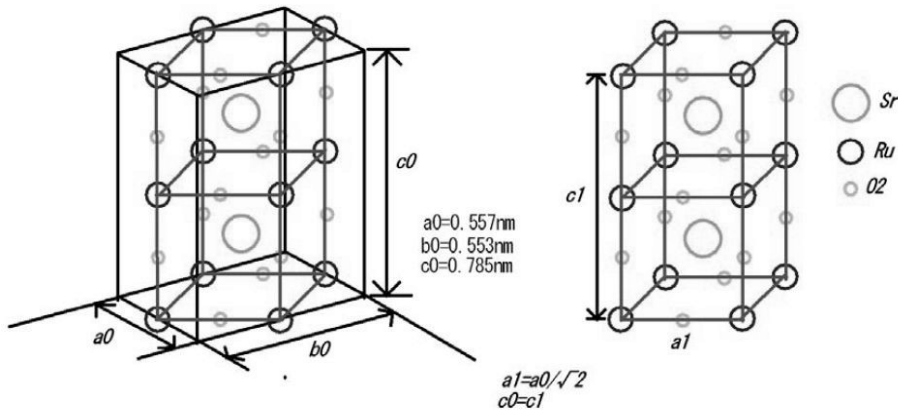


(b)SrRuO₃/Pt/γ-Al₂O₃/Si(111)基板上的エピタキシャルPZT

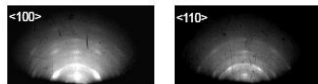
【 図 2 】



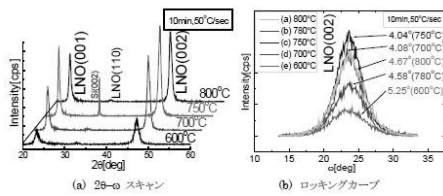
【 図 4 】



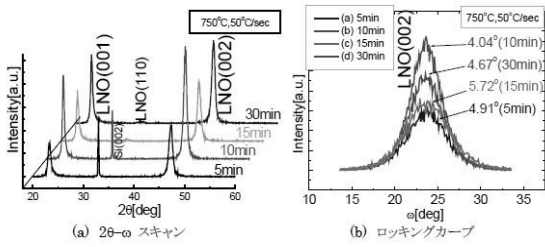
【 図 6 】



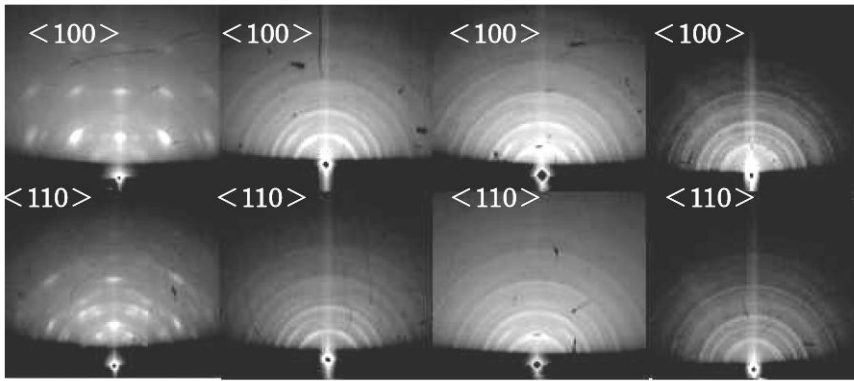
【 図 9 】



【 図 1 1 】

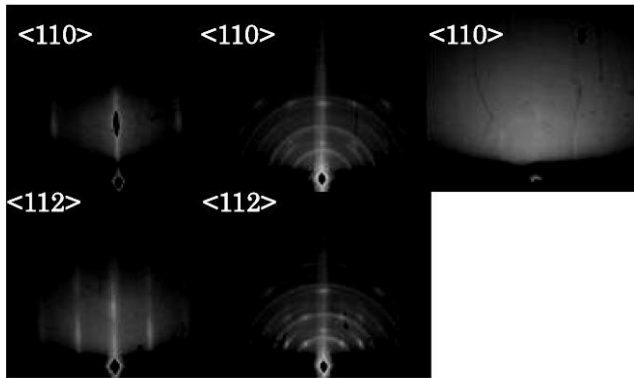


【 図 1 7 】



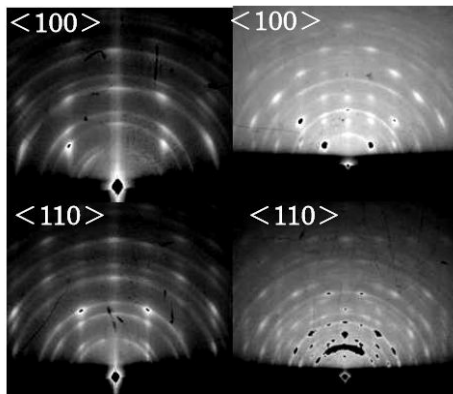
(a) γ - $\text{Al}_2\text{O}_3/\text{Si}(001)$ ①基板温度 500°C ②基板温度 700°C ③ 基板温度 800°C
 (b) $\text{SrRuO}_3/\gamma\text{-Al}_2\text{O}_3/\text{Si}(001)$

【 図 1 8 】



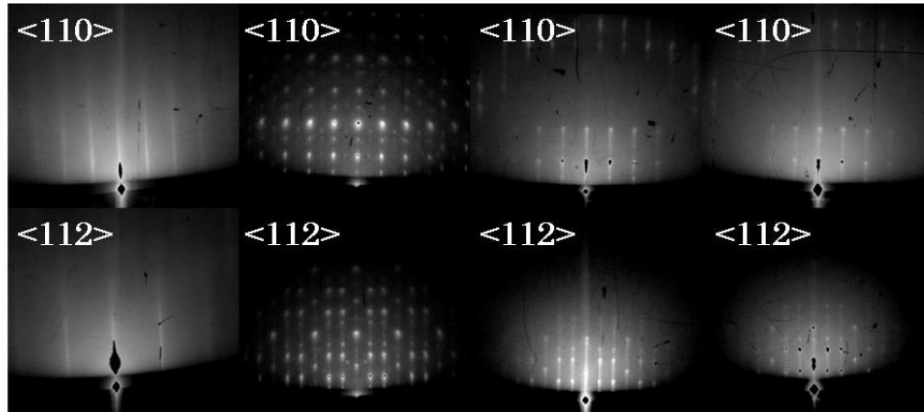
(a) $\gamma\text{-Al}_2\text{O}_3/\text{Si}(111)$ ①Subs.Temp.750°C ②Subs.Temp.800°C
 (b) $\text{SrRuO}_3/\gamma\text{-Al}_2\text{O}_3/\text{Si}(111)$

【 図 2 1 】



(a) $\text{Pt}/\gamma\text{-Al}_2\text{O}_3/\text{Si}(001)$ (b) $\text{SrRuO}_3/\text{Pt}/\gamma\text{-Al}_2\text{O}_3/\text{Si}(001)$

【 図 2 2 】



(a) Pt/ γ -Al₂O₃/Si(111) ①基板温度 500°C ②基板温度 700°C ③基板温度 800°C

(b) SrRuO₃/Pt/ γ -Al₂O₃/Si(111)

フロントページの続き

- (72)発明者 赤井 大輔
愛知県豊橋市天伯町雲雀ヶ丘1-1 国立大学法人豊橋技術科学大学内
- (72)発明者 伊藤 幹記
愛知県豊橋市天伯町雲雀ヶ丘1-1 国立大学法人豊橋技術科学大学内
- (72)発明者 大隣 樹人
愛知県豊橋市天伯町雲雀ヶ丘1-1 国立大学法人豊橋技術科学大学内
- (72)発明者 菊池 賢朗
愛知県豊橋市天伯町雲雀ヶ丘1-1 国立大学法人豊橋技術科学大学内

審査官 工藤 一光

- (56)参考文献 国際公開第2004/061881(WO, A1)
特開2008-232896(JP, A)
特開2008-192867(JP, A)
特開2008-306009(JP, A)
赤井 大輔、余川 三香子、平林 京介、澤田 和明、石田 誠、エピタキシャル - A1203 / Si 基板上への強誘電体薄膜形成、電子情報通信学会技術研究報告、シリコン材料・デバイスSDM, 日本, 電子情報通信学会, 2003年 5月 9日, 103(51), p. 61-65

- (58)調査した分野(Int.Cl., DB名)
H01L41/00-41/47
H01L27/04