

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4951772号  
(P4951772)

(45) 発行日 平成24年6月13日(2012.6.13)

(24) 登録日 平成24年3月23日(2012.3.23)

(51) Int. Cl. F 1  
**HO2M 3/155 (2006.01)**  
 HO2M 3/155 R  
 HO2M 3/155 E

請求項の数 3 (全 10 頁)

<p>(21) 出願番号 特願2008-259612 (P2008-259612)                  (22) 出願日 平成20年10月6日 (2008.10.6)                  (65) 公開番号 特開2010-93893 (P2010-93893A)                  (43) 公開日 平成22年4月22日 (2010.4.22)                  審査請求日 平成21年11月26日 (2009.11.26)</p>	<p>(73) 特許権者 304028726                  国立大学法人 大分大学                  大分県大分市大字旦野原700番地                  (72) 発明者 西嶋 仁浩                  大分県大分市旦野原700番地国立大学法人 大分大学工学部                   審査官 牧 初</p>
--	---

最終頁に続く

(54) 【発明の名称】 タップインダクタコンバータ

(57) 【特許請求の範囲】

【請求項1】

入力電源と負荷の間に、主スイッチ、整流素子、1次及び2次の巻線を巻いた磁性体、出力平滑コンデンサとを設けて直流電圧を異なった直流電圧に変換するタップインダクタコンバータにおいて、補助スイッチと補助コンデンサからなる直列回路を、1次の巻線又は主スイッチと並列に設け、或いは主スイッチと1次巻線との中点とグラウンドとの間に設け、前記補助スイッチと並列に補助ダイオードを接続し、前記補助スイッチを主スイッチがオンになる時点から所定時間前迄の間だけオンにすることによって、コンバータの伝達特性を悪化させることなく、主スイッチのスイッチングサージを除去することを特徴とするタップインダクタコンバータ。

【請求項2】

前記補助スイッチの有するボディダイオードを前記補助ダイオードの代わりに利用し、部品点数を減らしたことを特徴とする前記請求項1に記載のタップインダクタコンバータ。

【請求項3】

前記補助スイッチがオンの期間に、補助コンデンサとタップインダクタの漏れインダクタ成分を電流共振させることを特徴とする前記請求項1、請求項2に記載のタップインダクタコンバータ。

【発明の詳細な説明】

【技術分野】

## 【0001】

本発明は、スイッチング電源に関し、特に、大幅な電圧変換率を高い電力効率で得られるタップインダクタコンバータに関する。

## 【背景技術】

## 【0002】

マイクロプロセッサにおいて、高クロック周波数、高集積、低消費電力を実現させるには、駆動電圧を下げる必要がある。例えば、パソコンのCPUでは、1997年は1.8Vで駆動していたのに対し、2007年では、1.0Vで駆動している。これに対し、マイクロプロセッサ用電源の入力電圧は、パソコンでは12V、産業応用機器では24Vが利用されており、これらの高い電圧から1V程度へ大幅に降圧する電源が必要となる。

10

## 【0003】

低電圧出力を作る場合には、一般的に、図19に示す降圧形コンバータが用いられている。しかし、降圧形コンバータは、降圧比が大きくなるに連れて電力効率が悪くなるため、大幅に降圧する用途には不向きである。

## 【0004】

そこで、大幅な電圧変換率を得るために、図20に示す様なタップインダクタコンバータが提案されている。このコンバータは、従来の降圧形コンバータの持つインダクタに中間タップを設けたもので、1次巻線 $n_1$ と2次巻線 $n_2$ の巻数比に比例して大幅な電圧変換率を得ることが出来る。

## 【0005】

ただし、タップインダクタコンバータは、タップインダクタの漏れインダクタンスの影響により、主スイッチ(メインスイッチ) $S_m$ に過大なスイッチングサージが発生するため、このサージを取り除く対策が必要となる。しかし、RCスナバ回路など、熱損失としてサージエネルギーを捨てる方法では、電力効率を悪くするため問題がある。

20

## 【0006】

そこで、損失を伴わない方法として、米国特許6,429,628、米国特許6,512,352、米国特許6,094,038に記載されたアクティブクランプ方式が提案されている。図1にその一例を示す。この方式は、1次巻線 $n_1$ と並列に補助コンデンサ(クランプコンデンサ) $C_c$ と補助スイッチ(クランプスイッチ) $S_c$ を接続し、主スイッチ $S_m$ と補助スイッチ $S_c$ を交互にオン・オフさせる。なお、ダイオード $D_{S_c}$ と $D_{S_R}$ は、補助スイッチ $S_c$ と同期整流スイッチ $S_m$ のボディダイオードである。これにより、補助スイッチ $S_c$ がオンの期間中に、サージエネルギーが一端補助コンデンサ $C_c$ で吸収され、その後、このエネルギーは入力電源 $V_i$ もしくは負荷 $R$ へ回生されるため、原理的には電力損失が発生しない。

30

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0007】

しかしながら、タップインダクタコンバータにアクティブクランプ方式を利用した場合、タップインダクタの漏れインダクタンスの影響によりコンバータの伝達特性が4次系となってしまうため、出力電圧の制御が難しくなるという問題があった。

また、整流素子を流れる電流波形がのこぎり波状となり、電流が最大値になったところでスイッチングするため、整流素子でのスイッチング損失やスイッチングサージが増加するという問題もあった。

40

## 【0008】

本発明は、上記のような従来技術の問題点を鑑みて、出力電圧制御が容易で、高効率、低ノイズのタップインダクタコンバータを提供しようとするものである。

## 【課題を解決するための手段】

## 【0009】

本発明は、入力電源と負荷の間に、主スイッチ(メインスイッチ)、整流素子、1次及び2次の巻線を巻いた磁性体、出力平滑コンデンサとを設けて直流電圧を異なった直流電圧に変換するタップインダクタコンバータにおいて、補助スイッチ(クランプスイッチ)と

50

補助コンデンサ（クランプコンデンサ）からなる直列回路を、図1等に示すように1次の巻線と並列に設け又は図13等に示すように主スイッチと並列に設け、或いは図14等に示すように主スイッチと1次巻線との中点とグランドとの間に設け、前記補助スイッチと並列に補助ダイオードを接続し、前記補助スイッチを主スイッチがオンになる時点から所定時間前迄の間だけオンにすることによって、コンバータの伝達特性を悪化させることなく、主スイッチのスイッチングサージを除去することを特徴とするタップインダクタコンバータである。

【0010】

また本発明は、前記補助ダイオードの代わりに、補助スイッチのボディダイオードを利用したことを特徴としている。

10

【0011】

更に本発明は、前記補助スイッチがオンの期間に、補助コンデンサとタップインダクタの漏れインダクタ成分を電流共振させることを特徴とする。

【発明の効果】

【0012】

上記のように構成された本発明のタップインダクタコンバータは、従来のアクティブクランプ方式タップインダクタコンバータと同様に、主スイッチのスイッチングサージを低減できるだけでなく、出力電圧制御の安定度が高いので、負荷応答特性の改善、出力平滑コンデンサの小型化が可能となる。また、補助コンデンサとタップインダクタの漏れインダクタ成分を電流共振させることでスイッチング損失やスイッチングサージが低減できるので、高周波スイッチングにおいても高い電力効率を得られる。

20

【発明を実施するための最良の形態】

【0013】

以下、添付図面を参照しながら、本発明を実施するための最良の形態を詳細に説明する。

【実施例1】

【0014】

図1に本発明のタップインダクタコンバータの実施例1を示す。図1において、アクティブクランプ方式タップインダクタコンバータは、基本回路として、入力電源 $V_i$ と、負荷 $R$ 間に、1次巻線 $n_1$ と主スイッチ $S_m$ と、整流素子である同期整流スイッチ $S_R$ 及び2次巻線 $n_2$ と、出力平滑コンデンサ $C_o$ を順次有し、この基本回路に少なくとも前記補助コンデンサ $C_c$ に補助スイッチ $S_c$ を接続した直列回路を前記1次巻線 $n_1$ と並列に設ける。前記1次巻線 $n_1$ と2次巻線 $n_2$ は磁性体に巻いた所謂タップインダクタ $Trs$ である。

30

補助スイッチ $S_c$ と同期整流スイッチ $S_R$ とは、ダイオード $D_{Sc}$ 、 $D_{SR}$ を各々並列接続する。前記各スイッチ素子がMOSFETの場合には、MOSFETのボディダイオードを利用できる。

【0015】

主スイッチ $S_m$ 、補助スイッチ $S_c$ 、同期整流スイッチ $S_R$ としては、MOSFETを使用することができるがこれに限定されるものではなく、その他のスイッチ素子を利用することも可能である。

【0016】

本実施例1のタップインダクタコンバータの動作を説明するための等価回路を図2に示す。タップインダクタコンバータは、1次巻線 $n_1$ と2次巻線 $n_2$ を持つ理想トランス $T_i$ と、励磁インダクタ $L_m$ と漏れインダクタ $L_{kg}$ に分けて考える。なお、漏れインダクタ成分は、2次側にも存在するが、これは1次側の漏れインダクタ $L_{kg}$ に含めて動作を説明する。なお、主スイッチ $S_m$ のゲート信号を $V_{Sm}$ とし、同期整流スイッチ $S_R$ のゲート信号を $V_{SR}$ とし、補助スイッチ $S_c$ のゲート信号を $V_{Sc}$ とする。補助コンデンサを流れる電流を $i_{Cc}$ 、2次巻線を流れる電流を $i_{n2}$ 、同期整流スイッチ $S_R$ を流れる電流を $i_{SR}$ とする。

40

【0017】

従来のアクティブクランプ方式では、主スイッチ $S_m$ と同期整流スイッチ $S_R$ を交互にオン・オフさせていた。また、整流素子に同期整流スイッチ $S_R$ を用いる場合には、補助スイッチ $S_c$ と同期整流スイッチ $S_R$ を同時にオン・オフさせて動かしていた。これに対し、本発明で

50

は、図3に示すように、補助スイッチ $S_c$ を主スイッチ $S_m$ がオフからオンに変わる少し前の期間にだけオンにする。

【0018】

図4～8に各スイッチング状態における等価回路を示す。

【0019】

先ず、期間 $t_0 \sim t_1$ では、図4に示す等価回路のように、主スイッチ $S_m$ がオン、同期整流スイッチ $S_R$ と補助スイッチ $S_c$ はオフとなっており、入力電源 $V_i$ 、タップインダクタ、出力平滑コンデンサ $C_o$ が連結されている。この際、同期整流スイッチ $S_R$ はオフとなっているので、タップインダクタは、単なるインダクタとして機能する。よって、インダクタ成分 $L_m$ 、 $L_{kg}$ にエネルギーが蓄積され、タップインダクタの2次巻線電流 $i_{n2}$ は増加する。

10

【0020】

期間 $t_1 \sim t_2$ では、図5に示す等価回路のように、主スイッチ $S_m$ がオフ、同期整流スイッチ $S_R$ がオンに転換する。補助スイッチ $S_c$ は引き続きオフのままである。この間、タップインダクタの2次巻線 $n_2$ が出力平滑コンデンサ $C_o$ と連結されているので、タップインダクタの励磁インダクタ $L_m$ に蓄えられているエネルギーが出力平滑コンデンサ $C_o$ へ放出される。同時に、タップインダクタの漏れインダクタ $L_{kg}$ に蓄えられているエネルギーが補助コンデンサ $C_c$ へ全て放出される。

【0021】

期間 $t_2 \sim t_3$ では、図6に示す等価回路のように、引き続き、主スイッチ $S_m$ と補助スイッチ $S_c$ がオフ、同期整流スイッチ $S_R$ がオンであり、タップインダクタの励磁インダクタ $L_m$ に蓄えられているエネルギーが出力平滑コンデンサ $C_o$ へ放出される。

20

【0022】

期間 $t_3 \sim t_4$ では、図7に示す等価回路のように、補助スイッチ $S_c$ がオンとなる。なお、主スイッチ $S_m$ がオフ、同期整流スイッチ $S_R$ はオンのままである。この間、タップインダクタの1次巻線 $n_1$ は補助コンデンサ $C_c$ と連結され、タップインダクタの2次巻線 $n_2$ は出力平滑コンデンサ $C_o$ と連結される。そのため、タップインダクタはトランスとして機能し、補助コンデンサに蓄えられているエネルギーが、巻線 $n_1$ 、 $n_2$ を通して出力平滑コンデンサ $C_o$ へ放出される。

【0023】

期間 $t_4 \sim t_5$ では、図8に示す等価回路のように、主スイッチ $S_m$ がオン、同期整流スイッチ $S_R$ と補助スイッチ $S_c$ はオフに転換する。この間、タップインダクタの漏れインダクタ $L_{kg}$ に蓄えられているエネルギーは、同期整流スイッチ $S_R$ のボディダイオード $D_{SR}$ を通して出力 $V_o$ と入力電源 $V_i$ に回生される。

30

【0024】

上記のごとく、本発明のコンバータは、漏れインダクタ $L_{kg}$ のエネルギーが一旦補助コンデンサ $C_c$ で吸収され、その後、出力 $V_o$ と入力電源 $V_i$ へ放出される。したがって、従来のアクティブクランプ方式タップインダクタコンバータと同様に、主スイッチのスイッチングサージやエネルギー損失を抑制できる。また、従来のアクティブクランプ方式タップインダクタコンバータでは、コンバータの伝達特性が4次系となるのに対し、本発明のコンバータは3次系となるので、出力電圧制御の安定度も高い。

40

【実施例2】

【0025】

補助スイッチ $S_c$ がオンの期間にタップインダクタの漏れインダクタ $L_{kg}$ と補助コンデンサ $C_c$ を用いて電流共振させてもよい。この場合、期間 $t_4 \sim t_5$ では、図9に示すように、タップインダクタの漏れインダクタ $L_{kg}$ と補助コンデンサ $C_c$ の共振現象により、同期整流スイッチを流れる電流 $i_{SR}$ が一旦増加し、その後、減少に転じる。

【0026】

同期整流スイッチを流れる電流 $i_{SR}$ が零になった時に、同期整流スイッチ $S_R$ をオフになるように、漏れインダクタ $L_{kg}$ と補助コンデンサ $C_c$ との共振周波数を選べば、同期整流スイッチのボディダイオード損やスイッチングサージを低減することができる。

50

## 【実施例 3】

## 【0027】

実施例 1、実施例 2 のコンバータにおいて、整流素子に図 10 に示すようにダイオードDを用いてもよい。実施例 2 の様に電流共振を用いた場合には、ダイオードのリカバリー損失を減らすことができる。

## 【実施例 4】

## 【0028】

実施例 1 から実施例 3 のコンバータにおいて、1 次巻線の接続位置を変更し、主スイッチと 2 次巻線との間に挿入しても同様の効果が得られる。図 11 に図 1 に示したコンバータを変更した場合の例を示す。

10

## 【実施例 5】

## 【0029】

実施例 1 から実施例 4 のコンバータにおいて、2 次巻線の接続位置を変更し、整流素子と直列に挿入しても、同様の効果が得られる。図 12 に図 1 に示したコンバータを変更した場合の例を示す。

## 【実施例 6】

## 【0030】

実施例 1 から実施例 5 のコンバータにおいて、補助コンデンサと補助スイッチを、主スイッチの両端に接続しても、同様の効果が得られる。図 13 に図 1 に示したコンバータを変更した場合の例を示す。

20

## 【実施例 7】

## 【0031】

実施例 1 から実施例 6 のコンバータにおいて、補助コンデンサと補助スイッチを、主スイッチと 1 次巻線の midpoint とグラウンドとの間に接続しても、同様の効果が得られる。図 14 に図 1 に示したコンバータを変更した場合の例を示す。

## 【実施例 8】

## 【0032】

スイッチ素子は寄生容量を持つ。そのため、スイッチがオフの期間中に寄生容量に蓄えられていたエネルギーが、スイッチがオンした瞬間に短絡電流として放電され、スイッチングサージと電力損失を生み出す。このスイッチング転換時の問題を解決するために、実施例 1 から実施例 7 のコンバータにソフトスイッチングと呼ばれる技術を適用する。当業者には周知の技術であるため、簡単な説明のみを以下に行う。ソフトスイッチングを実現するには、スイッチングの転換時に全スイッチがオフとなる期間（デッドタイム）を設ける。このデッドタイム帰還中に、漏れインダクタを流れる電流が、次にオンさせるスイッチの持つ寄生容量に蓄えられたエネルギーを放電させる。この放電により、スイッチの電圧がゼロまで減圧し、ゼロになった以降も、電流がボディーダイオードを流れてフライホイール状態となるため、0V を保持し続ける。したがって、このフライホイール中にスイッチをオンにすれば、スイッチング損失やサージが発生しない。

30

## 【実施例 9】

## 【0033】

マイクロプロセッサの電源として、複数個のコンバータを並列接続し、多相駆動する方法が、広く用いられている。これにより、出力電圧リップルの低減や出力平滑コンデンサの小型が可能となる。本発明のコンバータにおいても、同じ方法で同じ効果が得られる。この具体的な動作については、当業者には自明であるので省略する。

40

## 【0034】

図 1 に示した本実施の形態を評価するために、以下の回路パラメータで実験を行った。

$V_i$  : 24V、 $V_o$  : 1 V、 $C_o$  : 22nF、 $C_s$  : 1.2mF、タップインダクタの 1 次巻数  $n_1$  : 5巻、2 次巻数  $n_2$  : 1巻、スイッチング周波数 : 600 kHz。

図 15 に主スイッチの電圧波形を示すが、スイッチング転換時にサージ電圧は発生していない。

50

図16に本発明のコンバータの1次巻線電流波形を示し、図17に従来のアクティブクランプ方式タップインダクタコンバータの1次巻線電流波形を示す。実験では、2次巻線電流を測定することが難しいため1次巻線電流波形を測定している。これらの波形からも分かるように、従来のアクティブクランプ方式では、巻線電流波形が三角波状となっており、電流がピークを迎えたところで同期整流スイッチがオフとなるためボディーダイオード損失やスイッチングサージが発生する。これに対し、本発明のコンバータでは、電流共振によって、巻線電流波形が正弦波状に変化し、零付近まで減少したところで同期整流スイッチをオフにすることができる。

図18に時比率に対する出力電圧の伝達特性を示す。従来のアクティブクランプ方式では、位相が270度を越えているのに対して、本発明のコンバータでは、270度を越えておらず、3次系の特性が得られている。

10

#### 【0035】

以上、本発明のタップインダクタコンバータについて、具体的な実施の形態を示して説明したが、本発明はこれに限定されるものではない。当業者であれば、本発明の要旨を逸脱しない範囲内において、上記実施形態におけるタップインダクタコンバータの構成及び機能に様々な変更・改良を加えることが可能である。

#### 【産業上の利用可能性】

#### 【0036】

本発明は、前記手段とするタップインダクタコンバータによって、マイクロプロセッサ用電源のように、大幅な電圧変換率を高効率に生成する用途に対し、多大な貢献を呈するものである。

20

#### 【図面の簡単な説明】

#### 【0037】

【図1】実施例1における回路図である。

【図2】実施例1における回路の動作説明のための等価回路を示す図である。

【図3】実施例1における回路各部の電圧電流波形図である。

【図4】実施例1における回路の $t_0 \sim t_1$ 期間における等価回路を示す図である。

【図5】実施例1における回路の $t_1 \sim t_2$ 期間における等価回路を示す図である。

【図6】実施例1における回路の $t_2 \sim t_3$ 期間における等価回路を示す図である。

【図7】実施例1における回路の $t_3 \sim t_4$ 期間における等価回路を示す図である。

30

【図8】実施例1における回路の $t_4 \sim t_5$ 期間における等価回路を示す図である。

【図9】実施例2における回路各部の電圧電流波形図である。

【図10】実施例2における回路図である。

【図11】実施例3における回路図である。

【図12】実施例4における回路図である。

【図13】実施例5における回路図である。

【図14】実施例6における回路図である。

【図15】図1の回路における、主スイッチ $S_m$ のドレイン・ソース間電圧の実験結果を示す図である。

【図16】図1の回路における、1次巻線電流の実験結果を示す図である。

40

【図17】図21の回路における、1次巻線電流の実験結果を示す図である。

【図18】図1の回路における、時比率に対する出力電圧の伝達特性を示す図である。

【図19】低電圧出力を作る従来の降圧形コンバータ例を示す図である。

【図20】降圧比を大きく取るタップインダクタ降圧形コンバータ例を示す図である。

【図21】アクティブクランプ方式の一例を示す図である。

#### 【符号の説明】

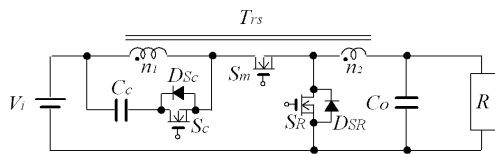
#### 【0038】

$V_i$	入力電源
$S_m$	主スイッチ
$D, D_{Sc}, D_{SR}$	ダイオード

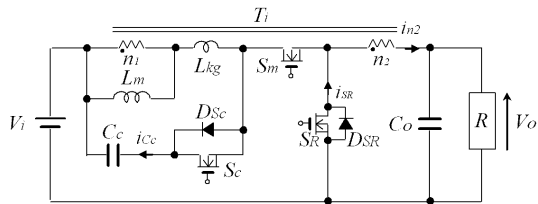
50

- $S_c$  補助スイッチ
- $C_c$ 、 補助コンデンサ
- $S_{R}$  同期整流スイッチ
- $C_o$  出力平滑コンデンサ
- $Trs$  タップインダクタ
- $n_1$  1次巻線
- $n_2$  2次巻線
- $T_i$  理想トランス
- $L_m$  励磁インダクタ
- $L_{kg}$  漏れインダクタ
- $R$  負荷
- $V_o$  出力電圧

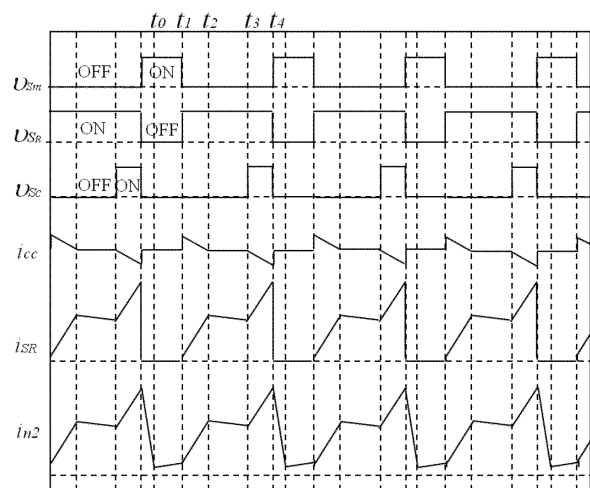
【図1】



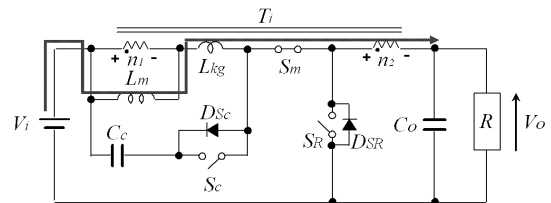
【図2】



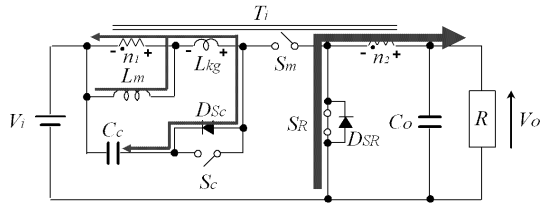
【図3】



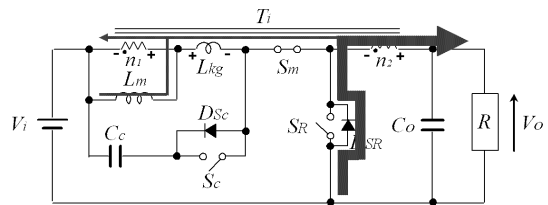
【図4】



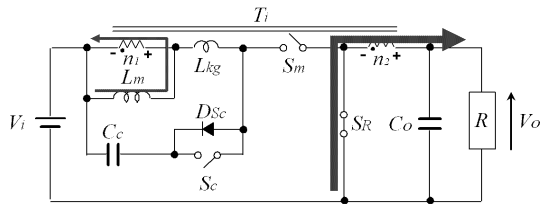
【 図 5 】



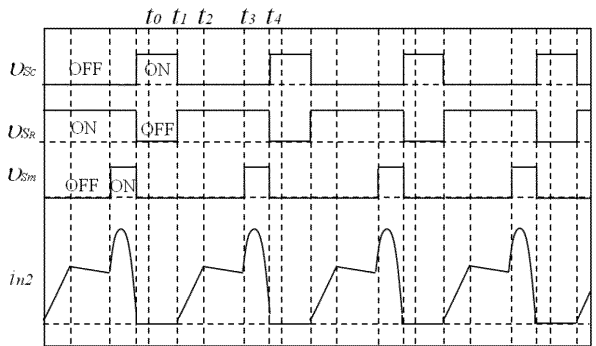
【 図 8 】



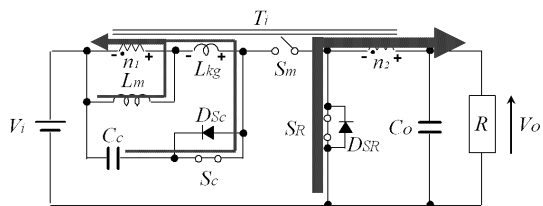
【 図 6 】



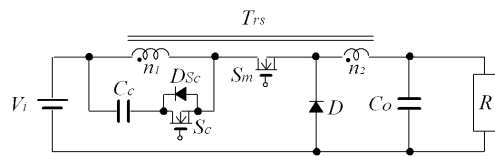
【 図 9 】



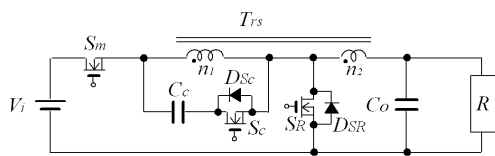
【 図 7 】



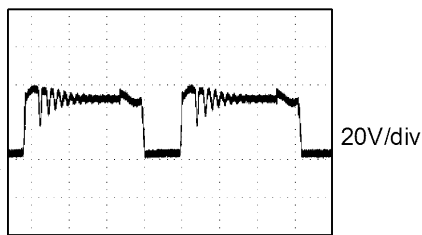
【 図 10 】



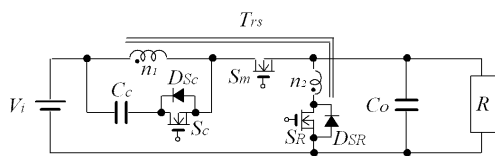
【 図 11 】



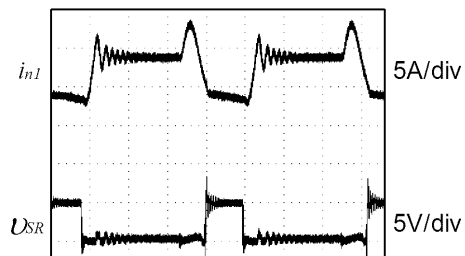
【 図 15 】



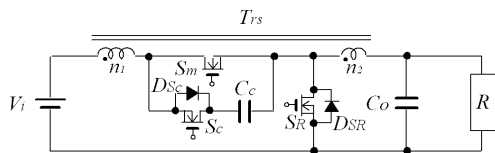
【 図 12 】



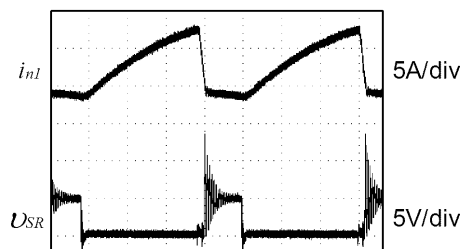
【 図 16 】



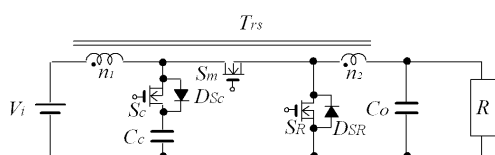
【 図 13 】



【 図 17 】

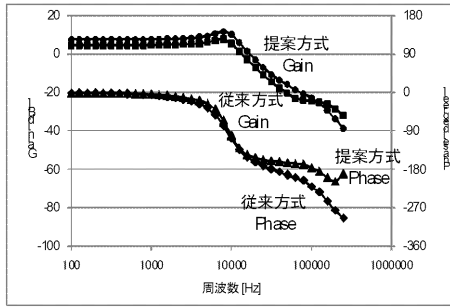


【 図 14 】

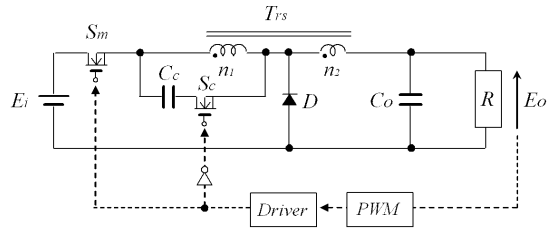




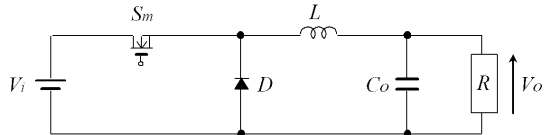
【図 18】



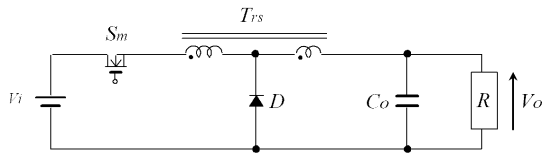
【図 21】



【図 19】



【図 20】



---

フロントページの続き

(56)参考文献 特表2005-502299(JP,A)  
特表2004-537949(JP,A)  
特開平7-241071(JP,A)  
特開平6-303769(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H02M 3/00-3/44