

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4465472号  
(P4465472)

(45) 発行日 平成22年5月19日(2010.5.19)

(24) 登録日 平成22年3月5日(2010.3.5)

(51) Int.Cl. F I  
H02M 3/155 (2006.01) H02M 3/155 H

請求項の数 1 (全 7 頁)

(21) 出願番号	特願2005-221260 (P2005-221260)	(73) 特許権者	304028726
(22) 出願日	平成17年7月29日(2005.7.29)		国立大学法人 大分大学
(65) 公開番号	特開2007-37372 (P2007-37372A)		大分県大分市大字旦野原 700番地
(43) 公開日	平成19年2月8日(2007.2.8)	(72) 発明者	佐藤 輝被
審査請求日	平成18年11月24日(2006.11.24)		大分県大分市大字旦野原 700番地国立大学法人大分大学内
		(72) 発明者	綱島 隆
			大分県大分市大字旦野原 700番地国立大学法人大分大学内
		審査官	安池 一貴

最終頁に続く

(54) 【発明の名称】 DC-DCコンバータ

(57) 【特許請求の範囲】

【請求項 1】

直流電源の入力端子 1, 2 にスイッチ 5 とダイオード 6 を直列形態で接続し、  
前記スイッチ 5 と前記ダイオード 6 の中間点にインダクタ 7 と電圧トランスを接続し、前  
記インダクタ 7 に出力キャパシタ 8 を並列に接続し、電圧トランスの一次巻線 9 にキャパ  
シタンス 1 3 を直列形態で接続した DC - DC コンバータにおいて、前記電圧トランスの  
二次側に直流阻止用キャパシタンス 1 1 と電流調整用インダクタンス 1 2 を接続し、この  
直流阻止用キャパシタンス 1 1 と電流調整用インダクタンス 1 2 によりリップル電流と相似  
の電流を逆位相で前記出力キャパシタ 8 に抽入して、前記出力キャパシタ 8 のリップル電流  
およびリップル電圧を低減することを特徴とする DC - DC コンバータ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、リップルキャンセラー回路により特に出力キャパシタのリップル電流・電圧を低減  
する DC - DC コンバータに関するものである。

【背景技術】

【0002】

近年、省電力の目的で待機モードを有する電子機器が増えている。これらの電子機器は待  
機モードから通常モードへ移行する際に急激な電流変化を伴い、これによる電源電圧の変  
動が機器に誤動作を与える要因となっている。これを解決するためのもっとも有効な方法

は、小さなフィルタインダクタを用いることであるが、小さなフィルタインダクタの使用は、出力キャパシタに大きなリップル電流を伴い、これがキャパシタの等価直列抵抗を流れることによる発熱により、回路の信頼性の低下や素子の寿命を縮める要因となっている。したがって、出力キャパシタのリップル電流を低減することが重要な課題となっている。

【特許文献 1】米国特許第5,929,692

【発明の開示】

【発明が解決しようとする課題】

【0003】

これを解決するための従来の技術には特許文献 1 にあるように、スイッチ 2 個、インダクタンス、キャパシタンスおよびスイッチ駆動回路からなる補助回路を使用し、主回路と逆位相の電流を作り出して出力キャパシタンスに注入する方法があるが、この方法は、補助スイッチおよびその駆動回路が別途必要であり、そのため、部品点数が増えコストが高くなり、また、補助スイッチおよび駆動回路の損失が増えて効率が低下するという欠点がある。

10

【課題を解決するための手段】

【0004】

本発明は、前記した課題を解決するためなされたりプルキャンセラー回路であり、その特徴は、次の(1)の通りである。

(1)、直流電源の入力端子 1, 2 にスイッチ 5 とダイオード 6 を直列形態で接続し、前記スイッチ 5 と前記ダイオード 6 の中間点にインダクタ 7 と電圧トランスを接続し、前記インダクタ 7 に出力キャパシタ 8 を並列に接続し、電圧トランスの一次巻線 9 にキャパシタンス 13 を直列形態で接続した DC - DC コンバータにおいて、前記電圧トランスの二次側に直流阻止用キャパシタンス 11 と電流調整用インダクタンス 12 を接続し、この直流阻止用キャパシタンス 11 と電流調整用インダクタンス 12 によりリップル電流と相似の電流を逆位相で前記出力キャパシタ 8 に抽入して、前記出力キャパシタ 8 のリップル電流およびリップル電圧を低減することを特徴とする DC - DC コンバータ。

20

【発明の効果】

【0005】

即ち本発明の DC - DC コンバータは、出力キャパシタのリップル電流・電圧を低減するため、電圧トランスと直流阻止用キャパシタと電流調整用インダクタ、または、電圧トランスと直流阻止用キャパシタとを用いて DC - DC コンバータの出力電流のリップル電流と逆相の電流を注入することで、出力キャパシタのリップル電流を相殺して完全にゼロにして回路の信頼性の高位安定化と素子の長寿命化を可能にしたものである。その際、キャンセル用の補助回路として、補助スイッチやその駆動回路を必要とせず、受動素子のみで構成されているので、回路が簡単で効率の低下が低く抑えられる。

30

【発明を実施するための最良の形態】

【0006】

発明の DC - DC コンバータを実施するための最良の形態は、第 1 に DC - DC コンバータの出力キャパシタ 8 に流れるリップル電流  $i_1$  と相似の電流  $i_2$  を、出力キャパシタ 8 に逆位相で抽入することにより、出力キャパシタ 8 のリップル電流  $i_3$  およびリップル電圧を低減する回路において、抽入するリップル電流  $i_2$  を、電圧トランスと、直流阻止用キャパシタ 12 と、電流調整用インダクタンス 11 とを用いて生成すること及び、第 2 に DC - DC コンバータの出力キャパシタ 8 に流れるリップル電流  $i_1$  と相似の電流を、出力キャパシタ 8 に逆位相で抽入することにより、出力キャパシタ 8 のリップル電流およびリップル電圧を低減する回路において、抽入するリップル電流  $i_2$  を、電圧トランスと、直流阻止用キャパシタ 12 とを用いて生成することである。

40

【実施例 1】

【0007】

図 1 は、本発明の DC - DC コンバータの実施例である。

まず、回路構成について説明する。図 1 において、直流電源は入力端子 1 と 2 とに接続さ

50

れる。入力端子1と2にスイッチ5とダイオード6が直列形態で接続される。ダイオード6にはスイッチ5と相補的に駆動されたスイッチを用いてもよい。スイッチ5とダイオード6の中間点にインダクタ7が接続され、インダクタ7の他端は正側出力端子3, 4に接続される。出力端子には出力キャパシタ8が並列に接続される。スイッチ5とダイオード6の中間点に電圧トランスの一次巻線9がキャパシタンス13と直列形態で接続され、キャパシタンス13の他端は負側入力端子(グランド)に接続される。電圧トランスの二次巻線10側の一端は負側入力端子2に接続され、他端は直列形態で接続された電流調整用インダクタ12と直流阻止用キャパシタンス11を介して正側出力端子3に接続される。

【0008】

次に、この回路の動作を波形図2を参照して説明する。

10

図2において電流の向きは図1に示す方向を正とする。

【0009】

図1の回路で、入力電圧を $V_i$ 、スイッチ5の時比率(オン時間/スイッチング周期)をDとすると、出力電圧 $V_o$ は、数1で与えられる。

【0010】

【数1】

$$V_o = DV_i$$

同様に、キャパシタ13の電圧も数1で与えられ、トランスの1次巻線にはインダクタ7の電圧波形と同じ方形波電圧が発生する。これによって、トランスの2次側巻き線に巻数比に比例した方形波電圧が発生し、それによってインダクタ12が励磁され、インダクタ12には三角波電流が流れる。この電流を直流阻止用キャパシタ11を介してこれを出力キャパシタンス8に注入することにより、出力キャパシタンス8のリプル電流 $i_3$ を低減することができる。インダクタ12は電流調整用であり、巻数比に応じて決定する。トランスの巻数比(二次巻線数/一次巻線数)を $n$ とすると、インダクタ12の最適な値は、次の数2または数3で与えられる。

20

【0011】

【数2】

$$(\text{インダクタ12の値}) = n \times (\text{インダクタ7の値})$$

30

【0012】

【数3】

$$(\text{インダクタ12の値}) = n \times (n-1) \times (\text{インダクタ7の値})$$

【0013】

図3は、従来型の回路の観測波形であり、上からスイッチ駆動波形、キャパシタの電流波形、キャパシタの電圧波形である。キャパシタの電流波形のレンジは $1A/div$ である。図4は本実施例の観測波形であり、同じく、上からスイッチ駆動波形、キャパシタの電流波形、キャパシタの電圧波形である。キャパシタの電流波形のレンジも同じく $1A/div$ である。このように、本実施例によって、出力キャパシタ8のリプル電流・電圧が低減されていることが確認できる。

40

【0014】

図5～図13は、本発明のDC-DCコンバータの他の実施例である。図5～図11の回路は、回路の接続が異なっているだけで、その動作は実施例1とほぼ同様となる。

【0015】

図12および図13は実施例1において出力キャパシタ8に抽入するリプル電流 $i_2$ を電圧トランスとキャパシタ11を用いて生成するもので、基本的な動作は実施例1とほぼ同様となる。電圧トランスを用いた図12および図13は、主回路の伝達関数が4次系となつて、フィードバック回路の設計に注意を要するが、回路構成が非常に簡単になるという利

50

点があり、高速応答を要求されない応用に対しては非常に有効な回路である。

【産業上の利用可能性】

【0016】

本発明のDC-DCコンバータは、前記したように、出力キャパシタンス $C_o$ のリプル電流を相殺して完全にゼロにして回路の信頼性の高位安定化と素子の長寿命化を可能にしたものであり、このためDC-DCコンバータを利用した電子機器などに活用されるなど産業上広く利用されるものである。

【図面の簡単な説明】

【0017】

【図1】本発明の第1の実施例を示す。

10

【図2】図1に示す実施例1の動作を説明するための波形図である。

【図3】従来回路の観測波形を示す。

【図4】本発明の実施例1の観測波形を示す。

【図5】本発明のその他の実施例を示す。

【図6】本発明のその他の実施例を示す。

【図7】本発明のその他の実施例を示す。

【図8】本発明のその他の実施例を示す。

【図9】本発明のその他の実施例を示す。

【図10】本発明のその他の実施例を示す。

【図11】本発明のその他の実施例を示す。

20

【図12】本発明のその他の実施例を示す。

【図13】本発明のその他の実施例を示す。

【符号の説明】

【0018】

1、2 ... 入力端子

5、6 ... スイッチ素子

3、4 ... 出力端子

7 ... インダクタ

8 ... 出力キャパシタ

9 ... トランス一次巻線

30

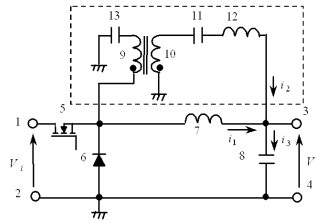
10 ... トランス二次巻線

12 ... 電流調整用インダクタ

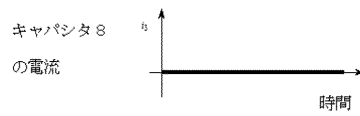
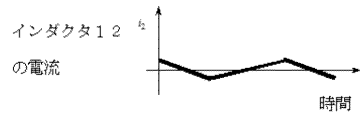
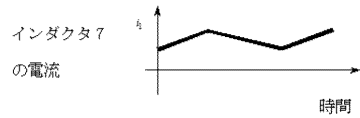
11 ... 直流阻止用キャパシタ

13 ... キャパシタ

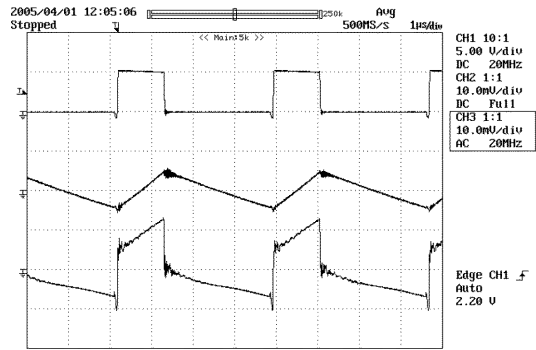
【図1】



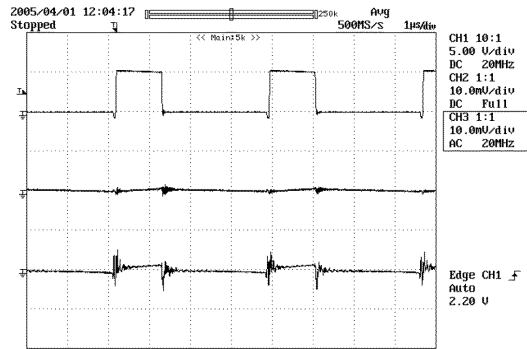
【図2】



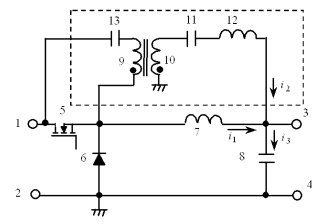
【図3】



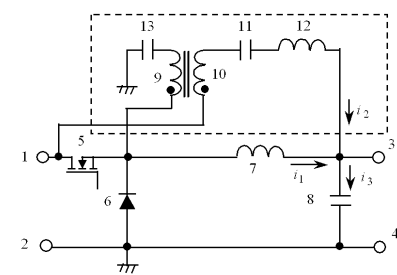
【図4】



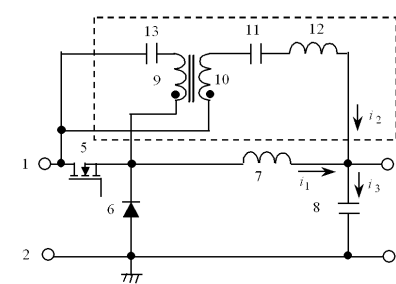
【図5】



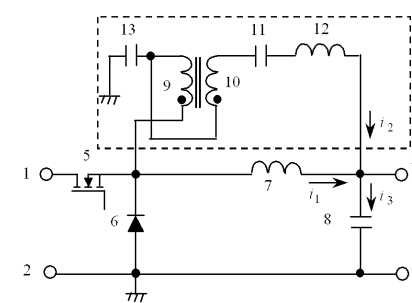
【図6】



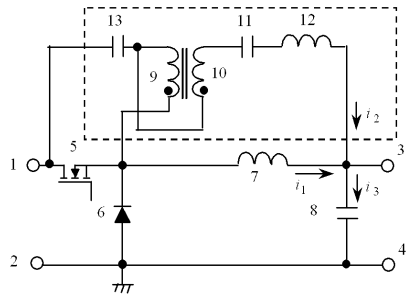
【図7】



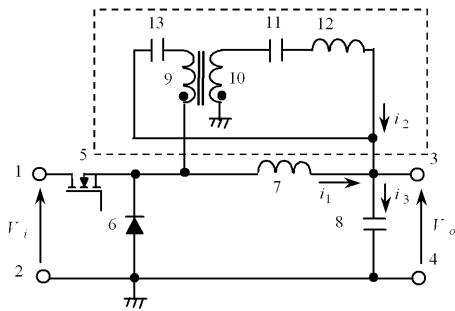
【図8】



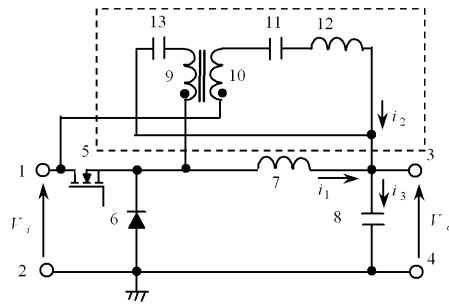
【 図 9 】



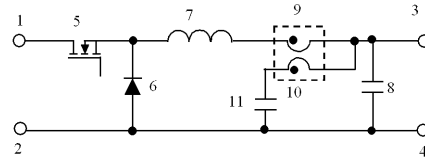
【 図 10 】



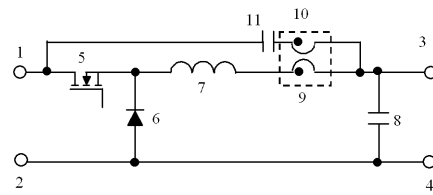
【 図 11 】



【 図 12 】



【 図 13 】



---

フロントページの続き

- (56)参考文献 米国特許出願公開第2004/0022077(US, A1)  
米国特許第5694302(US, A)  
特開平5-219758(JP, A)  
特開平11-98841(JP, A)

- (58)調査した分野(Int.Cl., DB名)  
H02M 3/155