

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5958904号  
(P5958904)

(45) 発行日 平成28年8月2日(2016.8.2)

(24) 登録日 平成28年7月1日(2016.7.1)

(51) Int.Cl. F I  
 HO2M 7/487 (2007.01) HO2M 7/487  
 HO2M 7/497 (2007.01) HO2M 7/497

請求項の数 2 (全 10 頁)

<p>(21) 出願番号 特願2012-194032 (P2012-194032)                  (22) 出願日 平成24年9月4日(2012.9.4)                  (65) 公開番号 特開2014-50298 (P2014-50298A)                  (43) 公開日 平成26年3月17日(2014.3.17)                  審査請求日 平成27年8月27日(2015.8.27)</p> <p>特許法第30条第2項適用 平成24年3月5日、一般社団法人電気学会発行の「平成24年 電気学会全国大会 講演論文集(DVD大会プログラム)」に発表、および平成24年3月21日、一般社団法人電気学会主催の「平成24年 電気学会全国大会」において発表</p>	<p>(73) 特許権者 800000068                  学校法人東京電機大学                  東京都足立区千住旭町5番</p> <p>(74) 代理人 100083806                  弁理士 三好 秀和</p> <p>(74) 代理人 100100712                  弁理士 岩▲崎▼ 幸邦</p> <p>(74) 代理人 100101247                  弁理士 高橋 俊一</p> <p>(74) 代理人 100095500                  弁理士 伊藤 正和</p> <p>(74) 代理人 100098327                  弁理士 高松 俊雄</p>
--	---

最終頁に続く

(54) 【発明の名称】 マルチステップインバータ

(57) 【特許請求の範囲】

【請求項1】

異なる4電圧の定電圧源の最高電圧点と最低電圧点とに、直流電圧を三相電圧に変換する主インバータの直流側を接続し、

前記主インバータの各相交流出力端に、三相単巻変圧器の各相出力を接続し、

前記三相単巻変圧器の中性点に単相変圧器の二次巻線側を接続し、

前記4電圧の定電圧源の最高電圧点、最低電圧点、第2位電圧点、第4位電圧点にNPCインバータの入力側を接続し、

前記4電圧の定電圧源の電圧中位の第3電圧点を、前記単相変圧器の2次巻線を介して前記三相単巻変圧器の中性点に接続し、

前記単相変圧器の一次巻線を前記4電圧の定電圧源の電圧中位点と前記NPCインバータの出力との間に接続し、

前記NPCインバータの出力電圧を前記三相単巻変圧器の中性点に注入するようにしたことを特徴とするマルチステップインバータ。

【請求項2】

前記異なる4電圧の定電圧源は、直流電圧源を2組の電圧に分割する4つのコンデンサと、前記2組の電圧を調整するチョッパにて構成したことを特徴とする請求項1に記載のマルチステップインバータ。

【発明の詳細な説明】

【技術分野】

## 【 0 0 0 1 】

本発明は、三相 2 4 ステップインバータのようなマルチステップインバータに関する。

## 【 背景技術 】

## 【 0 0 0 2 】

従来、マルチステップインバータとして、非特許文献 1 に開示された三相電圧形 2 4 ステップインバータが知られている。この従来のマルチステップインバータでは、1 周期 2 4 ステップ波形とするのに、各三相変圧器の巻線を工夫して各相のユニットの出力電圧に位相差を持たせなくてはならず、スター・デルタ結線の三相変圧器を設けていた。

## 【 0 0 0 3 】

しかしながら、このような従来のマルチステップインバータでは、その三相出力側に三相変圧器を設けて負荷電流を流すようにしているので、巻線が大型化し、ひいてはインバータシステム全体が大型化する問題点があった。

10

## 【 0 0 0 4 】

特に、航空機に搭載してエンジンの回転で発電機を回転させ、その交流電源を電力変換して所定電圧の三相交流電力を取り出すような用途に用いる場合、マルチステップインバータの小型化が強く求められていた。例えば、数 1 0 k V a から 1 0 0 k V a の電力を取り出す従来のマルチステップインバータの場合、6 個のスイッチング素子からなる主インバータの出力電流のピーク値は、通常の 1 . 5 倍の大きな電流が流れるが、スター・デルタ結線の三相変圧器には、通常の負荷電流が流れる。そのため、各相コイルには、この負荷電流に耐える大きな巻線を必要とするため、ひいては、マルチステップインバータの全

20

## 【 先行技術文献 】

## 【 特許文献 】

## 【 0 0 0 5 】

【 特許文献 1 】 特開 2 0 0 9 - 1 7 1 8 0 7 号公報

## 【 非特許文献 】

## 【 0 0 0 6 】

【 非特許文献 1 】 枅川・飯田、「高調波注入方式三相電圧形 2 4 ステップインバータ」、平成 2 0 年、電気学会全国大会論文、No . 4 - 0 8 0

## 【 発明の概要 】

30

## 【 発明が解決しようとする課題 】

## 【 0 0 0 7 】

本発明は、上記従来技術の課題に鑑みてなされたもので、インバータ回路の出力側に大型のスター・デルタ結線の三相変圧器を必要とせず、ひいては小型化が図れるマルチステップインバータを提供することを目的とする。

## 【 課題を解決するための手段 】

## 【 0 0 0 8 】

本発明は、異なる 4 電圧の定電圧源の最高電圧点と最低電圧点とに、直流電圧を三相電圧に変換する主インバータの直流側を接続し、前記主インバータの各相交流出力端に、三相単巻変圧器の各相出力を接続し、前記三相単巻変圧器の中性点に単相変圧器の二次巻線を接続し、前記 4 電圧の定電圧源の最高電圧点、最低電圧点、第 2 位電圧点と第 4 位電圧点に N P C インバータの入力側を接続し、さらに前記 4 電圧の定電圧源の電圧中位点は前記単相変圧器の 2 次巻線を介して前記三相単巻変圧器の中性点に接続し、前記単相変圧器の一次巻線を前記 4 電圧の定電圧源の電圧中位点と前記 N P C インバータの出力との間に接続し、前記 N P C インバータの出力電圧を前記三相単巻変圧器の中性点に注入するようにしたマルチステップインバータを特徴とする。

40

## 【 0 0 0 9 】

上記発明において、前記異なる 4 電圧の定電圧源は、直流電圧源を 2 組の電圧に分割する 4 つのコンデンサと、前記 2 組の電圧を調整するチョッパにて構成することができる。

## 【 発明の効果 】

50

## 【0010】

本発明によれば、三相主インバータ、NPCインバータ、異なる4電圧の定電圧源、三相単巻変圧器と単相変圧器から構成され、主インバータの出力側にスター・デルタ結線の三相変圧器を必要としないため、巻線が複雑で容量が大型化する三相変圧器に起因するインバータ装置全体の大型化を避けることができ、小型のマルチステップインバータを提供することができる。

## 【0011】

また本発明によれば、4電圧の定電圧源を4つの分圧コンデンサとチョッパにより構成することにより、直流電圧源の電圧を安定して4電圧に分割してその電圧を維持することができ、マルチステップインバータの出力波形をも安定したものとすることができる。

10

## 【図面の簡単な説明】

## 【0012】

【図1】本発明の第1の実施の形態の24ステップインバータの回路図。

【図2】上記実施の形態の24ステップインバータのスイッチング素子のパルスパターン、U相出力端電圧 $v_{UN}$ 、単相変圧器の二次巻線電圧 $v_a$ 、出力相電圧 $v_{UO}$ の波形図。

【図3】上記実施の形態の24ステップインバータのシミュレーション結果におけるU相出力端電圧 $v_{UN}$ 、単相変圧器の二次巻線電圧 $v_a$ 、出力相電圧 $v_{UO}$ の波形図。

【図4】上記実施の形態の24ステップインバータの直流電圧源の回路図。

【図5】本発明の第2の実施の形態の24ステップインバータの回路図。

【図6】上記実施の形態におけるチョッパの動作状態(1)の電流の流れ方の説明図。

20

【図7】上記実施の形態におけるチョッパの動作状態(2)の電流の流れ方の説明図。

【図8】従来例と第2の実施の形態のシミュレーション結果の出力波形図。

## 【発明を実施するための形態】

## 【0013】

以下、本発明の実施の形態を図に基づいて詳説する。

## 【0014】

## [第1の実施の形態]

図1～図5を用いて、本発明の第1の実施の形態として三相電圧形24ステップインバータについて説明する。本実施の形態の24ステップインバータは、6レベル出力の三相主インバータの出力端にジグザグ結線の三相単巻変圧器を設け、4レベルの高調波を注入することで、出力電圧を24ステップ波形にすることを特徴とする。

30

## 【0015】

図1に示すように、本実施の形態の24ステップインバータは、直流電圧源 $E_d$ 、スイッチング素子 $S_1 \sim S_6$ からなる主インバータINV-Mと破線部の補助回路AUXからなる。

## 【0016】

主インバータINV-Mは、U相の上下のスイッチング素子 $S_1$ 、 $S_4$ 、V相のスイッチング素子 $S_2$ 、 $S_5$ 、W相のスイッチング素子 $S_3$ 、 $S_6$ を備えており、後述するように各相のスイッチング素子のオン・オフ動作の組み合わせにより6レベルの電圧を出力する。

40

## 【0017】

補助回路AUXは、ジグザグ結線の三相単巻変圧器でなる出力変圧器T、直流電圧源 $E_d$ を2組の電圧 $E_1$ 、 $E_2$ に分割する直流電圧分割回路 $E_s$ 、そして、スイッチング素子 $S_7 \sim S_{12}$ 、ダイオード $D_1$ 、 $D_2$ からなるNPCインバータINV-HF、さらに単相変圧器でなる補助変圧器 $T_a$ から構成されている。また、2組の直流電圧 $E_1$ 、 $E_2$ の接続点Nと出力変圧器Tの中性点Oとは、補助変圧器 $T_a$ の二次巻線を介して結ばれている。図中、kは補助変圧器 $T_a$ の巻数比であり、以下の説明では一次巻線と二次巻線の巻数を $N_1$ 、 $N_2$ とし、 $k = N_2 / N_1$ と定義する。

## 【0018】

図4は、直流電圧源 $E_d$ の詳しい回路例を示したものであり、エンジンにて駆動される

50

発電機により発電される交流電源Aを、一次巻線 $W_1$ と互いに絶縁された3つの二次巻線 $W_{21}$ 、 $W_{22}$ 、 $W_{23}$ で構成される変圧器 $T_b$ にて降圧され、それぞれ全波整流器 $RE_1$ 、 $RE_2$ 、 $RE_3$ にて整流され、さらにDC-DCコンバータ $D-CON_1$ 、 $D-CON_2$ 、 $D-CON_3$ に通してそれぞれ電圧 $E_2$ 、 $2E_1$ 、 $E_2$ の安定した直流に変換して直流電圧分割回路 $E_s$ の(1)端子、(2)端子、(3)端子それぞれに供給される。尚、直流電圧源 $E_d$ については、この回路構成に限定されるものではない。

【0019】

NPCインバータ $INV-HF$ は、ゲート制御回路 $G-CNT$ によりスイッチング素子 $S_7 \sim S_{12}$ をオン・オフ動作させ、そのオン・オフ動作の組み合わせにより、各相4レベルの電圧を、補助変圧器 $T_a$ を通じて出力変圧器 $T$ の中性点に出力し、その点の電圧を変動させる。このNPCインバータ $INV-HF$ は、補助変圧器 $T_a$ の二次巻線電圧 $v_a$ が出力相電圧の3倍周波数で左右対称の $k_1 E_d$ 、 $k_2 E_d$ の電圧からなる凸形波形となるように制御される。

10

【0020】

次に、本実施の形態の24ステップインバータの動作について説明する。図2(a)は主インバータ $INV-M$ のスイッチング素子 $S_1 \sim S_6$ 、NPCインバータ $INV-HF$ のスイッチング素子 $S_7 \sim S_{12}$ のパルスパターン、同図(b)は主インバータ $INV-M$ の出力端電圧 $v_{UN}$ 、同図(c)は補助変圧器 $T_a$ の二次巻線電圧 $v_a$ 、同図(d)は主インバータ $INV-M$ の最終出力相電圧 $v_{UO}$ を示す。尚、スイッチング素子 $S_1 \sim S_{12}$ はゲート制御回路 $G-CNT$ により駆動制御され、図示のパルスパターンで動作する。同時に、図2ではU相に関連する各部の波形を示しているが、V相、W相についてはそれぞれ $120^\circ$ ずつ位相をずらせた同様の波形が得られる。

20

【0021】

通常電圧形インバータのスイッチング素子は $180^\circ$ 期間導通するが、本方式では主インバータ $INV-M$ のスイッチング素子 $S_1 \sim S_6$ を $120^\circ$ 期間導通させる。これにより、U相のスイッチング素子 $S_1$ 、 $S_4$ のオン期間A、Bにおける出力端電圧 $v_{UN}$ は次式(1)となる。

【数1】

$$\left. \begin{aligned} v_{UN} &= E_d/2 \quad \text{期間A}(S_1 \text{ オン}) \\ v_{UN} &= -E_d/2 \quad \text{期間B}(S_4 \text{ オン}) \end{aligned} \right\} \quad (1)$$

30

【0022】

スイッチング素子 $S_1$ 、 $S_4$ がオフとなるC、D、E、Fの期間では、相電圧 $v_{VO}$ 、 $v_{WO}$ は次式(2)で与えられる。

【数2】

$$\left. \begin{aligned} v_{VO} &= v_{V1} - v_{W2} = (\pm E_d/2 - v_a) \\ v_{WO} &= v_{W1} - v_{U2} = (\mp E_d/2 - v_a) \end{aligned} \right\} \quad (2)$$

40

【0023】

また、出力変圧器 $T$ の巻線電圧の総和は次式(3)のようになる。

【数3】

$$\left. \begin{aligned} v_{U1} + v_{V1} + v_{W1} &= 0 \\ v_{U2} + v_{V2} + v_{W2} &= 0 \end{aligned} \right\} \quad (3)$$

【0024】

50

出力相電圧  $v_{UO}$  は上両式 (2)、(3) より、  
【数4】

$$v_{UO} = v_{U1} - v_{V2} = 2v_a \quad (4)$$

【0025】

になる。従って、U相のスイッチング素子  $S_1$ 、 $S_4$  がオフとなる期間の出力端電圧  $v_{UN}$  は、回路構成と上式より、次式 (5) で与えられる。

【数5】

$$v_{UN} = v_{UO} + v_a = 3v_a \quad (5)$$

10

【0026】

一方、補助回路AUXのスイッチング素子  $S_7 \sim S_{12}$  は、補助変圧器Taの二次巻線電圧  $v_a$  が出力相電圧の3倍周波数で左右対称の  $k_1 E_d$ 、 $k_2 E_d$  の電圧からなる凸形波形となるように制御される。スイッチング素子  $S_7 \sim S_{12}$  のオン・オフにより、二次巻線電圧  $v_a$  は次の値をとる。

【数6】

$$\left. \begin{aligned} v_a &= k_1 E_d \quad (S_8, S_{11} \text{ オン}) \\ v_a &= k_2 E_d \quad (S_7, S_8 \text{ オン}) \\ v_a &= -k_1 E_d \quad (S_9, S_{12} \text{ オン}) \\ v_a &= -k_2 E_d \quad (S_9, S_{10} \text{ オン}) \end{aligned} \right\} (6)$$

20

【0027】

ここで、 $k_1$ 、 $k_2$  は電圧比であり、 $k_1 / k = E_1 / E_d$ 、 $k_2 / k = 1 / 2$  である。

【0028】

図1の回路構成より、出力相電圧  $v_{UO}$  は以下の式 (7) のようになる。

【数7】

$$v_{UO} = v_{UN} - v_a \quad (7)$$

30

【0029】

その結果、上式 (7) に (1)、(5)、(6) 式を代入すると、U相の出力相電圧  $v_{UO}$  は図2(d) に示すように、1周期24ステップからなる階段波形に改善される。また、V相出力電圧  $v_{VO}$  及びW相出力電圧  $v_{WO}$  はU相出力電圧  $v_{UO}$  を  $120^\circ$  ずつ遅らせた波形となる。

【0030】

尚、主インバータINV-Mの各相の24ステップ電圧の出力は、フィルターを通して滑らかなサイン波形にならして交流電源として取り出される。

40

【0031】

上記構成の第1の実施の形態の24ステップインバータについて、シミュレーション計算を行った結果について説明する。本方式の波形改善効果は、補助変圧器Taの二次巻線電圧  $v_a$  をどのような凸形の電圧波形にするか、また、 $v_a$  を形作る  $k_1$ 、 $k_2$  に依存する。そこで、次式で定義する出力相電圧の総合ひずみ率  $\mu$  を最小とする場合を本方式の最適値にすると、 $k_1 = 0.040$ 、 $k_2 = 0.115$  となる。

【数8】

$$\mu = \sqrt{V_{UO}^2 - V_{UO1}^2} / V_{UO1} \times 100(\%) \quad (8)$$

50

## 【 0 0 3 2 】

ここで、 $V_{UO}$ 、 $V_{UO1}$  は出力相電圧  $v_{UO}$  の全実効値及び基本波実効値である。

## 【 0 0 3 3 】

最適値における総合ひずみ率  $\mu$  は 8.3% になる。従来の 24 ステップ方式のひずみ率 7.5% に比べて 0.8% ほど増加しているが、ほぼ 24 ステップ相当の波形改善効果といえる。さらに、総合ひずみ率  $\mu$  の最小値における  $k$ 、 $E_1$ 、 $E_2$  は次式 (9) のようになる。

## 【 数 9 】

$$\left. \begin{aligned} k &= 2k_2 = 0.230 \\ E_1 &= \frac{k_1}{k} E_d = 0.174 E_d \\ E_2 &= \frac{1}{2} E_d - E_1 = 0.326 E_d \end{aligned} \right\} \quad (9) \quad 10$$

## 【 0 0 3 4 】

図 3 は  $E_d = 200 \text{ V}$ 、抵抗負荷 5 における U 相のシミュレーション波形を示す。U 相の出力端電圧  $v_{UN}$  は図式解析と同様に、6 レベルの階段波形となり、補助変圧器  $T_a$  の二次巻線電圧  $v_a$  は出力相電圧の 3 倍周波数からなる凸形電圧波形になっている。また、出力相電圧  $v_{UO}$  は補助回路  $AUX$  の働きにより一周期 24 ステップ波形に改善されている。 20

## 【 0 0 3 5 】

以上のように、本実施の形態の 24 ステップインバータによれば、従来の大型化の原因となっていたスター・デルタ結線の三相変圧器に代えて三相単巻変圧器を出力変圧器に採用することにより小型化が図れ、例えば、航空機に搭載する交流電源装置のように軽量化を必要とする分野での利用に適したものとなれる。

## 【 0 0 3 6 】

[ 第 2 の実施の形態 ]

図 5 ~ 図 8 を用いて、本発明の第 2 の実施の形態の 24 ステップインバータについて説明する。第 2 の実施の形態は、第 1 の実施の形態に対して、直流電圧源  $E_d$  の直流電圧分割回路  $E_s$  を、チョッパ  $CH$  と電圧分割コンデンサ  $C_1 \sim C_4$  で構成したことを特徴とする。その他の構成については、第 1 の実施の形態と同様であり、そのため、第 1 の実施の形態と共通する回路要素については共通する符号を用いて説明する。

## 【 0 0 3 7 】

図 5 に示す第 2 の実施の形態の 24 ステップインバータは、直流電圧  $E_d$ 、スイッチング素子  $S_1 \sim S_6$  からなる主インバータ  $INV - M$ 、破線部の補助回路  $AUX$  からなる。補助回路  $AUX$  はジグザグ結線の出力変圧器  $T$ 、及び 4 つの電圧分割用のコンデンサ  $C_1 \sim C_4$ 、スイッチング素子  $S_7 \sim S_{12}$ 、ダイオード  $D_1$ 、 $D_2$ 、補助変圧器  $T_a$  からなる  $NPC$  インバータ  $INV - HF$  と、スイッチング素子  $S_{a1}$ 、 $S_{a2}$ 、リアクトル  $L_{a1}$ 、 $L_{a2}$ 、ダイオード  $D_a$  からなるチョッパ  $CH$  で構成される。また、コンデンサの接続中点  $N$  と出力変圧器  $T$  の中性点  $O$  は、単相変圧器  $T_a$  の二次巻線を介して結ばれている。増加したチョッパ  $CH$  のスイッチング素子  $S_{a1}$ 、 $S_{a2}$  のスイッチング制御の必要のため、ゲート制御回路  $G - CNT_2$  はスイッチング素子  $S_1 \sim S_{12}$  それぞれをオン・オフ制御すると共に、これらチョッパ  $CH$  のスイッチング素子  $S_{a1}$ 、 $S_{a2}$  のオン・オフ制御も行う。 40

## 【 0 0 3 8 】

本方式でも主インバータ  $INV - M$  のスイッチング素子  $S_1 \sim S_6$  を三相電流形インバ 50

ータと同様な $120^\circ$ 期間導通させる。一方、補助回路AUXのスイッチング素子 $S_7 \sim S_{12}$ は、単相変圧器 $T_a$ の二次巻線電圧 $v_a$ が出力相電圧の3倍周波数で、電圧振幅が $k_1 E_d$ 、 $k_2 E_d$ となる左右対称な凸形電圧波形となるように制御する。

【0039】

図6、図7にチョッパCHの動作を示す。図6に矢印 $I_1$ で示すように、スイッチング素子 $S_{a1}$ 、 $S_{a2}$ がオンすると、電流 $I_1$ は $C_1 - S_{a1} - L_{a1}$ 、 $C_4 - L_{a2} - S_{a2}$ と流れ、それぞれのコンデンサ $C_1$ 、 $C_4$ の電荷をリアクトル $L_{a1}$ 、 $L_{a2}$ を通して放出する。図7に矢印 $I_2$ で示すように、スイッチング素子 $S_{a1}$ 、 $S_{a2}$ をオフすると、リアクトル $L_{a1}$ 、 $L_{a2}$ に蓄えられたエネルギー $I_2$ がダイオード $D_a$ を通してコンデンサ $C_2$ 、 $C_3$ を充電する。以上の動作を繰り返し、スイッチング素子 $S_{a1}$ 、 $S_{a2}$ のオン時間を調整することにより、コンデンサ電圧を所望の所定の電圧に保つ。

10

【0040】

図8に直流電圧源 $E_d = 450V$ 、力率80%におけるシミュレーション結果を示す。チョッパCHがない場合、 $E_1$ 、 $E_2$ の電圧を適切な値に保つことができない。出力相電圧 $v_{U0}$ は、同図(a)のようにひずんだ電圧波形となる。一方、本実施の形態のようにチョッパCHを設けることにより、 $E_1$ 、 $E_2$ の電圧が適切に保たれ、出力相電圧 $v_{U0}$ は、同図(b)のように、1周期24ステップからなる電圧波形となることが確認できた。

【符号の説明】

【0041】

$S_1 \sim S_{12}$ 、 $S_{a1}$ 、 $S_{a2}$  スwitchング素子

$E_1$ 、 $E_2$  電圧

$C_1 \sim C_4$ 、 $C_d$  コンデンサ

$D_1$ 、 $D_2$ 、 $D_a$  ダイオード

INV-M 主インバータ

AUX 補助回路

T 出力変圧器

$T_a$  補助変圧器

$T_b$  変圧器

G-CNT、G-CNT<sub>2</sub> ゲート制御回路

$E_d$  直流電圧源

$E_s$  電圧分割回路

N 電圧中位点

IVN-HF NPCインバータ

CH チョッパ

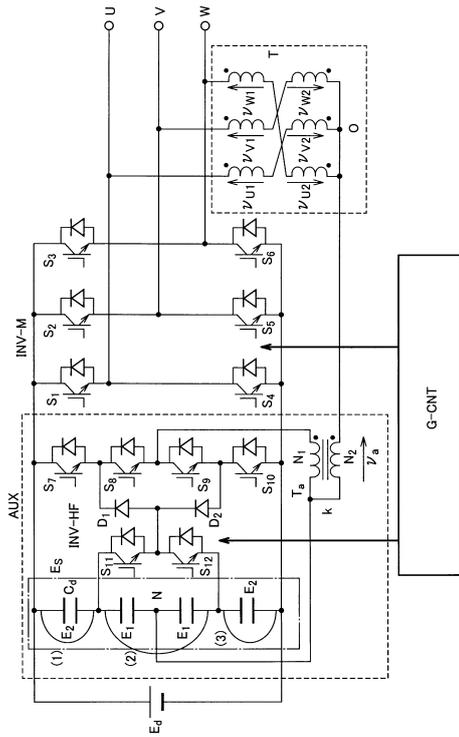
$RE_1$ 、 $RE_2$ 、 $RE_3$  全波整流器

D-CON<sub>1</sub>、D-CON<sub>2</sub>、D-CON<sub>3</sub> DC-DCコンバータ

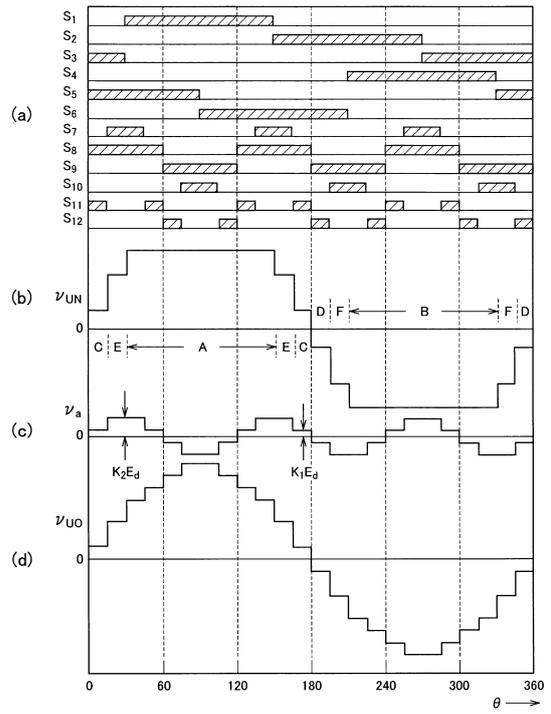
20

30

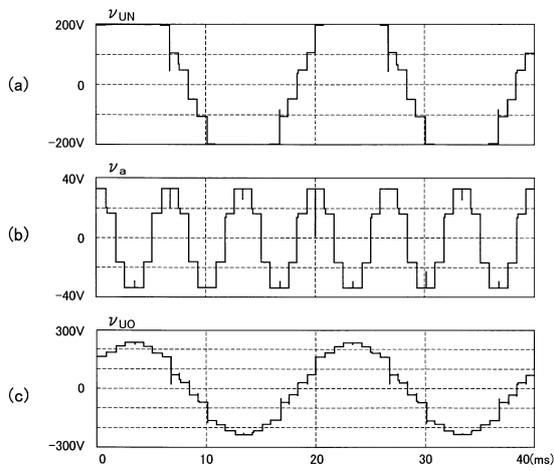
【 図 1 】



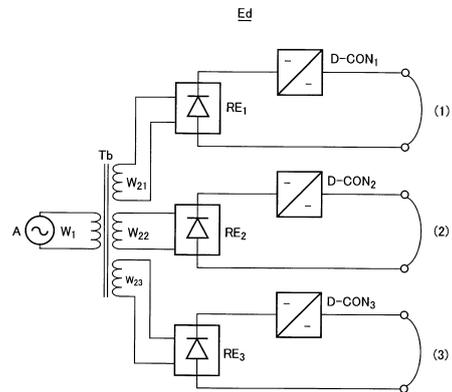
【 図 2 】



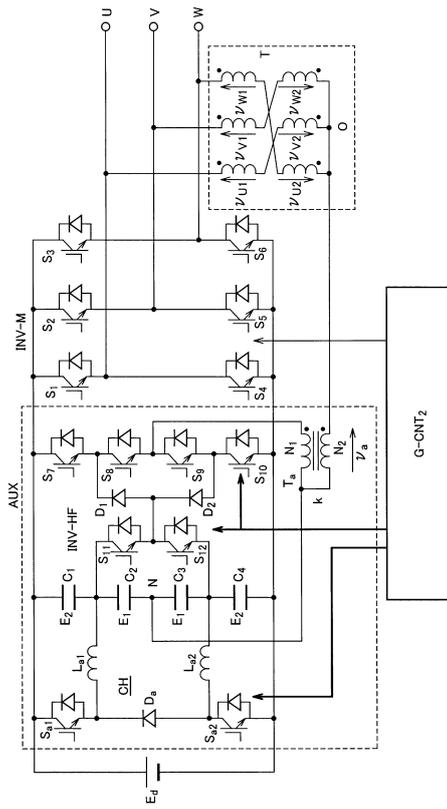
【 図 3 】



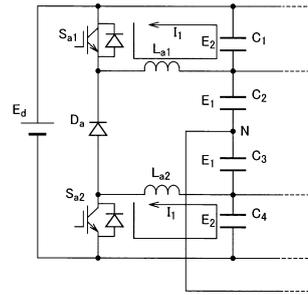
【 図 4 】



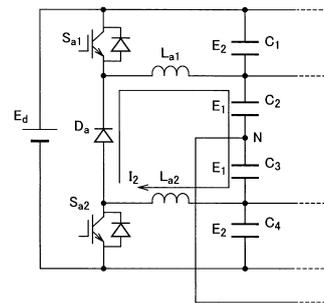
【 図 5 】



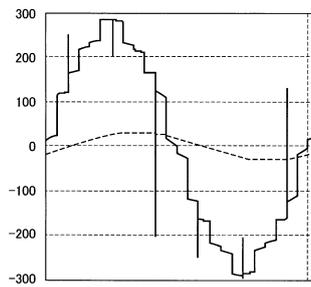
【 図 6 】



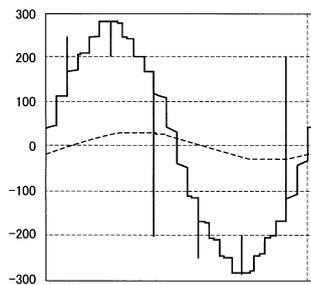
【 図 7 】



【 図 8 】



(a)



(b)

---

フロントページの続き

(72)発明者 枘川 重男  
東京都足立区千住旭町5番 学校法人東京電機大学内

審査官 柳下 勝幸

(56)参考文献 特開2009-171807(JP,A)  
特表2002-528026(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H02M 7/487  
H02M 7/497