

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-324704
(P2007-324704A)

(43) 公開日 平成19年12月13日(2007. 12. 13)

(51) Int. Cl.		F I			テーマコード (参考)	
HO4B	1/707	(2006.01)	HO4J	13/00	D	5K022
HO4L	7/00	(2006.01)	HO4L	7/00	F	5K047

審査請求 未請求 請求項の数 5 O L (全 22 頁)

(21) 出願番号	特願2006-149933 (P2006-149933)	(71) 出願人	504255685 国立大学法人京都工芸繊維大学 京都府京都市左京区松ヶ崎橋上町1番地
(22) 出願日	平成18年5月30日(2006. 5. 30)	(74) 代理人	100098280 弁理士 石野 正弘
		(74) 代理人	100125874 弁理士 川端 純市
		(72) 発明者	原田 政明 京都府京都市左京区松ヶ崎橋上町1番地 国立大学法人京都工芸繊維大学内
		Fターム(参考)	5K022 EE02 EE32 EE36 5K047 AA01 AA11 BB01 CC01 EE04 HH15 MM36

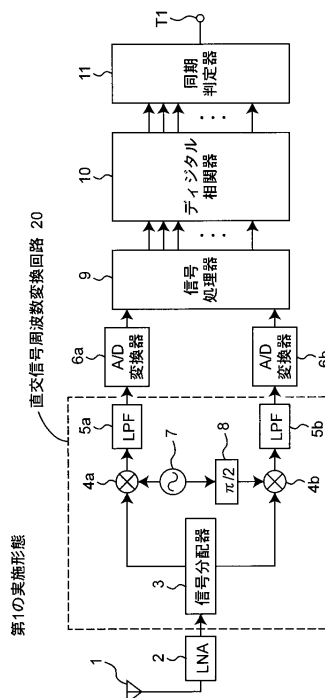
(54) 【発明の名称】 非同期符号変調信号受信装置

(57) 【要約】

【課題】従来技術に比較して簡単な構成を有し、非同期符号変調信号をより正確に復号化する。

【解決手段】本発明に係る非同期符号変調信号受信装置は、予め決められた複数の符号を用いる所定の符号変調方式を用いて、データ信号に従って符号変調された符号変調信号を受信信号として受信して復号化する。当該非同期符号変調信号受信装置において、直交信号周波数変換回路20は、受信された受信信号を実質的に互いに直交する2つの信号に変換し、デジタル相関器10は、変換された2つの信号に対して上記複数の符号を乗算した後加算し、加算結果の出力値信号に基づいて、上記複数の符号との相関値の尤度を計算する。同期判定器11は、計算された相関値の尤度に基づいて上記受信信号の符号と同期点を判定することにより復号化されたデータ信号を決定して出力する。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

予め決められた複数の符号を用いる所定の符号変調方式を用いて、データ信号に従って符号変調された符号変調信号を受信信号として受信して復号化する非同期符号変調信号受信装置において、

上記受信された受信信号を実質的に互いに直交する2つの信号に変換する変換手段と、
上記変換手段により変換された2つの信号に対して上記複数の符号を乗算した後加算し、加算結果の出力値信号に基づいて、上記複数の符号との相関値の尤度を計算する相関器手段と、

上記相関器手段により計算された相関値の尤度に基づいて上記受信信号の符号と同期点を判定することにより復号化されたデータ信号を決定して出力する同期判定手段とを備えたことを特徴とする非同期符号変調信号受信装置。 10

【請求項 2】

上記相関器手段は、入力されるクロックに基づいて上記複数の符号との相関値の尤度を計算し、

上記同期判定手段は、上記相関器手段により計算された尤度及び上記受信信号に基づいて同期点を検出し、検出された同期点が正確であるか否かについて上記受信信号に基づいて検証し、正確であると判断されたときに、上記受信信号に基づいて上記クロックの発生タイミングを調整することにより当該同期点で復号化してデータ信号を出力する遅延同期ループ回路を含むことを特徴とする請求項 1 記載の非同期符号変調信号受信装置。 20

【請求項 3】

上記相関値の尤度は、互いに隣接するシンボル区間の出力値信号に基づき、所定の時点での尤度が所定の確率変数であると仮定したときの尤度と、符号の情報ビットが独立であると仮定したときの符号の生起確率とに基づいて、判定事前確率を考慮して計算された相関値の尤度であることを特徴とする請求項 1 又は 2 記載の非同期符号変調信号受信装置。

【請求項 4】

上記相関値の尤度は、互いに隣接するシンボル区間の出力値信号に基づき、所定の時点での尤度が所定の確率変数であると仮定したときの尤度と、符号の情報ビットが独立であると仮定したときの符号の生起確率とに基づいて、自己及び相互相関を考慮して計算された相関値の尤度であることを特徴とする請求項 1 又は 2 記載の非同期符号変調信号受信装置。 30

【請求項 5】

上記相関値の尤度は、互いに隣接する一連の複数の時点での符号系列の出力値信号に基づいて、時点及び符号に関する所定の最尤系列推定の尤度関数を用いて計算された相関値の尤度であることを特徴とする請求項 1 又は 2 記載の非同期符号変調信号受信装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、例えばデジタル通信システムに用いられ、受信される非同期符号変調信号を復号化する非同期符号変調信号受信装置に関する。 40

【背景技術】**【0002】**

従来技術に係る受信装置では、変調された信号のデータ判定と信号の同期点（タイミング）を検出することは、別々のプロセスで行われていた。データ判定と同期点の検出のための装置を別に用意しなければならないためシステムが複雑になる。同期がうまくとれないためにデータ判定ができない場合や、同期がとれていてもデータの判定に誤るといったことが起こる。

【0003】

信号のタイミング同期とデータ判定を別々のプロセス及び回路で行う従来技術に係る通信システムにおいては、受信機では、信号のタイミングを一致させるために、同期捕捉と 50

同期保持という2つの行程を行うのが一般的である。同期捕捉のためには、例えば、I Q 整合フィルタバンクを用いており、信号のタイミングが一致したときに、整合フィルタはより大きな値を有する出力信号を出力する。そして、当該出力信号を論理回路に入力し、しきい値判定することで同期点を検出する。同期点を検出したら同期保持を行い、遅延ロックループ (Delay Locked Loop: 以下、DLLという。) によるクロックタイミングの調整を行う。これは、局部発振器の位相を遅らせるようにし、遅れ位相とその相関があれば位相を進めるように制御するループである。論理回路では、しきい値判定により一つでも同期した符号、時点が存在すれば同期保持へ移行し、DLLによる制御が行われる。しきい値判定により同期した符号、時点がなければ非同期状態なので、再び同期捕捉モードとなり、同期点の検出を行う。

10

【0004】

図14は特許文献1において開示された従来技術に係る符号変調装置の構成を示すブロック図であり、図15は特許文献1において開示された従来技術に係る符号変調信号受信装置の構成を示すブロック図である。また、図16は図15の相関器74の構成を示すブロック図であり、図17は図16の相関器74の変形例である論理回路による相関器74Aの構成を示すブロック図であり、図18は図16の復調器76の構成を示すブロック図である。さらに、図19は図18の計算機114, 124の構成を示すブロック図であり、図20は図18の計算機113, 123の構成を示すブロック図である。

【0005】

図14の符号変調装置は、複数N個の符号をそれぞれ発生するN個の符号発生器70-1乃至70-Nと、シリアル/パラレル変換器(以下、S/P変換器という。)71と、スイッチ72とを備えて構成される。送信側の符号変調装置では、N個の符号C1乃至CNをそれぞれ符号発生器70-1乃至70-Nにより発生し、入力端子T11を介して入力される入力データ信号をS/P変換器71によりmビット毎にS/P変換してS/P変換された信号に基づいてスイッチ72の切り換えを制御することにより、mビットの入力データ信号のデータビットに応じてn(<N)個の符号を合成することにより符号変調して出力端子T12を介して送信する。

20

【0006】

受信側の図15の符号変調信号受信装置は、受信インターフェース73と、相関器74と、同期コントローラ75と、復調器76と、キャリア検出器77とを備えて構成される。符号変調信号受信装置では、入力端子T21を介して入力した受信信号を受信インターフェース73により所定の信号変換した後、相関器74により各符号の相関出力信号を得る。

30

【0007】

図16は、表面弾性波(Surface Acoustic Wave; 以下、SAWという。)フィルタのSAW畳み込み器78-1乃至78-Nを用いた相関器74の構成を示す図である。相関器74は、同相成分の信号系列を予め記憶しており、直交成分の信号系列の相関と合成する構成ではない。直交成分の信号系列を得るためには、受信インターフェース73における信号処理において、入力端子T21を介して入力される受信信号を同相と直交の2成分に分ける必要がある。そのため、このシステムでは、受信インターフェース73において位相が補正されているか、周波数シフトを伴わない通信システムを想定したもの、もしくは、有線通信などの送受信機間で位相変化のない通信システムを想定した構成になっている。

40

【0008】

【特許文献1】特開平9-069800号公報。

【非特許文献1】丸林元ほか著、「スペクトル拡散通信とその応用」, 電子情報通信学会発行, pp. 94-146, 1998年5月10日発行。

【非特許文献2】D. A. Gandolfo et al., "Analog-binary CCD Correlator: a VLSI signal processor", IEEE Transaction on Electron Devices, Vol. 26, No. 4, pp.596-603, April 1979.

50

【非特許文献3】P. Bosshart, "An Integrated Analog Correlator using Charge-Coupled Devices", Proceedings of IEEE ISSCC'76, pp. 198-199, February 20, 1976.

【発明の開示】

【発明が解決しようとする課題】

【0009】

非特許文献1では、図16の相関器74以外にいくつかの相関器が示されており、例えば、図17に示す論理回路による相関器74Aなどが示されている。図17において、相関器74Aは、2つのシフトレジスタ81, 82と、排他的論理和ゲートXOR1乃至XORN及び信号加算アンプ83とからなる論理回路84とを備えて構成される。非特許文献1において開示された相関器では、いずれも直交成分の信号を考慮した構成になっていない。加えて、チップレベルでしきい値を用いて符号判定した後、相関出力を得るものとなっており、周波数シフトを伴わない通信など同相成分のみを考えればよい場合においても、通信性能は通常の装置よりも悪くなるという問題点があった。

10

【0010】

図18において、非特許文献1記載の復調器76を示す。図18において、復調器76は、2個のラッチ回路111, 121と、絶対値演算器112, 122と、 P_1 計算機113と、 A_1 計算機114と、 P_2 計算機123と、 A_2 計算機124と、乗算器115, 116と、コンパレータ117とを備えて構成される。ここで、相関器74からの出力信号の1データ期間T(符号の1周期に等しい)は、中央部の窓部Wと、その両端の端部Eとに分けることができ、窓部Eのピーク値計算機114, 124と窓部Wの最大値保持回路である最大値計算機113, 123をそれぞれ図19及び図20に示す。図19において、計算機115はラッチ回路84と、コンパレータ85とを備えて構成される。また、図20において、計算機116は、加算器86と、ラッチ回路87とを備えて構成される。ここで、窓部Wは、符号の継続時間をTとすると、

20

[数1]

$$(T - d) = 2 < t < (T + d) = 2, \quad (d < T) \quad (1)$$

の区間であり、端部Eは、

[数2]

$$0 < t < (T - d) = 2 \quad (2)$$

及び

30

[数3]

$$(T + d) = 2 < t < T \quad (3)$$

の区間である。

【0011】

なお、当該明細書において、数式がイメージ入力された墨付き括弧の数番号と、数式が文字入力された大括弧の数式番号とを混在して用いており、また、当該明細書での一連の数式番号として「式(1)」の形式を用いて数式番号を式の最後部に付与して(付与していない数式も存在する)用いることとする。

【0012】

本実施形態において用いる符号の数を $N = 2$ としたときの復調データを以下の手順で得る。

40

【0013】

(1) P_1 計算機からの出力信号 P_1 を第1の相関器出力の窓部Wの最大値とし、

(2) P_2 計算機からの出力信号 P_2 を第2の相関器出力の窓部Wの最大値とし、

(3) A_1 計算機からの出力信号 A_1 を第1の相関器出力の端部Eの積算値(加算値)とし、

(4) A_2 計算機からの出力信号 A_2 を第2の相関器出力の端部Eの積算値(加算値)としたとき、

[数4]

$$P_2 \cdot A_1 > P_1 \cdot A_2 \quad (4)$$

50

であればコンパレータ 117 からの判定出力データは「1」となり、

[数5]

$$P_2 \cdot A_1 < P_1 \cdot A_2 \quad (5)$$

であれば判定出力データは「0」となる。

【0014】

この方法では、相関出力のピーク値 P_1 、 P_2 に対して、乗算するタイミングから $d/2$ だけずれたところからの相関値を加算した2つの信号 A_2 及び A_1 をそれぞれ乗算して互いに比較を行っている。相関出力信号 P_1 がピークを持つとき、 $A_1 < A_2$ が成立ために良好な性能が得られるとしている。相関特性は、用いる符号セットにより異なるため、ここで、述べられている相関出力信号 P_1 がピークであるとき、 $A_1 < A_2$ の関係が成立するとは限らない。タイミングが一致していないときは、判定する符号の前又は後に送信した符号との相互相関の和になるため、状況によっては、性能が大きく劣化してしまう。同期検出では、大きさのみ比較し、ここで、相関値とサイドロープの和を乗算したものの比較を行っている。上述したようにサイドロープの和を乗算することは、必ずしも良好な性能を達成することにはならず、用いる符号、通信環境によっては、逆に性能を劣化させる要因となってしまうという問題点があった。

10

【0015】

本発明の目的は以上の問題点を解決し、従来技術に比較して簡単な構成を有し、非同期符号変調信号をより正確に復号化することができる非同期符号変調信号受信装置を提供することにある。

20

【課題を解決するための手段】

【0016】

本発明に係る非同期符号変調信号受信装置は、予め決められた複数の符号を用いる所定の符号変調方式を用いて、データ信号に従って符号変調された符号変調信号を受信信号として受信して復号化する非同期符号変調信号受信装置において、

上記受信された受信信号を実質的に互いに直交する2つの信号に変換する変換手段と、

上記変換手段により変換された2つの信号に対して上記複数の符号を乗算した後加算し、加算結果の出力値信号に基づいて、上記複数の符号との相関値の尤度を計算する相関器手段と、

上記相関器手段により計算された相関値の尤度に基づいて上記受信信号の符号と同期点を判定することにより復号化されたデータ信号を決定して出力する同期判定手段とを備えたことを特徴とする。

30

【0017】

上記非同期符号変調信号受信装置において、上記相関器手段は、入力されるクロックに基づいて上記複数の符号との相関値の尤度を計算し、

上記同期判定手段は、上記相関器手段により計算された尤度及び上記受信信号に基づいて同期点を検出し、検出された同期点が正確であるか否かについて上記受信信号に基づいて検証し、正確であると判断されたときに、上記受信信号に基づいて上記クロックの発生タイミングを調整することにより当該同期点で復号化してデータ信号を出力する遅延同期ループ回路を含むことを特徴とする。

40

【0018】

また、上記非同期符号変調信号受信装置において、上記相関値の尤度は、互いに隣接するシンボル区間の出力値信号に基づき、所定の時点での尤度が所定の確率変数であると仮定したときの尤度と、符号の情報ビットが独立であると仮定したときの符号の生起確率とに基づいて、判定事前確率を考慮して計算された相関値の尤度であることを特徴とする。とって代わって、上記非同期符号変調信号受信装置において、上記相関値の尤度は、互いに隣接するシンボル区間の出力値信号に基づき、所定の時点での尤度が所定の確率変数であると仮定したときの尤度と、符号の情報ビットが独立であると仮定したときの符号の生起確率とに基づいて、自己及び相互相関を考慮して計算された相関値の尤度であることを特徴とする。さらには、上記非同期符号変調信号受信装置において、上記相関値の尤度は

50

、互いに隣接する一連の複数の時点での符号系列の出力値信号に基づいて、時点及び符号に関する所定の最尤系列推定の尤度関数を用いて計算された相関値の尤度であることを特徴とする。

【発明の効果】

【0019】

本発明に係る非同期符号変調信号受信装置によれば、変換された2つの信号に対して上記複数の符号を乗算した後加算し、加算結果の出力値信号に基づいて、上記複数の符号との相関値の尤度を計算し、計算された相関値の尤度に基づいて上記受信信号の符号と同期点を判定することにより復号化されたデータ信号を決定して出力するように構成したので、従来技術に比較して簡単であって、しかもより正確に判定して復号化できるという特有の作用効果を有する。

10

【発明を実施するための最良の形態】

【0020】

以下、本発明に係る実施形態について図面を参照して説明する。なお、以下の各実施形態において、同様の構成要素については同一の符号を付している。

【0021】

本発明に係る実施形態では、非同期符号変調 (Non-Coherent Code Shift Keying) を用いた通信システムの特徴に着目し、通常別の回路、工程で行われる信号の同期捕捉、データ判定を一括して行うことで受信データの信頼性を向上する通信システムや、同期補足とデータ判定が同じ回路構成で実現できることに着目し、システムの複雑性を緩和した通信システム及びデータ、同期点の判定方法を提案している。通信で使用される信号は、一般に同相成分と直交成分を有し、その位相は、受信機と送信機で一致していない。同期通信システムでは、受信機は、この位相をなんらかの方法で補正する必要があるが、非同期通信では、この位相を補正する必要がないという特徴がある。本発明に係る実施形態では、後者に属するもので、同相信号と直交信号による位相を必要がない符号変調の受信機に関するものである。

20

【0022】

第1の実施形態。

図1は本発明の第1の実施形態に係る非同期符号変調信号受信装置の構成を示すブロック図である。図1において、第1の実施形態に係る非同期符号変調信号受信装置は、アンテナ1と、低雑音増幅器 (LNA) 2と、直交信号周波数変換回路20と、2個のA/D変換器6a, 6bと、信号処理器9と、デジタル相関器10と、同期判定器11とを備えて構成される。ここで、直交信号周波数変換回路20は、信号分配器2と、2個の混合器4a, 4bと、局部発振器7と、 $\pi/2$ 移相器8と、2個の低域通過フィルタ (LPF) 5a, 5bとを備えて構成される。

30

【0023】

図1において、送信機側から、例えば図15の符号変調装置により発生された複数N個のPN符号系列を用いて例えばスペクトラム拡散方式でCSK符号変調された符号変調信号が無線信号 (又は伝送信号) として無線送信された当該無線信号が当該非同期符号変調信号受信装置により受信される。送信機側の符号変調では、情報ビットは複数のシンボルで構成される符号へ写像され、周波数シフトやフィルタリングなどの処理を行った後、無線送信される。非同期符号変調では、送信機で用いる長さ N_1 の符号ベクトル c_i を

40

[数6]

$$c_i = (c_{i,1}, c_{i,2}, \dots, c_{i,N_1}), (1 \leq i \leq N_1) \quad (6)$$

とすると、符号ベクトル $c_{i'}$ では、

[数7]

$$c_{i'} = c_i \cdot \exp(j\theta_{i',i}), (i' \neq i) \quad (7)$$

を満たさなければならない。

【0024】

通信路を經由して受信された無線受信信号は、送信機で用いたものと同じ搬送波周波数

50

を有する正弦波信号が混合器 4 a , 4 b により乗算され、低域通過フィルタ 5 a , 5 b などの処理をした後、元のベースバンド帯域へ変換されてベースバンド信号に変換される。受信信号は、I チャンネル信号の同相成分と、Q チャンネル信号の直交成分を持ち、その両方が信号処理器 9 を介してデジタル相関器 10 に入力される。図 1 においては、アンテナ 1 により受信された無線受信信号は、低雑音増幅器 2 を介して信号分配器 3 に入力されて 2 分配され、一方の無線受信信号は混合器 4 a に入力される一方、他方の無線受信信号は混合器 4 b に入力される。ここで、混合器 4 a , 4 b は乗算器で構成される。一方、局部発振器は、無線受信信号の搬送波周波数と実質的に同一の周波数を有する局部発振信号を発生して混合器 4 a に入力するとともに、 $\pi/2$ 移相器 8 を介して混合器 4 b に入力する。混合器 4 a は入力される 2 個の信号を混合して乗算し、混合結果の信号を低域通過フィルタ 5 a を介して A / D 変換器 6 a に入力し、混合器 4 b は入力される 2 個の信号を混合して乗算し、混合結果の信号を低域通過フィルタ 5 b を介して A / D 変換器 6 b に入力する。これにより、無線受信信号は直交信号周波数変換回路 20 により互いに直交した 2 個のベースバンド信号に変換された後、それぞれ A / D 変換器 6 a , 6 b により A / D 変換されて離散デジタル信号として信号処理器 9 に入力される。

10

【0025】

例えば OFDM 方式を用いる通信装置であるとき、信号処理器 9 は高速フーリエ変換回路であり、また、例えばアダマール符号を用いる CDMA 方式などの通信装置であるとき、信号処理器 9 は高速逆ウォルシュ変換回路であり、これらの他、通信路の影響などを軽減するため、信号処理器 9 は信号等化回路などで構成される。信号処理器 9 は、入力されるベースバンド信号に対して所定の信号処理を実行し、信号処理後のベースバンド信号をデジタル相関器 10 に入力する。デジタル相関器 10 は、同相成分と直交成分の各ベースバンド信号にそれぞれに、送信機で使用する符号との相関値を計算し、それらを 2 乗したものを計算して出力する。すなわち、デジタル相関器 10 は、送信に用いる符号と同数の相関値が計算され、それらが並列に所定の時間間隔で同期判定器 11 に入力される。同期判定器 11 は、デジタル相関器 10 からの出力値を所定の定時間記憶し、詳細後述する所定の同期判定方法に従って同期点と送信符号を決定し、決定後のデジタルデータ信号を出力端子 T1 を介して出力する。

20

【0026】

次いで、同期判定器 11 において用いることが可能な 4 つの同期判定方法について以下

30

【0027】

(1) 第 1 の同期判定方法：判定事前確率を考慮した同期判定方法。

現在判定するシンボル区間（処理すべきシンボル区間をいい、以下、処理シンボル区間という。）の 1 つ前のシンボル区間において、判定されたサンプル時点の同期点 n_p 及びそのときの符号 m を記憶する。処理シンボル区間において判定するサンプル時点 n と前のシンボル区間において同期点と判定した同期点 n_p とに基づいて、サンプル時点 n の尤度 $p(n)$ を計算する。ここで、サンプル時点 n の尤度 $p(n)$ は、例えば、クロックタイミングのずれがガウス分布に従う確率変数であるとすると、次式で表される。

40

【0028】

【数 1】

$$p(n) = \frac{1}{\sqrt{2\pi\sigma_s^2}} \exp \left[-\frac{1}{2} \left(\frac{(n - n_p)T_s - T}{\sigma_s} \right)^2 \right] \quad (8)$$

【0029】

ここで、 σ_s^2 は、符号再生のクロックタイミングのずれの分散値、 T_s は、標本時間間隔、 T は符号の継続時間、 n_p は前のシンボル区間において、同期点と判定した時点を表す。また、符号の生起確率 $p(m)$ を以下のように計算する。すなわち、符号の生起確率 $p(m)$ は、入力される情報ビットが独立であるとすると、 M 個の符号を用いるシステ

50

△では、次式で表される。

【0030】

【数2】

$$p(m) = \frac{1}{M} \quad (9)$$

【0031】

さらに、デジタル相関器10から出力される出力値 $y_{m,n}$ を判定するサンプル時点 n における尤度 $p(y_{m,n} | m, n)$ は、符号が所定の既知の符号であるときに、符号 m でサンプル時点 n のときに出力値 $y_{m,n}$ を出力する確率であり、次式のごとく予め所定の関数で表すことができ、計算できる。なお、第3の同期判定方法ではその具体例を詳細後述する。

10

【0032】

【数8】

$$p(y_{m,n} | m, n) = f(y_{m,n}, m, n) \quad (10)$$

【0033】

第1の同期判定方法では、出力値 $y_{m,n}$ を判定するサンプル時点 n における尤度 $p(y_{m,n} | m, n) p(m) p(n)$ を各符号毎に算出し、それらと比較することで、最大の尤度 $p(y_{m,n} | m, n) p(m) p(n)$ を有する符号を送信符号とし、その送信符号のサンプル判定時点 n を同期点と判定する。

20

【0034】

(2) 第2の同期判定方法：事前確率を考慮した同期判定方法。

処理シンボル区間の1つ前のシンボル区間において、判定された同期点 n_p とそのときの符号 m を記憶する。第1の同期判定方法と同様に、サンプル時点 n の尤度 $p(n)$ と、符号の生起確率 $p(m)$ とを計算するとともに、デジタル相関器10から出力される、複数の符号 m_i と複数のサンプル時点 n_j とのすべての組み合わせにおける複数の出力値 y_{m_i, n_j} を判定するサンプル時点 n による尤度 $p(y_{m_i, n_j} | m, n)$ を第1の同期判定方法と同様にして計算する。第2の同期判定方法では、出力値 $y_{m,n}$ を判定するサンプル時点 n における尤度 $\{p(y_{m_i, n_j} | m, n) p(m) p(n)\}$ (ここで、 $\{ \}$ は引数に対して i, j のすべての組み合わせにおける総積を表す。)を各符号毎に算出し、それらと比較することで、最大の尤度 $\{p(y_{m_i, n_j} | m, n) p(m) p(n)\}$ を有する符号を送信符号とし、その送信符号のサンプル判定時点 n を同期点と判定する。

30

【0035】

(3) 第3の同期判定方法：自己及び相互相関を考慮した判定。

処理シンボル区間の1つ前のシンボル区間において、判定された同期点 n_p とそのときの符号 m を記憶する。第1の同期判定方法と同様に、サンプル時点 n の尤度 $p(n)$ と、符号の生起確率 $p(m)$ とを計算するとともに、デジタル相関器10から出力される符号 m とサンプル時点 n における出力値 $y_{m,n}$ を判定するサンプル時点 n による尤度 $p(y_{m,n} | m, n)$ を第1の同期判定方法と同様にして計算する。また、サンプル時点 n とは異なる比較するサンプル時点 n' (例えば、1符号長前のサンプル時点であり、2, 3符号長前のサンプル時点であってもよい。)においても、サンプル時点 n' の尤度 $p(n')$ と、符号の生起確率 $p(m')$ とを計算するとともに、デジタル相関器10から出力される符号 m' における出力値 $y_{m', n'}$ を判定するサンプル時点 n による尤度 $p(y_{m', n'} | m, n)$ を同様にして計算する。

40

【0036】

次に、同期点 n' で符号 m' であるときに、サンプル時点 n における出力値が $y_{m,n}$ となる尤度 $p(y_{m,n} | m', n')$ 、及び同期点 n で符号 m であるときに、サンプル時点 n' における出力値が $y_{m', n'}$ となる尤度 $p(y_{m', n'} | m, n)$ を算出した後、次式の2つの尤度を計算する。

50

【 0 0 3 7 】

[数 9]

$$p(y_{m,n} | m, n) p(y_{m',n'} | m', n') p(m) p(n) \quad (11)$$

[数 1 0]

$$p(y_{m,n} | m', n') p(y_{m',n'} | m', n') p(m') p(n') \quad (12)$$

【 0 0 3 8 】

これら 2 つの尤度を比較し、大きなものを選択する。この比較を複数の組み合わせ（同期点と符号との組み合わせ）で繰り返すことによって、最大の尤度を有する符号とその時点それぞれを送信符号、同期点と判定する。

10

【 0 0 3 9 】

なお、以下では、尤度 $p(y_{m,n} | m', n')$ の尤度関数の具体例について示す。例えば、受信信号の同相成分及び直交成分のそれぞれを 2 乗して加算する受信装置では、デジタル相関器 10 からの出力値 $y_{m,n}$ は、 χ^2 分布に従い、尤度 $p(y_{m,n} | m', n')$ は次式で表される。

【 0 0 4 0 】

[数 3]

$$P(y_{m,n} | m', n')$$

$$= \frac{1}{2\sigma^2} \exp\left(-\frac{y_{m,n} + R^2(m, m', n - n')}{2\sigma^2}\right) I_0\left(\sqrt{y_{m,n}} \frac{R(m, m', n - n')}{\sigma^2}\right) \quad (13)$$

20

ここで、

【 数 4 】

$$I_0(x) = \sum_{k=0}^{\infty} \frac{(x/2)^{2k}}{k! \Gamma(k+1)} \quad (14)$$

【 数 5 】

$$\Gamma(x) = \int_0^{\infty} t^{x-1} e^{-t} dt \quad (15)$$

30

【 0 0 4 1 】

また、 σ^2 は雑音の分散であり、相関関数 $R(\cdot)$ は次式で表される。

【 0 0 4 2 】

【 数 6 】

$$R(m, m', u)$$

$$= \begin{cases} a \sum_{k=0}^{N_s-1-u} c_m(k+u) c_{m'}(k), & u \geq 0 \\ a \sum_{k=0}^{N_s-1+u} c_m(k) c_{m'}(k-u), & u < 0 \end{cases} \quad (16)$$

40

【 0 0 4 3 】

ここで、 N_s は 1 つの符号の中の標本点数、 a は受信信号の振幅を表す。

【 0 0 4 4 】

(4) 第 4 の同期判定方法：最尤系列推定を用いた判定法。

50

まず、複数の符号に対応する各時間間隔出力値 $y_{m,n}$ をそれぞれ記憶する。同期点ベクトル $n = (n_1, n_2, n_3, \dots, n_N)$ においてそれぞれ符号ベクトル $m = (m_1, m_2, m_3, \dots, m_N)$ であるときのデジタル相関器 10 からの出力値 y が次式となる尤度 $p(y|m, n)$ を計算する。なお、当該同期判定方法において、出力値ベクトル y と同期点ベクトル n と符号ベクトル m はそれぞれ複数の要素を有するベクトルであり、出力値ベクトル y' と同期点ベクトル n' と符号ベクトル m' もそれぞれ複数の要素を有するベクトルである。

【 0 0 4 5 】

【 数 7 】

$$y = (y_{m_1, n_1}, y_{m_2, n_2}, y_{m_3, n_3}, \dots, y_{m_N, n_N}) \quad (17)$$

10

【 数 8 】

$$\begin{aligned} p(y|m, n) \\ = p(y_{m_1, n_1} | m_1, n_1) p(y_{m_2, n_2} | m_2, n_2) \\ p(y_{m_3, n_3} | m_3, n_3) \cdots p(y_{m_N, n_N} | m_N, n_N) \end{aligned} \quad (18)$$

【 0 0 4 6 】

次いで、比較する同期点ベクトル $n' = (n'_1, n'_2, n'_3, \dots, n'_N)$ で符号ベクトル $m' = (m'_1, m'_2, m'_3, \dots, m'_N)$ であるとき出力値ベクトル y' が次式となる尤度 $p(y'|m', n')$ を計算する。

20

【 0 0 4 7 】

【 数 9 】

$$y' = (y_{m'_1, n'_1}, y_{m'_2, n'_2}, y_{m'_3, n'_3}, \dots, y_{m'_N, n'_N}) \quad (19)$$

【 数 1 0 】

$$\begin{aligned} p(y'|m', n') \\ = p(y_{m'_1, n'_1} | m'_1, n'_1) p(y_{m'_2, n'_2} | m'_2, n'_2) \\ p(y_{m'_3, n'_3} | m'_3, n'_3) \cdots p(y_{m'_N, n'_N} | m'_N, n'_N) \end{aligned} \quad (20)$$

30

【 0 0 4 8 】

そして、同期点ベクトル n で符号ベクトルが m であるとき、サンプル時点 n' で符号ベクトル m' の出力値ベクトルが y' となる尤度 $p(y'|m', n')$ と、同期点ベクトル n' で符号ベクトル m' であるとき、同期点ベクトル n で符号ベクトル m の出力値ベクトルが y となる尤度 $p(y|m, n)$ を計算する。これら 2 つの尤度 $p(y|m, n) p(y'|m', n')$ 、 $p(y'|m', n') p(y|m, n)$ 、 $p(m) p(n)$ 、 $p(y|m', n') p(y'|m', n')$ 、 $p(m')$ 、 $p(n')$ を比較し、より大きな尤度を有する選択し、これを複数の組み合わせ（同期点ベクトルと、符号ベクトルとの複数の組み合わせをいう。）で繰り返すことで最大の尤度を有する同期点ベクトルとその符号ベクトルとをそれぞれ、出力すべき同期点ベクトル及び送信符号ベクトル（複数の送信符号に対応する送信符号系列に対応する）と判定する。

40

【 0 0 4 9 】

なお、符号系列の推定に用いる尤度関数 $p(y|m', n')$ は、次式で表される。

【 0 0 5 0 】

【 数 1 1 】

$$p(y|m', n') = p(y_{m'_1, n'_1} | m'_1, n'_1) p(y_{m'_2, n'_2} | m'_2, n'_2) \cdots p(y_{m'_N, n'_N} | m'_N, n'_N) \quad (21)$$

【 0 0 5 1 】

50

ここで、式(21)中の尤度 $p(y_{m_i, n_i} | m_i', n_i')$ ($i = 1, 2, \dots, N$) は次式で表される。

【0052】

【数12】

$$P(y_{m_i, n_i} | m_i, n_i) = \frac{1}{2\sigma^2} \exp\left(-\frac{y_{m_i, n_i} + R^2(m_i, m_i', n_i - n_i')}{2\sigma^2}\right) I_0\left(\sqrt{y_{m_i, n_i}} \frac{R(m_i, m_i', n_i - n_i')}{\sigma^2}\right) \quad (22)$$

10

【0053】

ここで、相関関数 $R(m_i, m_i', n_i - n_i')$ は、次式で表される。

【0054】

【数11】

$$\begin{aligned} R(m_i, m_i', n_i - n_i') &= R(m_i, m_i', n_i - n_i') + R(m_i - 1, m_i, N_s - (n_i - n_i')) \\ &), \\ n_i - n_i' &= 0 \text{ のとき} \\ &= R(m_i, m_i', n_i - n_i') + R(m_i, m_i + 1, N_s + (n_i - n_i')) \\ &), \\ n_i - n_i' &< 0 \text{ のとき} \\ &\quad (23) \end{aligned}$$

20

【0055】

従って、同期点ベクトル n の尤度 $p(n)$ は次式で表される。

【0056】

【数12】

$$\begin{aligned} p(n) &= p(n_N, n_{N-1}, \dots, n_1) \\ &= p(n_N | n_{N-1}, \dots, n_1) p(n_{N-1}, \dots, n_1) \\ &= p(n_N | n_{N-1}, \dots, n_1) p(n_{N-1} | n_{N-2}, \dots, n_1) \\ &p(n_{N-2} | n_{N-3}, \dots, n_1) \dots p(n_2 | n_1) p(n_1) \quad (24) \end{aligned}$$

30

【0057】

以上の具体例では、 χ^2 分布の関数を用いた尤度関数を示しているが、本発明はこれに限らず、当該尤度関数を所定の数学的な近似式を用いて計算してもよい。また、符号変調方式に応じて、所定の尤度関数(例えば、式(10))を予め決定しておいて計算してもよい。

【0058】

以上のように構成された第1の実施形態に係る非同期符号変調信号受信装置によれば、受信信号に対して送信側で用いる符号変調方式の符号に基づく所定の尤度をデジタル相関器10により計算し、計算された尤度に基づいて同期判定器11により符号及び同期点の判定を行うように構成したので、従来技術に比較して簡単であって、しかもより正確に判定して復号化できるという特有の作用効果を有する。

40

【0059】

第2の実施形態

図2は本発明の第2の実施形態に係る非同期符号変調信号受信装置の構成を示すブロック図であり、図3は図2のデジタルI/Q整合フィルタバンク回路30の詳細構成を示すブロック図であり、図4は図3のI/Q整合フィルタ回路31-mの詳細構成を示すブロック図である。第2の実施形態に係る非同期符号変調信号受信装置は、図1の第1の実施形態に比較して、信号処理器9及びデジタル相関器10に代えて、デジタルI/Q整合フィルタバンク回路30を備え、同期判定器11に代えて同期判定器11Aを備えたことを特徴

50

としている。

【0060】

図2において、互いに直交する2つのベースバンド信号はA/D変換器6a, 6bによりそれぞれ離散デジタルベースバンド信号に変換された後、デジタルI/Q整合フィルタバンク回路30に入力される。デジタルI/Q整合フィルタバンク回路30は、図3に示すように、複数M個のI/Q整合フィルタ回路31-m ($m = 1, 2, \dots, M$)を備えて構成され、各I/Q整合フィルタ回路31-mはそれぞれ送信機で使用する符号と同一の符号と整合する整合フィルタを含む。M個の符号を用いて情報を送信する通信システムでは、デジタルI/Q整合フィルタバンク回路30に入力される互いに直交する離散デジタルベースバンド信号はそれぞれM本のブランチに分岐され、送信機で使用する符号に対応する整合フィルタを含むI/Q整合フィルタ回路31-mを通過して出力される。

10

【0061】

図4において、m番目のI/Q整合フィルタ回路31-mは、符号 C_m の整合フィルタ32a, 32bと、二乗演算器33a, 33bと、加算器34とを備えて構成される。同相成分(Iチャンネル)及び直交成分(Qチャンネル)のサンプル信号である離散デジタルベースバンド信号はそれぞれ入力端子T2-1, T2-2を介して入力され、m番目の符号に対応する整合フィルタ32a, 32bを通過し、通過後の各信号はそれぞれ二乗演算器33a, 33bにより二乗された後、加算器34により加算される。加算器34は入力される2つの信号を加算して、加算結果の信号を出力端子T3を介して出力される。

【0062】

図3に示すように、I/Q整合フィルタ回路31-mはM個用意され、並列に処理されるため、デジタルI/Q整合フィルタバンク回路30からの出力信号は、M個の平行信号として出力端子T3-1乃至T3-Mを介して同期判定器11Aに出力される。同期判定器11Aは、1つの符号に相当する所定の時間間隔だけ、デジタルI/Q整合フィルタバンク回路30からの出力信号を蓄積し、m番目の符号n番目のサンプル時点に相当するの出力値 y_m, n を比較し、最大の出力値の符号を送信符号と判断するとともに、そのサンプル時点同期点と判定して、判定結果の対応する2値データ信号を復元して出力端子T1を介して出力する。

20

【0063】

以上のように構成された第2の実施形態に係る非同期符号変調信号受信装置によれば、図3のデジタルI/Q整合フィルタバンク回路30に設けられた複数の符号に対応するI/Q整合フィルタ回路31-1乃至31-Mを用いて、送信側で用いる符号変調方式の符号に対して整合するか否かを判断して、その判断結果の出力値 y_m, n を同期判定器11Aにより比較し、最大の出力値の符号を送信符号と判断しかつそのサンプル時点同期点と判定して、判定結果の対応する2値データ信号を復元するようにしたので、従来技術に比較して簡単であって、しかもより正確に判定して復号化できるという特有の作用効果を有する。

30

【0064】

第3の実施形態

図5は本発明の第3の実施形態に係る非同期符号変調信号受信装置の構成を示すブロック図である。第3の実施形態に係る非同期符号変調信号受信装置は、図2の第2の実施形態に比較して、A/D変換器6a, 6bの後段にシフトレジスタ12a, 12b及び逆ウォルシュ変換器(IWT)13a, 13bを付加したことを特徴としている。以下、第2の実施形態との相違点について詳細に説明する。

40

【0065】

図5の非同期符号変調信号受信装置は、例えばCDMA方式を用いる通信装置である。図5において、A/D変換器6aから出力される離散デジタルベースバンド信号であるIチャンネル信号は、シフトレジスタ12aに入力されて、例えば平行/シリアル変換などの信号処理がなされた後、逆ウォルシュ変換器13aに入力される。逆ウォルシュ変換器13aは入力される平行ベースバンド信号に対して公知の逆ウォルシュ変換処

50

理を実行した後、デジタル相関器 10 に出力する。また、A/D変換器 6 b から出力される離散デジタルベースバンド信号である Q チャンネル信号は、シフトレジスタ 12 b に入力されて、例えばパラレル/シリアル変換などの信号処理がなされた後、逆ウォルシュ変換器 13 b に入力される。逆ウォルシュ変換器 13 b は入力されるパラレルベースバンド信号に対して公知の逆ウォルシュ変換処理を実行した後、デジタル相関器 10 A に出力する。

【0066】

デジタル相関器 10 A は例えば、図 6 の構成を有する。図 6 においてデジタル相関器 10 A は、2 個の P/S 変換器 14 a, 14 b と、デジタル I/Q 整合フィルタバンク回路 30 とを備えて構成される。図 6 において、逆ウォルシュ変換器 13 a により逆ウォルシュ変換された I チャンネル信号は P/S 変換器 14 a により P/S 変換された後、デジタル I/Q 整合フィルタバンク回路 30 に入力され、また、逆ウォルシュ変換器 13 b により逆ウォルシュ変換された Q チャンネル信号は P/S 変換器 14 b により P/S 変換された後、デジタル I/Q 整合フィルタバンク回路 30 に入力される。デジタル I/Q 整合フィルタバンク回路 30 は、図 2 と同様に動作して、処理後のパラレル信号を同期判定器 11 A に出力する。そして、同期判定器 11 A は第 2 の実施形態同様に、送信符号と同期点の判定を行って判定結果の復元された 2 値データ信号を出力する。

【0067】

以上のように構成された第 3 の実施形態に係る非同期符号変調信号受信装置によれば、図 6 のデジタル I/Q 整合フィルタバンク回路 30 を備えたデジタル相関器 10 A と同期判定器 11 A とを用いて、送信符号と同期点の判定を行って判定結果の復元された 2 値データ信号を得るように構成したので、従来技術に比較して簡単であって、しかもより正確に判定して復号化できるという特有の作用効果を有する。

【0068】

第 4 の実施形態 .

図 7 は本発明の第 4 の実施形態に係る非同期符号変調信号受信装置の構成を示すブロック図である。第 4 の実施形態に係る非同期符号変調信号受信装置は、図 5 の第 3 の実施形態に比較して、逆ウォルシュ変換器 13 a, 13 b に代えて、高速フーリエ変換器 9 A を備えたことを特徴としている。本実施形態に係る図 7 の非同期符号変調信号受信装置は、例えば OFDM 方式を用いる通信装置であり、シフトレジスタ 12 a, 12 b からのパラレルベースバンド信号を高速フーリエ変換した後、各帯域毎でデジタル相関器 10 A の処理を実行し、第 2 及び第 3 の実施形態と同様に、送信符号及び同期点の検出を行う。従って、第 4 の実施形態に係る非同期符号変調信号受信装置によれば、第 2 及び第 3 の実施形態と同様に、従来技術に比較して簡単であって、しかもより正確に判定して復号化できるという特有の作用効果を有する。

【0069】

第 5 の実施形態 .

図 8 は本発明の第 5 の実施形態に係る非同期符号変調信号受信装置の構成を示すブロック図であり、図 9 は図 8 の D/L/L 回路 23 の構成を示すブロック図である。図 8 において、第 5 の実施形態に係る非同期符号変調信号受信装置は、アンテナ 1 と、低雑音増幅器 2 と、直交信号周波数変換回路 20 と、アナログ相関器 22 A と、D/L/L 回路 23 と、論理回路 24 とを備えて構成したことを特徴としている。

【0070】

図 8 において、直交信号周波数変換回路 20 の低域通過フィルタ 5 a から出力される I チャンネルのベースバンド信号及び低域通過フィルタ 5 b から出力される Q チャンネルのベースバンド信号はアナログ相関器 22 A に入力される。また、信号分配器 3 により分配された無線受信信号は D/L/L 回路 23 に入力される。アナログ相関器 22 A は、入力されるベースバンド信号に対して、送信機で使用するすべての符号との尤度を表す相関値を計算した後、その相関値を表す相関値信号を論理回路 24 に出力する。論理回路 24 は、アナログ相関器 22 A からの符号毎の相関値信号を所定の時間蓄え、それらのうち最大の相

10

20

30

40

50

閾値を有する相関値信号を選択した後、その相関値を所定のしきい値と比較して当該しきい値以上であるとき同期点を検出したと判断する。同期点を検出すると、確認モードへ移行し、ある一定数の符号の間隔同期点の正確性を検証する。この検証で同期が確立できなければ、相関値信号の出力から同期点の算出を行う。検証が正しければ、論理回路24内で、データの判定を行うと同時に、DLL回路23によりクロックタイミングの調整を行う。非同期符号変調方式では、DLL回路23に位相同期を必要としない。一つの符号のみを用いるスペクトル拡散通信方式で使用する非同期DLL回路については例えば非特許文献1において開示されており公知である。

【0071】

図9において、DLL回路23は、複数M個の信号処理回路41-m ($m = 1, 2, \dots, M$)と、加算器42と、低域通過フィルタであるループフィルタ43と、電圧制御クロック(以下、VCCという。)を発生するVCC発生器44と、符号発生器40とを備えて構成される。ここで、各信号処理回路41-mは、乗算器である混合器45a, 45bと、所定の搬送波成分のみを帯域通過ろ波する帯域通過フィルタ46a, 46bと、包絡線検波器47a, 47bと、減算器48と、スイッチ回路49とを備えて構成される。直交信号周波数変換回路20の信号分配器3からの無線受信信号は入力端子T4を介して各信号処理回路41-mに入力される。各信号処理回路41-mでは、無線受信信号に対して、符号発生器40により発生される複数M個の符号 C_m ($m = 1, 2, \dots, M$) (例えば、スペクトル拡散変調方式では、PN符号である。)であって互いに所定の時間間隔だけシフトされた各2つの符号信号を乗算して包絡線検波した信号を、論理回路24からの符号選択信号に基づいて、M個の信号処理回路41-mからそれぞれ出力されるM個の信号のうちいずれか1つの信号をスイッチ回路49により選択して加算器42及びループフィルタ43を介してVCC発生器44に出力して、VCCを発生するための基準信号として用いている。なお、符号発生器40により発生される複数M個の符号はアナログ相関器22Aに出力する。

【0072】

以上のように構成された非同期符号変調信号受信装置では、包絡線検波器47a, 47bを用いているため、位相同期を必要としない。これによりクロックタイミングの調整を行うために、DLL回路23において、乗算する符号の同期がとれていれば2個の帯域通過フィルタ46a, 46bからの出力信号はより大きな値となる一方、同期がとれていなければこれらの値はより小さな値となる。乗算する拡散符号のタイミングを、所定の時間間隔だけずらし、その出力信号の差を減算器48で計算し、この出力信号からクロックのタイミングをループフィルタ43とVCC発生器44を用いて調整し、符号発生器40により拡散符号を生成する。生成された拡散符号は、アナログ相関器22Aに入力され、得られる出力信号に基づいて論理回路24においてデータの判定が行われるように構成されている。

【0073】

以上のように構成された第5の実施形態に係る非同期符号変調信号受信装置によれば、アナログ相関器22Aと論理回路24とDLL回路23とを用いて、送信符号と同期点の判定を行って判定結果の復元された2値データ信号を得るように構成したので、従来技術に比較して簡単であって、しかもより正確に判定して復号化できるという特有の作用効果を有する。

【0074】

第6の実施形態

図10は本発明の第6の実施形態に係る非同期符号変調信号受信装置の構成を示すブロック図であり、図11は図10のDLL回路23Aの構成を示すブロック図である。第6の実施形態の非同期符号変調信号受信装置は、図8の第5の実施形態に比較して、包絡線検波器47a, 47bを用いるDLL回路23に代えて、CCD相関器52a, 52b, 53a, 53bを用いるDLL回路23Aを備え、DLL回路23Aの信号処理信号として、低域通過フィルタ5a, 5bからの直交ベースバンド信号(Iチャンネルのベースバ

ンド信号と、Qチャンネルのベースバンド信号とからなる。)を信号分配器21a, 21bにより2分配した直交ベースバンド信号を用いたことを特徴としている。以下、DLL回路23Aの構成及び動作について説明する。

【0075】

図11において、DLL回路23Aは、複数M個の信号処理回路51-m ($m = 1, 2, \dots, M$)と、加算器59と、ループフィルタ43と、VCC発生器60と、PN符号発生器61, 62とを備えて構成される。ここで、各信号処理回路51-mはそれぞれ、非特許文献2において開示されそれぞれ電荷結合素子(CCD)を用いて構成された4個のCCD相関器52a, 52b, 53a, 53bと、二乗演算器54a, 54b, 55a, 55bと、加算器56, 57と、減算器58とを備えて構成される。PN符号発生器61, 62は、VCC発生器60により発生されるVCCに基づいて、互いに時間間隔だけ異なるPN符号であって論理回路24から指定される符号を発生してそれぞれ、CCD相関器52a, 53a及び53a, 53bに出力する。また、VCC発生器60はVCCをアナログ相関器22Aに出力する。

10

【0076】

以上のように構成された非同期符号変調信号受信装置では、CCD相関器52a, 52b, 53a, 53bを用いているため、位相同期を必要としない。これによりクロックタイミングの調整を行うために、DLL回路23Aにおいて、乗算する符号の同期がとれていれば信号分配器21a, 21bからの直交ベースバンド信号はより大きな値となる一方、同期がとれていなければこれらの値はより小さな値となる。乗算する拡散符号のタイミ

20

【0077】

以上のように構成された第6の実施形態に係る非同期符号変調信号受信装置によれば、アナログ相関器22Aと論理回路24とDLL回路23Aとを用いて、送信符号と同期点の判定を行って判定結果の復元された2値データ信号を得るように構成したので、従来技術に比較して簡単であって、しかもより正確に判定して復号化できるという特有の作用効果

30

【0078】

第7の実施形態。

図12は本発明の第7の実施形態に係る非同期符号変調信号受信装置の構成を示すブロック図である。第7の実施形態に係る非同期符号変調信号受信装置は、図8の第5の実施形態に比較して、以下の点が異なる。

(1) アナログ相関器22Aに代えて、デジタル相関器22を備えた。

(2) アナログのDLL回路23に代えて、デジタルのDLL回路23Bを備えた。

(3) 信号分配器3からの無線受信信号をA/D変換してDLL回路23Bに出力するA/D変換器6cを備えた。

40

【0079】

以上のように構成された第7の実施形態に係る非同期符号変調信号受信装置においては、図8の第5の実施形態に比較して、相関器とDLL回路の動作をデジタル処理化したことを特徴としており、処理の動作は同様である。従って、デジタル相関器22と論理回路24とDLL回路23Bとを用いて、送信符号と同期点の判定を行って判定結果の復元された2値データ信号を得るように構成したので、従来技術に比較して簡単であって、しかもより正確に判定して復号化できるという特有の作用効果を有する。

【0080】

第8の実施形態。

図13は本発明の第8の実施形態に係る非同期符号変調信号受信装置の構成を示すブ

50

ック図である。第 8 の実施形態に係る非同期符号変調信号受信装置は、図 10 の第 6 の実施形態に比較して、以下の点が異なる。

- (1) アナログ相関器 22A に代えて、デジタル相関器 22 を備えた。
- (2) アナログの DLL 回路 23A に代えて、デジタルの DLL 回路 23C を備えた。
- (3) 低域通過フィルタ 5a と信号分配器 21a との間に A/D 変換器 6a を挿入し、低域通過フィルタ 5b と信号分配器 21b との間に A/D 変換器 6b を挿入した。

【0081】

以上のように構成された第 8 の実施形態に係る非同期符号変調信号受信装置においては、図 10 の第 6 の実施形態に比較して、相関器と DLL 回路の動作をデジタル処理化したことを特徴としており、処理の動作は同様である。従って、デジタル相関器 22 と論理回路 24 と DLL 回路 23C とを用いて、送信符号と同期点の判定を行って判定結果の復元された 2 値データ信号を得るように構成したので、従来技術に比較して簡単であって、しかもより正確に判定して復号化できるという特有の作用効果を有する。

10

【0082】

変形例。

以上の第 5 乃至第 8 の実施形態においては、DLL 回路を用いた非同期符号変調信号受信装置について説明しているが、デジタル相関器やアナログ相関器の処理については、第 1 乃至第 4 の実施形態における同期判定方法を適用してもよい。

【産業上の利用可能性】

【0083】

以上詳述したように、本発明に係る非同期符号変調信号受信装置によれば、変換された 2 つの信号に対して上記複数の符号を乗算した後加算し、加算結果の出力値信号に基づいて、上記複数の符号との相関値の尤度を計算し、計算された相関値の尤度に基づいて上記受信信号の符号と同期点を判定することにより復号化されたデータ信号を決定して出力するように構成したので、従来技術に比較して簡単であって、しかもより正確に判定して復号化できる。

20

【図面の簡単な説明】

【0084】

【図 1】本発明の第 1 の実施形態に係る非同期符号変調信号受信装置の構成を示すブロック図である。

30

【図 2】本発明の第 2 の実施形態に係る非同期符号変調信号受信装置の構成を示すブロック図である。

【図 3】図 2 のデジタル I Q 整合フィルタバンク回路 30 の詳細構成を示すブロック図である。

【図 4】図 3 の I Q 整合フィルタ回路 31 - m の詳細構成を示すブロック図である。

【図 5】本発明の第 3 の実施形態に係る非同期符号変調信号受信装置の構成を示すブロック図である。

【図 6】図 5 のデジタル相関器 10 の構成を示すブロック図である。

【図 7】本発明の第 4 の実施形態に係る非同期符号変調信号受信装置の構成を示すブロック図である。

40

【図 8】本発明の第 5 の実施形態に係る非同期符号変調信号受信装置の構成を示すブロック図である。

【図 9】図 8 の DLL 回路 23 の構成を示すブロック図である。

【図 10】本発明の第 6 の実施形態に係る非同期符号変調信号受信装置の構成を示すブロック図である。

【図 11】図 10 の DLL 回路 23A の構成を示すブロック図である。

【図 12】本発明の第 7 の実施形態に係る非同期符号変調信号受信装置の構成を示すブロック図である。

【図 13】本発明の第 8 の実施形態に係る非同期符号変調信号受信装置の構成を示すブロック図である。

50

【図 1 4】特許文献 1 において開示された従来技術に係る符号変調装置の構成を示すブロック図である。

【図 1 5】特許文献 1 において開示された従来技術に係る符号変調信号受信装置の構成を示すブロック図である。

【図 1 6】図 1 5 の相関器 7 4 の構成を示すブロック図である。

【図 1 7】図 1 5 の相関器 7 4 の変形例である論理回路による相関器 7 4 A の構成を示すブロック図である。

【図 1 8】図 1 5 の復調器 7 6 の構成を示すブロック図である。

【図 1 9】図 1 5 の計算機 1 1 4 , 1 2 4 の構成を示すブロック図である。

【図 2 0】図 1 5 の計算機 1 1 3 , 1 2 3 の構成を示すブロック図である。

10

【符号の説明】

【 0 0 8 5 】

1 ... アンテナ、

2 ... 低雑音増幅器 (L N A)、

3 ... 信号分配器、

4 a , 4 b ... 混合器、

5 a , 5 b ... 低域通過フィルタ (L P F)、

6 a , 6 b ... A / D 変換器、

7 ... 局部発振器、

8 ... $\pi/2$ 移相器、

9 ... 信号処理器、

9 A ... 高速フーリエ変換器、

1 0 , 1 0 A ... デジタル相関器、

1 1 , 1 1 A ... 同期判定器、

1 2 a , 1 2 b ... シフトレジスタ、

1 3 a , 1 3 b ... 逆ウォルシュ変換器 (I W T)、

1 4 a , 1 4 b ... パラレル / シリアル変換器 (S / P 変換器)、

2 0 ... 直交信号周波数変換回路、

2 1 a , 2 1 b ... 信号分配器、

2 2 ... デジタル相関器、

2 2 A ... アナログ相関器、

2 3 , 2 3 A , 2 3 B , 2 3 C , ... D L L 回路、

2 4 ... 論理回路、

3 0 ... デジタル I Q 整合フィルタバンク回路、

3 1 - 1 乃至 3 1 - M ... I Q 整合フィルタ回路、

3 2 a , 3 2 b ... 整合フィルタ、

3 3 a , 3 3 b ... 二乗演算器、

3 4 ... 加算器、

4 0 ... 符号発生器、

4 1 - 1 乃至 4 1 - M ... 信号処理回路、

4 2 ... 加算器、

4 3 ... ループフィルタ、

4 4 ... V C C 発生器、

4 5 a , 4 5 b ... 混合器、

4 6 a , 4 6 b ... 帯域通過フィルタ、

4 7 a , 4 7 b 包絡線検波器、

4 8 ... 加算器、

4 9 ... スイッチ回路、

5 1 - 1 乃至 5 1 - M ... 信号処理回路、

5 2 a , 5 2 b , 5 3 a , 5 3 b ... C C D 相関器、

20

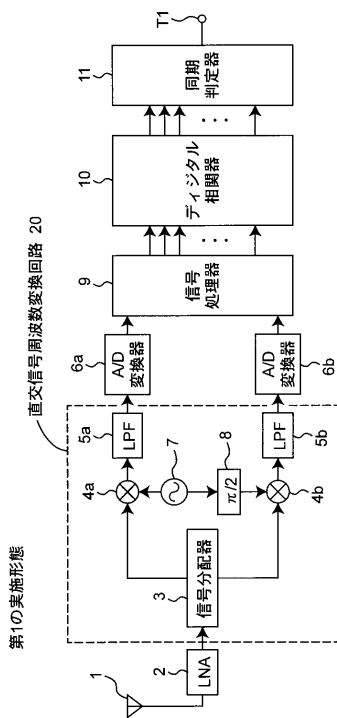
30

40

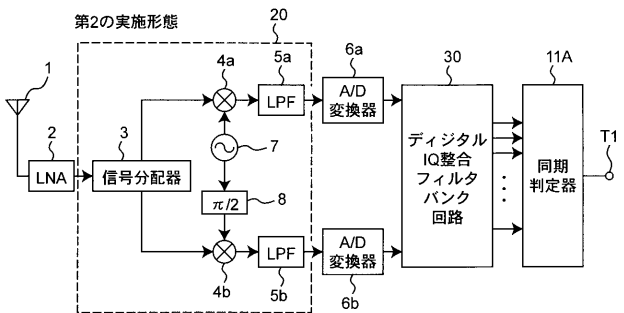
50

- 5 4 a , 5 4 b , 5 5 a , 5 5 b ... 二乗演算器、
- 5 6 , 5 7 ... 加算器、
- 5 8 ... 減算器、
- 5 9 ... 加算器、
- 6 0 ... V C C 発生器、
- 6 1 , 6 2 ... P N 符号発生器、
- T 1 ... 出力端子、
- T 2 - 1 , T 2 - 2 ... 入力端子、
- T 3 , T 3 - 1 乃至 T 3 - M ... 出力端子、
- T 4 ... 入力端子、
- T 5 ... 出力端子、
- T 6 , T 7 ... 入力端子、
- T 8 ... 出力端子。

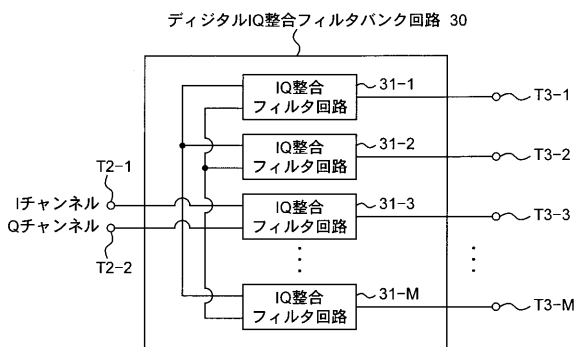
【 図 1 】



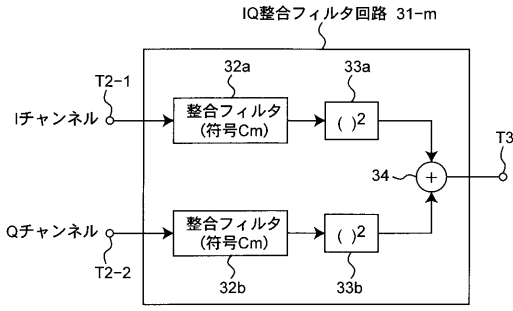
【 図 2 】



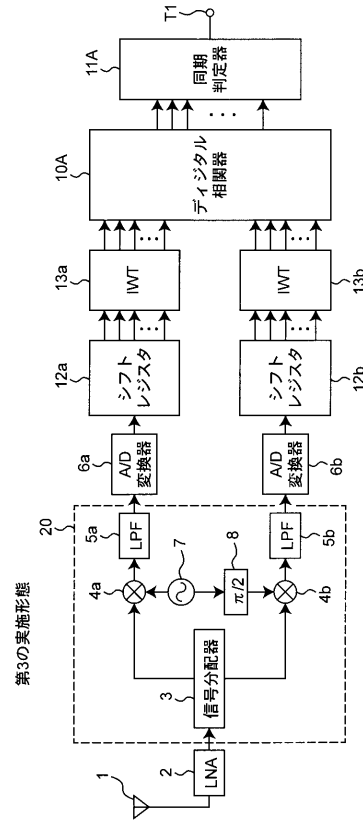
【 図 3 】



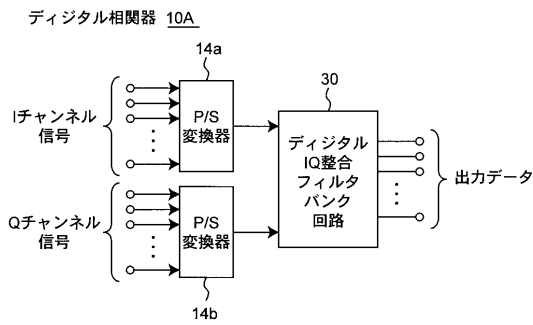
【 図 4 】



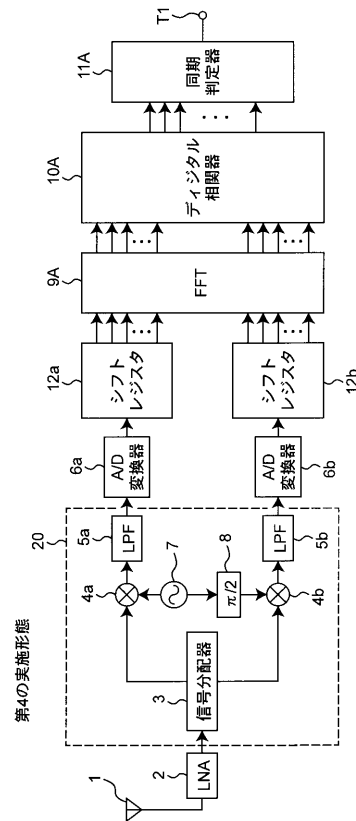
【 図 5 】



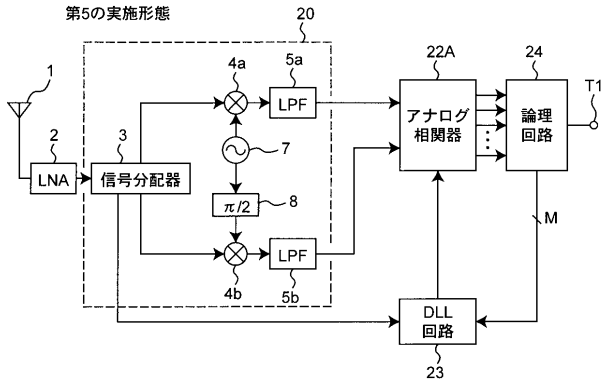
【 図 6 】



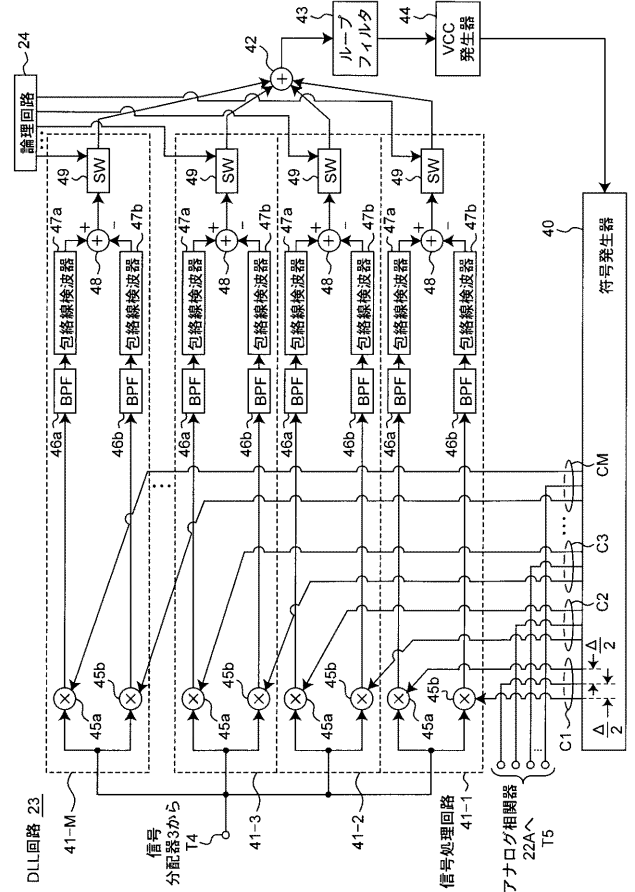
【 図 7 】



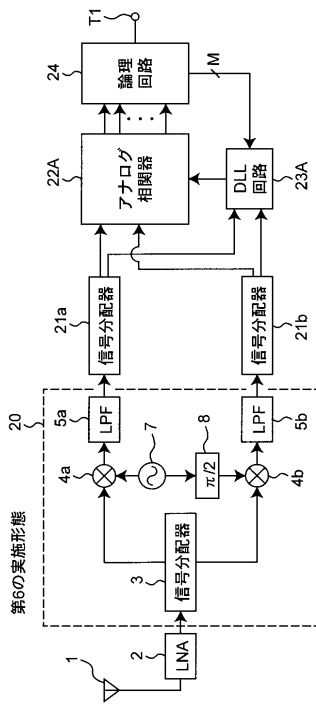
【図 8】



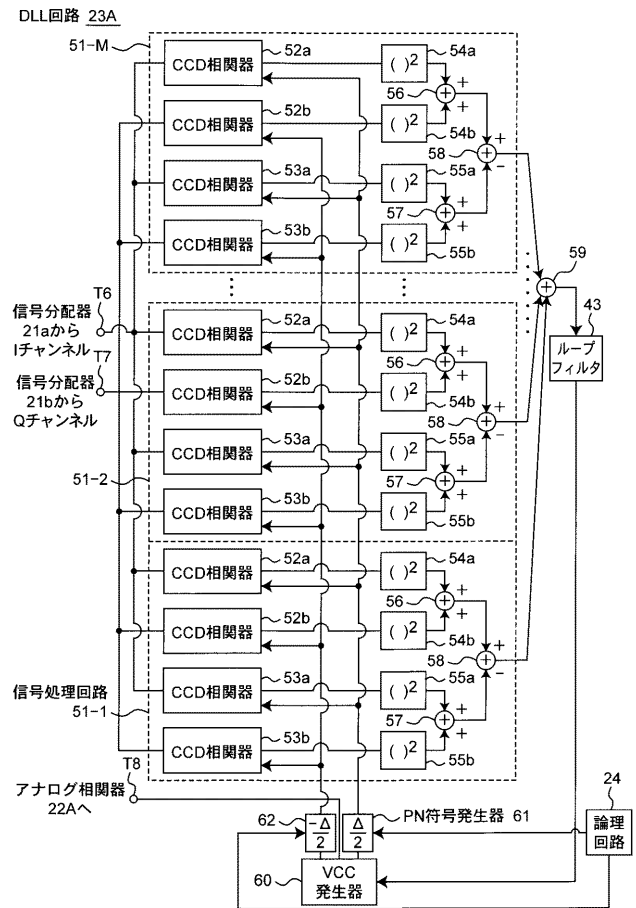
【図 9】



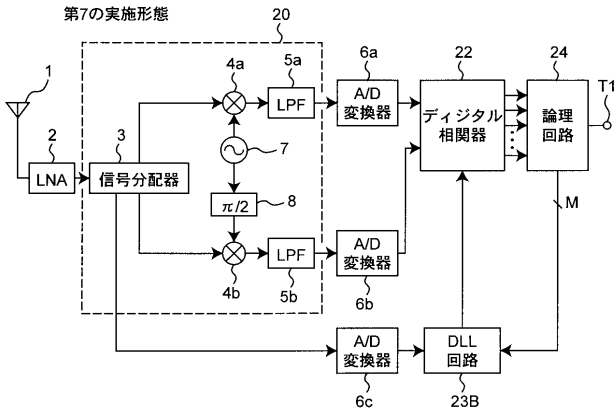
【図 10】



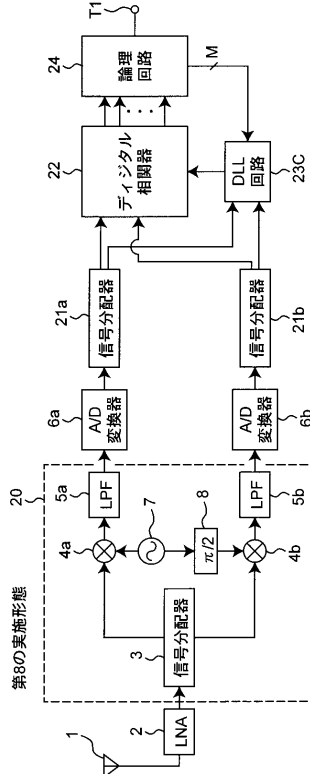
【図 11】



【図12】

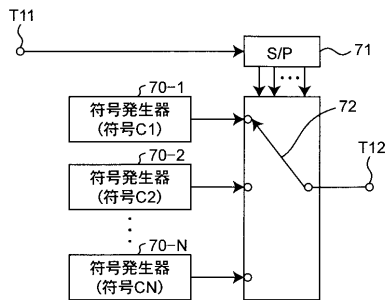


【図13】



【図14】

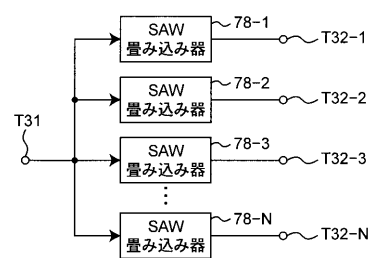
従来技術



【図16】

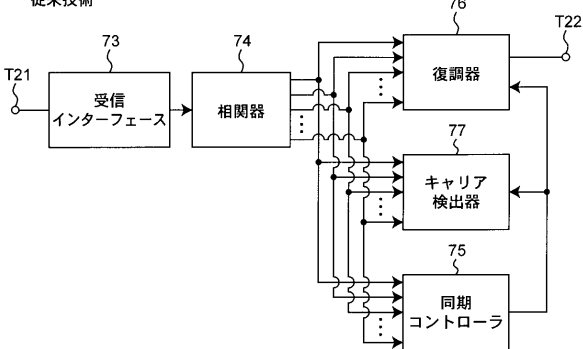
従来技術

相関器 74



【図15】

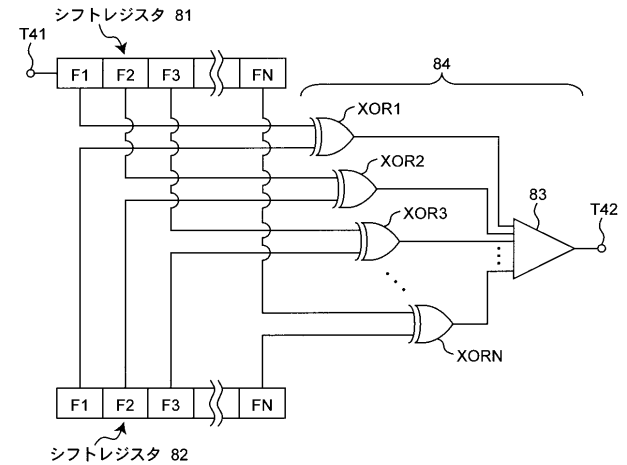
従来技術



【図17】

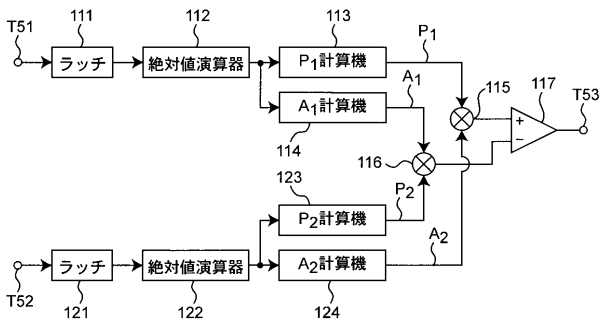
従来技術

論理回路による相関器 74A



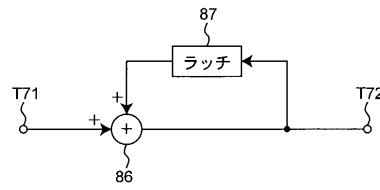
【 図 1 8 】

従来技術
復調器 76



【 図 2 0 】

従来技術
113,123



【 図 1 9 】

従来技術
114,124

