

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-68954
(P2011-68954A)

(43) 公開日 平成23年4月7日(2011.4.7)

(51) Int.Cl.	F I	テーマコード (参考)
C23C 18/40 (2006.01)	C23C 18/40	4K022
H01L 21/28 (2006.01)	H01L 21/28 301R	4M104
H01L 21/288 (2006.01)	H01L 21/288 E	5F033
H01L 21/3205 (2006.01)	H01L 21/88 J	
H01L 23/52 (2006.01)		

審査請求 未請求 請求項の数 4 O L (全 12 頁)

(21) 出願番号 特願2009-220867 (P2009-220867)
(22) 出願日 平成21年9月25日 (2009.9.25)

(71) 出願人 399030060
学校法人 関西大学
大阪府吹田市山手町3丁目3番35号
(74) 代理人 100074332
弁理士 藤本 昇
(74) 代理人 100114421
弁理士 薬丸 誠一
(74) 代理人 100114432
弁理士 中谷 寛昭
(74) 代理人 100134452
弁理士 小山 雄一
(72) 発明者 新宮原 正三
大阪府吹田市山手町3丁目3番35号 学
校法人関西大学システム理工学部内

最終頁に続く

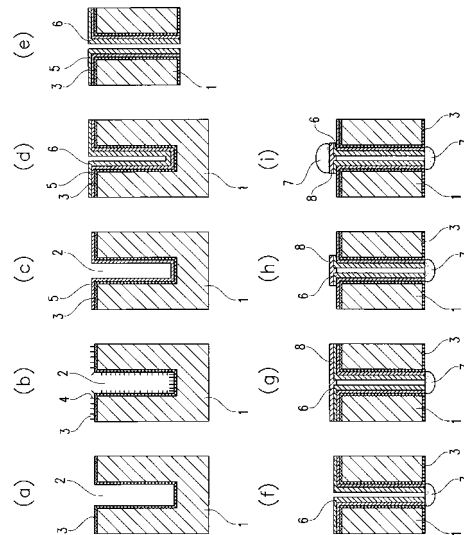
(54) 【発明の名称】 無電解銅めっき液、無電解銅めっき方法、及び埋め込み配線の形成方法

(57) 【要約】 (修正有)

【課題】 孔の内径の大小にかかわらず、該孔の奥まで均一な無電解銅めっき層を形成しうる無電解銅めっき液および無電解銅めっき方法を提供する。また、該無電解銅めっき層を形成することにより孔の内部に信頼性の高い埋め込み配線を形成することのできる埋め込み配線の形成方法を提供する。

【解決手段】 チオール基又はジスルフィド結合を有するポリエチレングリコール化合物、及び銅イオンを含有することを特徴とする無電解銅めっき液、さらに、該無電解銅めっき液に、孔2の形成された基板1を浸漬し、該孔の内部に無電解銅めっき層6を形成することを特徴とする無電解銅めっき方法、及び、該無電解銅めっき液に、孔2の形成された基板1を浸漬し、該孔の内部に無電解銅めっき層6からなる埋め込み配線を形成することを特徴とする埋め込み配線の形成方法。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

チオール基又はジスルフィド結合を有するポリエチレングリコール化合物、及び銅イオンを含有することを特徴とする無電解銅めっき液。

【請求項 2】

前記ポリエチレングリコール化合物の分子量が、350～800であることを特徴とする請求項 1 記載の無電解銅めっき液。

【請求項 3】

上記請求項 1 又は 2 に記載の無電解銅めっき液に、孔の形成された基板を浸漬し、該孔の内部に無電解銅めっき層を形成することを特徴とする無電解銅めっき方法。

10

【請求項 4】

上記請求項 1 又は 2 に記載の無電解銅めっき液に、孔の形成された基板を浸漬し、該孔の内部に無電解銅めっき層からなる埋め込み配線を形成することを特徴とする埋め込み配線の形成方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、無電解銅めっき液、無電解銅めっき方法、及び埋め込み配線の形成方法に関する。

【背景技術】

20

【0002】

電子機器に実装される半導体チップは、実装面積の省スペース化や処理速度の改善といった課題に対応するべく、より一層高密度化することが求められている。

高密度化の図られた半導体チップの一例として、三次元半導体チップが知られている（例えば、特許文献 1）。

すなわち、三次元半導体チップとは、複数の半導体チップを積層し、積層された各半導体チップ同士を配線接続することで集積回路の高密度化を図った技術である。このような三次元半導体チップに用いられる各半導体チップは、チップ基板両面の導通が図られたものである必要があるため、従来、例えば半導体チップに孔を設け、該貫通孔内に導電性部材を埋め込むことによって形成された埋め込み配線が採用されている。

30

【0003】

このような埋め込み配線を形成する具体的な方法としては、例えば、孔の形成された基板全体に窒化タンタル等のバリア膜を形成し、次いでパラジウムからなるめっき触媒を前記バリア膜上に堆積させ、その後、無電解銅めっき浴に浸すことによって前記孔の内部に無電解銅めっき層を形成する方法が開示されている（特許文献 2）。

【0004】

しかしながら、上述の如き従来技術によれば、孔の奥まで均一な無電解銅めっき層が形成されるためには、該孔の内径が少なくとも 10 μm 以上であることが必要であり、内径が 10 μm に満たない孔に対して無電解銅めっきを行った場合には、無電解銅めっき層が孔の奥まで均一に形成され難いという問題があった。

40

【0005】

また、CVD 法により孔の内部にタングステンを埋め込む方法も検討されている（非特許文献 1 参照）。

しかしながら、タングステンの電気抵抗率が 20 μcm 程度という高い値であることや、CVD 法によりタングステンを埋め込む際には約 400℃ という高温の工程が必要であるために量産する際の製造工程及び製造装置が大掛かりになるという問題があった。

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】特開 2003 - 203914 号公報

50

【特許文献2】WO 2005 / 038088号公報

【非特許文献】

【0007】

【非特許文献1】Through Silicon Via Technologies for Extreme miniaturized 3D Integrated Wireless Sensor SYSTEMS (e-CUBES), Peter Ramm, and Armin Klumpp, IEEE IITC 2008, pp.7-9.

【発明の概要】

【発明が解決しようとする課題】

【0008】

本発明は、上記のような従来技術の問題点に鑑み、孔の内径の大小にかかわらず、該孔の奥まで均一な無電解銅めっき層を形成しうる無電解銅めっき液および無電解銅めっき方法を提供することを一の目的とする。

また、本発明は、孔の内径の大小にかかわらず、該孔の奥まで均一な無電解銅めっき層を形成し、該孔の内部に信頼性の高い埋め込み配線を形成することのできる埋め込み配線の形成方法を提供することを他の目的とする。

【課題を解決するための手段】

【0009】

上記課題を解決するべく、本発明は、チオール基又はジスルフィド結合を有するポリエチレングリコール化合物、及び銅イオンを含有することを特徴とする無電解銅めっき液を提供する。

【0010】

本発明に係る無電解銅めっき液によれば、チオール基又はジスルフィド結合を有するポリエチレングリコール化合物を含有する無電解銅めっき液を用いることにより、孔の入口から奥に至るまで比較的均一に無電解銅めっき層が形成されるという効果がある。

【0011】

また、本発明は、上述のような無電解銅めっき液に孔の形成された基板を浸漬し、該孔の内部に無電解銅めっき層を形成することを特徴とする無電解銅めっき方法、および、上述のような無電解銅めっき液に孔の形成された基板を浸漬し、該孔の内部に無電解銅めっき層からなる埋め込み配線を形成することを特徴とする埋め込み配線の形成方法を提供する。

【0012】

本発明に係る無電解銅めっき方法および埋め込み配線の形成方法によれば、チオール基又はジスルフィド結合を有するポリエチレングリコール化合物を含有した無電解銅めっき液を用いることにより、基板に形成された孔の内径の大小にかかわらず孔の入口から奥に至るまで無電解銅めっき層が比較的均一な厚みで形成されるという効果があり、形成された無電解銅めっき層は、埋め込み配線として特に好適に採用することができる。

【発明の効果】

【0013】

このように、本発明に係る無電解銅めっき液および無電解銅めっき方法によれば、孔の内径の大小にかかわらず、該孔の奥まで均一な無電解銅めっき層を形成することが可能となる。

また、本発明に係る埋め込み配線の形成方法によれば、孔の内径の大小にかかわらず、該孔の奥まで均一な無電解銅めっき層が形成されるため、該孔の内部に信頼性の高い埋め込み配線を形成することが可能となる。

【0014】

さらに、本発明によれば、CVD法のような高温のプロセスを必要とせず、高々100という比較的低温の無電解プロセスにより、導電性に優れた銅のめっき層、及び埋め込み配線を形成することが可能となる。

【図面の簡単な説明】

【0015】

10

20

30

40

50

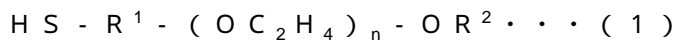
- 【図 1】本発明に係る無電解銅めっき方法の一実施形態を示した製造工程図。
 【図 2】本発明に係る無電解銅めっき方法の他の実施形態を示した製造工程図。
 【図 3】実施例 1 で得られた無電解銅めっき層の断面画像。
 【図 4】実施例 2 で得られた無電解銅めっき層の断面画像。
 【図 5】実施例 3 で得られた無電解銅めっき層の断面画像。
 【図 6】実施例 4 で得られた無電解銅めっき層の断面画像。
 【図 7】比較例 1 で得られた無電解銅めっき層の断面画像。
 【図 8】比較例 2 で得られた無電解銅めっき層の断面画像。
 【発明を実施するための形態】

【0016】

10

本発明に於いて用いるポリエチレングリコール化合物としては、具体的には、下記一般式(1)で表されるチオール基を含有するポリエチレングリコール化合物、又は下記一般式(2)で表されるジスルフィド結合を有するポリエチレングリコール化合物である。

【0017】



(ここで、 R^1 は、炭素数 1 ~ 20 のアルキル、 R^2 は、水素、又は炭素数 1 ~ 5 であり且つ置換基を有することのできるアルキル基の何れか、 n は 2 以上の整数を表し、前記置換基としては、ヒドロキシル基、カルボキシル基、ハロゲン原子、アルコキシ基、ニトロ基、シアノ基、カルボニル基等が挙げられる。)

20

【0018】



(ここで、 R^1 、 R^2 、および n は、前記式(1)と同義である。)

【0019】

これらのポリエチレングリコール化合物の具体例としては、

(1 -メルカプト - 11 -ウンデシル)トリ(エチレングリコール) $[HSC_{11}H_{22}(OC_2H_4)_6OH]$ 、(1 -メルカプト - 11 -ウンデシル)テトラ(エチレングリコール) $[HSC_{11}H_{22}(OC_2H_4)_4OH]$ 、(1 -メルカプト - 11 -ウンデシル)ヘキサ(エチレングリコール) $[HSC_{11}H_{22}(OC_2H_4)_3OH]$ 、メトキシ - トリ(エチレングリコール)ウンデカンチオール $[HSC_{11}H_{22}(OC_2H_4)_3OCH_2COOH]$ 、メトキシ - テトラ(エチレングリコール)ウンデカンチオール $[HSC_{11}H_{22}(OC_2H_4)_6OCH_3]$ 、メトキシ - ヘキサ(エチレングリコール)ウンデカンチオール $[HSC_{11}H_{22}(OC_2H_4)_4OCH_3]$ 、カルボキシ - テトラ(エチレングリコール)ウンデカンチオール $[HSC_{11}H_{22}(OC_2H_4)_3OCH_3]$ 、テトラ(エチレングリコール)ウンデシルジスルフィド $[(-SC_{11}H_{22}(OC_2H_4)_4OH)_2]$ 等が挙げられる。

30

【0020】

該ポリエチレングリコール化合物の分子量については、特に限定されるものではないが、1000未満であるものが好ましく、350 ~ 800であるものがより好ましい。

40

【0021】

また、該ポリエチレングリコール化合物の濃度については、特に限定されるものではないが、0.05質量ppm以上、5.0質量ppm以下であることが好ましく、0.1質量ppm以上、2.0質量ppm以下であることがより好ましい。該ポリエチレングリコール化合物の濃度が5.0質量ppmを超えると、めっき抑制効果が強くなりすぎ、銅の厚みが薄くなる虞がある。

【0022】

また、該無電解銅めっき液における上記ポリエチレングリコール化合物以外の成分については、従来、銅の無電解めっきに使用されている公知のものを使用することができる。つまり、該無電解銅めっき液は、一般に、銅イオン源である可溶性の銅塩、銅イオンの錯

50

化（キレート）剤、及び還元剤を含有し、さらに、必要な添加剤を含有し、pHが12～13程度に調整された水溶液である。

【0023】

銅イオン源である銅塩としては、水に溶解した際に銅イオンを生成しうるものであればよく、例えば、硫酸銅、硝酸銅、塩化銅、臭化銅、酸化銅、水酸化銅、ピロリン酸銅が挙げられる。

【0024】

銅イオンの錯化剤としては、銅イオンと錯体を形成しうるものであればよく、例えば、乳酸、リンゴ酸、酒石酸、クエン酸、グルコン酸などのオキシカルボン酸又はこれらの塩、ニトリロ三酢酸、エチレンジアミン四酢酸（EDTA）、ヒドロキシエチルエチレンジアミン三酢酸、ジエチレントリアミン五酢酸、トリエチレントトラミン六酢酸、1,3-プロパンジアミン四酢酸、ヒドロキシエチルイミノ二酢酸、ジヒドロキシエチルグリシン、グリコールエーテルジアミン四酢酸、アスパラギン酸二酢酸、メチルグリシン二酢酸、グルタミン酸二酢酸、エチレンジアミンジコハク酸などのアミノカルボン酸又はこれらの塩、トリエタノールアミン、グリセリンが挙げられる。

【0025】

また、還元剤としては、ホルムアルデヒド、パラホルムアルデヒド、ジメチルアミンボラン、水素化ホウ素塩、グリオキシル酸、還元糖、二価コバルトイオンなど、銅イオンを還元可能なものが挙げられる。

【0026】

添加剤は、無電解銅めっき層の性状の向上、無電解銅めっき液の連続使用に伴う液の安定性の向上、めっき析出速度の向上、あるいは、めっき析出速度の変動を抑えるなどの目的に応じて添加されるものであり、界面活性剤、安定剤、pH調整剤等が適宜添加される。

【0027】

界面活性剤としては、具体的には、ポリエチレングリコール（PEG）、ポリプロピレングリコール、ポリエチレングリコールモノメチルエーテル、ポリエチレングリコールジメチルエーテル、ポリアクリル酸等が挙げられる。

【0028】

安定剤としては、ピピリジル（ピリジル誘導体）、シアン化合物、有機ニトリルフェナントロリン、ピキノリン等が挙げられる。

【0029】

pH調整剤としては、水酸化ナトリウム、テトラメチルアンモニウムヒドロキシド（TMAH）、水酸化カリウム、アンモニア等が挙げられる。

【0030】

また、無電解銅めっきを行う際には、めっき対象物の物性等に応じてpHや温度等の条件を適宜選定することができるが、好ましい条件の一具体例として、pH12～12.8、温度60～80、浸漬時間30～90分を挙げることができる。

【0031】

本発明に係る無電解銅めっき方法は、孔の形成された基板を、上記構成及び条件の無電解銅めっき液に浸漬することにより、実施しうるものである。

【0032】

図1は、本発明に係る無電解銅めっき方法の一実施形態を適用してシリコン基板中に埋め込み配線を形成する場合の第一実施形態を示した製造工程図である。

図1に示すように、本実施形態の埋め込み配線の形成方法は、主として、シリコン基板1に、反応性イオンエッチング等により貫通ビア等の孔部2を形成する第1工程（図1（a））と、孔部2の形成されたシリコン基板1に下地処理層5を形成する第2工程（図1（c））と、下地処理層5の構成されたシリコン基板1を無電解銅めっき液に浸漬して無電解銅めっき層6を形成する第3工程（図1（d））と、シリコン基板1の裏面を研磨して薄膜化する第4工程（図1（e））と、裏面側に貫通した孔部2上にバンプ7を形成す

10

20

30

40

50

る第5工程(図1(f))と、表側に金属膜をスパッタする第6工程(図1(g))と、表面をパターンニングする第7工程(図1(h))と、貫通孔の表側にパンプ7を形成する第8工程(図1(i))とを備えている。

【0033】

孔部2(ビア)を形成する第1工程(図1(a))としては、従来公知の方法から適宜採用することができる。具体的には、例えば、ドライエッチング技術として、弗素系又は塩素系ガス等を用いた汎用的技術を適用できるが、特にアスペクト比(孔の深さ/孔の径)の大きな孔を形成するには、高速な深掘エッチングが可能なICP-RIE(Inductively Coupled Plasma Reactive Ion Etching: 誘導結合プラズマ-反応性イオンエッチング)の技術の採用した方法をより好適に採用でき、特に、六フッ化硫黄(SF₆)を用いたエッチングステップとC₄F₈などのフロン系ガスを用いた保護ステップとを繰り返しながら行うボッシュプロセスと称される方法を好適に採用できる。

10

【0034】

本発明によれば、小径で高アスペクト比の孔であっても奥まで均一な銅めっき層を形成しうするため、例えば、径が1~10μmであってアスペクト比が5~10であるような孔が好適であり、特に、径が2~6μmであってアスペクト比が10~30であるような孔がより好適である。

【0035】

下地処理層5を形成する前処理として、SiO₂層3の表面にシランカップリング剤等のカップリング剤4を吸着処理しておくことが好ましく(図1(b))、これにより、下地処理層5の形成が容易となる。

20

【0036】

下地処理層5を形成する第2工程(図1(c))としては、置換めっき可能な金属膜を堆積させる処理、又は触媒吸着処理を採用することができる。

置換めっき可能な金属膜を堆積させる処理としては、CVD法により、W、WN、Ta又はTa₂Nなどからなる下地処理層を形成する方法、或いは、無電解めっき法により、Ni、Co、W₂Ni、W₂Co、又はこれらいずれかにP(リン)やB(ホウ素)などの他の金属が含まれてなる合金(例えば、Ni-W-P合金、Ni-W-B合金、Co-W-P合金、Co-W-B合金など)からなる下地処理層を形成する方法が挙げられる。

【0037】

30

一方、触媒吸着処理としては、例えば、塩化パラジウム水溶液に試料を浸漬して触媒となるPdイオンを表面に吸着させる処理を採用することができる。具体的には、塩化スズ溶液に浸漬してスズイオンを表面に吸着し、次に、塩化パラジウム水溶液に浸漬してスズイオンをPdイオンと置換してPdイオンを吸着させ、さらに、水酸化ナトリウムに浸漬して余分なスズイオンを取り除く、という一連の工程により触媒吸着処理が施される。

【0038】

無電解銅めっき層6を形成する第3工程(図1(d))は、上述の如きpH及び温度条件の下、上述の如き構成の無電解銅めっき液に浸漬させることにより行われ、該工程により、孔部2の内側略全域に、無電解銅めっき層6が形成される。

【0039】

40

シリコン基板1の裏面を研磨して薄膜化する第4工程(図1(e))は、孔部2が裏面に露出し、貫通した状態となるまで薄膜化する処理であり、物理的な研磨方法の他、各種エッチング方法を採用することができる。

【0040】

第5工程(図1(f))では、裏面側に貫通した孔部2上にパンプ7が形成される。パンプ7は、シリコン基板1の裏面において突出した状態に形成され、その表面は略球状に形成される。また、該パンプの形成は、印刷法などによって行われる。

【0041】

一方、表側には、第6工程(図1(g))により金属膜8がスパッタされた後、第7工程(図1(h))によって所定のパターンを残してエッチングされることにより、表面パ

50

ターンが形成される。

【0042】

さらに、第8工程(図1(i))により、貫通した孔部2の表側上部に、パンプ7が形成される。

【0043】

このような第一実施形態に係る埋め込み配線の形成方法は、孔部2の直径が概ね2 μ m以下であるような場合に好適である。孔部2の直径が約5 μ mを超えるような場合には、下記に示すような第二実施形態の埋め込み配線の形成方法が好適である。

【0044】

図2は、第二実施形態に係る埋め込み配線の形成方法を示した製造工程図である。図2に示したように、第二実施形態では、シリコン基板1に、反応性イオンエッチング等により貫通ビア等の孔部2を形成する第1工程(図2(a))と、孔部2の形成されたシリコン基板1に下地処理層5を形成する第2工程(図2(c))と、下地処理層5の構成されたシリコン基板1を無電解銅めっき液に浸漬して無電解銅めっき層6を形成する第3工程(図2(d))と、電解銅めっきにより孔部2内にCuを埋め込む第4工程(図2(e))と、シリコン基板1の裏面を研磨して薄膜化する第5工程(図2(f))と、裏面側に貫通した孔部2上にパンプ7を形成する第6工程(図1(g))と、表面をパターニングする第7工程(図2(h))と、貫通孔の表側にパンプ7を形成する第8工程(図2(i))とを備えている。

10

【0045】

ここで、第二実施形態において、孔部2を形成する第1工程(図2(a))、下地処理層5を形成する第2工程(図2(c))、無電解銅めっき層6を形成する第3工程(図2(d))、シリコン基板1の裏面を研磨して薄膜化する第5工程(図2(f))、裏面側に貫通した孔部2上にパンプ7を形成する第6工程(図1(g))、表面をパターニングする第7工程(図2(h))、及び、貫通孔の表側にパンプ7を形成する第8工程(図2(i))については、前記第一実施形態と同様であるため、説明を省略する。

20

【0046】

第4工程(図2(e))は、電解銅めっきにより孔部2内にCuを埋め込む工程であるが、その前段の第3工程(図2(d))によって無電解銅めっき層6が形成されているため、その無電解銅めっき層6がシード層となって電解銅めっき層9が形成されることとなる。従って、上記構成の無電解銅めっき液を用いて無電解銅めっきが行われると、孔部2の奥まで無電解銅めっき層6が均一に形成されているため、電解銅めっき層9は、孔部2の奥まで略完全に埋設するように形成される。

30

【0047】

このように、第一実施形態及び第二実施形態のどちらの場合にも、高アスペクト比の貫通ビア内に、確実に埋め込み配線が形成されることとなる。

【0048】

尚、上記実施形態では、シリコン基板に埋め込み配線を備えた貫通ビアホールを形成する場合について説明したが、本発明はこれに限定されるものではなく、例えば、他の絶縁材料からなる絶縁層にホールやトレンチ等を形成し、その内側に埋め込み配線を形成する場合や、マイクロメートルスケールでの激しい凹凸を有する種々の材料表面に均一な膜厚の導電性被膜を形成する場合などに適用することもできる。

40

【0049】

また、シリコンからなる半導体基板には、図示しないトランジスタやメモリ素子、その他の電子素子からなる集積回路などを公知の方法によって形成することができる。

【0050】

本発明に係る埋め込み配線の形成方法によれば、導電性に優れた銅の埋め込み配線を、直径が数 μ mで高アスペクト比の貫通ビアホール内の奥まで均一な厚みで形成することができる。従って、本発明は、例えば半導体集積回路が積層されてなる三次元半導体集積回路装置の製造分野において特に好適に採用することができ、半導体集積回路の更なる高密

50

度化に寄与するとともに、実装信頼性の高い半導体集積回路装置を製造することができる。

【実施例】

【0051】

(実施例1)

サムコインターナショナル社製のエッチング装置を用いて、ボッシュプロセスによりシリコン基板に直径約4 μ m、深さ約40 μ m(即ち、アスペクト比:約20)の孔を形成した後、CVD法によってタングステンの下地処理膜を形成し、その後、下記の構成及び条件の無電解銅めっき液に浸漬して無電解銅めっき層を形成した。

【0052】

・無電解銅めっき液の組成

硫酸銅 : 6.4 g / L

グリオキシル酸 : 18 g / L

EDTA : 70 g / L

PEG(分子量4000) : 500質量ppm

ポリエチレングリコール化合物A(テトラ(エチレングリコール)ウンデシルジスルフィド 分子量759) : 0.5質量ppm

・浸漬条件

温度 : 70

浸漬時間 : 90分

pH : 12.5(TMAHにより調整)

【0053】

(実施例2)

シリコン基板に直径約8 μ m、深さ約40 μ m(即ち、アスペクト比:約5)の孔を形成することを除き、他は実施例1と同様にして無電解銅めっきを行った。

【0054】

(実施例3)

無電解銅めっき液として、下記の組成のものを使用することを除き、他は実施例1と同様にして無電解銅めっきを行った。

・無電解銅めっき液の組成

硫酸銅 : 6.4 g / L

グリオキシル酸 : 18 g / L

EDTA : 70 g / L

PEG(分子量4000) : 500質量ppm

ポリエチレングリコール化合物B(カルボキシ-テトラ(エチレングリコール)ウンデカンチオール 分子量394) : 0.5質量ppm

【0055】

(実施例4)

シリコン基板に直径約8 μ m、深さ約40 μ m(即ち、アスペクト比:約5)の孔を形成することを除き、他は実施例3と同様にして無電解銅めっきを行った。

【0056】

(比較例1)

無電解銅めっき液として、下記の組成のものを使用することを除き、他は実施例1と同様にして無電解銅めっきを行った。

・無電解銅めっき液の組成

硫酸銅 : 6.4 g / L

グリオキシル酸 : 18 g / L

EDTA : 70 g / L

PEG(分子量4000) : 500質量ppm

ポリエチレングリコール化合物 : なし

10

20

30

40

50

【 0 0 5 7 】

(比較例 2)

シリコン基板に直径約 8 μm 、深さ約 40 μm (即ち、アスペクト比：約 5) の孔を形成することを除き、他は比較例 1 と同様にして無電解銅めっきを行った。

【 0 0 5 8 】

実施例および比較例について、無電解銅めっき液組成と孔の径を下記表 1 に示す。

【表 1】

	実施例 1	実施例 2	実施例 3	実施例 4	比較例 1	比較例 2
硫酸銅 [g/L]	6.4	6.4	6.4	6.4	6.4	6.4
グリキシル酸 [g/L]	18	18	18	18	18	18
EDTA [g/L]	70	70	70	70	70	70
PEG [質量 ppm]	500	500	500	500	500	500
PEG 化合物 A [質量 ppm]	0.5	0.5	—	—	—	—
PEG 化合物 B [質量 ppm]	—	—	0.5	0.5	—	—
孔の直径 [μm]	4	10	4	8	4	10
結果を示した図	図 3	図 4	図 5	図 6	図 7	図 8

10

【 0 0 5 9 】

実施例および比較例で得られた無電解銅めっき層の孔付近の断面を、FIB (Focused Ion Beam) 装置で撮影した画像を、図 3 ~ 図 8 に示す。

図 3 ~ 図 8 に示したように、実施例 1 ~ 4 では、孔の入口が閉塞することなく、しかも孔の入口から奥まで、略均一な膜厚で銅が堆積したものとなった。

【 0 0 6 0 】

一方、図 7 および図 8 に示した比較例 1、2 の場合には、孔の入口と奥とでは、銅の堆積厚みが大きく異なり、均一な厚みの銅めっき層が形成されていないことが認められた。

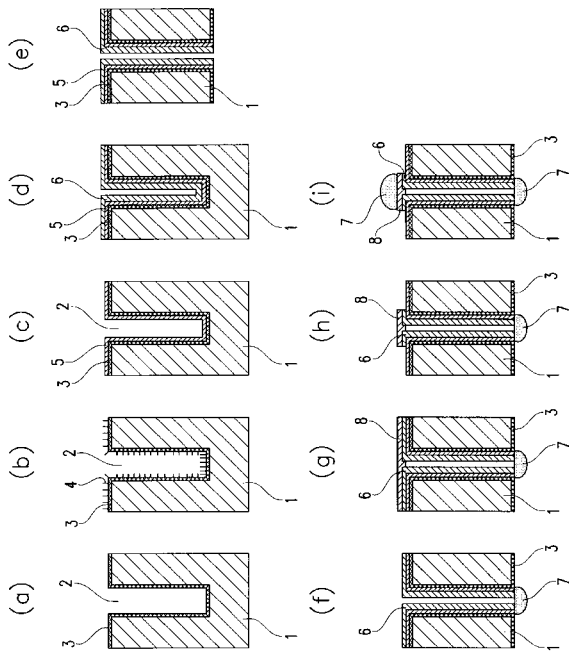
【符号の説明】

【 0 0 6 1 】

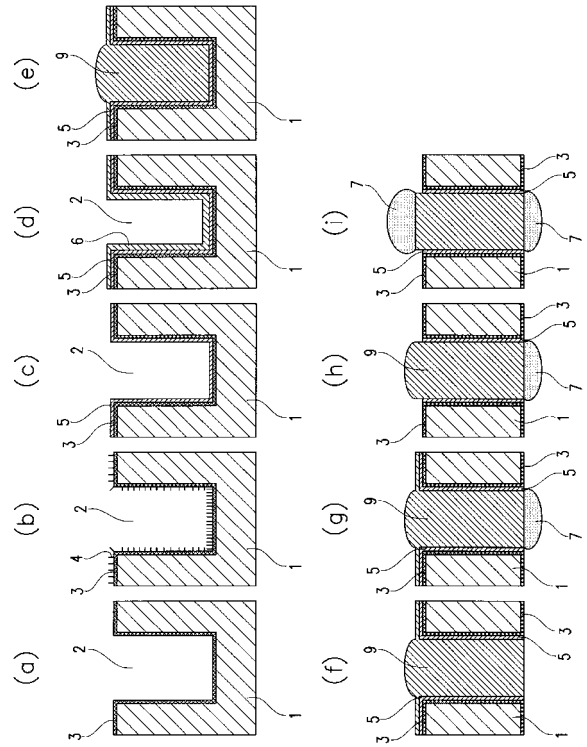
- 1 シリコン基板
- 2 孔部
- 3 酸化膜
- 4 カップリング剤層
- 5 バリア層
- 6 無電解銅めっき層
- 7 パンプ
- 8 金属スパッタ膜
- 9 電解銅めっき層

30

【 図 1 】



【 図 2 】



【 図 3 】

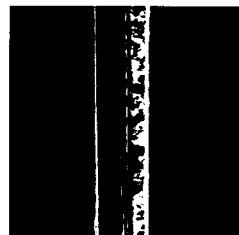
PEGチオール 分子量759
孔直径 4 μm



全体像



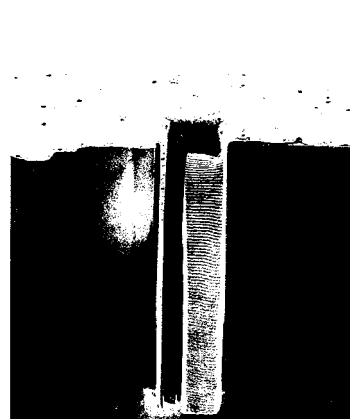
上部



中間部

【 図 4 】

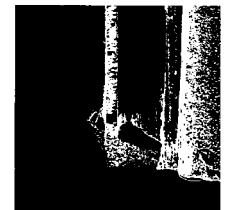
PEGチオール 分子量759
孔直径 10 μm



全体像



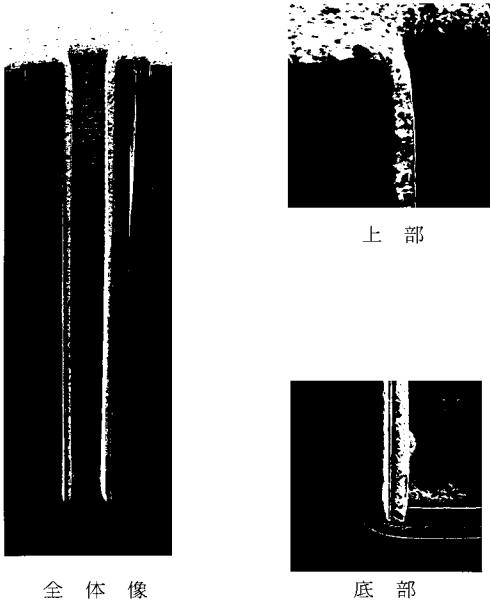
上部



底部

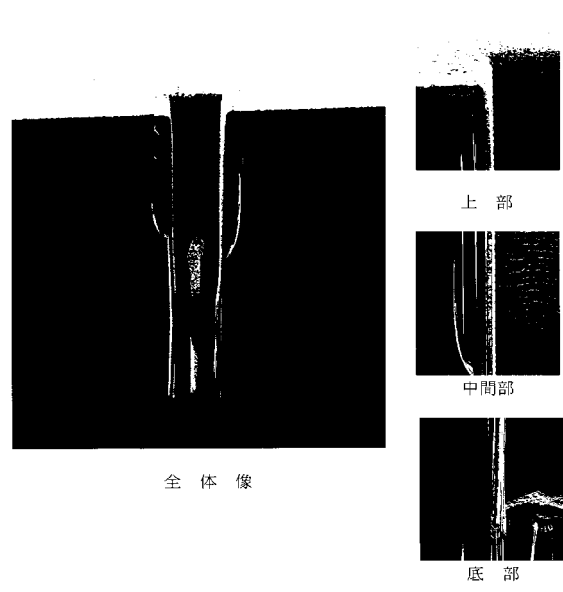
【 図 5 】

PEGチオール 分子量394
孔直径 4 μm



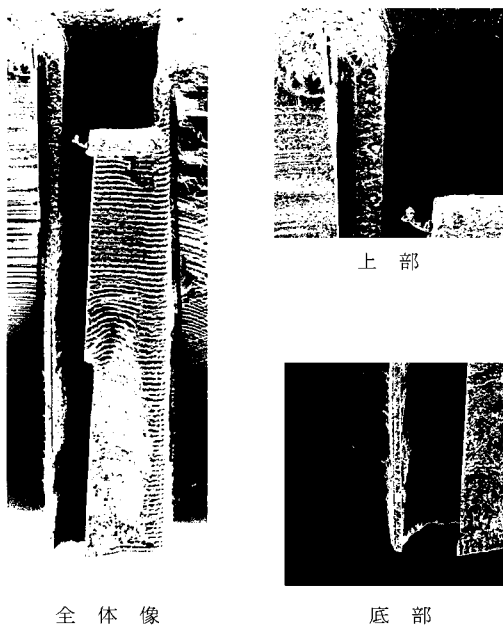
【 図 6 】

PEGチオール 分子量394
孔直径 8 μm



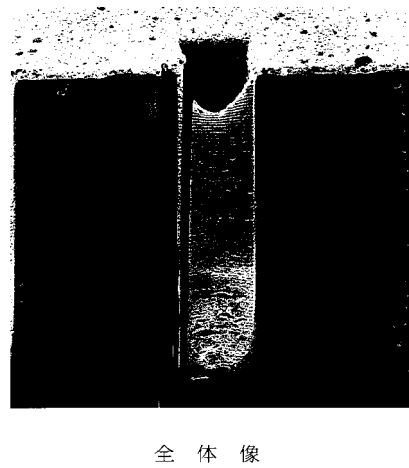
【 図 7 】

PEGチオール なし
孔直径 4 μm



【 図 8 】

PEGチオール なし
孔直径 10 μm



フロントページの続き

(72)発明者 井上 史大

大阪府吹田市山手町3丁目3番35号 学校法人関西大学システム理工学部内

Fターム(参考) 4K022 AA05 AA37 BA08 BA35 DA01 DB01 DB03 DB04 DB06 DB07
DB08
4M104 BB04 DD52 DD53 HH13
5F033 JJ07 JJ11 JJ15 JJ19 JJ21 JJ32 JJ34 LL02 LL04 MM30
NN05 PP06 PP27 PP28 QQ07 QQ13 QQ37 QQ47 RR04 TT07
VV07 WW00 XX02