

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-58679

(P2013-58679A)

(43) 公開日 平成25年3月28日(2013.3.28)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 27/28 (2006.01)	HO 1 L 27/10 4 4 9	4 K O 2 9
HO 1 L 51/05 (2006.01)	HO 1 L 27/10 4 4 7	4 M 1 1 9
HO 1 L 21/8246 (2006.01)	HO 1 L 43/12	5 E O 4 9
HO 1 L 27/105 (2006.01)	HO 1 L 43/10	5 F O 3 3
HO 1 L 43/12 (2006.01)	HO 1 L 29/28 2 5 O H	5 F O 8 3
審査請求 未請求 請求項の数 21 O L (全 30 頁) 最終頁に続く		

(21) 出願番号 特願2011-197115 (P2011-197115)
 (22) 出願日 平成23年9月9日 (2011.9.9)

(71) 出願人 504173471
 国立大学法人北海道大学
 北海道札幌市北区北8条西5丁目
 (74) 代理人 100120640
 弁理士 森 幸一
 (74) 代理人 100078145
 弁理士 松村 修
 (72) 発明者 海住 英生
 北海道札幌市北区北8条西5丁目 国立大
 学法人北海道大学内
 (72) 発明者 石橋 晃
 北海道札幌市北区北8条西5丁目 国立大
 学法人北海道大学内
 Fターム(参考) 4K029 AA08 AA11 AA24 AA25 BA06
 BD01 CA01 DB18
 最終頁に続く

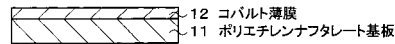
(54) 【発明の名称】 コバルト薄膜およびその形成方法ならびにナノ接合素子およびその製造方法ならびに配線およびその形成方法

(57) 【要約】

【課題】厚さが35nm以下でも十分に高い保磁力および角型比を有する磁性のコバルト薄膜を得ることができるコバルト薄膜の形成方法およびこの方法により形成したコバルト薄膜を用いたナノ接合素子を提供する。

【解決手段】ポリエチレンナフタレート基板11上に真空蒸着法などによりコバルト薄膜12を35nm以下の厚さに成膜する。こうしてポリエチレンナフタレート基板11上にコバルト薄膜12を成膜した積層体を二つ用い、これらの二つの積層体をそれらのコバルト薄膜12のエッジ同士が、必要に応じて有機分子を挟んで、互いに対向するように交差させて接合することによりナノ接合素子を構成する。このナノ接合素子により不揮発性メモリや磁気抵抗効果素子を構成する。ポリエチレンナフタレート基板11の代わりに、少なくとも一主面がSiO₂からなる基板、例えば石英基板を用いてもよい。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

ポリエチレンナフタレート基板上に厚さが 35 nm 以下のコバルト薄膜を成膜した積層体を二つ用い、これらの二つの積層体を、上記コバルト薄膜のエッジ同士が互いに対向するように交差させて接合するようにしたことを特徴とするナノ接合素子の製造方法。

【請求項 2】

上記コバルト薄膜の厚さが 4 nm 以上 20 nm 以下であることを特徴とする請求項 1 記載のナノ接合素子の製造方法。

【請求項 3】

上記コバルト薄膜の厚さが 5 nm 以上 8 nm 以下であることを特徴とする請求項 2 記載のナノ接合素子の製造方法。

【請求項 4】

上記コバルト薄膜を真空蒸着法により成膜するようにしたことを特徴とする請求項 1 ~ 3 のいずれか一項記載のナノ接合素子の製造方法。

【請求項 5】

上記コバルト薄膜をビーム蒸着により斜め蒸着することを特徴とする請求項 4 記載のナノ接合素子の製造方法。

【請求項 6】

上記二つの積層体を、上記コバルト薄膜のエッジ同士が有機分子を挟んで互いに対向するように交差させて接合するようにしたことを特徴とする請求項 1 ~ 5 のいずれか一項記載のナノ接合素子の製造方法。

【請求項 7】

ポリエチレンナフタレート基板上に厚さが 35 nm 以下のコバルト薄膜を成膜した積層体を二つ用い、これらの二つの積層体を、上記コバルト薄膜のエッジ同士が互いに対向するように交差させて接合したことを特徴とするナノ接合素子。

【請求項 8】

上記二つの積層体を、上記コバルト薄膜のエッジ同士が有機分子を挟んで互いに対向するように交差させて接合したことを特徴とする請求項 7 記載のナノ接合素子。

【請求項 9】

ポリエチレンナフタレート基板上に厚さが 35 nm 以下のコバルト薄膜を成膜するようにしたことを特徴とするコバルト薄膜の形成方法。

【請求項 10】

ポリエチレンナフタレート基板上に 35 nm 以下の厚さに成膜されたことを特徴とするコバルト薄膜。

【請求項 11】

ポリエチレンナフタレート基板上に厚さが 35 nm 以下のコバルト薄膜を成膜するようにしたことを特徴とする配線の形成方法。

【請求項 12】

ポリエチレンナフタレート基板上に 35 nm 以下の厚さに成膜されたコバルト薄膜からなることを特徴とする配線。

【請求項 13】

少なくとも一主面が SiO_2 からなる基板上に厚さが 35 nm 以下のコバルト薄膜を成膜した積層体を二つ用い、これらの二つの積層体を、上記コバルト薄膜のエッジ同士が互いに対向するように交差させて接合するようにしたことを特徴とするナノ接合素子の製造方法。

【請求項 14】

上記二つの積層体を、上記コバルト薄膜のエッジ同士が有機分子を挟んで互いに対向するように交差させて接合するようにしたことを特徴とする請求項 13 記載のナノ接合素子の製造方法。

【請求項 15】

10

20

30

40

50

上記基板上に上記コバルト薄膜を成膜し、上記コバルト薄膜上に少なくとも一主面が SiO_2 からなる他の基板をその SiO_2 側が上記コバルト薄膜と接合するように貼り合わせて上記積層体を形成した後、上記積層体の接合される端面を化学機械研磨法により研磨し、さらにプラズマソフトエッチング法によりエッチングすることを特徴とする請求項 13 または 14 記載のナノ接合素子の製造方法。

【請求項 16】

少なくとも一主面が SiO_2 からなる基板上に厚さが 35 nm 以下のコバルト薄膜を成膜した積層体を二つ用い、これらの二つの積層体を、上記コバルト薄膜のエッジ同士が互いに対向するように交差させて接合したことを特徴とするナノ接合素子。

【請求項 17】

上記二つの積層体を、上記コバルト薄膜のエッジ同士が有機分子を挟んで互いに対向するように交差させて接合したことを特徴とする請求項 16 記載のナノ接合素子。

【請求項 18】

少なくとも一主面が SiO_2 からなる基板上に厚さが 35 nm 以下のコバルト薄膜を成膜するようにしたことを特徴とするコバルト薄膜の形成方法。

【請求項 19】

少なくとも一主面が SiO_2 からなる基板上に 35 nm 以下の厚さに成膜されたことを特徴とするコバルト薄膜。

【請求項 20】

少なくとも一主面が SiO_2 からなる基板上に厚さが 35 nm 以下のコバルト薄膜を成膜するようにしたことを特徴とする配線の形成方法。

【請求項 21】

少なくとも一主面が SiO_2 からなる基板上に 35 nm 以下の厚さに成膜されたコバルト薄膜からなることを特徴とする配線。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、コバルト薄膜およびその形成方法ならびにナノ接合素子およびその製造方法ならびに配線およびその形成方法に関し、例えば、ナノ接合を用いた不揮発性メモリ、磁気抵抗効果素子、磁気センサーなどに適用して好適なものである。

【背景技術】

【0002】

極端紫外光 (EUV) リソグラフィ技術や液浸光リソグラフィ技術の発展により、半導体集積回路の高集積化・微細化は進展の一途をたどり、ついには 22 nm 線幅の微細加工技術が確立するまでに至った (非特許文献 1、2 参照。)。

【0003】

しかしながら、光リソグラフィ技術には光の回折限界による制限があるため、極細線幅の微細構造の作製にもいよいよ限界が見え始めてきた。すなわち、国際半導体ロードマップ (ITRS) で要求されているサブ 10 nm 時代を実現させるには、光リソグラフィ技術の限界を超える新たな微細構造作製技術が必要となる。

【0004】

そこで、近年、金属薄膜のエッジとエッジとを互いに交差するように貼り合わせることで光リソグラフィ技術の限界を超えようとする、新たな手法が提案された (特許文献 1、2 参照。)。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2004 - 322297 号公報

【特許文献 2】国際公開第 09 / 041239 号パンフレット

【非特許文献】

10

20

30

40

50

【 0 0 0 6 】

【非特許文献 1】Microelectronic Engineering, 86,448(2009)

【非特許文献 2】New York Times, Intel,2011/5/4

【非特許文献 3】Nature Mater.8707(2009)

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 7 】

特許文献 1、2 で提案された手法では、真空蒸着装置により有機膜上に金属薄膜（例えば、厚さ 1 ~ 20 nm）を成膜し、その金属薄膜の厚さを線幅（= 1 ~ 20 nm）とすることで、光リソグラフィ技術の限界を超えようとするを目的としていた。実際に、
10 特許文献 2 では、基板としてポリエチレンナフタレート（PEN；polyethylene naphthalate）有機膜を用い、その上にニッケル（Ni）薄膜（例えば、厚さ 20 nm）を成膜することで、20 nm 程度の微細線幅の実現が可能になった。

【 0 0 0 8 】

しかしながら、将来の超高密度メモリ、例えば記録再生可能な磁気メモリへの応用を考えた場合、PEN 有機膜上の Ni 薄膜、鉄（Fe）薄膜あるいは Ni Fe 合金薄膜では、厚さが減少するに従って保磁力が減少し、厚さ 35 nm 以下、特に 20 nm 以下、さらには 10 nm 以下において保磁力が大幅に減少し、磁性が消失する問題が生じていた。

【 0 0 0 9 】

そこで、この発明が解決しようとする課題は、厚さが 35 nm 以下でも十分に高い保磁力および角型比を有する磁性のコバルト薄膜を得ることができるコバルト薄膜の形成方法
20 およびこの方法により形成されるコバルト薄膜を提供することである。

【 0 0 1 0 】

この発明が解決しようとする他の課題は、不揮発性メモリ、磁気抵抗効果素子、磁気センサーなどの素子を極めて容易に実現することができるナノ接合素子の製造方法およびこの方法により製造されるナノ接合素子を提供することである。

【 0 0 1 1 】

この発明が解決しようとするさらに他の課題は、極微細幅の配線を容易に形成することができる配線の形成方法およびこの方法により形成される配線を提供することである。

上記課題および他の課題は、添付図面を参照した本明細書の記述によって明らかとなる
30 であろう。

【課題を解決するための手段】

【 0 0 1 2 】

本発明者らは、従来技術が有する上記の課題を解決すべく鋭意研究を行う過程で、全く偶然に、有機材料からなる基板の一種であるポリエチレンナフタレート基板を金属薄膜成膜用の基板として用いたところ、その上にコバルト薄膜を成膜した場合には、Ni 薄膜、Fe 薄膜、Ni Fe 合金薄膜などを成膜した場合には、厚さが減少するに従って保磁力や角型比が減少するのと顕著に異なり、厚さが減少しても保磁力や角型比が減少せず、むしろコバルト薄膜の厚さが 35 nm 以下であるときには、厚さが減少するに従って保磁力や角型比が増加するという極めて特異な現象を見出した。一方、無機材料からなる基板の
40 一種である石英基板（組成は SiO₂）上にコバルト薄膜を成膜した場合にも、コバルト薄膜の厚さが 35 nm 以下に減少しても、十分に高い保磁力および角型比を得ることができるとも見出した。

【 0 0 1 3 】

この発明は、本発明者らが独自に得た上記の知見に基づいて鋭意検討を行った結果、案出されたものである。

すなわち、上記課題を解決するために、この発明は、

ポリエチレンナフタレート基板上に厚さが 35 nm 以下のコバルト薄膜を成膜するようにしたことを特徴とするコバルト薄膜の形成方法である。

【 0 0 1 4 】

10

20

30

40

50

また、この発明は、

ポリエチレンナフタレート基板上に35nm以下の厚さに成膜されたことを特徴とするコバルト薄膜である。

【0015】

また、この発明は、

ポリエチレンナフタレート基板上に厚さが35nm以下のコバルト薄膜を成膜した積層体を二つ用い、これらの二つの積層体を、上記コバルト薄膜のエッジ同士が互いに対向するように交差させて接合するようにしたことを特徴とするナノ接合素子の製造方法である。

【0016】

また、この発明は、

ポリエチレンナフタレート基板上に厚さが35nm以下のコバルト薄膜を成膜した積層体を二つ用い、これらの二つの積層体を、上記コバルト薄膜のエッジ同士が互いに対向するように交差させて接合したことを特徴とするナノ接合素子である。

【0017】

また、この発明は、

ポリエチレンナフタレート基板上に厚さが35nm以下のコバルト薄膜を成膜するようにしたことを特徴とする配線の形成方法である。

【0018】

また、この発明は、

ポリエチレンナフタレート基板上に35nm以下の厚さに成膜されたコバルト薄膜からなることを特徴とする配線である。

【0019】

上記の各発明において、コバルト薄膜の厚さは、35nmを超えない範囲で、用途などに応じて適宜選ばれるが、より高い保磁力および角型比を得る観点からは、好適には20nm以下、より好適には4nm以上20nm以下、さらに好適には4nm以上10nm以下、最も好適には5nm以上8nm以下に選ばれる。コバルト薄膜は、好適には真空蒸着法により成膜するが、他の成膜法、例えばスパッタリング法により成膜するようにしてもよい。ポリエチレンナフタレート基板の表面粗さは、例えば1.6nm以下あるいは1.3±0.3nmであるが、これに限定されるものではない。ポリエチレンナフタレート基板の形態は特に限定されず、フィルム状であってもシート状であってもバルク基板であってもよい。コバルト薄膜の成膜温度は、ポリエチレンナフタレート基板のガラス転移温度以下であれば特に限定されないが、室温とすることにより基板加熱が不要となるため、成膜に必要な電力の低減を図ることができる。また、コバルト薄膜の成膜速度は特に限定されず、適宜選ばれるが、例えば0.5~3.0nm/分程度に選ばれる。

【0020】

ナノ接合素子およびその製造方法の発明においては、必要に応じて、二つの積層体を、コバルト薄膜のエッジ同士が有機分子を挟んで互いに対向するように交差させて接合するようにする。コバルト薄膜のエッジ同士の間には有機分子は、ナノ接合素子に持たせる機能や用途などに応じて適宜選ばれる。ナノ接合素子は、コバルト薄膜の磁性を積極的に利用する場合には、磁性ナノ接合素子あるいは強磁性ナノ接合素子と言い換えることもできる。

【0021】

また、この発明は、

少なくとも一主面がSiO₂からなる基板上に厚さが35nm以下のコバルト薄膜を成膜するようにしたことを特徴とするコバルト薄膜の形成方法である。

【0022】

また、この発明は、

少なくとも一主面がSiO₂からなる基板上に35nm以下の厚さに成膜されたことを特徴とするコバルト薄膜である。

10

20

30

40

50

【0023】

また、この発明は、

少なくとも一主面が SiO_2 からなる基板の上に厚さが 35nm 以下のコバルト薄膜を成膜した積層体を二つ用い、これらの二つの積層体を、上記コバルト薄膜のエッジ同士が互いに対向するように交差させて接合するようにしたことを特徴とするナノ接合素子の製造方法である。

【0024】

また、この発明は、

少なくとも一主面が SiO_2 からなる基板の上に厚さが 35nm 以下のコバルト薄膜を成膜した積層体を二つ用い、これらの二つの積層体を、上記コバルト薄膜のエッジ同士が互いに対向するように交差させて接合したことを特徴とするナノ接合素子である。

10

【0025】

また、この発明は、

少なくとも一主面が SiO_2 からなる基板の上に厚さが 35nm 以下のコバルト薄膜を成膜するようにしたことを特徴とする配線の形成方法である。

【0026】

また、この発明は、

少なくとも一主面が SiO_2 からなる基板の上に 35nm 以下の厚さに成膜されたコバルト薄膜からなることを特徴とする配線である。

【0027】

少なくとも一主面が SiO_2 からなる基板を用いる上記の各発明において、コバルト薄膜の厚さは、 35nm を超えない範囲で、用途などに応じて適宜選ばれる。コバルト薄膜は、好適には真空蒸着法により成膜するが、他の成膜法、例えばスパッタリング法により成膜するようにしてもよい。少なくとも一主面が SiO_2 からなる基板は、最も好適には石英基板であるが、例えばシリコン基板の一主面に SiO_2 膜を形成したものであってもよい。少なくとも一主面が SiO_2 からなる基板の形態は特に限定されず、フィルム状であってもシート状であってもバルク基板であってもよい。コバルト薄膜の成膜温度は、少なくとも一主面が SiO_2 からなる基板の融点以下であれば特に限定されないが、室温とすることにより基板加熱が不要となるため、成膜に必要な電力の低減を図ることができる。また、コバルト薄膜の成膜速度は特に限定されず、適宜選ばれるが、例えば $0.5 \sim 3$

20

30

【0028】

ナノ接合素子の製造方法の発明においては、好適には、少なくとも一主面が SiO_2 からなる基板の上にコバルト薄膜を成膜し、コバルト薄膜上に他の基板、例えば、少なくとも一主面が SiO_2 からなる他の基板をその SiO_2 側がコバルト薄膜と接合するように貼り合わせて積層体を形成した後、この積層体の接合される端面（あるいは側面）を化学機械研磨（Chemical Mechanical Polishing, CMP）法により研磨し、さらにアルゴン（Ar）などを用いたプラズマソフトエッチング（Plasma Soft Etching）法によりエッチングする。こうすることで、エッチング後の端面にコバルト薄膜の細線状のエッジを明確に現すことができる。

40

【0029】

上記以外のことは、その性質に反しない限り、ポリエチレンナフタレート基板を用いた上記の各発明に関連して説明したことが成立する。

【発明の効果】

【0030】

この発明によれば、ポリエチレンナフタレート基板または少なくとも一主面が SiO_2 からなる基板の上に厚さが 35nm 以下のコバルト薄膜を成膜することにより、厚さが 35nm 以下と極めて小さいにもかかわらず、保磁力および角型比が十分に高いコバルト薄膜を得ることができる。そして、このコバルト薄膜を有する二つの積層体をエッジ同士が互いに対向するように交差させて接合することにより、例えば、室温で巨大な磁気抵抗効果

50

を示し、磁気センサーなどに用いて好適な磁気抵抗効果素子を極めて容易に実現することができる。また、コバルト薄膜のエッジ同士が有機分子を挟んで互いに対向するように交差させて接合することにより、例えば、不揮発性メモリを極めて容易に実現することができる。

【図面の簡単な説明】

【0031】

【図1】この発明の第1の実施の形態によるコバルト薄膜の形成方法を示す断面図である。

【図2】この発明の第1の実施の形態においてコバルト薄膜の成膜に用いる真空蒸着装置を示す略線図である。

【図3】実施例1においてPENフィルム上に成膜したコバルト薄膜の保磁力および角型比の測定結果を示す略線図である。

【図4】実施例1においてPENフィルム上に成膜したコバルト薄膜のカー回転角の磁場の強さ依存性を示す略線図である。

【図5】実施例1においてPENフィルム上に成膜したコバルト薄膜のカー回転角の磁場の強さ依存性を示す略線図である。

【図6】実施例1においてPENフィルムおよびPENフィルム上に成膜したコバルト薄膜の表面粗さを測定した結果を示す略線図である。

【図7】実施例1においてPENフィルム上に成膜したコバルト薄膜の表面粗さの厚さ依存性を示す略線図である。

【図8】実施例1においてPENフィルム上に成膜したニッケル薄膜の表面粗さと観察領域のサイズとの関係を示す略線図である。

【図9】比較例1においてPENフィルム上に成膜した鉄薄膜のカー回転角の磁場の強さ依存性を測定した結果を示す略線図である。

【図10】比較例1においてPENフィルム上に成膜した鉄薄膜のカー回転角の磁場の強さ依存性を測定した結果を示す略線図である。

【図11】比較例1においてPENフィルムおよびPENフィルム上に成膜した鉄薄膜の表面粗さを測定した結果を示す略線図である。

【図12】実施例1においてPENフィルム上に成膜したニッケル薄膜からなる配線の配線抵抗の線幅依存性を示す略線図である。

【図13】この発明の第2の実施の形態による不揮発性メモリを示す略線図である。

【図14】この発明の第3の実施の形態による集積型不揮発性メモリを示す略線図である。

【図15】この発明の第3の実施の形態によるコバルト薄膜の形成方法を示す断面図である。

【図16】実施例3において石英基板上に成膜したコバルト薄膜のカー回転角の磁場の強さ依存性を示す略線図である。

【図17】この発明の第4の実施の形態による不揮発性メモリを示す略線図である。

【図18】実施例4による不揮発性メモリの製造方法を示す略線図である。

【図19】実施例4において石英基板/コバルト薄膜(厚さ17nm)/石英基板のエッジ面を化学機械研磨およびプラズマソフトエッチングしたときのエッジ面の走査型プローブ顕微鏡による電流マッピング像を示す略線図である。

【図20】実施例4において石英基板/コバルト薄膜(厚さ12nm)/石英基板のエッジ面を化学機械研磨およびプラズマソフトエッチングしたときのエッジ面の走査型プローブ顕微鏡による電流マッピング像を示す略線図である。

【図21】実施例4において石英基板/コバルト薄膜(厚さ10nm)/石英基板のエッジ面を化学機械研磨およびプラズマソフトエッチングしたときのエッジ面の走査型プローブ顕微鏡による電流マッピング像を示す略線図である。

【図22】実施例4において石英基板/コバルト薄膜(厚さ6.6nm)/石英基板のエッジ面を化学機械研磨およびプラズマソフトエッチングしたときのエッジ面の走査型プロ

10

20

30

40

50

ープ顕微鏡による電流マッピング像を示す略線図である。

【図 2 3】実施例 4 において石英基板 / コバルト薄膜 (厚さ 5 . 5 nm) / 石英基板のエッジ面を化学機械研磨およびプラズマソフトエッチングしたときのエッジ面の走査型プローブ顕微鏡による電流マッピング像を示す略線図である。

【図 2 4】実施例 4 において石英基板 / コバルト薄膜 / 石英基板のエッジ面を化学機械研磨し、プラズマソフトエッチングしなかったときのエッジ面の走査型プローブ顕微鏡による電流マッピング像を示す略線図である。

【図 2 5】実施例 4 による不揮発性メモリの電流 - 電圧特性を示す略線図である。

【図 2 6】実施例 4 による不揮発性メモリの抵抗 - 電圧特性を示す略線図である。

【図 2 7】Co / Alq₃ / Co 接合の電流 - 電圧特性の測定に用いた試料を示す略線図である。

10

【図 2 8】図 2 7 に示す Co / Alq₃ / Co 接合の電流 - 電圧特性を示す略線図である。

【図 2 9】比較例 5 によるメモリの電流 - 電圧特性を示す略線図である。

【図 3 0】比較例 5 によるメモリの抵抗 - 電圧特性を示す略線図である。

【発明を実施するための形態】

【0032】

以下、発明を実施するための形態 (以下、発明の実施の形態という) について図面を参照しながら説明する。

【0033】

20

第 1 の実施の形態

第 1 の実施の形態によるコバルト薄膜の形成方法について説明する。

図 1 に示すように、このコバルト薄膜の形成方法においては、ポリエチレンナフタレート基板 1 1 上に厚さ 35 nm 以下のコバルト薄膜 1 2 を成膜する。ポリエチレンナフタレート基板 1 1 の形態は問わず、フィルム状であってもシート状であってもバルク基板であってもよい。コバルト薄膜 1 2 の成膜には真空蒸着法などを用いる。成膜温度は必要に応じて選ばれるが、例えば室温とする。

【0034】

[実施例 1]

ポリエチレンナフタレート基板 1 1 として帝人デュポン株式会社製の幅 5 mm、厚さ 25 μm の PEN フィルム (商品名: TEONEX Q65) をクリーンな環境下でフィルムロールシステムによりスリッターを用いて切断して幅を 2 mm とした。こうして作製した幅 2 mm、厚さ 25 μm の PEN フィルム上に真空蒸着法によりコバルト薄膜 1 2 を成膜した。この PEN フィルムのガラス転移温度 T_g は 120 である。

30

【0035】

コバルト薄膜 1 2 の成膜に用いた抵抗加熱式の真空蒸着装置を図 2 に示す。図 2 に示すように、この真空蒸着装置においては、真空チェンバー 2 1 の下部にロータリーポンプ (RP) 2 2 およびターボ分子ポンプ (TMP) 2 3 が接続されており、これらのロータリーポンプ 2 2 およびターボ分子ポンプ 2 3 により真空チェンバー 2 1 内をベース圧力 ~ 10⁻⁸ Torr に排気することができるようになっている。ターボ分子ポンプ 2 3 と真空チェンバー 2 1 との間にはゲートバルブ 2 4 が取り付けられている。このゲートバルブ 2 4 の上流側には圧力測定用の冷陰極ゲージ 2 5 が取り付けられている。

40

【0036】

真空チェンバー 2 1 内の上部に PEN フィルム 2 6 が巻き付けられたロール 2 7 および巻き取り用のロール 2 8 が、図示省略した支持具により真空チェンバー 2 1 の内壁に固定されて取り付けられている。巻き取り用のロール 2 8 は真空チェンバー 2 1 の外部に設けられたモータコントローラ 2 9 により制御される回転機構 3 0 により所定の回転速度で回転させることができるようになっている。真空チェンバー 2 1 の上面には圧力測定用のイオンゲージ 3 1 および PEN フィルム 2 6 の温度測定用の熱電対 3 2 が取り付けられている。

50

【 0 0 3 7 】

真空チェンバー 2 1 内の下部に一对の電流導入端子 3 3、3 4 が取り付けられている。これらの電流導入端子 3 3、3 4 の先端部にはそれぞれステンレス鋼製のパッド 3 5、3 6 が取り付けられており、これらのパッド 3 5、3 6 の間にタングステンフィラメント 3 7 が取り付けられている。このタングステンフィラメント 3 7 の中央部はらせん状に巻かれており、この部分に窒化ホウ素 (B N) 製のるつぼ 3 8 が取り付けられている。タングステンフィラメント 3 7 の直径は例えば 7 m m である。るつぼ 3 8 内に蒸着源となるコバルトが装填される。真空チェンバー 2 1 の外部において電流導入端子 3 3、3 4 間に電源 3 9 が接続されており、この電源 3 9 により電流導入端子 3 3、3 4、パッド 3 5、3 6 およびタングステンフィラメント 3 7 からなる回路に電流を流し、タングステンフィラメント 3 7 のらせん状の部分加熱してるつぼ 3 8 を加熱することができるようになっている。

10

【 0 0 3 8 】

真空チェンバー 2 1 内の上部と下部との間には遮熱板 4 0 が設けられている。この遮熱板 4 0 にはるつぼ 3 8 の上方の部分に孔 4 1 が設けられている。るつぼ 3 8 からのコバルトのビームはこの孔 4 1 を通って P E N フィルム 2 6 に到達するようになっている。このコバルトのビームの径は P E N フィルム 2 6 の幅より少し大きく選ばれる。このコバルトのビームの径は、るつぼ 3 8 と孔 4 1 との間の距離とこの孔 4 1 の大きさによって決まる。

20

【 0 0 3 9 】

この真空蒸着装置を用いて次のようにして P E N フィルム 2 6 上にコバルト薄膜 1 2 を成膜した。まず、真空チェンバー 2 1 内をロータリーポンプ 2 2 およびターボ分子ポンプ 2 3 により、ベース圧力 $\sim 10^{-8}$ T o r r に到達するまで排気する。次に、電源 3 9 により電流導入端子 3 3、3 4、パッド 3 5、3 6 およびタングステンフィラメント 3 7 からなる回路に電流を流すことによりタングステンフィラメント 3 7 のらせん状の部分加熱してるつぼ 3 8 をコバルトが蒸発する温度、例えば 1 7 0 0 に加熱する。一例を挙げると、電源 3 9 により電圧 7 . 5 V、電流 5 4 A に設定する。このときの蒸着パワーは 4 0 5 W であり、コバルト薄膜 1 2 の成膜速度は 1 . 8 n m / 分であった。蒸着中の真空チェンバー 2 1 内の圧力は 10^{-5} T o r r であった。るつぼ 3 8 から蒸発するコバルトは遮熱板 4 0 の孔 4 1 を通って細いビームとなり、このコバルトのビームが P E N フィルム 2 6 に到達する。この蒸着中は、P E N フィルム 2 6 を、巻き取り用のロール 2 8 を回転機構 3 0 により所定の回転速度で回転させることにより、図 2 中、矢印方向に移動させる。P E N フィルム 2 6 は、るつぼ 3 8 やタングステンフィラメント 3 7 などからの放射熱により加熱されるが、遮熱板 4 0 を設けていることに加えて、るつぼ 3 8 と P E N フィルム 2 6 との間の距離を十分に大きく選ぶことにより、ガラス転移温度 $T_g = 1 2 0$ より十分に低い温度、例えば 6 2 に保つことができる。るつぼ 3 8 と P E N フィルム 2 6 との間の距離は例えば 1 8 c m とする。

30

【 0 0 4 0 】

[比較例 1]

実施例 1 と同様にして、P E N フィルム 2 6 上に鉄 (F e) 薄膜を成膜した試料を鉄薄膜の厚さを種々に変えて作製した。

40

【 0 0 4 1 】

[比較例 2]

実施例 1 と同様にして、P E N フィルム 2 6 上に $N i_{75} F e_{25}$ 薄膜を成膜した試料を $N i_{75} F e_{25}$ 薄膜の厚さを種々に変えて作製した。

【 0 0 4 2 】

[比較例 3]

実施例 1 と同様にして、P E N フィルム 2 6 上にニッケル薄膜を成膜した試料をニッケル薄膜の厚さを種々に変えて作製した。

【 0 0 4 3 】

50

[比較例 4]

実施例 1 と同様にして、PEN フィルム 26 上に金 (Au) 薄膜を成膜した試料を金薄膜の厚さを種々に変えて作製した。

【 0044 】

実施例 1 において PEN フィルム 26 上に成膜されたコバルト薄膜 12 の保磁力 (H_c) および角型比 (M_r / M_s) を測定した。図 3 A は保磁力の測定結果、図 3 B は角型比の測定結果を示す。図 3 A および B に示すように、コバルト薄膜 12 の厚さ d が 35 nm 以下でも、保磁力および角型比のいずれも、厚さが 35 nm より大きい場合と比べてほとんど変わらず、むしろ厚さが約 13 nm より小さくなるに従って保磁力および角型比とも急激に増加する。特に保磁力に関しては、コバルト薄膜 12 の厚さが 5 nm 以上 8 nm 以下の範囲内では、厚さがこの範囲外である場合と顕著に相違しており、極めて大きいことが分かる。

10

【 0045 】

図 4 A および B ならびに図 5 A および B は、PEN フィルム 26 上に成膜したそれぞれ厚さ d が 5.3 nm、6.9 nm、12.2 nm および 20.6 nm のコバルト薄膜 12 の磁化容易軸方向に磁場を印加したときのカー回転角の磁場の強さに対する依存性を測定した結果を示す。測定は、コバルト薄膜 12 の長手方向に垂直な二等分線上において、コバルト薄膜 12 の表面の左端、中心および右端の 3 点で行った。図 4 A および B ならびに図 5 A および B より、コバルト薄膜 12 の厚さ d が 5.3 nm であるときは、保磁力 $H_c = 770 \text{ e}$ 、角型比 $M_r / M_s = 0.84$ 、厚さ d が 6.9 nm であるときは、保磁力 $H_c = 570 \text{ e}$ 、角型比 $M_r / M_s = 0.79$ 、厚さ d が 12.2 nm であるときは、保磁力 $H_c = 250 \text{ e}$ 、角型比 $M_r / M_s = 0.48$ 、厚さ d が 20.6 nm であるときは、保磁力 $H_c = 260 \text{ e}$ 、角型比 $M_r / M_s = 0.37$ である。

20

【 0046 】

PEN フィルム 26 上に成膜したコバルト薄膜 12 の表面粗さ R_a を測定した。原子間力顕微鏡 (AFM) Nanonavi 11s により、コバルト薄膜 12 の表面状態および AFM 像に基づくコバルト薄膜 12 の表面粗さ R_a の解析を行った。

【 0047 】

図 6 A、B、C および D はそれぞれ、PEN フィルム 26、PEN フィルム 26 上に成膜した厚さ d が 6.1 nm のコバルト薄膜 12、PEN フィルム 26 上に成膜した厚さ d が 19.7 nm のコバルト薄膜 12 および PEN フィルム 26 上に成膜した厚さ d が 34.3 nm のコバルト薄膜 12 の表面状態を AFM により観察した結果を示す。それぞれのスキャン領域の大きさは $1 \times 1 \mu\text{m}^2$ である。図 6 B ~ D より、コバルト薄膜 12 はほとんどの場合、表面粗さおよび円形の結晶粒により特徴付けられ、クラスター構造を示すことが分かる。PEN フィルム 26 の表面粗さ R_a は 1.3 nm、コバルト薄膜 12 の表面粗さ R_a は厚さ d が 6.1 nm、19.7 nm および 34.3 nm であるときにそれぞれ 1.1 nm、0.83 nm および 0.69 nm である。

30

【 0048 】

図 7 は PEN フィルム 26 上のコバルト薄膜 12 の AFM により得られた表面粗さ R_a の厚さ依存性を示す。図 7 から分かるように、コバルト薄膜 12 の表面粗さ R_a は、コバルト薄膜 12 の厚さ d が大きくなるに従って、4 nm を境として、急激に減少することが分かる。また、図 8 に示すように、観察領域の大きさ L がコバルト薄膜 12 の厚さ d と同じときは、コバルト薄膜 12 の表面粗さ R_a は 0.09 nm となり、コバルト薄膜 12 の表面は原子レベルで平坦であることが分かる。

40

【 0049 】

図 3 A および B には、比較例 1 において PEN フィルム 26 上に成膜した鉄薄膜、比較例 2 において PEN フィルム 26 上に成膜した $\text{Ni}_{75}\text{Fe}_{25}$ 薄膜および比較例 3 において PEN フィルム 26 上に成膜したニッケル薄膜の保磁力および角型比を測定した結果も示す。図 3 A および B に示すように、PEN フィルム 26 上に成膜した鉄薄膜および $\text{Ni}_{75}\text{Fe}_{25}$ 薄膜とも、保磁力および角型比は、厚さが減少するに従って減少する傾向があり、

50

特に $Ni_{75}Fe_{25}$ 薄膜では厚さが 20 nm 以下になると磁性がほとんど消失してしまうことが分かる。

【0050】

図7には、比較例1においてPENフィルム26上に成膜した鉄薄膜、比較例2においてPENフィルム26上に成膜した $Ni_{75}Fe_{25}$ 薄膜、比較例3においてPENフィルム26上に成膜したニッケル薄膜、比較例4においてPENフィルム26上に成膜した金薄膜の表面粗さ R_a を測定した結果も示す。図7に示すように、金薄膜では厚さが増加するに従って表面粗さ R_a は急激に増加するのに対し、鉄薄膜、 $Ni_{75}Fe_{25}$ 薄膜およびニッケル薄膜の表面粗さ R_a は厚さが減少するに従って減少する傾向がある。

【0051】

図9AおよびBならびに図10AおよびBは、PENフィルム26上に成膜したそれぞれ厚さ d が 7.8 nm 、 9.2 nm 、 12.3 nm および 22.2 nm の鉄薄膜の磁化容易軸方向に磁場を印加したときのカー回転角の磁場の強さに対する依存性を測定した結果を示す。図9AおよびBならびに図10AおよびBより、鉄薄膜の厚さ d が 7.8 nm であるときは、保磁力 $H_C = 7.2\text{ Oe}$ 、角型比 $M_r / M_s = 0.66$ 、厚さ d が 9.2 nm であるときは、保磁力 $H_C = 20\text{ Oe}$ 、角型比 $M_r / M_s = 0.68$ 、厚さ d が 12.3 nm であるときは、保磁力 $H_C = 44\text{ Oe}$ 、角型比 $M_r / M_s = 0.81$ 、厚さ d が 22.2 nm であるときは、保磁力 $H_C = 76\text{ Oe}$ 、角型比 $M_r / M_s = 0.96$ である。

【0052】

図11A、B、CおよびDはそれぞれ、PENフィルム26、PENフィルム26上に成膜した厚さ 7.8 nm の鉄薄膜、PENフィルム26上に成膜した厚さ 13.7 nm の鉄薄膜およびPENフィルム26上に成膜した厚さ 27.7 nm の鉄薄膜の表面状態をAFMにより観察した結果を示す。それぞれのスキャン領域の大きさは $1 \times 1\ \mu\text{m}^2$ である。図11B~Dより、鉄薄膜はほとんどの場合、表面粗さおよび円形の結晶粒により特徴付けられ、クラスター構造を示すことが分かる。PENフィルム26の表面粗さ R_a は 1.3 nm 、鉄薄膜の表面粗さ R_a は厚さ d が 7.8 nm 、 13.7 nm および 27.7 nm であるときにそれぞれ 1.1 nm 、 0.83 nm および 0.69 nm である。

【0053】

図12は、コバルト薄膜12からなる配線の線幅 W (コバルト薄膜12の厚さ d) に対するコバルト薄膜12の配線抵抗の変化を示す。ただし、コバルト薄膜12の高さ(幅)は 2 mm 、長さは 10 mm である。図12には、比較のために、従来のリソグラフィ技術を用いた微細加工技術により形成される配線の線幅に対する配線抵抗の変化を示す。図12に示すように、従来の微細加工技術により形成される配線に比べて、PENフィルム26上に成膜したコバルト薄膜12からなる配線では、線幅 W が 35 nm 以下でも配線抵抗は3桁以上低いことが分かる。

【0054】

以上のように、この第1の実施の形態によれば、ポリエチレンナフタレート基板11上に真空蒸着法などにより厚さが 35 nm 以下のコバルト薄膜12を成膜するようにしていることにより、有機材料からなる基板であるポリエチレンナフタレート基板11上に保磁力および角型比とも大きく、しかも極めて平坦な表面を有するコバルト薄膜12を極めて容易に形成することができる。また、このコバルト薄膜12を配線として用いることにより、配線幅が 35 nm 以下であっても十分に低い配線抵抗を得ることができる。

【0055】

第2の実施の形態

第2の実施の形態による記録再生可能な不揮発性メモリについて説明する。この不揮発性メモリは、コバルト薄膜12によるナノ接合を用いたものである。

【0056】

図13はこの不揮発性メモリを示す。図13に示すように、この不揮発性メモリは、第1の実施の形態と同様な方法によりポリエチレンナフタレート基板11上にコバルト薄膜12を成膜した積層体を二つ用い、これらの二つの積層体をそれらのコバルト薄膜12の

10

20

30

40

50

エッジ同士が、間に有機分子 13 を挟んで互いに対向するように交差させて接合したものである。コバルト薄膜 12 の厚さは 35 nm 以下、好適には例えば 4 nm 以上 20 nm 以下、より好適には 4 nm 以上 10 nm 以下、最も好適には 5 nm 以上 8 nm 以下である。交差角は必要に応じて選ばれるが、例えば 90° とする。この有機分子 13 としては、電圧により状態が変化し、その状態が保持される性質（ヒステリシス）を有するものが用いられる。この有機分子 13 としては、具体的には、例えば、Alq₃（トリス（8-キノリノラト）アルミニウム）、ロタキサン、カテナン、アゾベンゼンなどが挙げられるが、これらに限定されるものではない。

【0057】

この不揮発性メモリに対するデータの書き込みは、図 13 に示すように、一方の積層体のコバルト薄膜 12 と他方の積層体のコバルト薄膜 12 との間に、書き込むべきデータに応じた電圧 V を印加し、有機分子 13 にデータを書き込む。この不揮発性メモリのデータの読み出しは、一方の積層体のコバルト薄膜 12 と他方の積層体のコバルト薄膜 12 との間に所定の電圧 V を印加したときにコバルト薄膜 12 間に流れる電流 I を測定することにより行うことができる。

【0058】

[実施例 2]

実施例 1 と同様にして、PEN フィルム 26 上にコバルト薄膜 12 を成膜した積層体を二つ形成した。コバルト薄膜 12 の厚さは 19 nm である。これらの二つの積層体をそれらのコバルト薄膜 12 のエッジ同士が、間に有機分子 13 として Alq₃ を挟んで互いに対向するように交差させて接合し、不揮発性メモリを作製した。有機分子 13 の厚さは 20 nm である。ナノ接合部の面積は $19 \times 19 = 361 \text{ nm}^2$ である。

【0059】

この第 2 の実施の形態によれば、ポリエチレンナフタレート基板 11 上に成膜したコバルト薄膜 12 を用いて記録再生可能な不揮発性メモリを実現することができる。

【0060】

第 3 の実施の形態

第 3 の実施の形態による集積型不揮発性メモリについて説明する。

図 14 はこの集積型不揮発性メモリを示す。

図 14 に示すように、この集積型不揮発性メモリにおいては、絶縁性基板 61 上に複数のメモリセルブロック 62 が設置されている。各メモリセルブロック 62 は、ポリエチレンナフタレート基板 11 およびコバルト薄膜 12 が交互に積層された下層の積層体と、同じくポリエチレンナフタレート基板 11 およびコバルト薄膜 12 が交互に積層された上層の積層体とが、間に薄膜状の有機分子 13 を挟んで、下層の積層体および上層の積層体のコバルト薄膜 12 のエッジ同士が互いに対向するように、かつ互いに直交するように接合した多数のナノ接合が二次元マトリックス状に配置されたものである。各メモリセルブロック 62 においては、下層の積層体の側面のコバルト薄膜 12 と接続された配線 63 が、絶縁性基板 61 上に形成された X デコーダ 64 と接続され、上層の積層体の側面のコバルト薄膜 12 と接続された配線 65 が、絶縁性基板 61 上に形成されたブロック 66 上に形成された Y デコーダ 67 と接続されている。X デコーダ 64 により下層の積層体のコバルト薄膜 12 の一つが選択され、Y デコーダ 67 により上層の積層体のコバルト薄膜 12 の一つが選択されることにより、メモリセルが選択される。

【0061】

メモリセルブロック 62 は、例えば次のようにして製造することができる。すなわち、図 2 に示す真空蒸着装置を用いて PEN フィルム 26 上にコバルト薄膜 12 を成膜しながら巻き取り用のロール 28 により巻き取る。次に、コバルト薄膜 12 を成膜した PEN フィルム 26 を巻き取ったロール 28 から、四角形の形状の薄片状の積層体を切り出す。次に、こうして切り出した二つの積層体をそれらのコバルト薄膜 12 のエッジ同士が、間に薄膜状の有機分子 13 を挟んで、互いに対向するように直角に交差させて貼り合わせ、コバルト薄膜 12 のエッジ同士を接合する。こうして、メモリセルブロック 62 が製造され

る。

【 0 0 6 2 】

この第 3 の実施の形態によれば、コバルト薄膜 1 2 を用いた不揮発性メモリからなる集積型不揮発性メモリを容易に実現することができる。

【 0 0 6 3 】

第 4 の実施の形態

第 4 の実施の形態による磁気抵抗効果素子について説明する。この磁気抵抗効果素子は、コバルト薄膜 1 2 による強磁性ナノ接合を用いたものである。

【 0 0 6 4 】

第 2 の実施の形態による不揮発性メモリにおいては、ポリエチレンナフタレート基板 1 1 上にコバルト薄膜 1 2 を成膜した積層体を二つ使い、これらの二つの積層体をそれらのコバルト薄膜 1 2 のエッジ同士が、間に有機分子 1 3 を挟んで互に対向するように交差させて接合したのに対し、この磁気抵抗効果素子においては、ポリエチレンナフタレート基板 1 1 上にコバルト薄膜 1 2 を成膜した積層体を二つ使い、これらの二つの積層体をそれらのコバルト薄膜 1 2 のエッジ同士が、間に有機分子 1 3 を挟むことなく、互に対向するように交差させて接合する。その他のことは第 2 の実施の形態と同様である。

10

【 0 0 6 5 】

この第 4 の実施の形態によれば、室温で巨大磁気抵抗効果を示す優れた磁気抵抗効果素子を実現することができる。特に、強磁性ナノ接合部の面積を $5 \times 5 = 25 \text{ nm}^2$ 以下とすることにより、巨大磁気抵抗効果を示す優れたナノコンタクト磁気抵抗効果素子を実現

20

【 0 0 6 6 】

第 5 の実施の形態

第 5 の実施の形態によるコバルト薄膜の形成方法について説明する。

図 1 5 に示すように、このコバルト薄膜の形成方法においては、少なくとも一主面が SiO_2 からなる基板 7 1 上に厚さ 35 nm 以下のコバルト薄膜 1 2 を成膜する。基板 7 1 の形態は問わず、フィルム状であってもシート状であってもバルク基板であってもよい。

30

【 0 0 6 7 】

[実施例 3]

基板 7 1 として大きさが 3 mm × 3 mm × 1.2 mm の直方体状の石英基板の 3 mm × 1.2 mm の長方形の一側面上に真空蒸着法によりコバルト薄膜 1 2 を成膜した。

【 0 0 6 8 】

実施例 3 において石英基板上に成膜されたコバルト薄膜 1 2 の保磁力 (H_c) および角型比 (M_r / M_s) を測定した。測定結果を図 3 A および B に示す。図 3 A および B に示すように、コバルト薄膜 1 2 の厚さ d が減少するに従って保磁力および角型比のいずれも直線的に減少するが、減少量は少なく、厚さが 35 nm 以下でも、保磁力および角型比のいずれも、非常に高い値を維持している。

40

【 0 0 6 9 】

図 1 6 A、B および C は、石英基板上に成膜したそれぞれ厚さ d が 5.9 nm、1.1 nm および 2.7 nm のコバルト薄膜 1 2 の磁化容易軸方向に磁場を印加したときのカー回転角の磁場の強さに対する依存性を測定した結果を示す。図 1 6 A、B および C より、コバルト薄膜 1 2 の厚さ d が 5.9 nm であるときは、保磁力 $H_c = 670 \text{ e}$ 、角型比 $M_r / M_s = 0.91$ 、厚さ d が 1.1 nm であるときは、保磁力 $H_c = 750 \text{ e}$ 、角型比 $M_r / M_s = 0.95$ 、厚さ d が 2.7 nm であるときは、保磁力 $H_c = 820 \text{ e}$ 、角型比 $M_r / M_s = 0.91$ である。

50

【 0 0 7 0 】

石英基板およびその上に成膜したコバルト薄膜 1 2 の表面粗さ R_a を測定した。測定結果を図 7 に示す。石英基板の表面粗さ R_a は 0.3 nm である。コバルト薄膜 1 2 の表面粗さ R_a は、厚さ d が 35 nm 以下では、観察領域の大きさが $L = 1 \mu\text{m}$ の場合、厚さによらず 0.3 nm 程度と小さく、コバルト薄膜 1 2 の表面は平坦であることが分かる。図 8 に示すように、観察領域の大きさ L がコバルト薄膜 1 2 の厚さ d と同じときは、コバルト薄膜 1 2 の表面粗さ R_a は 0.03 nm となり、コバルト薄膜 1 2 の表面は原子レベルで平坦であることが分かる。

【 0 0 7 1 】

この第 5 の実施の形態によれば、コバルト薄膜 1 2 を成膜する基板として、少なくとも一主面が SiO_2 からなる基板 7 1、好適には石英基板を用いて、第 1 の実施の形態と同様な種々の利点を得ることができる。

10

【 0 0 7 2 】

第 6 の実施の形態

第 6 の実施の形態による記録再生可能な不揮発性メモリについて説明する。この不揮発性メモリは、コバルト薄膜 1 2 によるナノ接合を用いたものである。

【 0 0 7 3 】

図 1 7 はこの不揮発性メモリを示す。図 1 7 に示すように、この不揮発性メモリは、第 5 の実施の形態と同様な方法により基板 7 1 上にコバルト薄膜 1 2 を成膜した積層体を二つ用い、これらの二つの積層体をそれらのコバルト薄膜 1 2 のエッジ同士が、間に有機分子 1 3 を挟んで互いに対向するように交差させて接合したものである。コバルト薄膜 1 2 の厚さは 35 nm 以下である。

20

この不揮発性メモリの上記以外のことは第 2 の実施の形態と同様である。

【 0 0 7 4 】

[実施例 4]

図 1 8 A に示すように、実施例 3 と同様にして、石英基板 8 1 上にコバルト薄膜 1 2 を成膜した積層体を二つ形成した。コバルト薄膜 1 2 の厚さは 19 nm である。図 1 8 B に示すように、第 1 の積層体のコバルト薄膜 1 2 上にこのコバルト薄膜 1 2 を間に挟むように石英基板 8 2 を貼り合わせる。このとき、こうして石英基板 8 1 と石英基板 8 2 との間にコバルト薄膜 1 2 が挟まれた第 1 のブロックの表面（接合される面）および裏面において、石英基板 8 1 の端面と石英基板 8 2 の端面とが互いにほぼ一致するようにする。次に、図 1 8 C に示すように、この第 1 のブロックの裏面を CMP 法により研磨する。この CMP 法による研磨は三段階で行う。第 1 段階では、粒子径 $16.0 \mu\text{m}$ の Al_2O_3 、 SiO_2 、 ZrO_2 エメリーを用いて 30 分間研磨を行う。第 2 段階では、粒子径 $9.4 \mu\text{m}$ の Al_2O_3 、 SiO_2 、 ZrO_2 エメリーを用いて 10 分間研磨を行う。第 3 段階では、粒子径 $1.0 \mu\text{m}$ のコロイダル CeO_2 、硬質クロスを用いて 20 分間研磨を行う。同様に、この第 1 のブロックの表面を CMP 法により研磨する。この CMP 法による研磨は三段階で行う。第 1 段階では、粒子径 $16.0 \mu\text{m}$ の Al_2O_3 、 SiO_2 、 ZrO_2 エメリーを用いて 50 分間研磨を行う。第 2 段階では、粒子径 $9.4 \mu\text{m}$ の Al_2O_3 、 SiO_2 、 ZrO_2 エメリーを用いて 10 分間研磨を行う。第 3 段階では、粒子径 $1.0 \mu\text{m}$ のコロイダル CeO_2 、硬質クロスを用いて 20 分間研磨を行う。この第 1 のブロックの表面については、上述のようにして CMP 法により研磨を行った後、この表面を Ar プラズマソフトエッチング法により 30 分間エッチングする。こうして CMP 法により研磨およびプラズマソフトエッチングを行った状態を図 1 8 D に示す。一方、図 1 8 E に示すように、第 2 の積層体のコバルト薄膜 1 2 上にこのコバルト薄膜 1 2 を間に挟むように石英基板 8 2 を貼り合わせる。このとき、こうして石英基板 8 1 と石英基板 8 2 との間にコバルト薄膜 1 2 が挟まれた第 2 のブロックの表面（接合される面）および裏面において、石英基板 8 1 の端面と石英基板 8 2 の端面とが互いにほぼ一致するようにする。次に、図 1 8 F に示すように、この第 2 のブロックの裏面を上述のようにして CMP 法により研磨するとともに、この第 2 のブロックの表面を上述のようにして CMP 法により研磨し、

30

40

50

さらに Ar プラズマソフトエッチング法により 30 分間エッチングする。次に、図 18 G に示すように、CMP 法による研磨およびソフトエッチングを行った第 2 のブロックの表面に Alq₃ 薄膜 83 をスピンコーティングや真空蒸着などにより形成する。次に、第 2 のブロックの Alq₃ 薄膜 83 上に第 1 のブロックの表面側を貼り合わせる。こうして、第 1 のブロックおよび第 2 のブロックをそれらのコバルト薄膜 12 のエッジ同士が、間に Alq₃ 薄膜 83 を挟んで互いに対向するように交差させて接合し、不揮発性メモリを製作した。Alq₃ 薄膜 83 の厚さは 20 nm である。ナノ接合部の面積は $19 \times 19 = 361 \text{ nm}^2$ である。

【0075】

図 19 ~ 図 23 は、コバルト薄膜 12 の厚さ d がそれぞれ 17 nm、12 nm、10 nm、6.6 nm および 5.5 nm である第 2 のブロックの表面に対して CMP 法による研磨およびソフトエッチングを行った後のこの表面の走査型プローブ顕微鏡による電流マッピング像を示し、上図は二次元 (2D) マッピング像、下図は三次元 (3D) マッピング像を示す。図 19 ~ 図 23 に示すように、いずれの試料でも、コバルト薄膜 12 のエッジ面の輪郭が明確に観察される。一方、図 24 は、CMP 法による研磨だけを行い、Ar プラズマソフトエッチングを行わなかったブロックの表面の走査型プローブ顕微鏡による電流マッピング像 (二次元マッピング像) を示す。図 24 より、CMP 法による研磨だけでは、コバルト薄膜 12 のエッジ面を現すことはできなかった。

【0076】

この不揮発性メモリの電圧 - 電流特性の測定結果を図 25 A に示す。図 25 B は図 25 A の原点付近の領域 (一点鎖線で囲んだ領域) の拡大図である。また、この不揮発性メモリの抵抗 - 電圧特性の測定結果を図 26 に示す。図 25 A および図 26 より、この不揮発性メモリは確かに不揮発性を有していることが分かる。また、図 26 より、この不揮発性メモリの抵抗の変化率 R/R_0 を求めると、 $R = R_0 = 0.93 \text{ k}$ (R_0 は R の最小値)、 $R = R_M - R_0 = 1.8 - 0.93 = 0.87 \text{ k}$ (R_M は R の最大値) として、 $R/R_0 = 0.87 / 0.93 = 0.935 = 93.5\%$ と大きい。電流密度は $i = 1.0 \times 10^8 \text{ A/cm}^2$ である。

【0077】

ここで、この不揮発性メモリにおける電子の移動度 μ_n および電子濃度 n を調べるために、図 27 に示すような試料を製作し、電流 - 電圧特性を測定した。すなわち、図 27 に示すように、絶縁性基板 91 上に、両端に幅広のパッド部を有し、中央部が所定幅の線状パターンからなるコバルト薄膜 92 を形成し、このコバルト薄膜 92 の中央部の上に Alq₃ 分子からなる Alq₃ 薄膜 93 を形成する。そして、コバルト薄膜 92 と同様な形状を有し、このコバルト薄膜 92 に対して直角方向に延在するコバルト薄膜 94 を、その中央部が Alq₃ 薄膜 93 を介してコバルト薄膜 92 の中央部と重なるように形成する。コバルト薄膜 92 とコバルト薄膜 94 との接合部の大きさは $200 \mu\text{m} \times 200 \mu\text{m}$ であり、面積は $200 \times 200 \mu\text{m}^2$ である。コバルト薄膜 92 の一端とコバルト薄膜 94 の一端との間に電圧 V を印加し、コバルト薄膜 92 の他端とコバルト薄膜 94 の他端との間に流れる電流 I を測定した。測定は室温 (R.T.) で行った。こうして測定された電流 - 電圧特性を図 28 A に示す。図 28 B は図 28 A の原点付近の領域の拡大図である。図 28 A および B に示すように、この試料の電流 - 電圧特性は、電圧が $10^{-2} \sim 2 \text{ V}$ の範囲ではほぼ直線的であり、 $I \propto V$ であるが、電圧が 2 V を超える範囲では傾きが急になり、 $I \propto V^2$ の関係を有する。この電流 - 電圧特性は空間電荷制限電流 (Space Charge Limited Current, SCLC) モデルで説明され、SCLC フィットングを行った結果、 $\mu_n = 1.5 \times 10^{-5} \text{ cm}^2 / \text{Vs}$ 、 $n = 4.4 \times 10^{16} \text{ cm}^{-3}$ が得られた。Alq₃ の移動度は $\mu_n = \sim 10^{-5} \text{ cm}^2 / \text{Vs}$ と報告されているから (非特許文献 3)、 $\mu_n = 1.5 \times 10^{-5} \text{ cm}^2 / \text{Vs}$ の値は Alq₃ の移動度とほぼ一致している。

【0078】

[比較例 5]

実施例 3 と同様にして、石英基板上にニッケル薄膜を成膜した積層体を二つ形成した。

一つの積層体のニッケル薄膜の厚さは5.6nm、もう一つの積層体のニッケル薄膜の厚さは5.3nmである。これらの二つの積層体をそれらのニッケル薄膜のエッジ同士が、間にAlq₃分子を挟んで互いに対向するように交差させて接合し、メモリを作製した。Alq₃分子の厚さは20nmである。強磁性ナノ接合部の面積は5.6×5.3=29.68nm²である。

【0079】

このメモリの電圧-電流特性の測定結果を図29に示す。また、このメモリの抵抗-電圧特性の測定結果を図30に示す。図29および図30より、このメモリは不揮発性を有していないことが分かる。また、図30より、このメモリの抵抗の変化率R/Rを求めると、 $R/R = (10 - 4.7) / 4.7 = 1.13 = 113\%$ である。電流密度は $i = 8.4 \times 10^4 \text{ A/cm}^2$ である。

10

【0080】

第6の実施の形態によれば、第2の実施の形態と同様な利点を得ることができる。

【0081】

以上、この発明の実施の形態および実施例について具体的に説明したが、この発明は、上述の実施の形態および実施例に限定されるものではなく、この発明の技術的思想に基づく各種の変形が可能である。

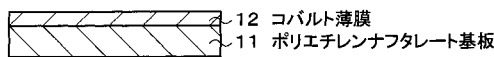
【符号の説明】

【0082】

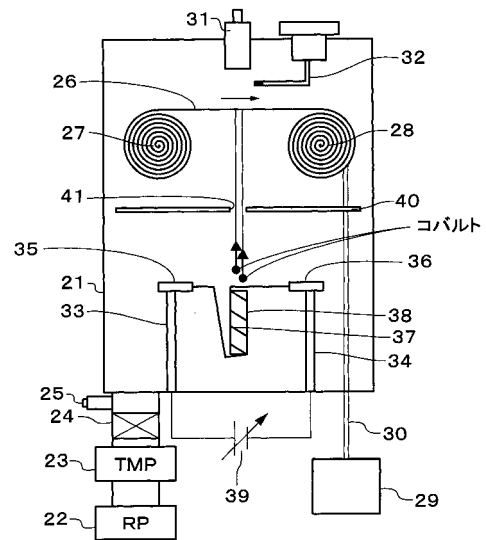
11...ポリエチレンナフタレート基板、12...コバルト薄膜、13...有機分子、21...真空チェンバー、26...PENフィルム、37...タングステンフィラメント、38...るつぼ、40...遮熱板、71...少なくとも一主面がSiO₂からなる基板、81...石英基板、82...石英基板

20

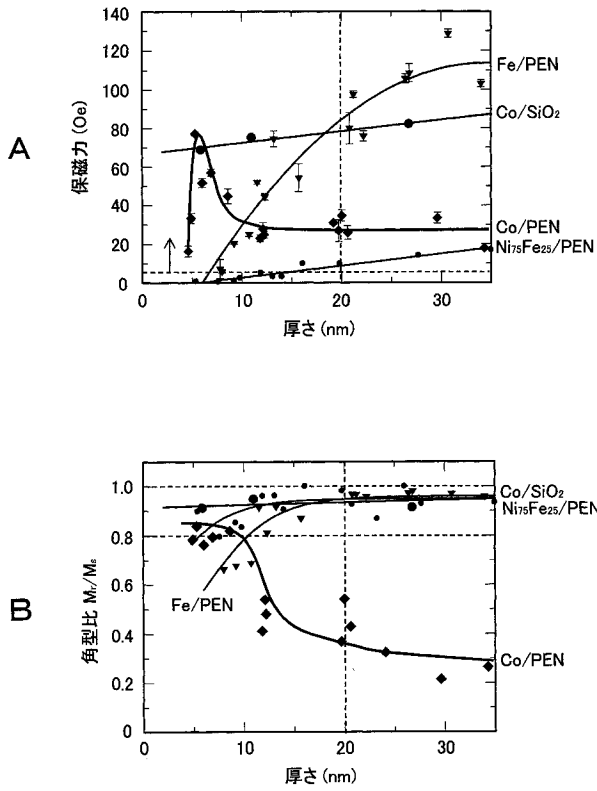
【図1】



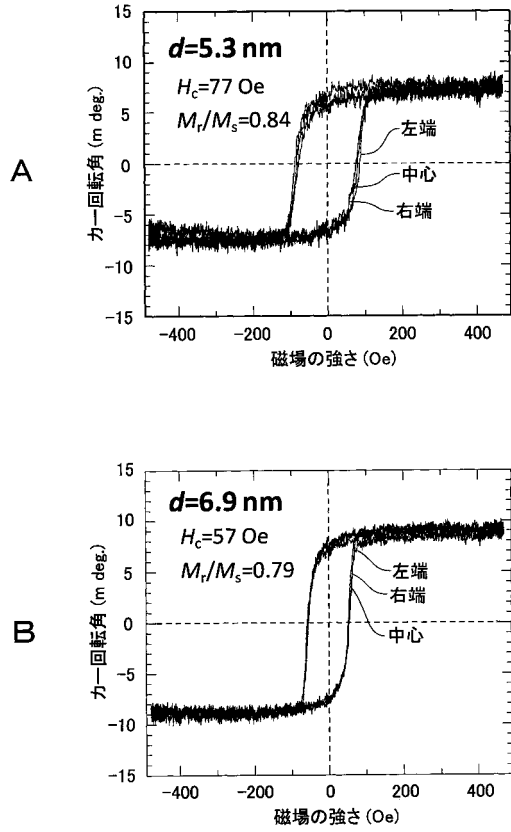
【図2】



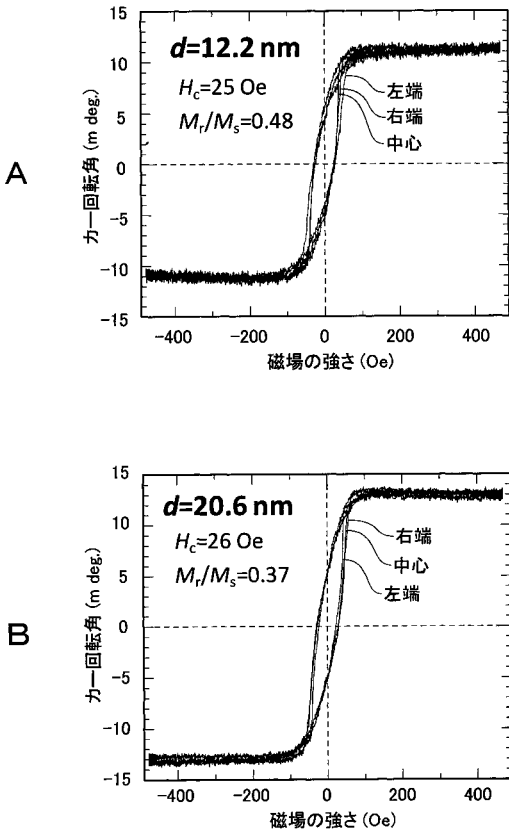
【 図 3 】



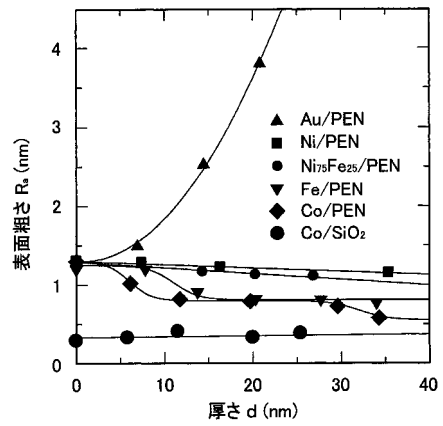
【 図 4 】



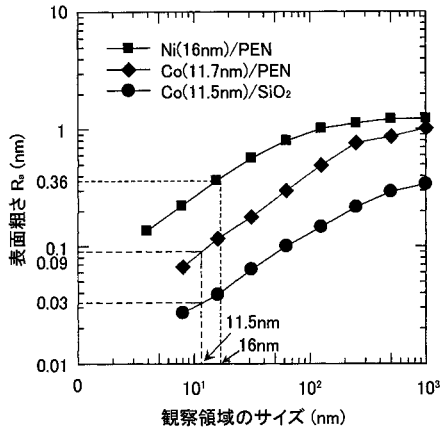
【 図 5 】



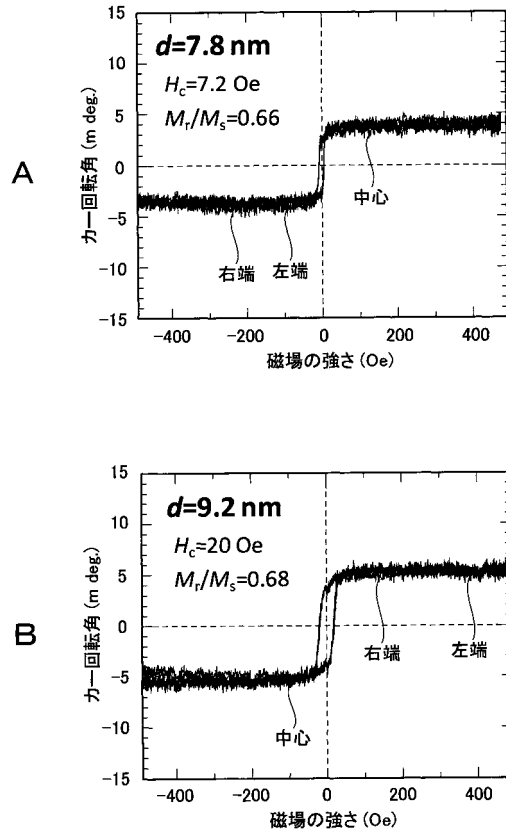
【 図 7 】



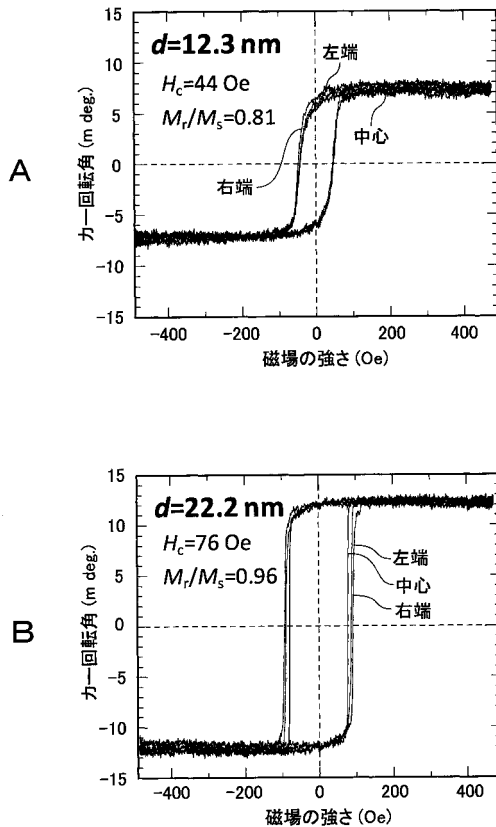
【 図 8 】



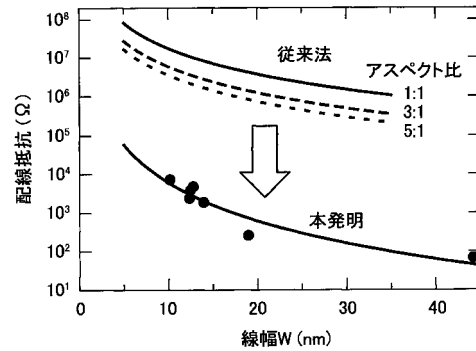
【 図 9 】



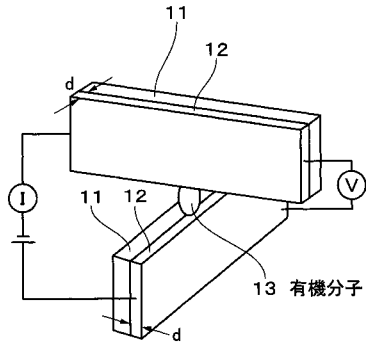
【 図 10 】



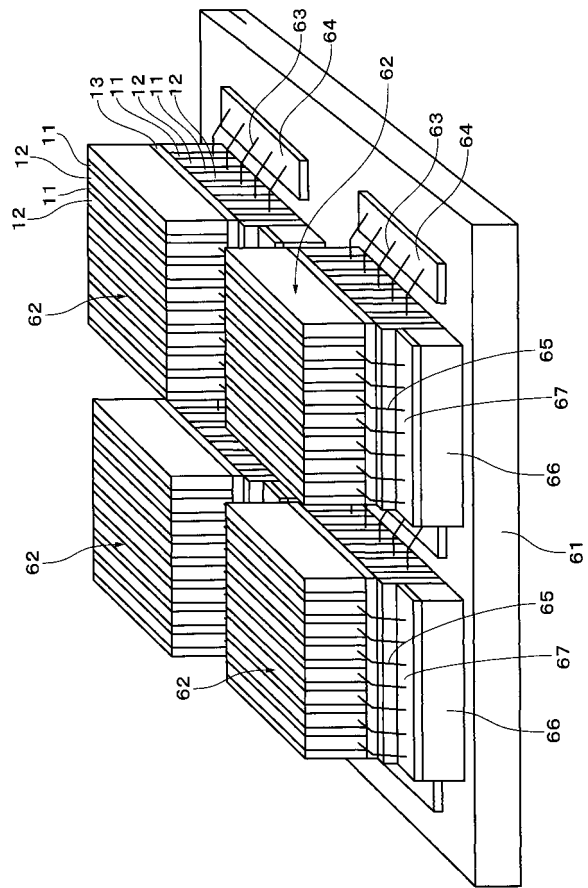
【 図 12 】



【図13】



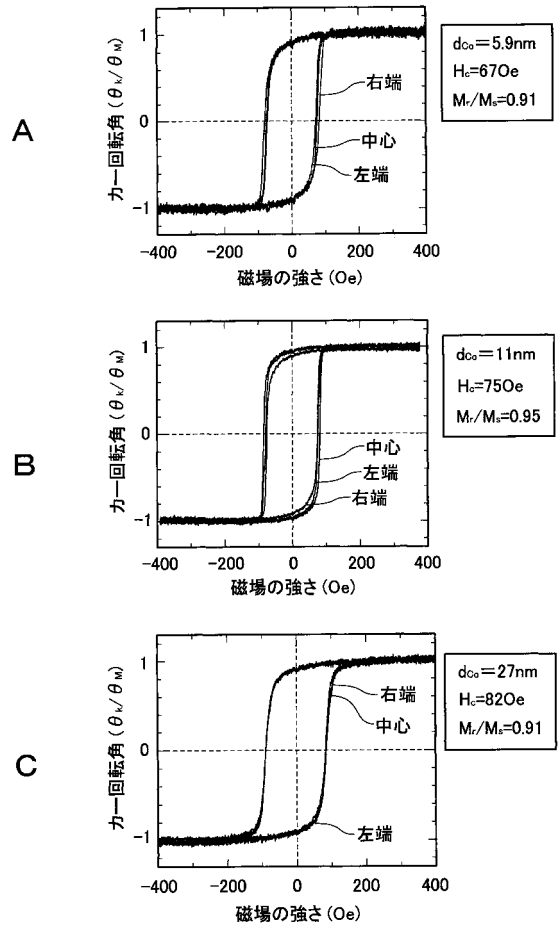
【図14】



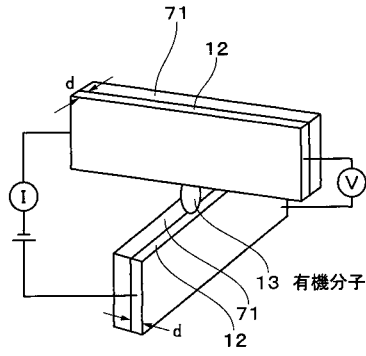
【図15】



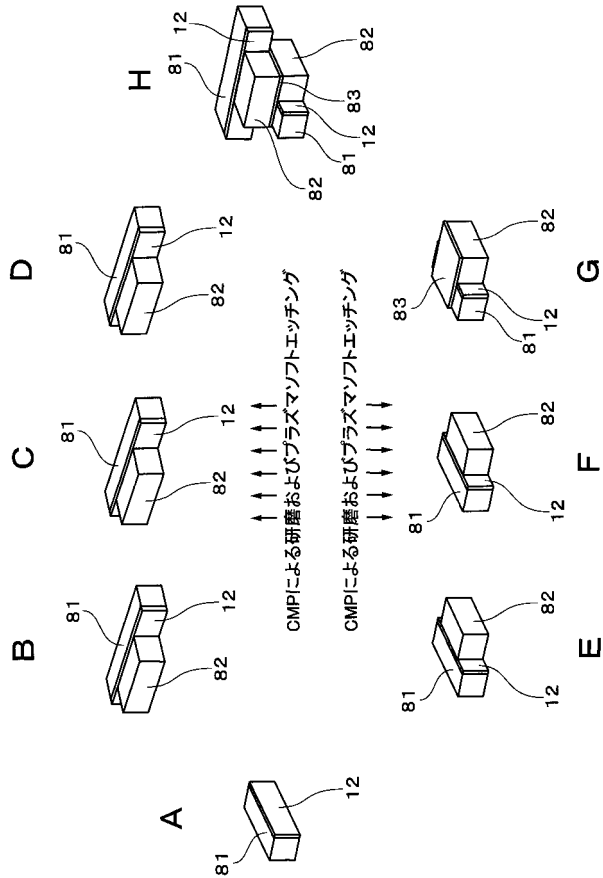
【図16】



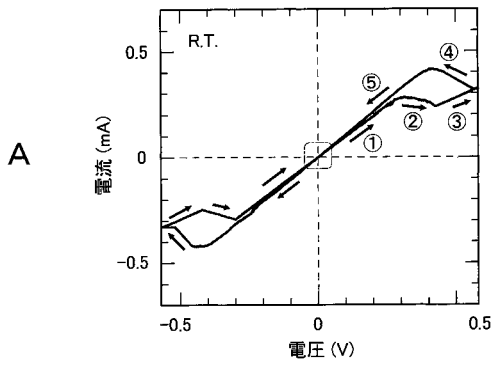
【図 17】



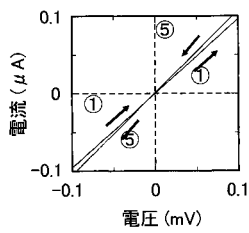
【図 18】



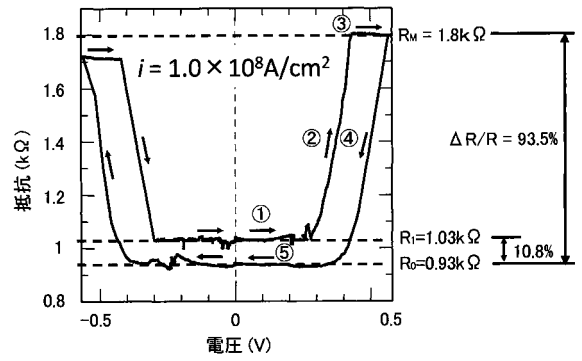
【図 25】



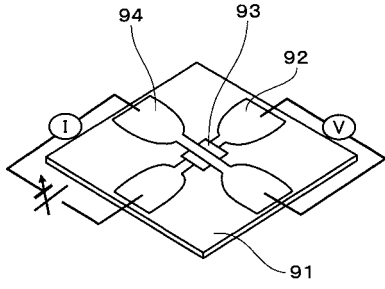
B



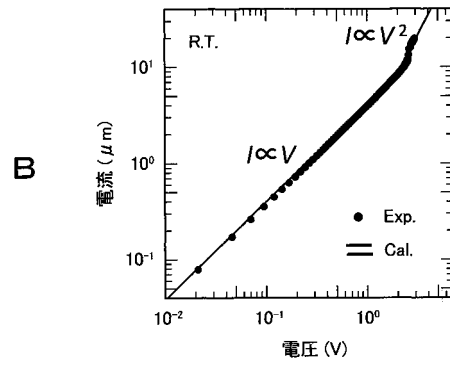
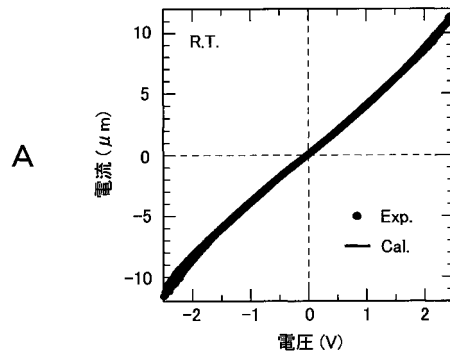
【図 26】



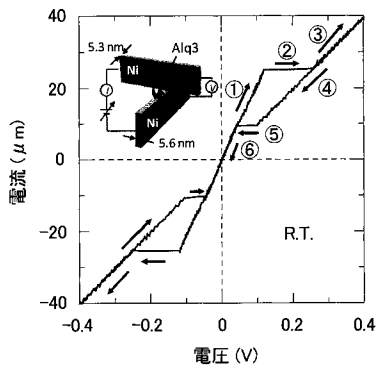
【 図 2 7 】



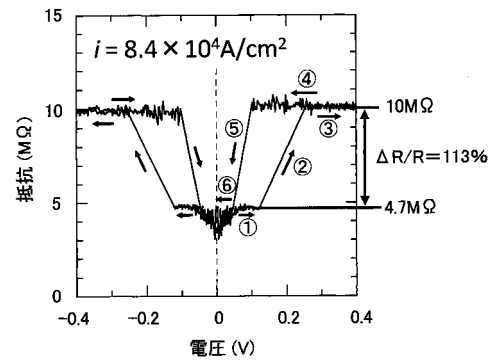
【 図 2 8 】



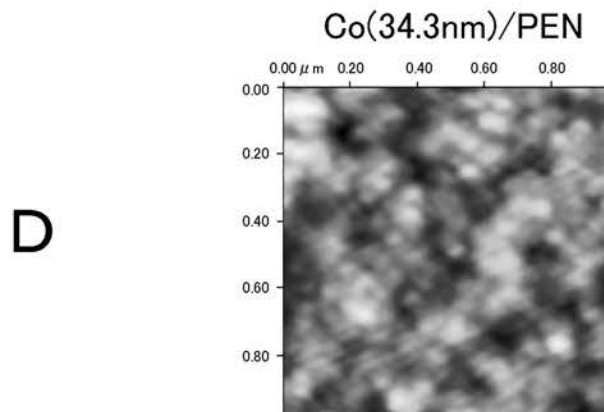
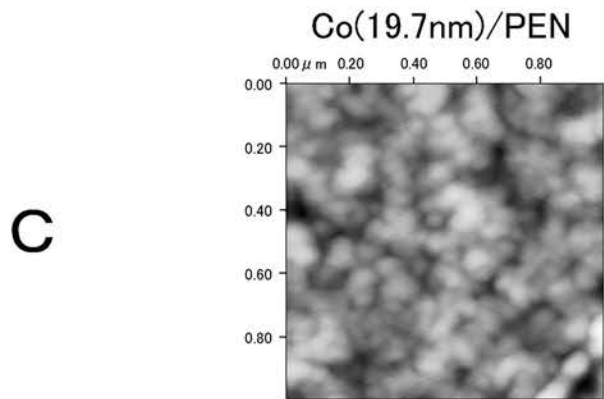
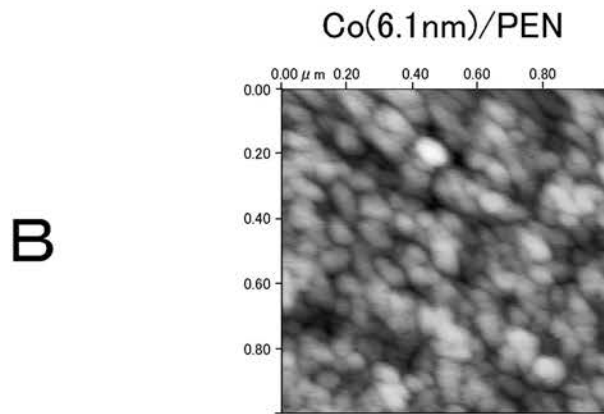
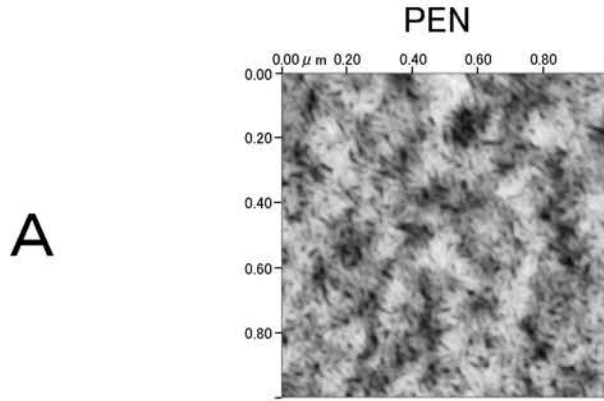
【 図 2 9 】



【 図 3 0 】

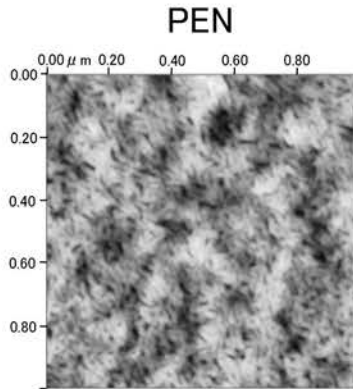


【 図 6 】

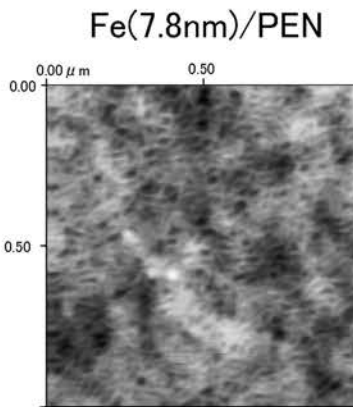


【 図 1 1 】

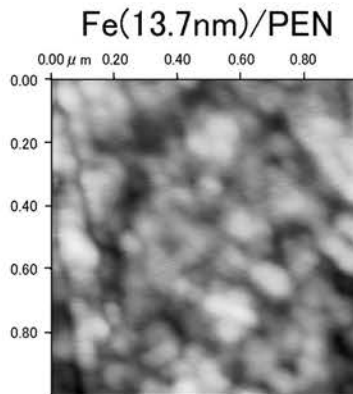
A



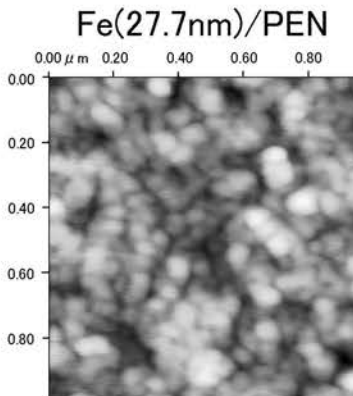
B



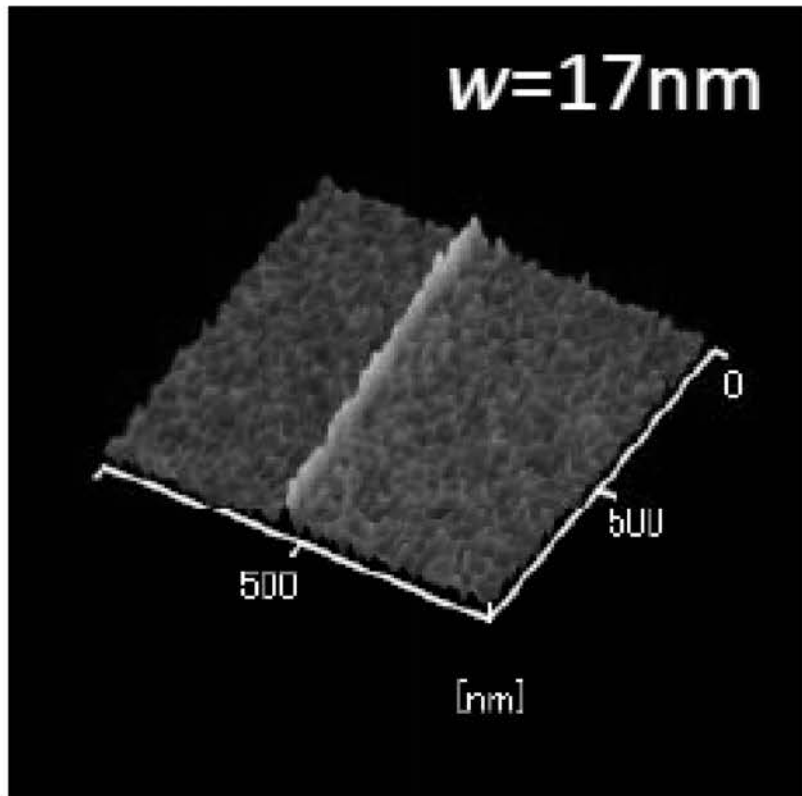
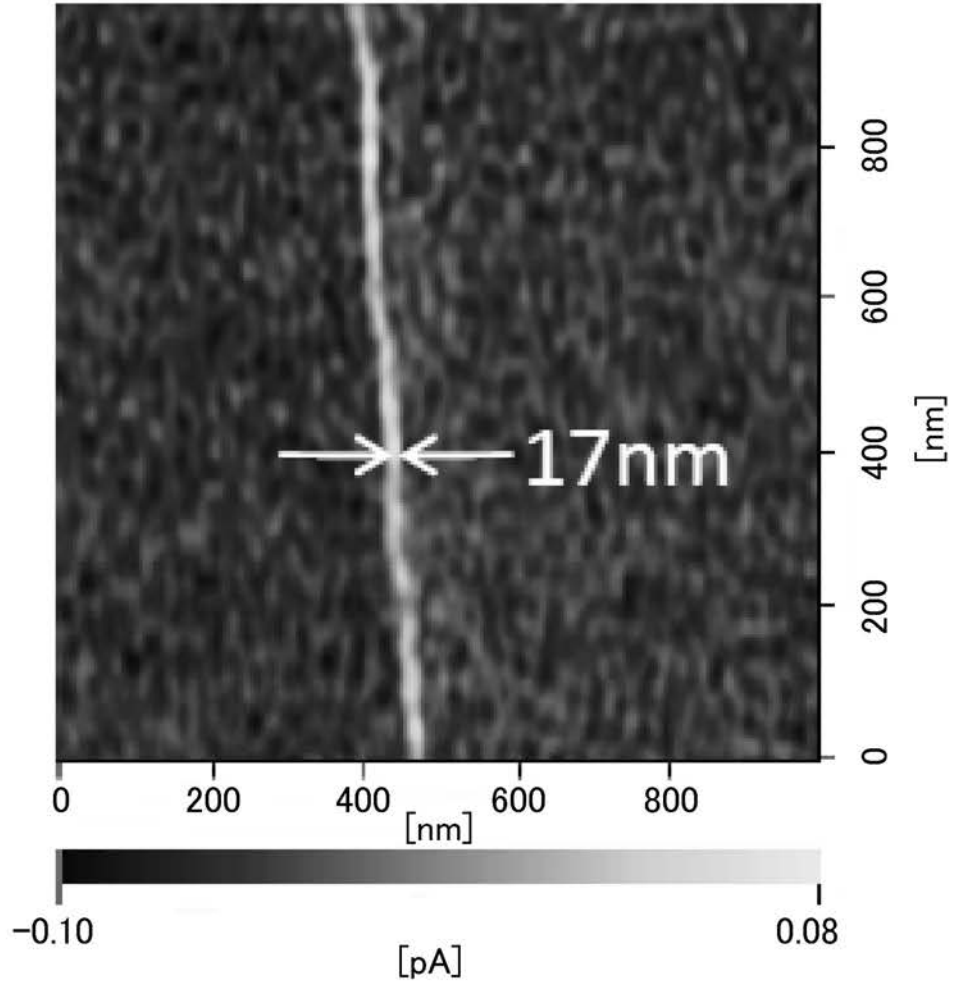
C



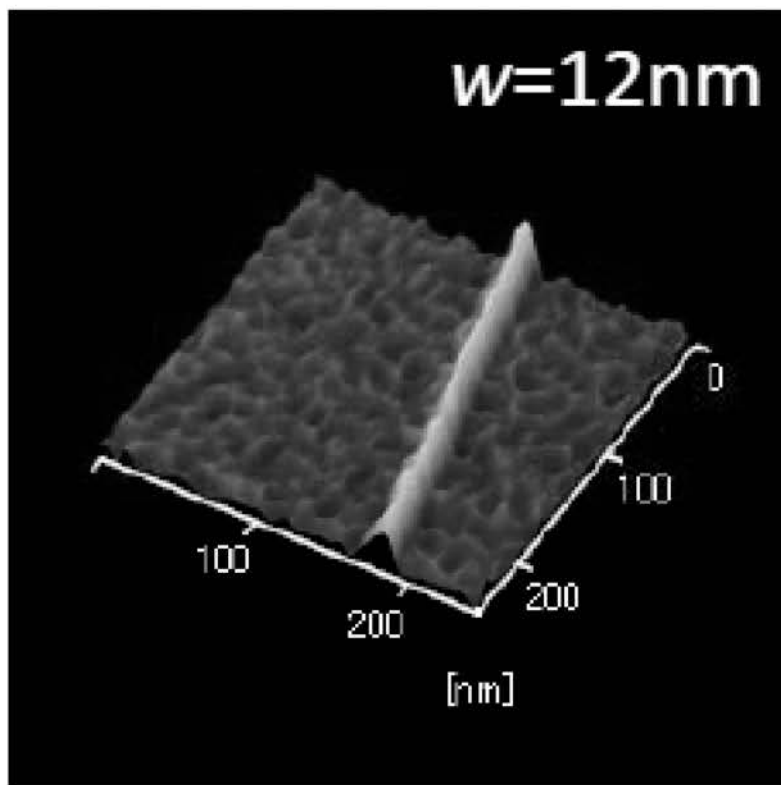
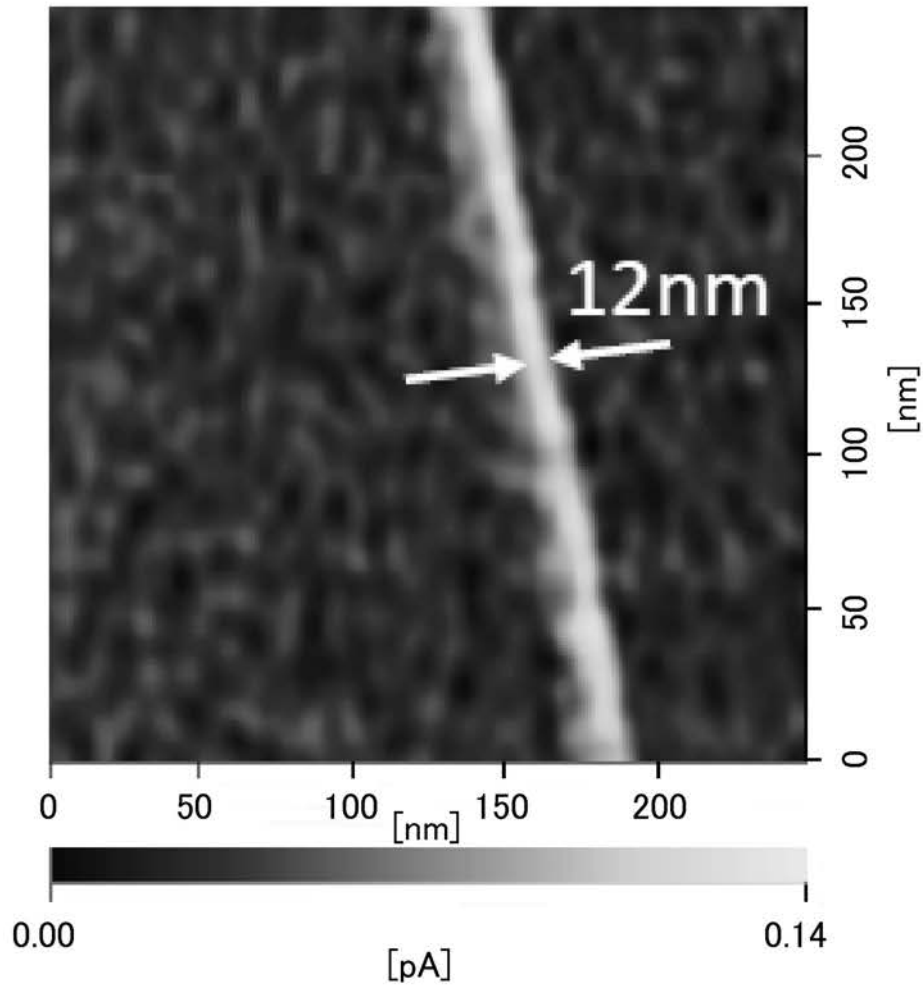
D



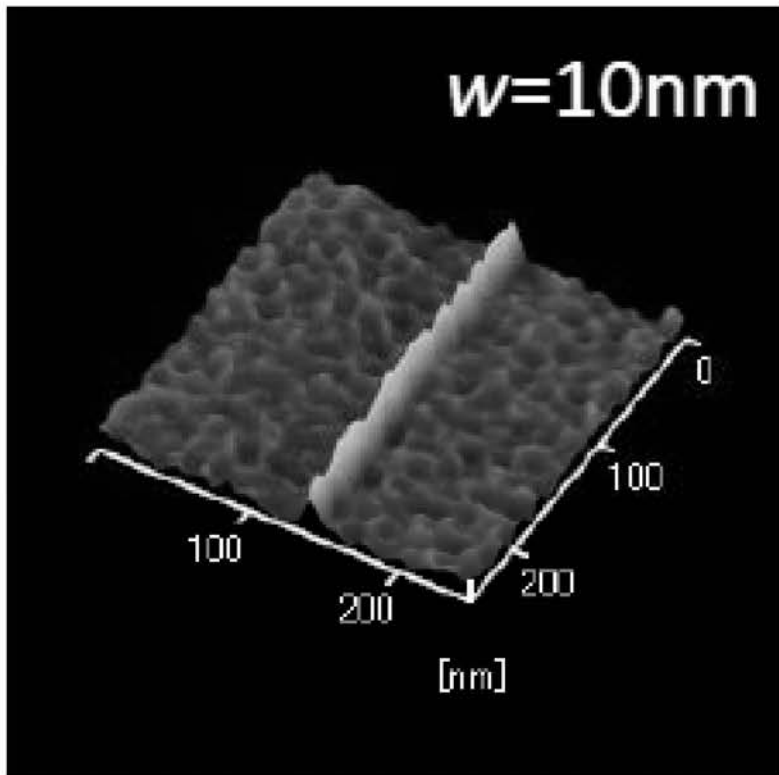
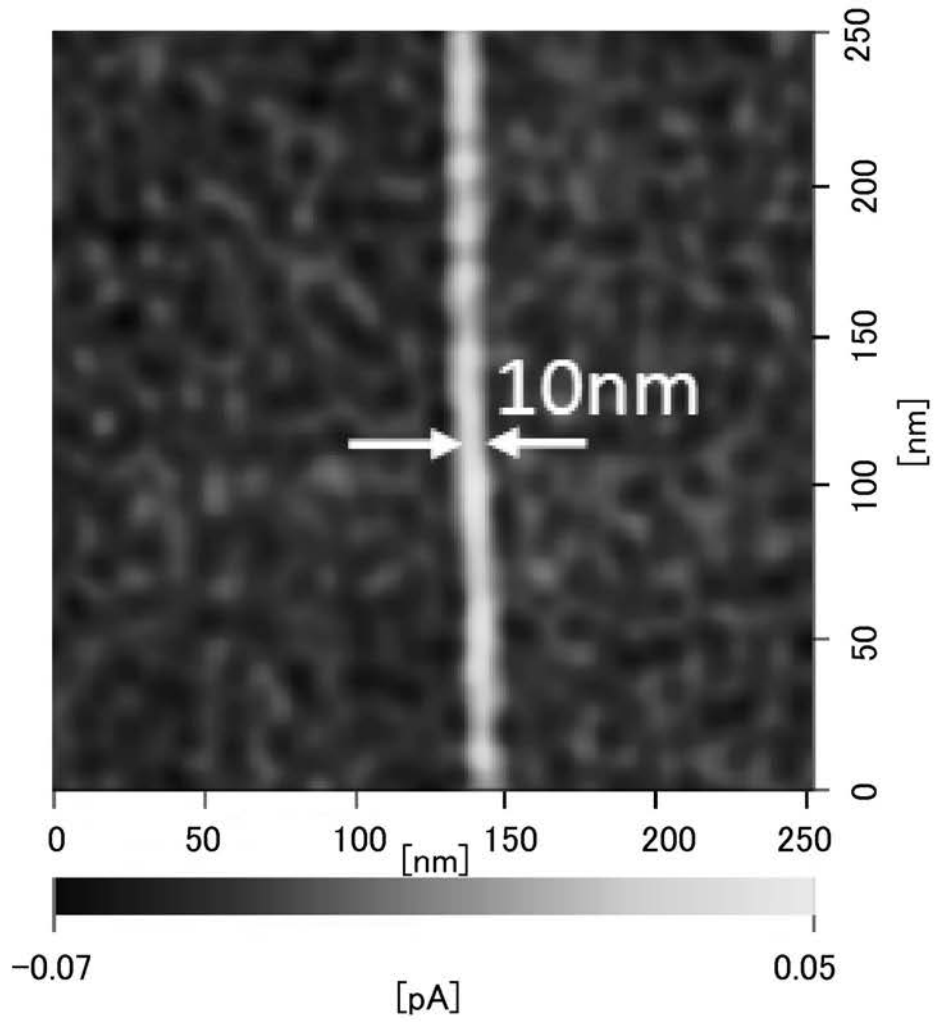
【 図 1 9 】



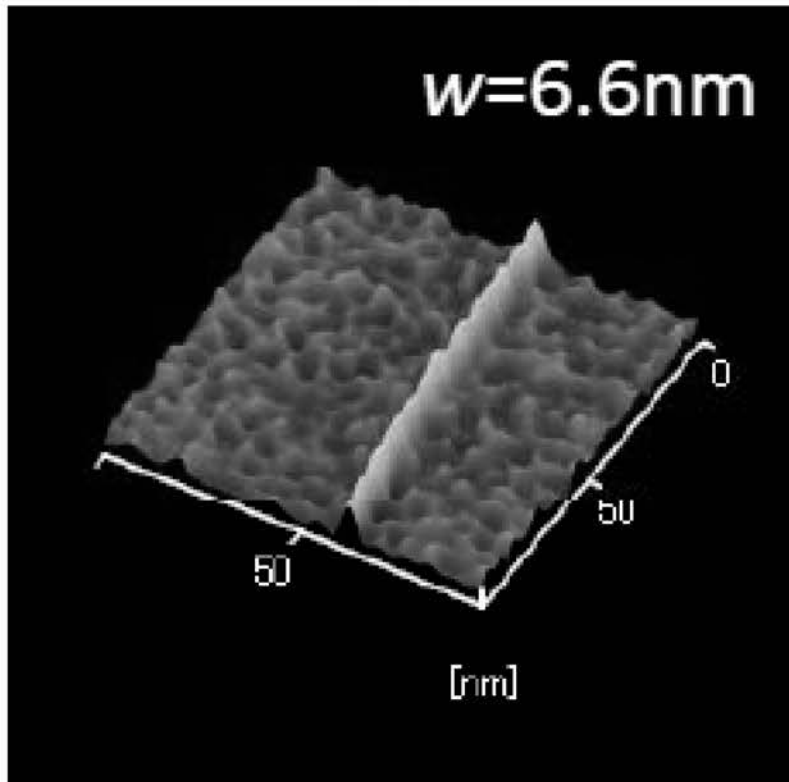
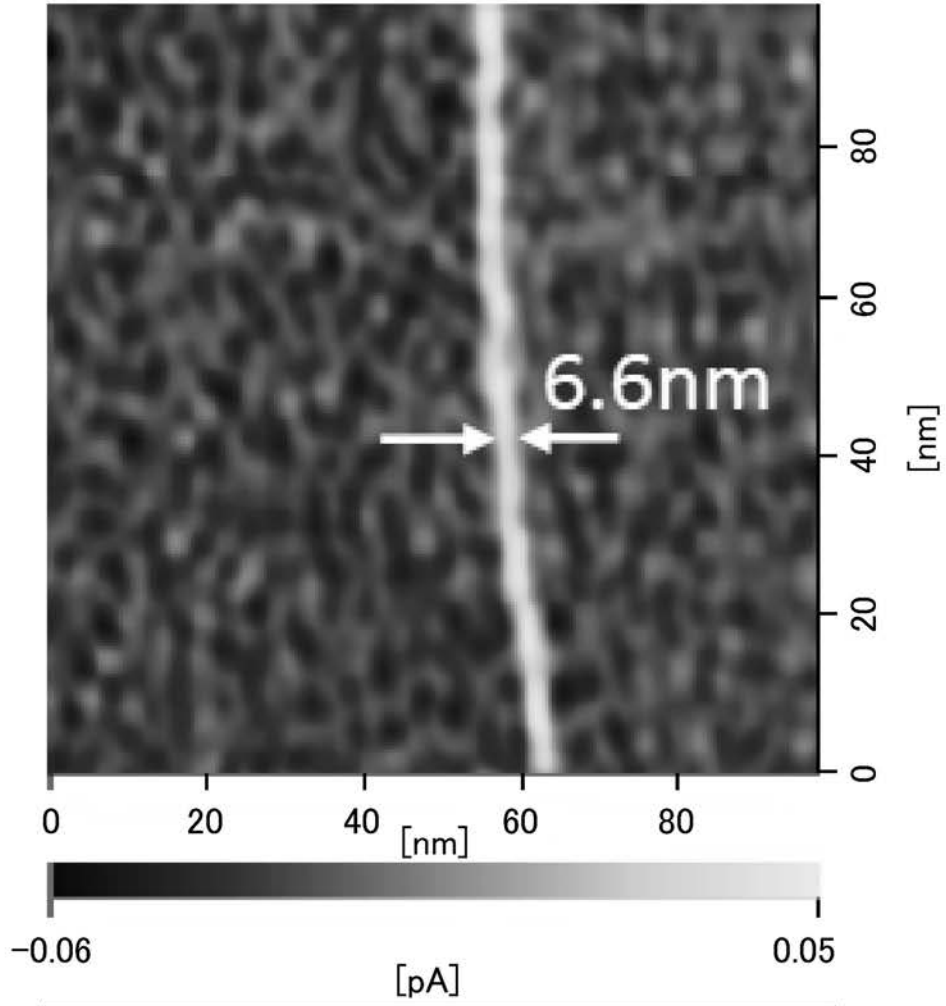
【 図 2 0 】



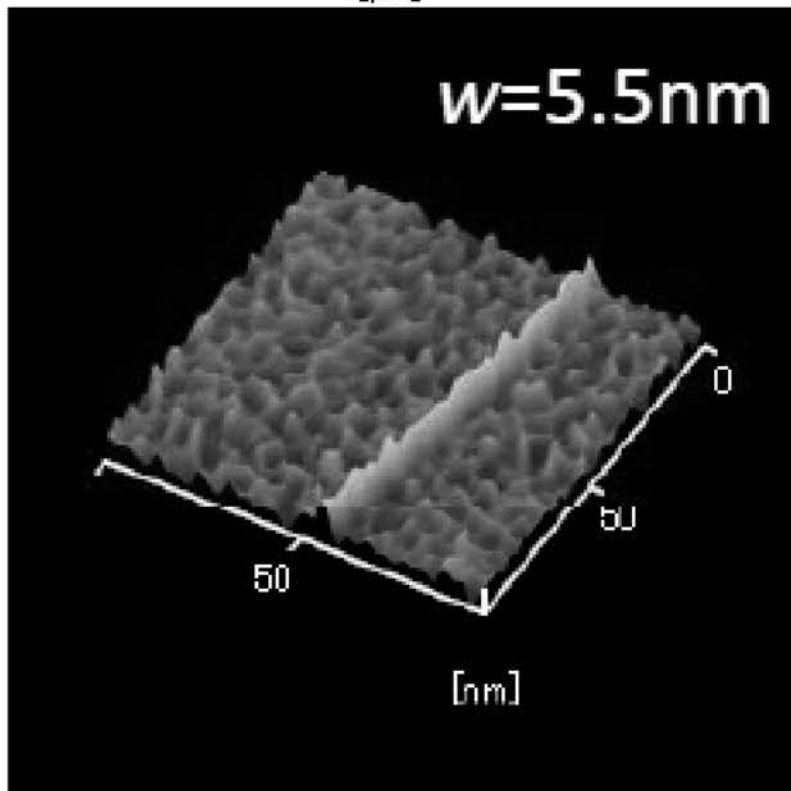
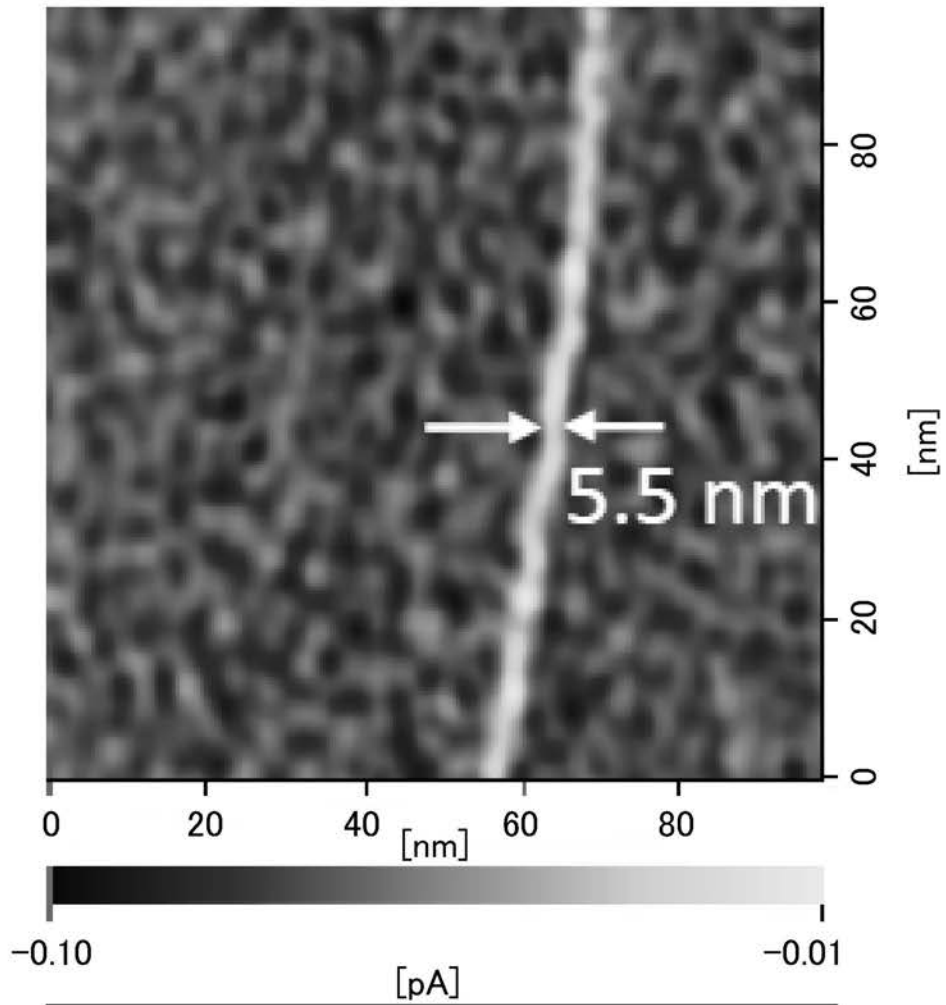
【 図 2 1 】



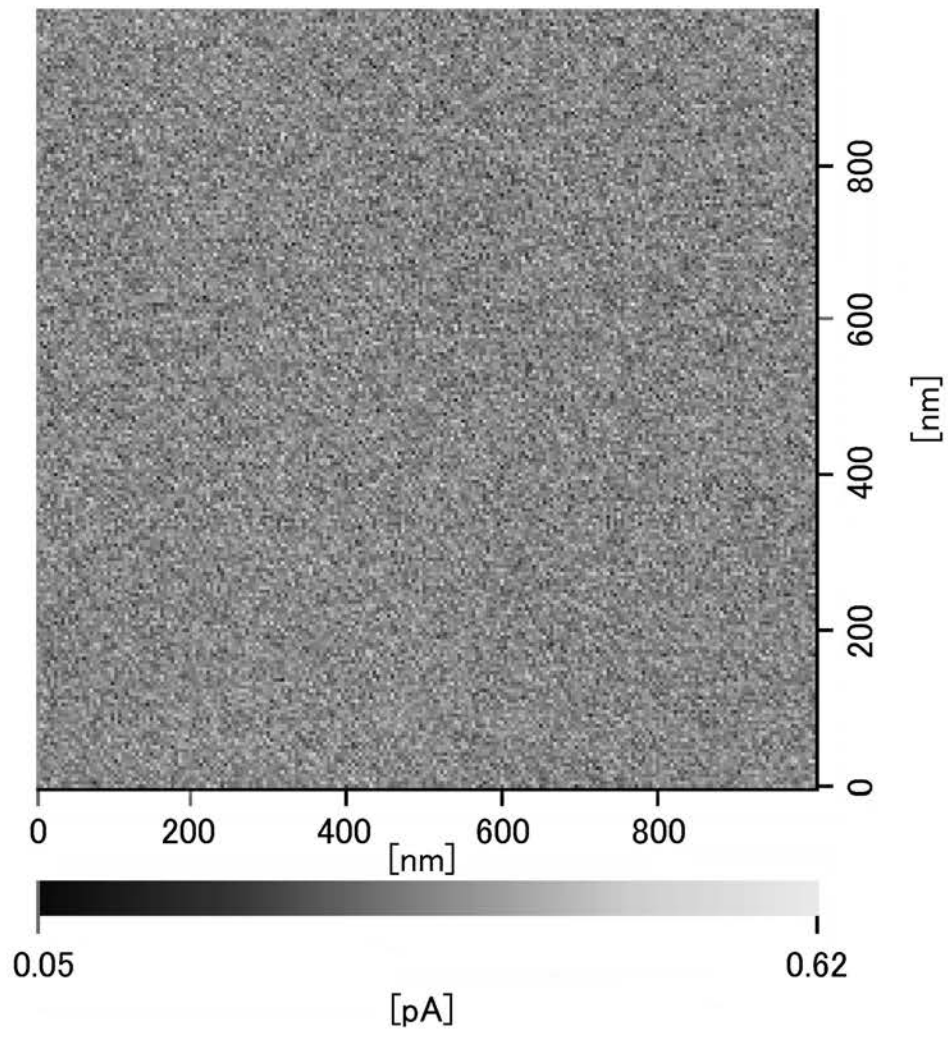
【 図 2 2 】



【 図 2 3 】



【 図 2 4 】



フロントページの続き

(51)Int.Cl.		F I			テーマコード(参考)
<i>H 0 1 L 43/10 (2006.01)</i>		H 0 1 L	29/28	1 0 0	5 F 0 9 2
<i>H 0 1 L 51/30 (2006.01)</i>		H 0 1 F	10/16		
<i>H 0 1 F 10/16 (2006.01)</i>		H 0 1 F	41/20		
<i>H 0 1 F 41/20 (2006.01)</i>		H 0 1 L	27/10	4 4 8	
<i>H 0 1 L 45/00 (2006.01)</i>		H 0 1 L	45/00	Z	
<i>H 0 1 L 49/00 (2006.01)</i>		H 0 1 L	49/00	Z	
<i>H 0 1 L 21/3205 (2006.01)</i>		H 0 1 L	21/88	M	
<i>H 0 1 L 21/768 (2006.01)</i>		H 0 1 L	21/90	S	
<i>H 0 1 L 23/532 (2006.01)</i>		B 8 2 Y	10/00		
<i>B 8 2 Y 10/00 (2011.01)</i>		B 8 2 Y	40/00		
<i>B 8 2 Y 40/00 (2011.01)</i>		C 2 3 C	14/14	D	
<i>C 2 3 C 14/14 (2006.01)</i>					

Fターム(参考) 4M119 AA11 BB03 CC09 DD42 GG00 JJ01 JJ15
 5E049 AA04 AC05 BA06 BA16 CB02 HC01
 5F033 HH15 MM17 PP19 QQ48 RR04 RR21 WW01 XX00 XX03
 5F083 FZ07 GA09 HA10 JA39 JA60 LA21 PR22 PR40
 5F092 AA11 AB01 AC15 BB06 BB42