

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5464544号  
(P5464544)

(45) 発行日 平成26年4月9日(2014.4.9)

(24) 登録日 平成26年1月31日(2014.1.31)

(51) Int.Cl.		F I	
<b>C30B</b>	<b>29/36</b>	<b>(2006.01)</b>	C30B 29/36 A
<b>H01L</b>	<b>21/203</b>	<b>(2006.01)</b>	H01L 21/203 Z
<b>H01L</b>	<b>21/208</b>	<b>(2006.01)</b>	H01L 21/208 Z
<b>C30B</b>	<b>19/04</b>	<b>(2006.01)</b>	C30B 19/04
<b>H01L</b>	<b>21/205</b>	<b>(2006.01)</b>	H01L 21/205

請求項の数 15 (全 45 頁)

(21) 出願番号 特願2009-115912 (P2009-115912)  
 (22) 出願日 平成21年5月12日 (2009.5.12)  
 (65) 公開番号 特開2010-265126 (P2010-265126A)  
 (43) 公開日 平成22年11月25日 (2010.11.25)  
 審査請求日 平成24年2月10日 (2012.2.10)

(出願人による申告) 国等の委託研究の成果に係る特許出願 (平成20年度独立行政法人新エネルギー・産業技術総合開発機構「エネルギー使用合理化技術戦略的開発/エネルギー有効利用基盤技術先導研究開発/大面積SiC革新的基盤技術の研究開発」に関する業務委託研究、産業技術力強化法第19条の適用を受ける特許出願)

(73) 特許権者 503092180  
 学校法人関西学院  
 兵庫県西宮市上ヶ原一番町1番155号  
 (74) 代理人 100118784  
 弁理士 桂川 直己  
 (72) 発明者 金子 忠昭  
 兵庫県三田市学園二丁目一番地 関西学院  
 大学理工学部内  
 審査官 吉田 直裕

最終頁に続く

(54) 【発明の名称】 エピタキシャル成長層付き単結晶SiC基板、炭素供給フィード基板、及び炭素ナノ材料付きSiC基板

(57) 【特許請求の範囲】

【請求項1】

単結晶SiC基板に対して、表面を半導体デバイス1チップサイズの複数の領域に分割するように当該単結晶SiC基板に溝加工を施す溝形成工程と、

前記単結晶SiC基板と炭素供給フィード基板とを対向配置し、その間にシリコン基板を介在させて積層体を構成する積層工程と、

前記積層体を、炭素ゲッター効果を有する嵌合容器に収容する収容工程と、

前記嵌合容器の内部をシリコンの蒸気圧下かつ高温真空下とし、更に前記嵌合容器の内部圧力が外部圧力よりも高くなる状態を維持しながら、前記単結晶SiC基板と前記炭素供給フィード基板との間にシリコンの極薄融液層を介在させつつ加熱することで、単結晶SiC基板の表面に、準安定溶媒エピタキシー法によって単結晶4H-SiCを液相エピタキシャル成長させ、半導体デバイス1チップサイズごとに分割された単結晶4H-SiCエピタキシャル成長層を形成する液相エピタキシャル成長工程と、

を含む製造方法によって製造されるエピタキシャル成長層付き単結晶SiC基板であって、

前記溝加工の対象となる単結晶SiC基板は、単結晶4H-SiC又は単結晶6H-SiCからなり、前記単結晶SiC基板が4H-SiC単結晶で構成される場合は、ステップの高さは、0.5nmで一定であるか、1.0nmで一定であるか、又は0.5nmと1.0nmが混在した状態であり、前記単結晶SiC基板が6H-SiC単結晶で構成される場合は、ステップの高さは、0.75nmで一定であるか、1.5nmで一定である

か、又は  $0.75 \text{ nm}$  と  $1.5 \text{ nm}$  が混在した状態であり、表面が  $(0001)$  Si 面、 $(000-1)$  C 面、又は、 $[11-20]$  方向及び  $[1-100]$  方向のオフ角が 4 度以下の面であることを特徴とするエピタキシャル成長層付き単結晶 SiC 基板。

【請求項 2】

請求項 1 に記載のエピタキシャル成長層付き単結晶 SiC 基板であって、

炭素ゲッター効果を有する嵌合容器にエピタキシャル成長層を形成する前の前記単結晶 SiC 基板を収容し、前記嵌合容器の内部をシリコンの蒸気圧下かつ高温真空下とし、更に、前記嵌合容器の内部圧力が外部圧力よりも高くなる状態を維持しながら  $1500$  以上  $2200$  以下で加熱制御することで、

当該単結晶 SiC 基板の表面が、単結晶 SiC 基板を構成する SiC 分子の積層方向の 1 周期分であるフルユニットの高さ又は半周期分であるハーフユニットの高さからなるステップで終端し、分子レベルで平坦化される工程を含む製造方法によって製造されることを特徴とするエピタキシャル成長層付き単結晶 SiC 基板。

10

【請求項 3】

請求項 2 に記載のエピタキシャル成長層付き単結晶 SiC 基板であって、

エピタキシャル成長層を形成する前の前記単結晶 SiC 基板の製造方法は、前記嵌合容器内のシリコンの蒸気圧量を大きく保つことで、より低い加熱温度で、前記単結晶 SiC 基板のエッチング及び前記ステップ高さの分子レベルの平坦化を行う工程を含むことを特徴とするエピタキシャル成長層付き単結晶 SiC 基板。

20

【請求項 4】

請求項 3 に記載のエピタキシャル成長層付き単結晶 SiC 基板であって、

エピタキシャル成長層を形成する前の前記単結晶 SiC 基板の製造方法は、前記嵌合容器の密閉度を高めることで、前記嵌合容器内のシリコンの蒸気圧量を大きく保つ工程を含むことを特徴とするエピタキシャル成長層付き単結晶 SiC 基板。

【請求項 5】

請求項 2 から 4 までの何れか一項に記載のエピタキシャル成長層付き単結晶 SiC 基板であって、

エピタキシャル成長層を形成する前の前記単結晶 SiC 基板の製造方法は、当該単結晶 SiC 基板を、炉内圧力が  $10^{-2} \text{ Pa}$  以下の減圧下であり、酸素分圧が  $10^{-5} \text{ Pa}$  以下の状態であって、前記嵌合容器の内部雰囲気はシリコン蒸気圧下であり、その内部圧力は  $1 \text{ Pa}$  以下の状態で加熱処理する工程を含むことを特徴とするエピタキシャル成長層付き単結晶 SiC 基板。

30

【請求項 6】

請求項 1 から 5 までの何れか一項に記載のエピタキシャル成長層付き単結晶 SiC 基板であって、

前記液相エピタキシャル成長工程において、

前記嵌合容器の内部をシリコンの蒸気圧下かつ高温真空下とし、 $1500$  以上  $2200$  以下で加熱制御することを特徴とするエピタキシャル成長層付き単結晶 SiC 基板。

【請求項 7】

請求項 1 から 6 までの何れか一項に記載のエピタキシャル成長層付き単結晶 SiC 基板であって、

前記液相エピタキシャル成長工程において、炭素供給フィード基板の不純物濃度を制御することで、前記単結晶 SiC 基板のドーピング濃度を制御することを特徴とするエピタキシャル成長層付き単結晶 SiC 基板。

40

【請求項 8】

請求項 1 から 7 までの何れか一項に記載のエピタキシャル成長層付き単結晶 SiC 基板であって、

前記積層工程で、前記単結晶 SiC 基板に対向配置される炭素供給フィード基板の一侧の面には凹部が形成されており、

50

前記炭素供給フィード基板の背面に配置される非炭素供給補助基板には、前記凹部に対応する凸部が形成されており、

前記液相エピタキシャル成長工程において、前記凸部と前記凹部が嵌合した状態で、シード基板としてのSiC基板と前記炭素供給フィード基板との間の隙間にシリコン融液を介在させてエピタキシャル成長を可能とし、炭素供給フィード基板が消失して枯渇した状態では、エピタキシャル成長が停止するので、エピタキシャル成長層の厚みが制御され、余剰シリコン融液の除去工程と単結晶SiCエピタキシャル層の表面平坦化工程が自動的に開始されることを特徴とするエピタキシャル成長層付き単結晶SiC基板。

【請求項9】

請求項1から8までの何れか一項に記載のエピタキシャル成長層付き単結晶SiC基板であって、

10

前記液相エピタキシャル成長工程において、前記嵌合容器内のシリコンの蒸気圧量を大きく保つことで、前記積層体のシリコン融液層の保持時間を長くして液相エピタキシャル成長工程稼動時間を長くすることを特徴とするエピタキシャル成長層付き単結晶SiC基板。

【請求項10】

請求項1から9までの何れか一項に記載のエピタキシャル成長層付き単結晶SiC基板であって、

前記液相エピタキシャル成長工程において、前記嵌合容器の密閉度を高めることで、又は、前記嵌合容器の内容積をSiC基板と炭素供給フィード基板の積層体の体積に極力近づけることで、前記嵌合容器内のシリコンの蒸気圧量を大きく保つことを特徴とするエピタキシャル成長層付き単結晶SiC基板。

20

【請求項11】

請求項1から10までの何れか一項に記載のエピタキシャル成長層付き単結晶SiC基板であって、

前記液相エピタキシャル成長工程において、当該エピタキシャル成長層付き単結晶SiC基板を、炉内圧力が $10^{-2}$ Pa以下の減圧下であり、酸素分圧が $10^{-5}$ Pa以下の状態であって、前記嵌合容器の内部雰囲気はシリコン蒸気圧下であり、その内部圧力は1Pa以下の状態で加熱処理することを特徴とするエピタキシャル成長層付き単結晶SiC基板。

30

【請求項12】

請求項1から11までの何れか一項に記載の前記液相エピタキシャル成長工程で、炭素を供給するために用いられる炭素供給フィード基板であって、

3C-SiC多結晶基板、3C-SiC単結晶基板、又は表面にグラフェンシートやカーボンナノチューブ等の炭素ナノ材料が形成されている基板の少なくとも何れかの材料によって構成されることを特徴とする炭素供給フィード基板。

【請求項13】

請求項1から11までの何れか一項に記載のエピタキシャル成長層付き単結晶SiC基板に、分子層レベルのグラフェンシート又はカーボンナノチューブを形成させることを特徴とする炭素ナノ材料付きSiC基板。

40

【請求項14】

請求項13に記載の炭素ナノ材料付きSiC基板であって、

エピタキシャル成長層付き単結晶SiC基板を、高温真空環境で1500以上2200以下の範囲で加熱することで、単結晶エピタキシャル成長層表面のケイ素を昇華させ、残留した炭素によって当該エピタキシャル成長層付き単結晶SiC基板の表面に分子層レベルの薄膜グラフェンシート又はカーボンナノチューブを生成させる炭化処理工程を含む製造方法によって製造されることを特徴とする炭素ナノ材料付きSiC基板。

【請求項15】

請求項14に記載の炭素ナノ材料付きSiC基板であって、

前記炭化処理工程において、基板を、炉内圧力が $10^{-3}$ Pa以下の減圧下であって、酸

50

素分圧が  $10^{-5}$  Pa 以下の状態で加熱処理することを特徴とする炭素ナノ材料付き SiC 基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、SiC 基板の製造方法に関するものである。主要には、単結晶 4H-SiC 又は単結晶 6H-SiC からなる単結晶 SiC 基板の平坦化処理及び製造に関するものである。

【背景技術】

【0002】

高周波デバイスの半導体材料としては、シリコン (Si) やガリウム砒素 (GaAs) 等が従来から知られるところである。高周波デバイスの利用分野は近年急速に拡大しており、それに伴って、高温環境等の苛酷な領域で使用される機会も増加している。従って、高温環境に耐えられる高周波デバイスの実現は、幅広い用途環境における動作の信頼性と大量の情報処理・制御性の向上にとって重要な課題の1つである。

【0003】

そこで、耐熱性に優れる半導体の材料の1つとして、炭化ケイ素 (SiC) が注目されている。SiC は、機械的強度に優れるとともに、放射線にも強い。また、SiC は、不純物の添加によって電子や正孔の価電子制御も容易にできるとともに、広い禁制帯幅 (6H 型の単結晶 SiC で約 3.0 eV、4H 型の単結晶 SiC で 3.3 eV) を有するという特徴を備えている。このような理由から、SiC は、上述した既存の半導体材料では実現できない高温、高周波、耐電圧・耐環境性を実現できる次世代のパワーデバイスの材料として期待されている。

【0004】

また、耐熱性に優れる SiC と超高周波デバイスの実現が期待される物質であるグラフェンを組み合わせることが、各々の材料物性の優位性及び作製手法の簡便さから重要であると考えられる。グラフェンは、C 原子が1個分の厚みで蜂の巣状に連なった二次元六方晶格子であり、グラファイトやカーボンナノチューブ、フラーレンをはじめとするすべての黒鉛構造の基本構造となるものである。この六方晶格子は、極めて欠陥の少ない高品質な結晶構造であり、物理的・化学的安定性と常温で他の物質を凌駕する高い電子移動度をもつ。

【0005】

SiC 表面へのグラフェン形成は、SiC 単結晶を真空中で高温アニール (熱分解) することにより得られる。この手法は、高温真空加熱により SiC 基板からの Si 原子の熱脱離を促し、基板表面に生じた余剰 C 原子によってグラフェンを簡便に形成するものである。前記熱分解法によって、数百  $\mu\text{m}$  程度のグラフェンシートを形成する方法を開示するものに例えば特許文献 1 がある。

【0006】

また、グラフェンのデバイス化を考慮した場合、大面積の単一グラフェンシートを SiC 基板表面に形成することが望まれる。このような大面積の単一グラフェンシートは、テラス幅の広い平坦表面が得られる傾斜角度 (以下、オフ角) が 4 度以下の SiC 基板に形成することが原理的に有利であると考えられる (非特許文献 1 参照)。更に、オフ角が 4 度以下の SiC 基板表面の大部分が均一な平坦性を有していることが好ましい。しかしながら、SiC 基板表面の平坦化技術は、SiC 基板上のエピタキシャル膜形成技術に付随した技術であり、その要因により、(0001) 面からの 4 度 ~ 8 度傾斜した基板 (以下、オフ基板) 表面の平坦化を対象に、その技術は進歩してきた面がある。

【0007】

現在報告されている SiC 表面平坦化技術としては、主に、化学機械研磨技術であるメカノケミカルポリッシング (CMP) 法と、気相平坦化技術である高温水素エッチング法が挙げられる。CMP 法とは、研磨剤自体が有する表面化学作用と回転運動による機械的研

10

20

30

40

50

磨作用を表面研磨に用いることで、高速かつ平滑な研磨面を得る技術である。一方、高温水素エッチング法は、1500 程度の高温環境下での $H_2$ ガスや $HCl/H_2$ 混合ガスを用い、SiC基板表面に存在する研磨によるダメージを主にエッチングによって除去する方法である。この種の高温水素エッチング法を用いたSiC基板の平坦化処理を開示するものに、非特許文献2及び非特許文献3がある。

【0008】

また、SiC基板の更なる表面の平坦化を達成するためには、平坦化処理を行う前のSiC基板自体の結晶品質の向上も合わせて必要になる。これは、均一な大面積のグラフェンを得るために行われる表面平坦化処理が、エッチングを基本原理としているためである。即ち、平坦化処理によってエピタキシャル成長層を含むバルク結晶内部が表面に露出され、転位欠陥に由来するエッチピットが現れる等、表面形状の不均一性を招くため、平坦化処理を行う前のSiC結晶自体の品質向上が必要となる。

10

【0009】

SiC単結晶の製造方法において、一般にバルク結晶の製造は昇華再結晶法が用いられる。昇華再結晶法は、例えば特許文献2に開示されている。この特許文献2の方法では、まず、単結晶SiC基板と、Si原子及びC原子により構成された板材と、を微小隙間を隔てて互いに平行に対峙させた状態とする。そして、大気圧以下の不活性ガス雰囲気、かつ、SiC飽和蒸気雰囲気下で、上記単結晶SiC基板側が上記板材よりも低温に保たれるように熱処理する。これにより、上記微小隙間内でSi原子及びC原子を昇華再結晶させて上記単結晶SiC基板上に単結晶を析出させるとともに、この析出単結晶を種結晶として上記板材を単結晶に変態させて、上記単結晶SiC基板の結晶軸と同方位に配向された単結晶を一体に成長させる。

20

【0010】

しかしながら、特許文献2のような昇華再結晶法では、種結晶としての単結晶SiC基板が有する結晶欠陥（例えば、マイクロパイプ欠陥、螺旋転位、基底面転位、及びc軸方位欠陥等）が、析出する単結晶のエピタキシャル構造に伝播し易く、これが、製造されるSiC単結晶を前述のパワーデバイス等として用いる際の大きな障害となっている。

【0011】

マイクロパイプ欠陥の減少という課題は特許文献3も指摘するところであり、これを解決する方法として以下のようなSiCエピタキシャル層の形成方法を提案している。即ち、特許文献3のSiCエピタキシャル層の形成方法は、種結晶添加昇華技術を用いてSiCのバルク結晶を成長させる工程と、バルク結晶表面に液相エピタキシャル成長させる工程とを含む。前記液相エピタキシャル成長させる工程では、熔融成長を行うことで、前記種結晶からバルク結晶基板に伝播したマイクロパイプ欠陥を塞ぐことができ、マイクロパイプ欠陥の少ないSiCのエピタキシャル層を形成させることが可能となる。

30

【0012】

また、シリコン融液中への他元素の添加を行わず、速い結晶成長速度が得られる単結晶SiCの液相エピタキシャル成長方法として、炭素供給フィード基板とシード基板を挟む溶媒の厚みを極めて小さくし、炭素の拡散を速めることにより、これを実現可能とする準安定溶媒エピタキシー(MSE)法がある。この種のMSE法を用いたものを開示するものとして例えば特許文献4がある。

40

【0013】

これは、単結晶SiCからなるシード基板に対向して、このシード基板より自由エネルギーの高い炭素供給フィード基板を配置し、前記シード基板と前記炭素供給フィード基板との間にケイ素の極薄融液層を溶媒として介在させて真空高温環境で加熱処理することにより、前記シード基板の表面に単結晶SiCを液相エピタキシャル成長させる方法である。また、このMSE法では、温度勾配がなく濃度勾配だけで成長の動力学が制御されるので、エピタキシャル成長を自動的に安定化させることができ、高品質なエピタキシャル成長層を得ることができる。加えて、様々な化学ポテンシャルの差に基づく自由エネルギーを結晶成長の駆動力として用いることができるので、SiCを大面積エピタキシャル成長

50

させることが容易である。

【0014】

更には、SiC単結晶内の結晶欠陥を減少させる根本的な解決方法として、結晶欠陥の数が少ないSiC単結晶種基板の作製を行う必要がある。

【0015】

4H-SiC種結晶の製造方法として、種多結晶基板表面に4H-SiC単結晶の薄片を形成する製造方法が知られている。その製造方法は、SiC多結晶基板表面の炭化処理工程と液相エピタキシャル成長工程とを含む。前記炭化処理工程では、SiC多結晶基板を真空環境下で高温加熱することで、前記SiC多結晶基板表面に炭化層を形成する。その後、前記炭化層付きSiC多結晶基板に対向してSiC多結晶基板を近接設置して両者の基板の隙間に金属シリコン融液を介在させて液相エピタキシャル成長させることにより、前記炭化層付きSiC多結晶基板の表面にSiC種結晶を自己成長させる。

10

【先行技術文献】

【特許文献】

【0016】

【特許文献1】特開2009-62247号公報

【特許文献2】特開平11-315000号公報

【特許文献3】特開平10-509943号公報

【特許文献4】特開2008-230946号公報

【非特許文献】

20

【0017】

【非特許文献1】J. Hass et al, APPLIED PHYSICS LETTERS 89, 143106 (2006)

【非特許文献2】H. Nakagawa et al, PHYSICAL REVIEW LETTERS 91, 226107 (2003)

【非特許文献3】J. Hassan et al, Journal of Crystal Growth 310 (2008) 4430

【非特許文献4】1969 窯業協会誌 [3] 77

【発明の概要】

【発明が解決しようとする課題】

30

【0018】

グラフェンのデバイス化を考慮した場合、基板全面へのグラフェンシートの形成が必要となる。上記で説明したような熱分解法によって大面積のグラフェンを得るには、下地基板であるSiC表面の全面が分子レベルで均一に平坦化されることが必要であり、この点、特許文献1の方法では分子レベルの平坦化を実現することが難しかった。また、SiC基板表面の平坦化技術において、ダイヤモンドに匹敵する硬さを持つSiC結晶の化学的安定性、機械的強靱性の高さから、Siプロセスで多用されてきた表面平坦化技術のままの適用は困難とされている。従って、SiC独自の表面平坦化技術を確立することは、SiC上のグラフェン形成分野以外に、SiC半導体のデバイス化にとっても必須の課題とされている。

40

【0019】

また、非特許文献1のような手段をとる場合にしても、低オフ角のSiC基板表面を分子レベルで均一に平坦化させるに至っていないために更なる平坦化が求められており、この点で改善の余地があった。

【0020】

また、上述したCMP法を用いることで、ダイヤモンド砥粒を用いた機械的研磨よりも、SiC基板の表面をより平坦化できることが報告されているが、分子層レベル(SiC単分子層: 0.25nm、2分子層: 0.5nmなど)でのSiC表面の形状の均一性は得られていない。更に、SiC表面層へのダメージは、ダイヤモンド砥粒を用いた機械的研磨との比較では低減しているということが出来るものの、完全にダメージフリーな表面

50

形成には至っていない。

【0021】

非特許文献2に開示されるような水素雰囲気における高温加熱処理（高温水素エッチング法）では、（0001）からのオフ角（3.5度～8度）を有する基板に対して、周期的なナノファセットからなるステップ構造が形成される。しかしながら、オフ角が0度～1度以下のSiC基板（オン基板）に対しては表面に15nm～20nm高さのマクロステップが現れるなど、表面形状に不均一性が生じる（非特許文献3）。そのため、高温水素エッチング法においても、分子レベルでの平坦化という観点から改善の余地があった。

【0022】

また、特許文献3の方法は、液相エピタキシャル成長させる工程において、シリコン融液中にSiCを溶融した溶融物の溶解度を上げる元素を混入させているため、エピタキシャル結晶中への前記元素の意図しない混入、及び、シリコン融液中での高い溶媒（炭素）濃度に起因した異種多形の混入が懸念される（非特許文献4参照）。従って、SiCの液相成長において、シリコン融液に対する低い炭素の溶込み状態を維持しながらも、速い結晶成長速度（シリコン融液中の炭素の輸送速度の向上）が得られる効果的な液相成長法の開発が必要とされる。

【0023】

以上に示してきたように、従来型のSiC平坦化技術はSiC基板表面を強制的に削り出す方法に特化されており、分子レベルでの表面の再構築等は考慮されていない。従って、表面のステップ方向が規定されていないオン基板表面を分子レベルで均一に平坦化させるには、基板表面を削る方法だけでなく、自発的に表面が再構成（修復）される自己組織化的な要素を有した新たな表面平坦化技術の開発が必要になる。このように、オフ角の小さな（0度～1度）オン基板上における表面平坦化を可能とするとともに、前記基板表面上へ大面積に均一なグラフェンを形成可能とする技術が求められているのである。

【0024】

本発明は、以上の事情に鑑みてなされたものであり、その目的は、分子レベルで平坦化された単結晶SiC基板を提供することにある。

【課題を解決するための手段及び効果】

【0025】

本発明の解決しようとする課題は以上の如くであり、次にこの課題を解決するための手段とその効果を説明する。

【0026】

（1）本発明の第1の観点によれば、以下の工程を含む製造方法によって製造されるエピタキシャル成長層付き単結晶SiC基板が提供される。即ち、前記製造方法は、溝形成工程と積層工程と収容工程と液相エピタキシャル成長工程とを含む。前記溝形成工程では、単結晶SiC基板に対して、表面を半導体デバイス1チップサイズの複数の領域に分割するように当該単結晶SiC基板に溝加工を施す。前記積層工程では、前記単結晶SiC基板と炭素供給フィード基板とを対向配置し、その間にシリコン基板を介在させて積層体を構成する。前記収容工程では、前記積層体を、炭素ゲッター効果を有する嵌合容器に収容する。前記エピタキシャル成長工程では、前記嵌合容器の内部をシリコンの蒸気圧下かつ高温真空下とし、更に前記嵌合容器の内部圧力が外部圧力よりも高くなる状態を維持しながら、前記単結晶SiC基板と前記炭素供給フィード基板との間にシリコンの極薄融液層を介在させつつ加熱することで、単結晶SiC基板の表面に、準安定溶媒エピタキシー法によって単結晶4H-SiCを液相エピタキシャル成長させ、半導体デバイス1チップサイズごとに分割された単結晶4H-SiCエピタキシャル成長層を形成する。なお、溝形成工程を行う対象の単結晶SiC基板は、単結晶4H-SiC又は単結晶6H-SiCからなる。即ち、前記単結晶SiC基板が4H-SiC単結晶で構成される場合は、ステップの高さは、0.5nmで一定であるか、1.0nmで一定であるか、又は0.5nmと1.0nmが混在した状態である。前記単結晶SiC基板が6H-SiC単結晶で構成される場合は、ステップの高さは、0.75nmで一定であるか、1.5nmで一定であ

10

20

30

40

50

るか、又は0.75nmと1.5nmが混在した状態である。更に、前記単結晶SiC基板の表面は、(0001)Si面、(000-1)C面、又は、[11-20]方向及び[1-100]方向のオフ角が4度以下の面である。

【0027】

これにより、単結晶SiC基板の表面が分子レベルで平坦化されているので、基板表面に微細構造を精密に作製することが可能になる。また、分子レベルで平坦化された前記単結晶SiC基板の表面に、高濃度のエピタキシャル層(エピタキシャル膜)又は高純度活性層エピタキシャル層(エピタキシャル膜)を準安定溶媒エピタキシー法で液相成長させることができるので、高品質なエピタキシャル成長結晶を得ることができる。また、溝形成工程を含むことで、半導体デバイス1チップサイズごとに分割された微細な単結晶SiCを得ることができる。また、半導体デバイス1チップサイズごとに分割することで、単結晶エピタキシャル成長層の側面から前記転位欠陥が開放され、単結晶エピタキシャル成長層の上部では無欠陥領域が形成される。単結晶エピタキシャル成長層の表面に現れる欠陥を良好に抑制できるので歩留まりの向上を実現できる。

10

【0031】

(4)前記のエピタキシャル成長層付き単結晶SiC基板においては、以下の工程を含む製造方法によってエピタキシャル成長層を形成する前の前記単結晶SiC基板を製造することが好ましい。即ち、当該工程では、炭素ゲッター効果を有する嵌合容器に前記単結晶SiC基板を収容し、前記嵌合容器の内部をシリコンの蒸気圧下かつ高温真空下とし、更に、前記嵌合容器の内部圧力が外部圧力よりも高くなる状態を維持しながら1500

20

【0032】

これにより、機械的な研磨やエッチングでは困難な分子レベルでの平坦化を行うことができる。また、自己組織化されるような形でステップが単結晶SiCの基板表面に形成されるので、研磨やエッチング等による平坦化処理で生じていた表面のダメージを抑制できる。

【0033】

(5)前記のエピタキシャル成長層付き単結晶SiC基板においては、エピタキシャル成長層を形成する前の前記単結晶SiC基板の製造方法が以下のような工程を含むことが好ましい。即ち、当該工程では、前記嵌合容器内のシリコンの蒸気圧量を大きく保つことで、より低い加熱温度で、前記単結晶SiC基板のエッチング及び前記ステップ高さの分子レベルの平坦化を行う。

30

【0034】

これにより、前記単結晶SiC基板のエッチング及び前記ステップ高さの分子レベルの平坦化を行うために必要な加熱温度を低くすることができ、単結晶SiC基板の製造を効率化することができる。

【0035】

(6)前記のエピタキシャル成長層付き単結晶SiC基板においては、エピタキシャル成長層を形成する前の前記単結晶SiC基板の製造方法が以下のような工程を含むことが好ましい。即ち、当該工程では、前記嵌合容器の密閉度を高めることで、前記嵌合容器内のシリコンの蒸気圧量を大きく保つ。

40

【0036】

これにより、嵌合する部分の隙間等を調整することで、密閉度を調整してシリコンの蒸気圧量を増やすことができる。

【0037】

(7)前記のエピタキシャル成長層付き単結晶SiC基板においては、エピタキシャル成長層を形成する前の前記単結晶SiC基板の製造方法が以下のような工程を含むことが

50



好ましい。即ち、当該工程では、単結晶SiC基板を、炉内圧力が $10^{-2}$ Pa以下の減圧下であり、酸素分圧が $10^{-5}$ Pa以下の状態であって、前記嵌合容器の内部雰囲気はシリコン蒸気圧下であり、その内部圧力は1Pa以下の状態で加熱処理する。

【0038】

これにより、他の不純物が単結晶SiC基板に侵入することを防止でき、高品質な単結晶SiC基板を得ることができる。

【0041】

(9)前記のエピタキシャル成長層付き単結晶SiC基板においては、前記液相エピタキシャル成長工程において、前記嵌合容器の内部をシリコンの蒸気圧下でかつ高温真空下とし、1500以上2200以下で加熱制御することが好ましい。

10

【0042】

これにより、エピタキシャル成長工程を一層良好に且つ効率良く行うことができる。

【0045】

(11)前記のエピタキシャル成長層付き単結晶SiC基板においては、以下のような製造方法によって製造されることが好ましい。即ち、前記液相エピタキシャル成長工程において、前記炭素供給フィード基板の不純物濃度を制御することで、前記単結晶SiC基板のドーピング濃度を制御する。

【0046】

これにより、基板間の自由エネルギーの差によって生じる濃度勾配を利用してエピタキシャル層内の不純物濃度を制御することができる。従って、高濃度エピタキシャル層又は高純度活性層エピタキシャル層付き単結晶SiC基板の製造を効率的に行うことができる。

20

【0047】

(12)前記のエピタキシャル成長層付き単結晶SiC基板においては、以下のような製造方法によって製造されることが好ましい。即ち、前記積層工程で、前記単結晶SiC基板に対向配置される炭素供給フィード基板の側の面には凹部が形成されている。前記炭素供給フィード基板の背面に配置される非炭素供給補助基板には、前記凹部に対応する凸部が形成されている。前記液相エピタキシャル成長工程において、前記凸部と前記凹部が嵌合した状態で、シード基板としてのSiC基板と前記炭素供給フィード基板との間の隙間にシリコン融液を介在させてエピタキシャル成長を可能とし、炭素供給フィード基板が消失して枯渇した状態では、エピタキシャル成長が停止するので、エピタキシャル成長層の厚みが制御され、余剰シリコン融液の除去工程と単結晶SiCエピタキシャル層の表面平坦化工程が自動的に開始される。

30

【0048】

これにより、エピタキシャル成長層を所定の厚みに制御できる。加えて、液相エピタキシャル層成長機能が停止した時に、シード基板と炭素供給フィード基板との間に隙間ができるので、余剰シリコン融液が冷却されて固まることなく外気に触れて自動的に気化する。従って、冷却された余剰シリコン膜を溶解除去する等の作業を省略できる。また、単結晶SiCエピタキシャル層の表面平坦化工程が自動的に開始される。このように、作業の省略による合理化が達成できるので生産性を効果的に向上させることができる。更に、余剰シリコン融液がSiCエピタキシャル層上で固化されないため、シリコン固化(凝集)によって生じるSiCエピタキシャル層内への歪みや転位欠陥の発生を防止できる。

40

【0049】

(13)前記のエピタキシャル成長層付き単結晶SiC基板においては、以下のような製造方法によって製造されることが好ましい。即ち、前記液相エピタキシャル成長工程において、前記嵌合容器内のシリコンの蒸気圧量を大きく保つことで、前記積層体のシリコン融液層の保持時間を長くして液相エピタキシャル成長工程稼動時間を長くする。

【0050】

これにより、液相エピタキシャル成長工程稼動時間を長くできるので、大面積かつ厚膜の単結晶エピタキシャル成長層を単結晶SiC基板上に容易に形成することができる。

50

## 【0051】

(14)前記のエピタキシャル成長層付き単結晶SiC基板においては、以下のような製造方法によって製造されることが好ましい。即ち、前記液相エピタキシャル成長工程において、前記嵌合容器の密閉度を高めることで、又は、前記嵌合容器の内容積をSiC基板と炭素供給フィード基板の積層体の体積に近づけることで、前記嵌合容器内のシリコンの蒸気圧量を大きく保つ。

## 【0052】

これにより、単結晶SiC基板と炭素供給フィード基板の積層体の体積に前記嵌合容器の内容積を近づけることで、シリコンの蒸気圧量を増加させることができる。また、嵌合容器の容量や、嵌合する部分の隙間の長さ等を調整することで、密閉度を調整して、シリコンの蒸気圧量を増やすことができる。例えば、液相エピタキシャル工程が終了した後に、密閉度を緩和して嵌合容器内のシリコンの蒸気圧量を減らすことで、エピタキシャル成長層表面を荒らすことなく、短時間で効率的に前記余剰シリコン融液を除去することも可能である。

10

## 【0053】

(15)前記のエピタキシャル成長層付き単結晶SiC基板においては、以下のような製造方法によって製造されることが好ましい。即ち、前記液相エピタキシャル成長工程において、当該エピタキシャル成長層付き単結晶SiC基板を、炉内圧力が $10^{-2}$ Pa以下の減圧下であり、酸素分圧が $10^{-5}$ Pa以下の状態であって、前記嵌合容器の内部雰囲気はシリコン蒸気圧下であり、その内部圧力は1Pa以下の状態で加熱処理する。

20

## 【0054】

これにより、液相エピタキシャル成長工程において他の不純物が単結晶SiC基板に侵入することを防止でき、高品質なエピタキシャル成長層付き単結晶SiC基板を得ることができる。

## 【0077】

(27)本発明の第4の観点によれば、前記液相エピタキシャル成長工程で炭素を供給するために用いられる炭素供給フィード基板の以下の構成が提供される。即ち、炭素供給フィード基板は、3C-SiC多結晶基板、3C-SiC単結晶基板、又は表面にグラフェンシートやカーボンナノチューブ等の炭素ナノ材料が形成されている基板の少なくとも何れかの材料によって構成される。

30

## 【0078】

これにより、高い自由エネルギーを有する炭素供給フィード基板によって、炭素原子を良好に供給することができる。

## 【0081】

(29)本発明の第6の観点によれば、以下のように構成される炭素ナノ材料付きSiC基板が提供される。前記エピタキシャル成長層付き単結晶SiC基板に分子層レベルのグラフェンシート又はカーボンナノチューブを形成させる。

## 【0082】

これにより、炭素ナノ材料で形成されたグラフェンシートの分子層レベルの薄膜又はカーボンナノチューブを、分子レベルで平坦化された単結晶SiC基板に形成されたエピタキシャル成長層の上に形成させることで、基板表面に炭素ナノ材料を均一に形成させることができる。

40

## 【0085】

(31)前記の炭素ナノ材料付きSiC基板においては、以下のような製造方法によって製造されることが好ましい。即ち、前記製造方法は、炭化処理工程を含む。前記炭化処理工程では、エピタキシャル成長層付き単結晶SiC基板を、高温真空環境で1500以上2200以下の範囲で加熱する。これによって、単結晶エピタキシャル成長層表面のケイ素を昇華させ、残留した炭素によって当該エピタキシャル成長層付き単結晶SiC基板の表面に分子層レベルの薄膜グラフェンシート又はカーボンナノチューブを生成させる。

50

## 【0086】

これにより、エピタキシャル成長層付き単結晶SiC基板に炭素ナノ材料で構成される分子層レベルの薄膜を効率的かつ良好に生成させることができる。

## 【0089】

(33)前記の炭素ナノ材料付きSiC基板においては、以下のような製造方法によって製造されることが好ましい。即ち、前記炭化処理工程において、前記基板を、炉内圧力が $10^{-3}$ Pa以下の減圧下であって、酸素分圧が $10^{-5}$ Pa以下の状態で加熱処理する。

## 【0090】

これにより、炭化処理工程において他の不純物がSiC結晶層に侵入することを防止でき、高品質な炭素ナノ材料付きSiC基板を得ることができる。

10

## 【0091】

なお、本明細書において「フルユニット高さ」とは、図1及び図2に示すように、SiとCからなるSiC単分子層が積層方向に積み重ねられる1周期分の前記積層方向の高さをいう。図1は、4H-SiC単結晶の分子配列と周期の説明を示したものであり、図2は、6H-SiC単結晶の分子配列と周期の説明を示したものである。従って、フルユニット高さのステップとは、4H-SiCの場合は1.0nm、6H-SiCの場合1.5nmのステップを意味する。一方、「ハーフユニット高さ」とは、前記1周期の半分の時点での積層方向の高さをいう。従って、ハーフユニット高さのステップとは、4H-SiCの場合0.5nm、6H-SiCの場合0.75nmのステップを意味する。また、「高真空環境」とは $10^{-2}$ Pa以下の真空環境を意味する。

20

## 【図面の簡単な説明】

## 【0092】

【図1】4H-SiC単結晶の分子配列と周期を説明するための模式図。

【図2】6H-SiC単結晶の分子配列と周期を説明するための模式図。

【図3】単結晶SiC基板の表面が加熱処理によって平坦化される様子を示した模式図。

【図4】SiC基板を製造するための加熱処理に用いられる高温真空炉を示す模式図。

【図5】高温真空炉の本加熱室及び予備加熱室を詳細に示す断面図。

【図6】炭素ゲッター効果を有する坩堝の外観写真及び断面写真。

【図7】炭素ゲッター効果を説明する模式図。

【図8】加熱温度の違いによるシリコン蒸気圧の変動を示す模式図。

30

【図9】加熱処理温度と、単結晶SiC基板の表面粗さとの関係を示したグラフ。

【図10】単結晶SiC基板表面のテラス幅に対するステップ高さの分布を示したグラフ。

。

【図11】4H-SiCにおける(0001)Si面と(000-1)C面の表面の様子を示した顕微鏡写真。

【図12】加熱処理(アニール)温度に対するステップ高さの変化を示すグラフ。

【図13】図12に対応するアニール温度における単結晶SiC基板の表面の様子を示す顕微鏡写真。

【図14】加熱処理(アニール)温度に対するステップ高さの変化を示すグラフ。

【図15】図14に対応するアニール温度における単結晶SiC基板の表面の様子を示す顕微鏡写真。

40

【図16】シリコン蒸気圧量に依存する加熱処理(アニール)温度に対する4H-SiC基板のエッチング速度の変化を示すグラフ。

【図17】シリコン蒸気圧量に依存する加熱処理(アニール)温度に対する平均ステップ高さの変化を示すグラフ。

【図18】単結晶SiC基板の表面に炭素系ナノ素材を生成する概念を説明する模式図。

【図19】4H-SiCの(0001)Si面と(000-1)C面それぞれに生成されたグラフェン層の様子を示す顕微鏡写真。

【図20】単結晶SiC基板に対して液相エピタキシャル成長工程を行うことにより、エピタキシャル成長層付き単結晶SiC基板を製造する様子を示した工程図。

50

- 【図21】液相エピタキシャル工程後の積層体の断面写真。
- 【図22】SiC基板の膜厚に対する窒素ドーピング濃度の変化を示したグラフ。
- 【図23】SiC単結晶エピタキシャル成長層の形成、及び、グラフェンシート膜を形成する様子を示した工程図。
- 【図24】SiC多結晶基板に溝加工を施した種基板表面への4H-SiC単結晶エピタキシャル成長層の形成、及び、グラフェンシート膜を形成する様子を示した工程図。
- 【図25】分割方式大口径半導体ウエハーの概念を説明する模式図。
- 【図26】3C-SiC多結晶基板に4H-SiC単結晶をヘテロエピタキシャル成長させた様子を示す顕微鏡写真。
- 【図27】SiC微小単結晶の厚みと成長温度の関係を示したグラフ。 10
- 【図28】温度に対する4H-SiCエピタキシャル層の成長速度の変化を示すグラフ。
- 【図29】液相エピタキシャル工程における温度履歴を示すグラフ。
- 【図30】3C-SiC多結晶表面上の微小SiC単結晶の核形成頻度を示した顕微鏡写真。
- 【図31】多結晶SiC上の微小SiC単結晶の水平方向への成長の様子を示した顕微鏡写真。
- 【図32】過冷却過程を導入した前記エピタキシャル工程により形成した多結晶SiC上の微小SiC単結晶を示した顕微鏡写真。
- 【図33】3C-SiC多結晶表面上の2段構造の微小SiC単結晶が形成した様子を示す模式図。 20
- 【図34】量産化用炭素供給フィーダー基板の様子を概略的に示した模式図。
- 【図35】量産化用炭素供給フィーダー基板を用いてSiC基板にエピタキシャル層を成長させる様子を示した工程図。
- 【図36】量産工程に対応したMSE液相成長法の実施例の製造方法を示した工程図。
- 【図37】グラフェンFETデバイス用SiC基板の製造方法の工程を示した工程図。
- 【図38】単結晶SiC基板上の絶縁膜にグラフェン膜を形成した電界効果半導体ウエハーを模式的に示した外観斜視図。
- 【発明を実施するための形態】

#### 【0093】

次に、発明の実施の形態を説明する。最初に、図3から図19までを参照して、表面平坦化SiC単結晶及びグラフェンの製造方法について実施例を参照しながら説明する。次に、図20から図38までを参照して、エピタキシャル層（エピタキシャル膜）付きSiC基板の製造方法について実施例を参照しながら説明する。 30

#### 【0094】

まず、図3を参照して、本発明によるSiC基板の平坦化処理の概念について説明する。図3は、単結晶SiC基板の表面が加熱処理によって平坦化される様子を示した模式図である。

#### 【0095】

まず、図3(a)に示すように、4H-SiC単結晶又は6H-SiC単結晶で所定の厚みに構成された単結晶SiC基板5を用意する。この単結晶SiC基板5は、直径が2インチ以上の真円度の高い円形の板状に形成されており、切欠き等がないものであることが好ましい。また、この単結晶SiC基板5において、表面平坦化の対象となる面は、(0001)Si面又は(000-1)C面であることが好ましい。更に、表面平坦化の対象となる面は、その[1-100]方向及び[11-20]方向のオフ角が4度以下の面であることが好ましく、本実施形態においては1度以下の面（いわゆるジャスト面を含む）であることが更に好ましい。 40

#### 【0096】

図3(a)及び(b)に示すように、この単結晶SiC基板5の表面には、結晶欠陥を含む不安定サイトと、基板の表面の研磨傷や研磨時に発生したストレス等からなるダメージ層が存在する。図3(a)及び(b)に示すように、このSiC基板5をシリコン蒸気 50

圧下（Si雰囲気下）かつ高真空下で、1800 で高温加熱処理する。これによって、当該単結晶SiC基板5は、その表面を炭化させることなく、ダメージ層を含む表面部分を除去することができる。

【0097】

また、この平坦化処理によって、当該単結晶SiC基板5の表面がステップ状に終端するように改質される。このステップの高さは、単結晶SiC基板5の結晶多形によって決定される。

【0098】

具体的には、単結晶SiC基板5の結晶多形が4Hの場合は、前記ステップの高さが0.5nmで一定であるか、1.0nmで一定であるか、0.5nmと1.0nmの高さが混在した状態となる。一方で、結晶多形が6Hの場合は、前記ステップの高さが0.75nmで一定であるか、1.5nmで一定であるか、0.75nmと1.5nmの高さが混在した状態となる。これにより、単結晶SiC基板5の表面が分子レベルで平坦化されているので、基板表面に微細構造を精密に作製することが可能になる。

【0099】

次に、図4から図7までを参照して、図3で説明した内容を実現する坩堝（嵌合容器）2と高温真空炉11について説明する。図4は、SiC基板（単結晶SiC基板5等）を製造するための加熱処理に用いられる高温真空炉を示す模式図である。図5は、高温真空炉の本加熱室及び予備加熱室を詳細に示す断面図である。図6（a）は坩堝2を上方から撮影した外観写真であり、図6（b）は坩堝2の断面顕微鏡写真である。図7は、炭素ゲッター効果を説明する模式図である。

【0100】

図3で説明した加熱処理は、例えば図4及び図5に示す熱処理装置としての高温真空炉を用いて行うことができる。以下、この高温加熱炉について説明する。図4及び図5に示すように、この高温真空炉11は、被処理物を1000 以上2200 以下の温度に加熱することが可能な本加熱室21と、被処理物を500 以上の温度に予備加熱可能な予備加熱室22と、を備えている。予備加熱室22は本加熱室21の下方に配置され、本加熱室21に対して上下方向に隣接している。また、高温真空炉11は、予備加熱室22の下方に配置された断熱室23を備えている。この断熱室23は予備加熱室22に対して上下方向に隣接している。

【0101】

高温真空炉11は真空チャンバ19を備え、前記本加熱室21と予備加熱室22は、この真空チャンバ19の内部に備えられている。真空チャンバ19には真空形成装置としてのターボ分子ポンプ34が接続されており、例えば $10^{-2}$ Pa以下、望ましくは $10^{-7}$ Pa以下の真空を真空チャンバ19内に得ることができるようになっている。ターボ分子ポンプ34と真空チャンバ19との間には、ゲートバルブ25が介設される。また、ターボ分子ポンプ34には、補助のためのロータリポンプ26が接続される。

【0102】

高温真空炉11は、予備加熱室22と本加熱室21との間で被処理物を上下方向に移動させることが可能な移動機構27を備えている。この移動機構27は、被処理物を支持可能な支持体28と、この支持体28を上下動させることが可能なシリンダ部29と、を備えている。シリンダ部29はシリンダロッド30を備え、このシリンダロッド30の一端が前記支持体28に連結されている。また、高温真空炉11には、真空度を測定するための真空計31、及び、質量分析法を行うための質量分析装置32が設けられている。

【0103】

前記真空チャンバ19は、被処理物を保管しておくための図略のストック室と、搬送路65を通じて接続されている。この搬送路65は、ゲートバルブ66によって開閉可能になっている。

【0104】

前記本加熱室21は、平面断面視で正六角形に形成されるとともに、真空チャンバ19

の内部空間の上部に配置される。図 5 に示すように、本加熱室 2 1 の内部には、加熱ヒータとしてのメッシュヒータ 3 3 が備えられている。また、本加熱室 2 1 の側壁や天井には第 1 多層熱反射金属板 4 1 が固定され、この第 1 多層熱反射金属板 4 1 によって、メッシュヒータ 3 3 の熱を本加熱室 2 1 の中央部に向けて反射させるように構成されている。

【 0 1 0 5 】

これにより、本加熱室 2 1 内において、加熱処理対象としての被処理物を取り囲むようにメッシュヒータ 3 3 が配置され、更にその外側に多層熱反射金属板 4 1 が配置されるレイアウトが実現されている。従って、被処理物を強力且つ均等に加熱し、1 0 0 0 以上 2 2 0 0 以下の温度まで昇温させることができる。

【 0 1 0 6 】

本加熱室 2 1 の天井側は第 1 多層熱反射金属板 4 1 によって閉鎖される一方、底面の第 1 多層熱反射金属板 4 1 には貫通孔 5 5 が形成されている。被処理物は、この貫通孔 5 5 を介して、本加熱室 2 1 と、この本加熱室 2 1 の下側に隣接する予備加熱室 2 2 との間で移動できるようになっている。

【 0 1 0 7 】

前記貫通孔 5 5 には、移動機構 2 7 の支持体 2 8 の一部が挿入されている。この支持体 2 8 は、上から順に、第 2 多層熱反射金属板 4 2、第 3 多層熱反射金属板 4 3、及び第 4 多層熱反射金属板 4 4 を互いに間隔をあけて配置した構成となっている。

【 0 1 0 8 】

3 つの多層熱反射金属板 4 2 ~ 4 4 は、何れも水平に配置されるとともに、垂直方向に設けた柱部 3 5 によって互いに連結されている。そして、第 2 多層熱反射金属板 4 2 及び第 3 多層熱反射金属板 4 3 とで挟まれたスペースに受け台 3 6 が配置され、この受け台 3 6 上に被処理物（例えば、前記単結晶 SiC 基板 5）を載置できるように構成されている。本実施形態において、この受け台 3 6 はタンタルカーバイドにより構成されている。

【 0 1 0 9 】

前記シリンダ部 2 9 のシリンダロッド 3 0 の端部にはフランジが形成されて、このフランジが第 4 多層熱反射金属板 4 4 の下面に固定される。この構成により、前記シリンダ部 2 9 を伸縮させることで、受け台 3 6 上の被処理物（単結晶 SiC 基板 5）を前記 3 つの多層熱反射金属板 4 2 ~ 4 4 とともに上下動させることができる。

【 0 1 1 0 】

前記予備加熱室 2 2 は、本加熱室 2 1 の下側の空間を、多層熱反射金属板 4 6 で囲うことにより構成されている。この予備加熱室 2 2 は、平面断面視で円状となるように構成されている。なお、予備加熱室 2 2 内には、前記メッシュヒータ 3 3 のような加熱手段は備えられていない。

【 0 1 1 1 】

図 5 に示すように、予備加熱室 2 2 の底面部においては、前記多層熱反射金属板 4 6 に貫通孔 5 6 が形成されている。また、予備加熱室 2 2 の側壁をなす多層熱反射金属板 4 6 において、前記搬送路 6 5 と対面する部位に通路孔 5 0 が形成されている。更に、前記高温真空炉 1 1 は、前記通路孔 5 0 を閉鎖可能な開閉部材 5 1 を備えている。

【 0 1 1 2 】

予備加熱室 2 2 の下側で隣接する前記断熱室 2 3 は、上側が前記多層熱反射金属板 4 6 によって区画され、下側及び側部が多層熱反射金属板 4 7 によって区画されている。断熱室 2 3 の下側を覆う多層熱反射金属板 4 7 には貫通孔 5 7 が形成されて、前記シリンダロッド 3 0 を挿通できるようになっている。

【 0 1 1 3 】

前記貫通孔 5 7 の上端部に相当する位置において、多層熱反射金属板 4 7 には収納凹部 5 8 が形成される。この収納凹部 5 8 には、前記支持体 2 8 が備える第 4 多層熱反射金属板 4 4 を収納可能になっている。

【 0 1 1 4 】

多層熱反射金属板 4 1 ~ 4 4 , 4 6 , 4 7 は何れも、金属板（タングステン製）を所定

10

20

30

40

50

の間隔をあけて積層した構造になっている。前記開閉部材 5 1 においても、通路孔 5 0 を閉鎖する部分には、同様の構成の多層熱反射金属板が用いられている。

【 0 1 1 5 】

多層熱反射金属板 4 1 ~ 4 4 , 4 6 , 4 7 の材質としては、メッシュヒータ 3 3 の熱輻射に対して十分な加熱特性を有し、また、融点が雰囲気温度より高い物質であれば、任意のものを用いることができる。例えば、前記タングステンのほか、タンタル、ニオブ、モリブデン等の高融点金属材料や、タングステンカーバイド、ジリコニウムカーバイド、タンタルカーバイド、ハフニウムカーバイド、モリブデンカーバイド等の炭化物を、多層熱反射金属板 4 1 ~ 4 4 , 4 6 , 4 7 として用いることができる。また、その反射面に、金やタングステンカーバイド等からなる赤外線反射膜を更に形成しても良い。

10

【 0 1 1 6 】

そして、支持体 2 8 に備えられる多層熱反射金属板 4 2 ~ 4 4 は、小さな貫通孔を多数有するパンチメタル構造のタングステン板を、当該貫通孔の位置を異ならせつつ所定の間隔をあけて積層した構造になっている。

【 0 1 1 7 】

また、支持体 2 8 の最も上層に備えられる第 2 多層熱反射金属板 4 2 の積層枚数は、本加熱室 2 1 の第 1 多層熱反射金属板 4 1 の積層枚数よりも少なくなっている。

【 0 1 1 8 】

この構成で、被処理物としての単結晶 SiC 基板 5 を、真空チャンバ 1 9 内の汚染を防止するために適宜の容器に収納する。なお、前記容器は後述の坩堝 2 であっても良いし、それ以外の容器であっても良い。そして、この状態で前記単結晶 SiC 基板 5 を搬送路 6 5 から真空チャンバ 1 9 の内部へ導入し、予備加熱室 2 2 内にある前記受け台 3 6 上に載置する。この状態で前記メッシュヒータ 3 3 を駆動すると、本加熱室 2 1 が 1 , 0 0 0 以上 2 2 0 0 以下の所定の温度（今回は約 1 8 0 0 ）に加熱される。またこのとき、前記ターボ分子ポンプ 3 4 の駆動によって、真空チャンバ 1 9 内の圧力は  $1 0^{-3}$  以下、好ましくは  $1 0^{-5}$  以下となるように調整されている。

20

【 0 1 1 9 】

ここで前述したとおり、支持体 2 8 の第 2 多層熱反射金属板 4 2 の積層枚数は、前記第 1 多層熱反射金属板 4 1 の積層枚数よりも少なくなっている。従って、メッシュヒータ 3 3 が発生する熱の一部が第 2 多層熱反射金属板 4 2 を介して予備加熱室 2 2 に適度に供給（分配）され、予備加熱室 2 2 内の単結晶 SiC 基板を 5 0 0 以上の所定の温度（例えば 8 0 0 ）となるように予備加熱することができる。即ち、予備加熱室 2 2 にヒータを設置しなくても予備加熱を実現でき、予備加熱室 2 2 の簡素な構造が実現できている。

30

【 0 1 2 0 】

上記の予備加熱処理を所定時間行った後、シリンダ部 2 9 を駆動し、支持体 2 8 を上昇させる。この結果、単結晶 SiC 基板が下側から貫通孔 5 5 を通過して本加熱室 2 1 内に移動する。これにより、直ちに本加熱処理が開始され、本加熱室 2 1 内の単結晶 SiC 基板を所定の温度（約 1 8 0 0 ）に急速に昇温させることができる。

【 0 1 2 1 】

今回の処理では、前記単結晶 SiC 基板 5 を上記の温度に加熱した状態で約 5 分間以上保持する。これにより、前記単結晶 SiC 基板の表面とシリコン原子が反応し、単結晶 SiC 基板の表面が平坦化される。詳細に言えば、図 3 ( b ) に示すように単結晶 SiC 基板の表面のダメージ層や不安定サイトの炭素と、一部の SiC がシリコン原子と反応することで、気体分子である  $Si_2C$  や  $SiC_2$  が生成され、ダメージ層、及び、不安定サイトが除去される。これにより、SiC 基板表面が炭化されずに、分子レベルで平坦な単結晶 SiC 基板が形成される。

40

【 0 1 2 2 】

図 6 ( a ) に示すように、坩堝 2 は互いに嵌合可能な上容器 2 a と下容器 2 b とを備えている。また、この坩堝 2 は、真空下で高温処理を行う場合に後述の炭素ゲッター効果を発揮するように構成されており、具体的には、タンタル金属からなるとともに、炭化タン

50

タル層を内部空間に露出させるようにして備えている。これにより、坩堝（嵌合容器）2に炭素ゲッター機能を良好に発揮させて、その内部空間を高純度のシリコン雰囲気を保つことができる。

【0123】

更に詳細に説明すると、坩堝2は図6(b)に示すように、その最表層の部分にTaC層を形成し、このTaC層の内側にTa<sub>2</sub>C層を形成し、更にその内側に基材としてのタンタル金属を配置した構成となっている。なお、タンタルと炭素の結合状態は温度依存性を示すため、前記坩堝2は、炭素濃度が高いTaCを最も表層の部分に配置するとともに、炭素濃度が若干低いTa<sub>2</sub>Cを内側に配置し、更に内側に、炭素濃度がゼロである基材のタンタル金属を配置した構成となっている。

10

【0124】

図3に示したような処理を行う場合、坩堝2の内部に、シリコン供給源としての図略のシリコンペレットを単結晶SiC基板5とともに配置する。この坩堝2を前記高温真空炉11によって加熱することで、単結晶SiC基板5の平坦化処理が行われることになる。なお、このときの加熱温度は、1500以上2200以下とすることが好ましく、1900以上2200以下とすることが更に好ましい。

【0125】

前記坩堝2を図5の鎖線で示すように高温真空炉11の予備加熱室22に配置し、約800に予備加熱する。次に、約1800まで予め昇温させておいた本加熱室21へ、予備加熱室22内の坩堝2をシリンダ部29の駆動によって移動させ、急速に昇温させる。

20

【0126】

なお、本加熱室21での加熱時において、坩堝2内の雰囲気は約1Pa以下に維持されることが好ましい。また、上容器2aと下容器2bとを嵌め合わせたときの嵌合部分の遊びは、約3mm以下であることが好ましい。これによって、実質的な密閉状態が実現され、前記本加熱室21での加熱処理において坩堝2内のシリコン圧力を高めて外部圧力（本加熱室21内の圧力）よりも高い圧力とし、不純物がこの嵌合部分を通じて坩堝2内に侵入するのを防止することができる。

【0127】

この昇温により、坩堝2の内部空間がシリコンの飽和蒸気圧に保たれる。また、前記坩堝2は上述したように、その表面が炭化タンタル層に覆われており、当該炭化タンタル層（TaC層）が坩堝2の内部空間に露出する構成になっている。従って、上述のように真空下で高温処理を続ける限りにおいて、坩堝2は図7に示すように、炭化タンタル層の表面から連続的に炭素原子を吸着して取り込む機能を奏する。この意味で、本実施形態の坩堝2は炭素原子吸着イオンポンプ機能（イオンゲッター機能）を有するといえることができる。これにより、加熱処理時に坩堝2内の雰囲気に含まれているシリコン蒸気及び炭素蒸気のうち、炭素蒸気だけが坩堝2に選択的に吸蔵されるので、坩堝2内を高純度のシリコン雰囲気を保つことができる。

30

【0128】

以上に示したように、単結晶SiC基板の平坦化処理方法（製造方法）は、以下のような工程を含む。即ち、加熱処理は、予備加熱工程と、本加熱工程と、を含む。前記予備加熱工程では、単結晶SiC基板5を収容した坩堝（嵌合容器）2を、予備加熱室において800以上の温度で加熱する。前記本加熱工程では、予め1500以上2200以下の温度で加熱されている本加熱室に前記予備加熱室から坩堝2を移動することで、当該単結晶SiC基板5を1500以上2200以下の温度で加熱する。このように、単結晶SiC基板5を坩堝2に収容して事前に予備加熱しておき、予備加熱室から本加熱室へ移動させることで、単結晶SiC基板5を急速に昇温させて加熱処理を行うことができる。従って、平坦化処理を短時間で効率良く行うことができるとともに、その制御も容易になる。また、本実施形態の高温真空炉11（高温高真空加熱処理装置）は、水平方向で165mm、垂直方向で80mmまでの範囲で均一な加熱領域が確保されている。これ

40

50



によって、10枚程度の単結晶SiC基板5の全面を一括で表面平坦化することが可能になる。

#### 【0129】

次に、シリコンの飽和蒸気圧下かつ高真空環境（具体的には、圧力が $10^{-2}$  Pa以下の環境）下での前記単結晶SiC基板の加熱工程における温度の影響について説明する。この加熱工程における加熱温度は、1500以上2200以下とすることが好ましく、1900以上2200以下とすることが更に好ましい。また、酸素分圧が $10^{-5}$  Pa以下の状態であって、前記嵌合容器の内部雰囲気はシリコン蒸気圧下であり、その内部圧力は1 Pa以下の状態であることが好ましい。

#### 【0130】

まず、図8から図15までを参照して、加熱処理温度に対するシリコン蒸気圧環境の変動の原理と4H-SiC単結晶の気相処理温度に対する表面粗さの関係について説明する。

#### 【0131】

図8は、加熱温度の違いによるシリコン蒸気圧の変動を示した模式図である。図8に示すように、加熱温度が高温である場合、低温の場合と比較して、雰囲気のシリコン蒸気圧、及び、単結晶SiC基板双方からのシリコン脱離量が増加する。これは、高温環境下で加熱処理を行った場合、単結晶SiC基板表面のダメージ層や不安定サイト等が除去され易くなることを意味する。以下、図8に示した概念について実証例を参照しながら具体的に説明していく。

#### 【0132】

図9は、加熱処理温度と、単結晶SiC基板の表面粗さとの関係を示したグラフである。図9の横軸は加熱処理の温度（アニール温度）を示し、縦軸は表面粗さ（Ra）を示す。この例では、単結晶4H-SiCのSi面及びC面について、温度をそれぞれ変えながら15分間の加熱処理を行い、平均表面粗さを調べた。この図9のグラフから、4H-SiCの(0001) Si面、(000-1) C面の何れにおいても、1500以上の高温環境下で加熱処理を行った場合の方が表面の平坦化が進んでいることが判った。このように、図9に示す実証例からも、高温環境下での加熱処理である程、表面が平坦化され易くなることがわかる。

#### 【0133】

次に、図10及び図11を参照して、平坦化処理された表面の均一性について説明する。図10は、単結晶SiC基板表面のテラス幅に対するステップ高さの分布を示したグラフである。図11は、4H-SiCにおける(0001) Si面と(000-1) C面の表面の様子を示した顕微鏡写真である。

#### 【0134】

図10にはステップ構造のテラス幅に対するステップ高さが示されている。なお、加熱処理（アニール）は、1900で60分間行われた。図10に示す結果から、単結晶SiC基板の表面に、分子レベルで平坦なステップ構造が均一に形成されていることがわかる。この結果から、本発明の加熱処理を行うことで、4H-SiC(0001) Si面と(000-1) C面は、何れも、その結晶多形を反映したステップ高さ（フルユニット又はハーフユニット）のみで表面を終端させることができることがわかる。

#### 【0135】

次に、図12から図15までを参照して、加熱処理（アニール）温度と表面に形成されたステップ高さの傾向について説明する。図12及び図14には加熱処理（アニール）温度に対するステップ高さの変化がグラフで示されている。なお、加熱処理（アニール）時間は60分間とした。図13及び図15は、それぞれのアニール温度における単結晶SiC基板の表面の様子を示す顕微鏡写真である。

#### 【0136】

結果として、前記加熱処理を行うことで、4H-SiC単結晶及び6H-SiC単結晶は、ともに、その結晶多形を反映したステップ高さ（フルユニット又はハーフユニット）

10

20

30

40

50

のみで表面が終端した。更に、加熱処理温度が増加するに従い、4H-SiC及び6H-SiCの何れの場合も、フルユニット高さ(4H-SiCの場合1.0nm、6H-SiCの場合1.5nm)のステップ構造がハーフユニット高さ(4H-SiCの場合0.5nm、6H-SiCの場合0.75nm)のステップに分解された。この結果は、高温環境下での加熱処理の方が、SiC基板表面の分解が促進されることを示唆している。

#### 【0137】

以上に示したように、本実施形態の単結晶SiC基板5は以下の製造方法によって製造される。炭素ゲッター効果を有する坩堝2に単結晶SiC基板5を収容し、坩堝2の内部をシリコンの蒸気圧下かつ高温真空下とし、更に、坩堝2の内部圧力が外部圧力よりも高くなる状態を維持しながら1500以上2200以下の範囲で加熱制御する。これによって、当該単結晶SiC基板5の表面が、単結晶SiC基板5を構成するSiC分子の積層方向の1周期分であるフルユニットの高さ又は半周期分であるハーフユニットの高さからなるステップで終端し、分子レベルで平坦化される。

10

#### 【0138】

これにより、機械的な研磨やエッチングでは困難な分子レベルでの平坦化を行うことができる。また、自己組織化されるような形でステップが単結晶SiC基板5の表面に形成されるので、研磨やエッチング等による平坦化処理で生じていた表面のダメージを抑制できる。

#### 【0139】

次に、図16及び図17を参照して、前述した単結晶SiC基板5の平坦化処理方法において、嵌合容器(坩堝2と同様の部材である)内のシリコンの蒸気圧量を大きく保つように制御する構成について説明する。図16及び図17は、嵌合容器の容積と密閉度を変えることで、前記嵌合容器内のシリコン蒸気圧量(Si蒸気圧量)を制御した結果を示すグラフである。図16には、加熱処理(アニール)温度に対する4H-SiC基板のエッチング速度の傾向を示している。図17には、加熱処理温度に対する4H-SiC表面に形成された平均ステップ高さの傾向を示している。なお、加熱処理時間は60分間とした。

20

#### 【0140】

前述したように、嵌合容器の容積と密閉度を変えることで、前記嵌合容器内のシリコンの蒸気圧量を制御する。具体的には、大きい容器(6インチサイズの基板を収納可能)と小さい容器(3インチサイズの基板を収納可能)のように、容積が異なる容器を嵌合容器として用いて実験を行った。ここで、容器に入れるシリコン量は一定である。図16及び図17に示すように、容器の小さい嵌合容器を用いた場合、嵌合容器内のシリコン蒸気圧量が増加する結果となっている。つまり、容器に入れるシリコン量を一定にした場合、容積の大きい容器を用いた場合の方が、小さい容器を用いた場合よりも、単位体積あたりの嵌合容器内部のシリコン蒸気圧量が減少することを示している。これは、嵌合容器の容量が大きくなるにつれてシリコンが付着した嵌合容器内部の表面積の増加率より嵌合容器の体積の増加率の方が大きくなるためと考えられる。

30

#### 【0141】

また、密閉度の高い嵌合容器を用いた場合は、嵌合容器内部のシリコン蒸気圧量は増加する結果となっている。なお、密閉度の変更は、蓋の開き具合を変えたり、嵌合容器に孔を形成したりする等、事情に応じて適宜の方法を採用することができる。

40

#### 【0142】

また、嵌合容器内のシリコン蒸気圧量が増加する場合、加熱温度(アニール温度)に対するエッチング速度及び4H-SiC表面に形成された平均ステップ高さの傾向(基板表面が、エッチングされる温度及び平坦化処理される温度)が低温側にシフトした。この結果は、シリコンの蒸気圧量を大きく保つことで、単結晶SiC表面のエッチング及び分子レベルの平坦化を、通常より低い加熱温度で行うことができることを示している。

#### 【0143】

以上に示すように、単結晶SiC基板5は、嵌合容器内のシリコンの蒸気圧量を大きく

50

保つ工程を経ることで、より低い加熱温度で、前記単結晶 SiC 基板をエッチング、及び当該単結晶 SiC 基板の表面のステップ高さの分子レベルの平坦化が可能になる。

【0144】

これにより、単結晶 SiC 基板 5 のエッチング及び前記ステップ高さの分子レベルの平坦化を行うために必要な加熱温度を低くすることができ、単結晶 SiC 基板 5 の製造を効率化することができる。

【0145】

また、本実施形態の単結晶 SiC 基板 5 においては、嵌合容器の密閉度を高めることで、嵌合容器内のシリコンの蒸気圧量を大きく保つ。

【0146】

これにより、嵌合容器の容量の調整や、嵌合する部分を調整（嵌合容器に対する蓋の位置等の調整）することによる密閉度の調整によって、シリコンの蒸気圧量を増やすことができる。

【0147】

次に、図 18 を参照して、本発明の平坦化処理を行った単結晶 SiC 基板の表面に炭素系ナノ素材を生成する方法について説明する。平坦化処理を行った単結晶 SiC 基板を下地基板として用いるのである。図 18 は、単結晶 SiC 基板の表面に炭素系ナノ素材を生成する概念を説明するための模式図である。

【0148】

炭素系ナノ素材の生成工程において、図 18 (a) に示す平坦化した単結晶 SiC 基板 5 に対し、前述の高温真空炉 11 を用いて再び加熱処理を行う。なお、この加熱時に、前記平坦化した単結晶 SiC 基板 5 を坩堝（嵌合容器）2 に収容することが好ましい。また、炭素系ナノ素材の生成工程に用いられる嵌合容器は、シリコン蒸気圧環境を形成しない炭化タンタル化合物で構成されていることが好ましい。具体的には、上記坩堝 2 は、タンタル金属からなるとともに、炭化タンタル層を内部空間に露出させるようにして備えたものとしている。また、炭化処理工程において、単結晶 SiC 基板 5 を、炉内圧力が  $10^{-3}$  Pa 以下の減圧下であって、酸素分圧が  $10^{-5}$  Pa 以下の状態で加熱処理することが好ましい。

【0149】

次に、前記平坦化した単結晶 SiC 基板 5 を高真空環境（具体的には、圧力が  $10^{-2}$  Pa 以下であることが好ましく、 $10^{-3}$  Pa 以下の環境であることが更に好ましい。）において加熱する。このときの加熱温度は、 $1500$  以上  $2200$  以下とすることが好ましく、 $1700$  以上  $2200$  以下とすることが更に好ましい。この加熱処理には、前述の高温真空炉を用いることができる。例えば  $1800$  で加熱処理を行うことで、前記平坦化した単結晶 SiC 基板 5 の表面に前記炭素系ナノ材料であるグラフェンシートを形成することができる。また、酸素分圧が  $10^{-5}$  Pa 以下の状態で加熱処理することが好ましい。図 18 (b) は、グラフェンシート半導体ウエハーの外観斜視図である。

【0150】

炭素系ナノ素材を生成する方法における表面炭化処理工程においても、予備加熱工程と、本加熱工程と、を含むことが好ましい。前記予備加熱工程では、前記単結晶 SiC 基板を収容した嵌合容器を、予備加熱室において  $800$  以上の温度で加熱する。前記本加熱工程では、予め  $1500$  以上  $2200$  以下の温度で加熱されている本加熱室に前記予備加熱室から前記嵌合容器を移動することで、前記単結晶 SiC 基板を  $1500$  以上  $2200$  以下の温度で加熱する。これにより、単結晶 SiC 基板を嵌合容器に収容して事前に予備加熱しておき、予備加熱室から本加熱室へ移動させることで急速に昇温させて加熱処理を行うので、表面炭化処理工程を短時間で効率良く行うことができるとともに、その制御も容易になるのである。平坦化処理のときと同様に、本実施形態の高温真空炉 11 は、水平方向で  $165$  mm、垂直方向で  $80$  mm までの範囲で均一な加熱領域が確保されているため、 $10$  枚程度の表面が平坦化処理された単結晶 SiC 基板 5 の全面を一括で表面炭化することが可能になる。

10

20

30

40

50

## 【 0 1 5 1 】

図 1 8 の処理によって単結晶 S i C 基板上に形成された炭素ナノ材料の実証例を図 1 9 に示す。図 1 9 は、高真空下において、2 1 0 0 で 6 0 分間行った前記加熱処理により 4 H - S i C ( 0 0 0 1 ) S i 面と ( 0 0 0 - 1 ) C 面上に生成した前記グラフェンシート層の電子顕微鏡写真である。結果として、4 H - S i C の ( 0 0 0 1 ) S i 面においても、( 0 0 0 - 1 ) C 面においても、グラフェンシートとカーボンナノチューブを含む炭素ナノ材料が形成された。なお、原理的に加熱時間を短時間にすることで、この炭素ナノ材料の厚みを分子層レベルの薄膜に制御することは可能である。また、加熱時間は 1 分以上 6 0 分以下が好ましい。

## 【 0 1 5 2 】

以上に示すように、本実施形態の炭素ナノ材料付き単結晶 S i C 基板は、分子レベルで平坦化処理された単結晶 S i C 基板 5 の表面にグラフェンシート又はカーボンナノチューブを形成させて構成される。

## 【 0 1 5 3 】

これにより、分子レベルで平坦化された単結晶 S i C 基板 5 の表面に、炭素ナノ材料で形成されたグラフェンシートの分子層レベルの薄膜又はカーボンナノチューブを均一かつ大きく ( 大面積で ) 形成させることができる。

## 【 0 1 5 4 】

また、本実施形態の炭素ナノ材料付き単結晶 S i C 基板は、以下のような炭化処理工程を含む製造方法によって製造される。即ち、前記炭化処理工程では、単結晶 S i C 基板 5 を、高温真空環境であって、炭素ゲッター効果を有する坩堝 2 内で 1 5 0 0 から 2 2 0 0 の範囲で加熱することで、単結晶 S i C 基板表面のケイ素を昇華させ、残留した炭素によって当該単結晶 S i C 基板の表面に炭素材料のグラフェンシート分子層レベルの薄膜又はカーボンナノチューブを生成させる。

## 【 0 1 5 5 】

これにより、炭化処理によって当該単結晶 S i C 基板 5 の表面に炭素材料のグラフェンシート分子層レベルの薄膜又はカーボンナノチューブを効率的に生成させることができる。

## 【 0 1 5 6 】

また、本実施形態の炭素ナノ材料付き S i C 基板は、以下のような製造方法によって製造される。即ち、前記炭化処理工程において、単結晶 S i C 基板 5 を、炉内圧力が  $1 0^{-3}$  P a 以下の減圧下であって、酸素分圧が  $1 0^{-5}$  P a 以下の状態で加熱処理する。

## 【 0 1 5 7 】

これにより、炭化処理工程において他の不純物が S i C 結晶層に侵入することを防止でき、高品質な炭素ナノ材料付き S i C 基板を得ることができる。

## 【 0 1 5 8 】

次に、図 2 0 を参照して炭素ナノ半導体デバイス用、及び、高耐圧デバイス用の基板として用いられる S i C 基板ウエハーの製造工程について説明する。

## 【 0 1 5 9 】

本実施形態の製造方法では、まず図 2 0 ( a ) に示すように、4 H 又は 6 H - 単結晶 S i C 基板 6 p に対し炭素供給フィード基板 7 を積層させ、積層体 8 を構成する。炭素供給フィード基板 7 は、切欠き等がなく真円度の高い円形状に形成されており、その直径は単結晶 S i C 基板 5 の直径と同一とされている。また、前記炭素供給フィード基板 7 は前記単結晶 S i C 基板に対向するように配置され、両者がズレなく一致するよう正確に位置決めされる。

## 【 0 1 6 0 】

前記炭素供給フィード基板 7 は S i C 単結晶の液相エピタキシャル成長に必要な炭素原子を供給するための基板であり、4 H 若しくは 6 H - S i C 単結晶よりも高い自由エネルギーを有するものが用いられる。具体的には、例えば、3 C - S i C 単結晶、3 C - S i C 多結晶、又は炭素ナノ材料が表面に存在する基板として用いることができる。本実施形

10

20

30

40

50

態では、炭素供給フィード基板 7 として 3 C - S i C 多結晶基板を用いている。

【 0 1 6 1 】

そして、この積層体 8 を、シリコン供給源としての図略のシリコンペレットとともに前記坩堝 2 に収容する。なお、シリコンの供給形態としては、前記シリコンペレットによることに代えて、例えば坩堝 2 の内壁に取り付けた板状のシリコンによって供給を行うようにしても良い。

【 0 1 6 2 】

そして、この状態の坩堝 2 を、前述の高温真空炉 1 1 によって加熱処理する。このときの加熱温度は、1 5 0 0 以上 2 2 0 0 以下とすることが好ましく、1 7 0 0 以上 1 9 0 0 以下とすることが更に好ましい。

10

【 0 1 6 3 】

具体的には、前記坩堝 2 を図 5 の鎖線で示すように高温真空炉 1 1 の予備加熱室 2 2 に配置し、約 8 0 0 に予備加熱する。次に、約 1 8 0 0 まで予め昇温させておいた本加熱室 2 1 へ、予備加熱室 2 2 内の坩堝 2 をシリンダ部 2 9 の駆動によって移動させ、急速に昇温させる。この結果、前記シリコンペレットからシリコンが蒸発し、坩堝 2 の内部はシリコンの飽和蒸気圧に保たれる。

【 0 1 6 4 】

なお、本加熱室 2 1 での加熱時において、坩堝 2 内の雰囲気は約 1 P a 以下に維持されることが好ましい。また、加熱時における坩堝 2 内のシリコン圧力を高め、外部圧力（本加熱室 2 1 内の圧力）よりも高い圧力とすることが好ましい。これにより、不純物が坩堝 2 内に侵入するのを防止することができる。

20

【 0 1 6 5 】

以上により、図 2 0 ( a ) に示すように、前記単結晶 S i C 基板 5 と炭素供給フィード基板 7 との間にシリコン極薄融液層 4 を介在させ、準安定溶媒エピタキシー法 ( M S E ) による液相エピタキシャル成長を行わせることができる。なお、前記シリコン極薄融液層 4 の原料とするために、前記積層体 8 における前記単結晶 S i C 基板 5 と炭素供給フィード基板 7 との間に例えばシリコン板を予め配置しておくことが好ましい。また、液相エピタキシャル成長工程において、前記積層体は 1 8 0 0 以上 2 0 0 0 以下の温度で加熱されることが好ましい。これにより、エピタキシャル成長工程を一層良好に且つ効率良く行うことができる。

30

【 0 1 6 6 】

ここで、前記単結晶 S i C 基板 5 及び炭素供給フィード基板 7 は、直径が等しく且つ 2 インチ以上の大径に形成されており、互いに位置を合わせるように位置決めされている。従って、両者の間にシリコン極薄融液層 4 を良好に保持させることができ、長時間の液相エピタキシャル成長が可能になる。

【 0 1 6 7 】

更に、図 2 0 ( a ) の液相エピタキシャル成長工程で用いられる坩堝 2 は、前述のとおり、その表面の炭化タンタル層が炭素ゲッターとしての機能を果たす。従って、坩堝 2 の内部空間のシリコン蒸気及び炭素蒸気のうち、炭素のみが選択的に坩堝 2 の内部に吸蔵される。この結果、坩堝 2 内を高純度のシリコン雰囲気に保つことができ、良好な液相エピタキシャル成長が可能になる。

40

【 0 1 6 8 】

以上の加熱処理により、図 2 0 ( b ) に示すように、前記 4 H - S i C 単結晶層 5 c の表面にマイクロパイプ欠陥のない原子レベルに平坦な 4 H - S i C 単結晶エピタキシャル成長層 5 d を形成し、エピタキシャル成長層付き単結晶 S i C 基板 6 q を得ることができる。

【 0 1 6 9 】

以上に説明した液相エピタキシャル成長工程で行われる加熱処理は、予備加熱工程と、本加熱工程と、を含むことが好ましい。前記予備加熱工程では、前記単結晶 S i C 基板を収容した嵌合容器を、予備加熱室において 8 0 0 以上の温度で加熱する。本加熱工程で

50

は、予め1500 以上2200 以下の温度で加熱されている本加熱室に前記予備加熱室から前記嵌合容器を移動することで、前記単結晶SiC基板を1500 以上2200 以下の温度で加熱することが好ましい。これにより、エピタキシャル成長工程を一層良好に且つ効率良く行うことができる。また、事前に予備加熱しておいた前記積層体8を予備加熱室から本加熱室へ移動させることで急速に昇温させて加熱処理を行うので、液相エピタキシャル成長工程を短時間で効率良く行うことができるとともに、その制御も容易になるからである。また、高温真空炉11は、水平方向で165mm、垂直方向で80mmの範囲で均一な加熱領域が確保されている。従って、高温真空炉11を用いることで、原理的に6インチサイズまでの前記エピタキシャル層を成長可能にさせる。また、10セット程度の複数セットの前記積層体を一括でエピタキシャル工程を行うことが可能になるため、短時間で効率良く、エピタキシャル層付き単結晶SiC基板を得ることができる。

10

#### 【0170】

本実施形態では、温度勾配がなく濃度勾配だけで成長の動力学が制御されるMSE法を用いることで、エピタキシャル成長を自動的に安定化させることができ、高品質なSiC単結晶エピタキシャル成長層5dを得ることができる。更に、系に温度勾配を形成する必要がないので、プロセスを行うための装置構成を簡素化でき、プロセス制御も簡単になる。加えて、シリコン極薄融液層4の厚みが極めて小さいために炭素供給フィード基板7からの炭素の拡散が良好であり、温度上昇により前記シリコン極薄融液層4(溶媒)に対する炭素の溶解度を上昇させる必要がないので、プロセスの低温化が容易である。前記MSE法における結晶化駆動力は、温度勾配がない溶液環境において、前記極薄シリコン融液を介して対峙したSiCシード基板(種基板)と前記炭素供給フィード基板間での自由エネルギー差により生み出される。即ち、自由エネルギーの高い基板ほど、前記シリコン溶媒中に溶け易いため、前記基板間で自由エネルギーの差がある場合、前記極薄シリコン融液中に炭素(溶質)の濃度勾配が生じる。従って、MSE法では、この濃度勾配だけで成長の動力学が制御されるのである。

20

#### 【0171】

以上に示すように、本実施形態のエピタキシャル成長層付き単結晶SiC基板は、以下のような製造方法によって製造される。即ち、前記製造方法は、積層工程と収容工程と液相エピタキシャル成長工程とを含む。積層工程では、単結晶SiC基板5と炭素供給フィード基板7とを対向配置し、その間にシリコンペレット又はシリコン基板を介在させて積層体8を構成する。収容工程では、積層体8を、炭素ゲッター効果を有する坩堝2に収容する。エピタキシャル成長工程では、坩堝2の内部をシリコンの蒸気圧下かつ高温真空下とし、更に坩堝2の内部圧力が外部圧力よりも高くなる状態を維持しながら、単結晶SiC基板5と炭素供給フィード基板7との間にシリコン極薄融液層4を介在させつつ加熱することで、単結晶SiC基板5の表面に、準安定溶媒エピタキシー法によって単結晶4H-SiCを液相エピタキシャル成長させ、単結晶4H-SiCエピタキシャル成長層を形成する。

30

#### 【0172】

これにより、分子レベルで平坦化された単結晶SiC基板5の表面に、高濃度のエピタキシャル層又は高純度活性層エピタキシャル層を準安定溶媒エピタキシー法で液相成長させることができるので、極めて高品質なエピタキシャル成長結晶を得ることができる。

40

#### 【0173】

以上に示したように、本実施形態のエピタキシャル成長層付き単結晶SiC基板は、以下のような製造方法で製造される。即ち、前記液相エピタキシャル成長工程において、前記嵌合容器の内部をシリコンの蒸気圧下かつ高温真空下とし、1500 以上2200 以下で加熱制御する。

#### 【0174】

これにより、エピタキシャル成長工程を一層良好に且つ効率良く行うことができる。

#### 【0175】

なお、液相エピタキシャル成長工程においてシリコンの蒸気圧量を制御することで、以

50

下のように液相エピタキシャル成長工程を制御することができる。例えば、坩堝 2 内のシリコンの蒸気圧量を大きく保つことで、加熱処理時のシリコン融液層を長時間保持できる。また、坩堝 2 内のシリコンの蒸気圧量が少なく保つことで、液相エピタキシャル成長工程の最終段階（目的の膜厚のエピタキシャル成長層を形成した段階）に存在する余剰シリコン融液を、きれいに、かつ、速く（エピタキシャル成長表面を荒らすことなく）除去することができる。

【0176】

また、エピタキシャル成長層付き単結晶 SiC 基板の製造工程後に、本発明の平坦化処理を行うことで、表面欠陥が除去されたサブナノオーダーの分子レベルに平坦なエピタキシャル成長層付き単結晶 SiC 基板を形成することもできる。

10

【0177】

次に、図 21 を参照して、前記 MSE 法による SiC エピタキシャル成長の実施例を説明する。図 21 は、前記液相エピタキシャル工程後の積層体の断面写真である。なお、図 21 の例では、シード基板として 4H-SiC(0001) 基板を用い、炭素供給フィード基板（フィーダー）は 3C-SiC 多結晶基板を用いた。前記液相エピタキシャル工程においては、前記 4H-SiC(0001) 基板と 3C-SiC 多結晶基板の間にシリコン融液を介在させた前記積層体を、1900 で 1 時間加熱処理した。結果として、4H-SiC(0001) Si 面上に、20 μm 厚程度の 4H-SiC エピタキシャル層が形成された。

【0178】

20

前記の SiC 単結晶エピタキシャル成長の製造方法において、フィーダーとなる炭素供給フィード基板の不純物濃度を制御することにより、SiC エピタキシャル層内の不純物濃度を制御することができる。これにより、高濃度エピタキシャル層（窒素濃度換算 10 の 17 ~ 19 乗）又は高純度活性層エピタキシャル層（窒素濃度換算 10 の 13 ~ 15 乗）の 4H-SiC 若しくは 6H-SiC エピタキシャル膜付き SiC 基板ウエハーの製造が可能になる。

【0179】

次に、図 22 を参照して、フィーダーとなる炭素供給フィード基板の不純物濃度を制御することにより、SiC エピタキシャル層内の不純物濃度を制御した実証例を説明する。図 22 は、SiC 基板の膜厚に対する窒素ドーピング濃度の変化を示したグラフである。

30

【0180】

本実証例においては、フィーダーとなる 3C-SiC 多結晶層内の窒素含有量率が異なる基板を用いて、エピタキシャル層の形成を行った。前記液相エピタキシャル工程においては、シード基板として 4H-SiC(0001) 基板を用いた。また、加熱処理温度は 1900、加熱処理時間は 60 分間とした。図 22 において、SiC 基板の膜厚が 5 μm 以下の部分は SiC エピタキシャル層、5 μm 以上は単結晶 4H-SiC 基板を示している。結果として、窒素濃度が高い 3C-SiC 多結晶をフィーダーとして用いた場合の方が、エピタキシャル層中に含まれる窒素濃度が高くなった。この結果は、フィーダーとなる炭素供給フィード基板の不純物濃度を制御することにより、SiC エピタキシャル層内の不純物濃度を制御することが可能であることを示唆している。

40

【0181】

以上に示したように、本実施形態のエピタキシャル成長層付き単結晶 SiC 基板は、以下のような製造方法によって製造される。即ち、前記液相エピタキシャル成長工程において、炭素供給フィード基板の不純物濃度を制御する。

【0182】

これにより、基板間の自由エネルギーの差によって生じる濃度勾配を利用してエピタキシャル層内の不純物濃度を制御することができる。従って、高濃度エピタキシャル層又は高純度活性層エピタキシャル層付き単結晶 SiC 基板の製造を効率的に行うことができる。

【0183】

50

次に、図23から図38までを参照して、SiC基板に溝加工を施した種基板表面へのSiC単結晶エピタキシャル成長層の形成、及び、グラフェンシート膜形成工程について説明する。本実施形態において、前記単結晶SiC基板ウエハーの製造工程は、基板準備工程と、液相エピタキシャル工程と、表面炭化工程と、を含む。なお、前記溝加工は、UVレーザー又は、ダイシングソーによって加工される。UVレーザーを用いる場合、266nm以下のレーザー波長がSiC多結晶基板の凹加工に用いられることが好ましい。これにより、SiC多結晶基板に熱損傷を与えない光反応により溝加工を可能にする。

#### 【0184】

図23には、SiC単結晶エピタキシャル成長層の形成及びグラフェンシート膜を形成するための第1の例が示されている。この例では、まず図23(a)に示すように、溝加工を施した4H若しくは6H-単結晶SiC基板をシード基板として用意する(基板準備工程)。この溝加工は、図25に示すように、前記単結晶SiC基板の表面を複数の領域(セグメント)に分割するように行われる。なお、溝によって区画された1個分の領域は、半導体デバイスの1チップサイズに相当する大きさとしている。

10

#### 【0185】

次に、前記液相エピタキシャル工程として、MSE法により、各セグメント表面にSiC単結晶をエピタキシャル成長させる。図23の例では、MSE液相成長法は、図23(b)に示すような溝加工を施した種基板と炭素供給フィード基板7の間にシリコン極薄融液層4を介した積層体を組み、これを加熱することによって行う。また、前記液相エピタキシャル工程においては、フィーダーとなる炭素供給フィード基板は3C-SiC多結晶基板を用いた。

20

#### 【0186】

図23(c)に示すように、各セグメント表面にSiCエピタキシャル層12が形成される。この加熱処理の加熱温度としては、1500以上2200以下が好ましく、1800以上2000以下であることが更に好ましい。これにより、前記エピタキシャル成長工程において、前記単結晶SiC基板5表面にSiC単結晶を一層良好に且つ効率良くエピタキシャル成長させることができる。

#### 【0187】

なお、上記のように複数のセグメントに分割した前記シード基板を用いることで、前記エピタキシャル成長工程で基板の厚み方向(以下、垂直方向)にSiCエピタキシャル層を成長させる過程で、前記シード基板から伝播した結晶欠陥(例えば螺旋転位、基底面転位、及びc軸方位欠陥等)が前記SiCエピタキシャル層の側面から開放される。この転位欠陥の側面開放により、前記SiCエピタキシャル層の上部では、ほぼ無欠陥のSiC単結晶エピタキシャル成長層が得られる。

30

#### 【0188】

更に、前記液相エピタキシャル工程において、フィーダーとなる炭素供給フィード基板の不純物濃度を制御することにより、SiCエピタキシャル層内の不純物濃度を制御することが可能となる。これにより、半導体チップサイズに分割した前記SiC単結晶上に4H-SiCの高濃度エピタキシャル層(窒素濃度換算10の17~19乗)又は高純度活性層エピタキシャル層(窒素濃度換算10の13~15乗)の形成が可能になる。

40

#### 【0189】

そして、最終段階である前記表面炭化工程(炭化処理工程)では、図23(d)に示すように、高温真空下で、1500以上2200以下の温度で加熱処理を行うことで、SiC基板表面に形成したSiCエピタキシャル層上にグラフェンシート(グラフェン分子薄膜)9を形成する。具体的には、炉内圧力が $10^{-3}$ Pa以下の減圧環境下であって、酸素分圧が $10^{-5}$ Pa以下の状態に維持しながら上記の温度で加熱処理することで、複数のセグメントに分割されたそれぞれの4H-SiCエピタキシャル層において、その表面の全面にグラフェンシート9が形成される。

#### 【0190】

以上に示すように、本実施形態のエピタキシャル成長層付き単結晶SiC基板は、以下

50



のような製造方法によって製造される。即ち、前記製造方法は、前記単結晶SiC基板の表面を半導体デバイス1チップサイズの複数の領域に分割するように当該単結晶SiC基板に溝加工を施す溝形成工程を含む。また、前記液相エピタキシャル成長工程において、溝加工を施した前記単結晶SiC基板の領域ごとに単結晶エピタキシャル成長層を形成させることで、前記単結晶SiC基板の表面に、半導体デバイス1チップサイズごとに分割された4H-SiC単結晶を製造する。

【0191】

これにより、半導体デバイス1チップサイズごとに分割された微細な単結晶SiCを得ることができる。また、半導体デバイス1チップサイズごとに分割することで、単結晶エピタキシャル成長層の側面から前記転位欠陥が開放され、単結晶エピタキシャル成長層の上部では無欠陥領域が形成される。単結晶エピタキシャル成長層の表面に現れる欠陥を良好に抑制できるので歩留まりの向上を実現できる。

10

【0192】

また、本実施形態のエピタキシャル成長層付き単結晶SiC基板は、以下のような製造方法によって製造される。即ち、前記液相エピタキシャル成長工程において、炭素供給フィード基板7の不純物濃度を制御する。

【0193】

これにより、基板間の自由エネルギーの差によって生じる濃度勾配を利用してエピタキシャル層内の不純物濃度を制御することができる。従って、高濃度エピタキシャル層又は高純度活性層エピタキシャル層付き単結晶SiC基板の製造を効率的に行うことができる。

20

【0194】

また、本実施形態の炭素ナノ材料付きSiC基板は、以下のような炭化処理工程を含む方法によって製造される。即ち、前記炭化処理工程では、エピタキシャル成長層付き単結晶SiC基板を、高温真空環境で1500以上2200以下の範囲で加熱する。これによって、単結晶エピタキシャル成長層表面のケイ素を昇華させ、残留した炭素によって当該エピタキシャル成長層付き単結晶SiC基板の表面に分子層レベルの薄膜グラフェンシート又はカーボンナノチューブを生成させる。

【0195】

これにより、エピタキシャル成長層付き単結晶SiC基板に炭素ナノ材料で構成される分子層レベルの薄膜を効率的かつ良好に生成させることができる。

30

【0196】

更に、本実施形態の炭素ナノ材料付きSiC基板は、以下のような製造方法によって製造される。即ち、前記炭化処理工程において、エピタキシャル成長層付き単結晶SiC基板を、炉内圧力が $10^{-3}$ Pa以下の減圧下であって、酸素分圧が $10^{-5}$ Pa以下の状態で加熱処理する。

【0197】

これにより、炭化処理工程において他の不純物がSiC結晶層に侵入することを防止でき、高品質な炭素ナノ材料付きSiC基板を得ることができる。

【0198】

図24には、SiC単結晶エピタキシャル成長層の形成及びグラフェンシート膜を形成するための第2の例が示されている。この例では、まず、図24(a)に示すように、溝加工を施したシード基板81を準備する。この例では、シード基板81は、溝加工を施したグラファイト基板82上に3C-SiC多結晶膜をCVD法で形成することで、多結晶SiC基板としたものを用いている。なお、溝加工は、図23で示した例と全く同様に行われる。

40

【0199】

なお、グラファイト基板82をベースとしたシード基板81に代えて、溝加工を施した金属基板(金属体)の表面にCVD法によりSiC多結晶膜をコーティングした基板を用いてもよい。この場合も、前記SiC多結晶基板の製造コストを抑えることが可能となる

50

## 【0200】

次に、図24(b)に示すように、前記溝加工を施したシード基板81の表面に熱分解グラファイト(Pyrolytic graphite)を用いたマスキングを行う。具体的には、前記マスク材料(前記熱分解グラファイト)を前記3C-SiC基板表面にコートする。そして、各セグメントの中央部分において、 $1\mu\text{m} \sim 100\mu\text{m}$ の開口部83をマスク材料に形成する。

## 【0201】

次に、前述のMSE法により、それぞれの開口部83に4H-SiC単結晶をヘテロエピタキシャル成長させる。今回の例では、MSE液相成長法は、図24(c)に示すように、シード基板81と炭素供給フィード基板7の間にシリコン極薄融液層4を介在させた積層体を使用して行うことが好ましい。なお、図24の例では、前記MSE液相成長工程のフィーダーとしての炭素供給フィード基板7として、3C-SiC多結晶基板が用いられた。

## 【0202】

MSE液相成長終了時においては、図24(d)で示すように、各セグメントにおいて、開口部83を中心として、4H-SiC単結晶ヘテロエピタキシャル層が形成される。

## 【0203】

上記のMSE液相成長工程において、4H-SiCエピタキシャル層12は、基板の厚み方向(以下、垂直方向)及びそれに垂直な方向(以下、水平方向)に成長する。なお、4H-SiC単結晶エピタキシャル成長層が基板の厚みに垂直な方向に成長している部分については、前記3C-SiC基板の内部に存在する結晶欠陥(例えば螺旋転位、基底面転位、及びc軸方位欠陥等)が伝播しないので、ほぼ無欠陥の単結晶4H-SiCエピタキシャル成長層が得られる。

## 【0204】

このように、SiC多結晶表面へマスキングする方法を用いることで、4H-SiC単結晶の形成密度と成長位置を正確に制御することができる。従って、近接した4H-SiC単結晶同士との合体による新たな転位の発生を抑制できるとともに、シリコン融液中の炭素を効率的に使用した結晶成長が可能になる。なお、液相エピタキシャル成長工程において、シリコン融液層(溶媒)に対する炭素の溶解度が低い環境を維持することが好ましい。また、液相エピタキシャル成長工程においては、 $1600$ 以上 $2200$ 以下の温度で加熱することが好ましい。

## 【0205】

また、前記のMSE液相成長工程では、フィーダーとなる炭素供給フィード基板の不純物濃度を制御することにより、SiCエピタキシャル層内の不純物濃度を制御することができる。これにより、半導体チップサイズに分割した3C-SiC多結晶上に4H-SiCの高濃度エピタキシャル層(窒素濃度換算10の $1.7 \sim 1.9$ 乗)又は高純度活性層エピタキシャル層(窒素濃度換算10の $1.3 \sim 1.5$ 乗)の形成が可能になる。

## 【0206】

図24(e)は、最終段階としての、前記4H-SiCエピタキシャル層12上へのグラフェンシート9の形成工程を示している。具体的には、炉内圧力が $10^{-3}\text{Pa}$ 以下の減圧環境下で $1500$ 以上 $2200$ 以下の温度で加熱処理することで、複数のセグメントに分割されたそれぞれの4H-SiCエピタキシャル層12において、その表面の全面にグラフェンシート9が形成される。また、酸素分圧が $10^{-5}\text{Pa}$ 以下の状態であることが好ましい。

## 【0207】

以上、半導体チップサイズに分割するように溝加工を施したSiC基板上へのSiC単結晶エピタキシャル層の成長工程、及び、前記エピタキシャル層上への炭素系ナノ薄膜形成工程について、2つの例を説明した。図25はマルチ(半導体チップサイズ)分割方式大口径半導体ウエハーの概念図であり、直線状の溝により半導体ウエハーの表面が半導体

10

20

30

40

50

デバイス1チップサイズに分割された様子が示されている。これら各セグメントに分割されたSiC基板は、多数の小面積の伝導領域を並列に接続したものと把握することができる。このように考えた場合、個々のSiC単結晶エピタキシャル成長層はそれぞれ無欠陥領域を備えているため、例えば高耐压半導体ウエハーとしての用途に好適であり、歩留まりの向上が実現できる。

【0208】

次に、3C-SiC多結晶基板への4H-SiC単結晶のヘテロエピタキシャル成長の実施例、及び、水平方向への効率的な成長方法の一例について、図26から図34までを参照して説明する。

【0209】

図26の顕微鏡写真には、3C-SiC多結晶基板への4H-SiC単結晶のヘテロエピタキシャル成長の実施例が示されている。図26に示すように、柱状の結晶が3C-SiCの微小単結晶粒(3C-SiC多結晶粒)であり、その結晶粒上に、茸型の4H-SiC単結晶が形成されている。なお、これら微結晶の結晶多形はラマン散乱法により特定することができる。なお、本実施例における加熱処理温度は1800、加熱時間は2時間とした。

【0210】

次に、図27を参照して、SiC微小単結晶粒の形成過程における結晶多形の変化を説明する。図27は、SiC微小単結晶の厚みと成長温度の関係を示したグラフである。図27の横軸はMSE法により形成したSiC微小単結晶の厚みであり、縦軸は加熱温度(1800から2000)である。なお、本実施例における加熱時間は30分間である。結果として、微小単結晶粒の厚みが10μm以上の場合、その結晶多形は4H-SiCであった。また、ラマン散乱を用いて、微小単結晶粒の厚みに対する結晶多形の変化を確認した結果、結晶内部から表面にかけて、結晶多形が3Cから4Hに変化していた。つまり、本MSE液相成長環境では、4H-SiC結晶多形が安定に結晶成長し易い系であることを示唆している。

【0211】

以上に示してきたように、本実施形態のヘテロ結晶多形の単結晶SiCをエピタキシャル成長させたSiC基板は、以下のような製造方法によって製造される。即ち、前記製造方法は、溝形成工程と、マスク工程と、液相エピタキシャル成長工程と、を含む。前記溝形成工程では、SiC多結晶基板の表面を半導体デバイス1チップサイズの複数の領域に分割するように当該SiC多結晶基板に溝加工を施す。前記マスク工程では、前記溝形成工程によって形成された複数の領域のそれぞれについてマスク部材によってマスクを施し、マスクの領域の中央部にあたる部分に微小な開口部83を形成する。前記液相エピタキシャル成長工程では、シード基板となる溝加工を施したSiC多結晶基板の開口部83に準安定溶媒エピタキシー法でヘテロ結晶多形の4H-SiC単結晶を垂直方向及び水平方向にエピタキシャル成長させる。

【0212】

これにより、多結晶SiC基板上の局所領域上に、ヘテロ結晶多形の単結晶SiCを、半導体デバイス1チップサイズの複数の領域ごとに成長させることができる。また、半導体デバイス1チップサイズごとに分割することで、単結晶エピタキシャル成長層の側面から前記転位欠陥が開放され、単結晶エピタキシャル成長層の上部では無欠陥領域が形成される。このように、単結晶エピタキシャル成長層の表面に現れる欠陥を良好に抑制し、歩留まりの向上を実現できる。

【0213】

また、本実施形態のSiC基板は、以下のような製造方法によって製造される。即ち、前記液相エピタキシャル成長工程において、炭素供給フィード基板7の不純物濃度を制御する。

【0214】

これにより、基板間の自由エネルギーの差によって生じる濃度勾配を利用してエピタキ

10

20

30

40

50

シャル層内の不純物濃度を制御することができる。従って、高濃度エピタキシャル層又は高純度活性層エピタキシャル層付き多結晶SiC基板の製造を効率的に行うことができる。

【0215】

また、本実施形態のSiC基板は、以下のような製造方法によって製造される。即ち、前記液相エピタキシャル成長工程では、1600 以上2200 以下の温度で加熱することで、前記SiC多結晶基板を構成する微小SiC単結晶粒の表面に、準安定溶媒エピタキシー法で、4H-SiC単結晶をエピタキシャル成長させる。

【0216】

これにより、前記液相エピタキシャル成長工程において、前記SiC多結晶基板表面に4H-SiC単結晶を一層良好に且つ効率良く、ヘテロエピタキシャル成長させることができる。

10

【0217】

また、本実施形態のSiC基板においては、シード基板81は、溝を形成した炭素基材に多結晶SiC膜をCVD法によりコーティングして構成される。

【0218】

これにより、製造コストを低減することができる。

【0219】

また、本実施形態の炭素ナノ材料付きSiC基板は、以下に示す製造方法によって製造される。前記製造方法は、SiC基板の各領域に成長させた4H-SiC単結晶エピタキシャル成長層表面を、高温真空環境で1500 以上2200 以下で加熱する。これによって、単結晶エピタキシャル成長層表面のケイ素を昇華させ、残留した炭素によって当該SiC基板の表面に分子層レベルの薄膜グラフェンシート又はカーボンナノチューブを生成させる炭化処理工程を含む。

20

【0220】

これにより、SiC基板に炭素ナノ材料で構成される分子層レベルの薄膜を効率的かつ良好に生成させることができる。

【0221】

また、本実施形態の炭素ナノ材料付きSiC基板においては、以下のような工程を含む製造方法によって製造される。前記炭化処理工程において、前記基板を、炉内圧力が $10^{-3}$  Pa以下の減圧下であって、酸素分圧が $10^{-5}$  Pa以下の状態で加熱処理する。

30

【0222】

これにより、炭化処理工程において他の不純物がSiC結晶層に侵入することを防止でき、高品質な炭素ナノ材料付きSiC基板を得ることができる。

【0223】

次に、図28及び図29を参照して、3C-SiC多結晶表面上の4H-SiC単結晶のヘテロエピタキシャル成長を水平方向に効率良く成長させるために好適な方法を説明する。

【0224】

図28は、前記エピタキシャル成長工程における、加熱処理(成長)温度による4H-SiCエピタキシャル層の成長速度の変化を示すグラフである。なお、図28(a)の縦軸は水平方向への成長速度であり、一方、図28(b)の縦軸は垂直方向への成長速度である。

40

【0225】

これらのグラフに示すように、加熱温度を1800 から2000 に増加させることで、水平方向の成長速度が垂直方向へのそれと比較して速くなった。また、加熱温度が2000 の場合、垂直方向に対する水平方向の成長アスペクト比が約1対10になった。これらの結果から、前記エピタキシャル成長工程において前記の加熱処理温度条件を用いることで、4H-SiC単結晶を一層良好に且つ効率良く、前記SiC多結晶基板表面にヘテロエピタキシャル成長させ得ることがわかる。

50

## 【0226】

また、図29には、液相エピタキシャル工程における好適な温度制御の一例が示されている。図29の温度制御例では、初期段階は一定温度に保持することで、シリコン融液内の過飽和度を一定に維持する。その後、冷却過程と昇温過程からなる過冷却過程（温度変動過程）を複数回繰り返すことで、前記エピタキシャル成長環境の過飽和度を変動させる。このように、3C-SiC多結晶表面上の微小SiC単結晶におけるエピタキシャル成長環境の過飽和度を変化させることで、微小SiC単結晶の核形成頻度を抑制でき、また、水平方向（成長膜厚に対して垂直な方向）のエピタキシャル成長を促進することができる。なお、過冷却は、20～100の範囲で複数回加熱冷却を繰り返す事が好ましい。

## 【0227】

図30は、3C-SiC多結晶表面上の微小SiC単結晶の様子を示した顕微鏡写真である。なお、図30(a)は、前記温度履歴の初期において温度を一定に保持した後、過冷却過程を10回程度繰り返した場合の様子であり、図30(b)には、前記温度履歴の初期に一定温度に保持せず、過冷却過程を10回程度繰り返した場合の様子である。なお、温度を一定に保持する場合（図30(a)）の温度は1900とし、過冷却過程においては、1850から1900までの間で、12/minの速度で加熱温度を昇降させた。この2つの顕微鏡写真により、液相エピタキシャル工程の初期において温度を一定に保持した方が、3C-SiC多結晶表面上の微小SiC単結晶の核形成頻度を抑えることができることがわかる。

## 【0228】

図31も図30と同様に、3C-SiC多結晶表面上の微小SiC単結晶の様子を顕微鏡写真で示している。なお、図31(a)は過冷却過程を行わない場合の様子であり、図31(b)は過冷却過程を行った場合の様子である。なお、図31(b)においては、1850から1900までを12/minの速度で、加熱温度を昇降させた過冷却過程を30回程度繰り返した。この2つの顕微鏡写真により、エピタキシャル工程において過冷却過程を導入すると、3C-SiC多結晶表面上の微小SiC単結晶が水平方向に拡大することがわかる。この結果は、前記エピタキシャル工程に過冷却過程を導入することで、水平方向への微小SiC単結晶の成長を促すことが可能であることを示している。

## 【0229】

以上に示すように、本実施形態のSiC基板は、以下のような製造方法によって製造される。即ち、前記ヘテロ結晶多形の単結晶SiCの液相エピタキシャル成長工程において、準安定溶媒エピタキシー法の加熱初期段階には加熱温度を一定温度に保持し、微小SiC単結晶のエピタキシャル成長環境の過飽和度の変動を制限する。これによって、微小SiC単結晶の核形成頻度を抑制し、ヘテロ結晶多形の単一の4H-SiC単結晶のみがエピタキシャル成長するように制御する。そして、単一の4H-SiC単結晶がエピタキシャル成長した後では、冷却過程と昇温過程からなる温度変動過程を複数回繰り返すことで、単一の微小4H-SiC単結晶の水平方向への成長を促す。

## 【0230】

これにより、SiC多結晶基板に形成される単一の微小4H-SiC単結晶を水平方向に成長させることができる。

## 【0231】

なお、温度履歴に導入される過冷却過程における温度プロファイルによっては、液相エピタキシャル工程において微小SiC単結晶が垂直方向へ成長するように促すことも可能である。図32(a)は、過冷却過程を行わない場合の様子を示す顕微鏡写真であり、図32(b)は、過冷却過程を導入した場合の様子を示す顕微鏡写真である。また、図33は微小SiC単結晶の様子を示す模式図であり、図33の(a)及び(b)は、図32の(a)及び(b)に対応している。なお、図32(b)の例で行われた過冷却過程では、1700から1800までの範囲で加熱温度を33/minの速度で昇降させることを10回程度繰り返した。図32(b)に示すように、前記エピタキシャル工程において上記のような過冷却過程が行われた結果、3C-SiC多結晶表面上に2段構造の微小

10

20

30

40

50

S i C単結晶が形成された。この結果は、前記エピタキシャル工程に過冷却過程を導入することで、垂直方向への微小S i C単結晶の成長を促すことが可能であることを示している。

#### 【0232】

次に、図34から図38までを参照して、量産工程に対応したM S E液相成長工程を説明する。前記M S E液相成長法を量産工程に対応させるには、以下の3点の条件を満たすことが好ましい。第1に、前記エピタキシャル工程後において前記積層体に存在する余剰シリコンを除去する工程を省略できることである。第2に、エピタキシャル膜厚（エピタキシャル層の厚み）を制御できること（再現性を得ること）である。第3に、液相エピタキシャル成長後にその場で表面平坦化処理が可能なことである。この点、本発明では、炭素供給フィーダー基板によってこれらの機能を実現できる。

10

#### 【0233】

まず、図34を参照して、量産工程に対応したM S E液相成長用炭素供給フィーダー基板（以下、量産化用炭素供給フィーダー基板）を説明する。図34には、前記量産化用炭素供給フィーダー基板95が概念的に示されている。具体的に説明すると、M S E法における炭素供給フィーダーとしての量産化用炭素供給フィーダー基板95は、所定の厚みに制御した炭素供給フィード層93と、その一側の面に複数（少なくとも3箇所）の突起（凸部）91を設けた非炭素供給補助基板90と、を有する。図34に示す例の非炭素供給補助基板90においては、その一側の面に4つの突起91が同一円周上に等間隔で配置されている。また、前記炭素供給フィード層93の表面には突起構造は存在せず、前記突起91に対応する差込部（凹部）92が形成されている。このように、前記炭素供給フィード層93の表面に突起を設けないことによって、M S E成長工程におけるシリコン融液の安定保持を実現しているのである。

20

#### 【0234】

次に、図35を参照して、前記量産化用炭素供給フィーダー基板を用いたM S E法の工程を説明する。前記M S E法は、大きく分けると、基板積層工程と、液相エピタキシャル成長工程と、蒸発による余剰シリコンの除去工程と、によりなる。

#### 【0235】

基板積層工程では、図35(a)に示すように、前記炭素供給フィード層93と非炭素供給補助基板90からなる基板をフィーダーとするとともに、シード基板81となるS i C基板を前記フィーダーに対向させ、更に両基板の間にシリコン極薄融液層4を介在させて積層体を構成する。

30

#### 【0236】

液相エピタキシャル成長工程では、前記積層体を加熱することで、前記S i Cシード基板表面にS i Cエピタキシャル層12を結晶成長させる。なお、液相エピタキシャル成長工程では、加熱処理の温度を1800 から2200 とすることが好ましい。この温度範囲で加熱処理を行うことで、エピタキシャル成長、及び、シリコン蒸発を伴う前記余剰シリコン除去工程を効率的に行うことができる。

#### 【0237】

炭素供給フィード層93は所定の厚みに制御されているので、前記液相エピタキシャル成長工程の中間段階では、図35に示すように、炭素供給フィード層93が消耗して枯渇する。これにより、エピタキシャル成長が自動的に停止され、前記S i Cシード基板と非炭素供給補助基板との間にギャップが形成される。この場合、シリコン蒸発を伴う熱処理温度であれば、このギャップ間に存在する余剰シリコン融液が自動的に気化し始めるため、前記ギャップ間に余剰シリコン融液を残さない状態で前記液相エピタキシャル成長工程を終了させることができる。更に、加熱昇華により余剰シリコン融液の除去を行うため、前記シリコン融液除去工程後にS i Cエピタキシャル層の表面平坦化工程が自動的に開始される。

40

#### 【0238】

この量産化工程に対応したM S E法においても、液相エピタキシャル成長工程において

50

、加熱処理が、予備加熱工程と、本加熱工程と、を含むことが好ましい。前記予備加熱工程では、前記積層体を収容した嵌合容器（坩堝 2）を、予備加熱室において例えば、800 以上の温度で加熱する。そして、加熱工程においては、例えば、予め 1500 以上 2200 以下の温度で加熱されている本加熱室に前記予備加熱室から前記嵌合容器を移動することで、前記積層体を 1500 以上 2200 以下の温度で加熱することも可能である。これにより、事前に予備加熱しておいた前記積層体を予備加熱室から本加熱室へ移動させることで急速に昇温させて加熱処理を行うので、液相エピタキシャル成長工程を短時間で効率良く行うことができるとともに、その制御も容易になる。

#### 【0239】

次に、図 36 を参照して、量産工程に対応した M S E 液相成長法の実施例の工程を説明する。前記量産工程に対応した M S E 液相成長法は、M S E 準備工程と、積層工程と、液相エピタキシャル工程と、シリコン除去工程と、を含む。

#### 【0240】

まず、M S E 準備工程では、図 36（a）に示すような量産化用炭素供給フィーダー基板が形成される。本実施形態では、非炭素供給補助基板として、3 箇所以上の突起構造を有するグラファイト基板を用い、前記グラファイト基板 73 の保護膜として熱分解グラファイト 72 を用いた。一方、炭素供給フィーダー層においては、C V D 法により前記非炭素供給補助基板上に 3 C - S i C 多結晶 71 を形成した。

#### 【0241】

積層工程では、図 36（b）に示すように、S i C 基板をシード基板とするとともに、フィーダーとなる前記炭素供給フィード基板をシード基板に対向させ、両基板の間にシリコン板 74 を介在させた積層体を構成する。そして液相エピタキシャル工程では、前記積層体を T a C からなる嵌合容器に収納して、1800 以上 2200 以下の温度で加熱する。この加熱の初期段階には、図 36（c）に示すようにシリコン板 74 が融解し、前記炭素供給フィード基板と前記 S i C 基板の間に極薄シリコン融液層 84 が形成される。その後、加熱中間段階では、極薄シリコン融液層 84 を介した液相成長が進行することで、前記 S i C 基板表面に S i C エピタキシャル層 76 が形成される。前記液相エピタキシャル工程の最終段階では、図 36（e）に示すように、所定の膜厚に制御した炭素供給フィーダー層である前記 3 C - S i C 多結晶 71 の枯渇及びシリコン融液の蒸発が生じるため、前記 S i C 基板 75 と前記グラファイト基板 73 との間でギャップが形成される。このギャップの形成により、自動的にシリコン蒸気圧下での加熱処理が開始され、前記 S i C 基板上に形成した前記エピタキシャル層の表面が平坦化される。

#### 【0242】

なお、前記液相エピタキシャル工程において、前記積層体は、炉内圧力が  $10^{-2}$  P a 以下に維持された減圧下で加熱され、かつ、この時の酸素分圧は  $10^{-5}$  P a 以下の減圧下に維持されている。また、加熱時の前記嵌合容器の内部雰囲気はシリコン蒸気圧下であり、その内部圧力は 1 P a 以下に維持されることが好ましい。

#### 【0243】

なお、上記のマスキング材料として、熱分解グラファイトの代わりに絶縁材の窒化アルミニウム（A l N）を使用することもできる。この場合、十分な耐熱性を有するマスクを実現できるとともに、当該マスクに、S i C を基板として用いた F E T デバイス用の絶縁膜としての機能を持たせることができるため、プロセスの簡略化が可能になる。なお、図 38 には、A l N を絶縁膜としたグラファイト膜付き F E T デバイスが概念的に示されている。

#### 【0244】

ところで、M S E 法において量産化工程に対応させるには、前記エピタキシャル工程後に前記積層体に存在する余剰シリコン膜の除去工程の省略、エピタキシャル膜厚の制御（再現性を得ること）、液相エピタキシャル成長後にその場で表面平坦化工程を行うことが必要になる。しかし、本実施形態の量産工程に対応した M S E 液相成長法は、以下に示す利点によってこの問題を解決するのである。第 1 の利点として、前記炭素供給フィード層

10

20

30

40

50

の膜厚を制御しているため、エピタキシャル膜厚に再現性があることがある。第2の利点として、余剰シリコン膜の溶解除去工程が省略されていることがある。第3の利点として、余剰シリコン融液（余剰シリコン膜）がSiCエピタキシャル層上で固化されないため、シリコン固化（凝集）によって生じるSiCエピタキシャル層内への歪みや転位欠陥の発生を防げることがある。第4の利点として、加熱昇華により余剰シリコン融液（余剰シリコン膜）の除去を行うため、前記シリコン融液除去工程後にSiCエピタキシャル層の表面平坦化工程が自動的に開始されることがある。これらの利点によって、上記問題が解決されるのである。

#### 【0245】

以上に示したように、本実施形態のヘテロ結晶多形の単結晶SiCをエピタキシャル成長させたSiC基板は、以下のような製造方法によって製造される。即ち、SiC基板に対向配置される炭素供給フィード基板7の一側の面には差込部92が形成されている。炭素供給フィード基板7の背面に配置される非炭素供給補助基板90には、差込部92に対応する突起91が形成されている。前記液相エピタキシャル成長工程において、突起91と差込部92が嵌合した状態で、シード基板としてのSiC基板と炭素供給フィード基板7との間の隙間にシリコン極薄融液層4を介在させてエピタキシャル成長を可能とする。炭素供給フィード基板7が消失して枯渇した状態で、エピタキシャル成長が停止するので、エピタキシャル成長層（エピタキシャル成長膜）の厚みが制御される。また、余剰シリコン融液の除去工程と単結晶SiCエピタキシャル層の表面平坦化工程が自動的に開始される。

#### 【0246】

これにより、エピタキシャル成長層を所定の厚みに制御できる。加えて、液相エピタキシャル層成長機能が停止した時に、シード基板と炭素供給フィード基板との間に隙間ができるので、余剰シリコン融液が冷却されて固まることなく外気に触れて自動的に気化する。従って、冷却された余剰シリコン膜を溶解除去する等の作業を省略でき、また、単結晶SiCエピタキシャル層の表面平坦化工程が自動的に開始される。このように、作業を省略による合理化を達成できるので生産性を効果的に向上させることができる。更に、余剰シリコン融液がSiCエピタキシャル層上で固化されないため、シリコン固化（凝集）によって生じるSiCエピタキシャル層内への歪みや転位欠陥の発生を防止できる。また、炭素供給フィード層93の表面に突起を設けないことによって、MSE成長工程におけるシリコン融液の安定保持を実現している。

#### 【0247】

また、本実施形態のヘテロ結晶多形の単結晶SiCをエピタキシャル成長させたSiC基板の製造に用いられるマスク部材は、熱分解グラファイト又は窒化アルミニウムである。

#### 【0248】

これにより、基板が用いられる用途に応じて、導電材である熱分解グラファイトと、絶縁材である窒化アルミニウムと、を使い分けることができる。また、窒化アルミニウムを絶縁膜として機能させることで、プロセスの簡略化を実現できる。

#### 【0249】

また、以上に示してきたように、本実施形態で用いられる炭素供給フィード基板7は、3C-SiC多結晶基板、3C-SiC単結晶基板、又は適宜の基材の表面にグラフェンシートやカーボンナノチューブ等の炭素ナノ材料が形成されている基板の少なくとも何れかで構成される。

#### 【0250】

これにより、高い自由エネルギーを有する炭素供給フィード基板によって、炭素原子を良好に供給することができる。

#### 【0251】

図37に、グラフェンFETデバイス用SiC基板の製造方法の一例を示す。前記製造方法は、AlN（窒化アルミニウム）絶縁膜蒸着工程と、グラファイト膜形成工程と、グ

10

20

30

40

50



ラファイト薄膜化工程と、を含む。AlN絶縁膜蒸着工程(図37(a))では、SiC基板101の全面にAlN膜102をMOCVD法やCVDなどの化学気相蒸着法により形成させる。次に、グラファイト膜形成工程(図37(b))では、グラファイト膜103を前記AlN膜102の表面に形成させる。最終工程である前記グラファイト薄膜化工程(図37(c))では、オゾンガスを用いてグラファイト膜103を薄膜化することで、前記AlN絶縁膜表面に分子層レベルのグラフェン膜を形成させる。これにより、図37(d)及び図38に示すような、SiC基板表面に形成される絶縁膜上にグラフェン膜104を形成した電界効果半導体ウエハーが形成される。

【0252】

以上に本発明の実施形態を説明したが、上記の構成は更に以下のように変更することができる。

10

【0253】

エピタキシャル成長層付き単結晶及びヘテロ結晶多形の単結晶SiCをエピタキシャル成長させたSiC基板の製造方法において、前記液相エピタキシャル工程で、坩堝2の密閉度を高めることで、又は、坩堝2の内容積を基板と炭素供給フィード基板7の積層体の体積に近づけることで、坩堝2内のシリコンの蒸気圧量を大きく保つように構成することもできる。

【0254】

また、本発明を適用する限りにおいて、以上に説明してきた製造方法の一部を変更して単結晶SiC基板、エピタキシャル成長層付き単結晶SiC基板、ヘテロ結晶多形の単結晶SiCをエピタキシャル成長させたSiC基板、又は炭素ナノ材料付きSiC基板を製造することが可能である。例えば、本明細書で説明した各種の工程を適宜組み合わせることで基板を製造することも可能である。また、上記実施形態の温度条件や圧力条件等は一例であって、事情に応じて適宜変更することができる。

20

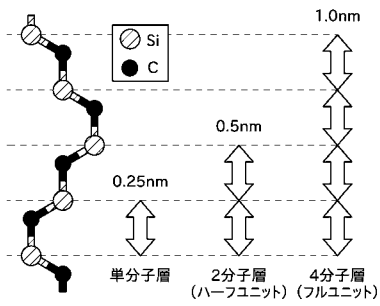
【符号の説明】

【0255】

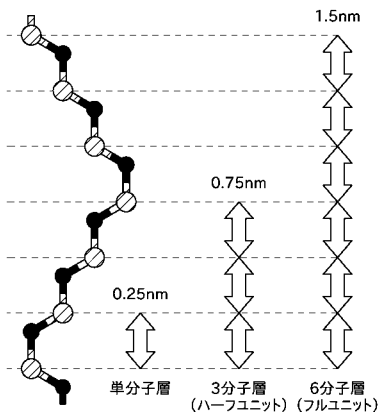
- 2 坩堝(嵌合容器)
- 4 極薄融液層
- 5 単結晶SiC基板
- 7 炭素供給フィード基板
- 91 突起(凸部)
- 92 差込部(凹部)

30

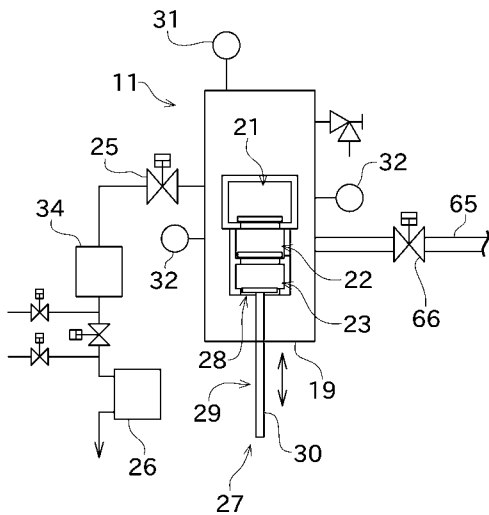
【図1】



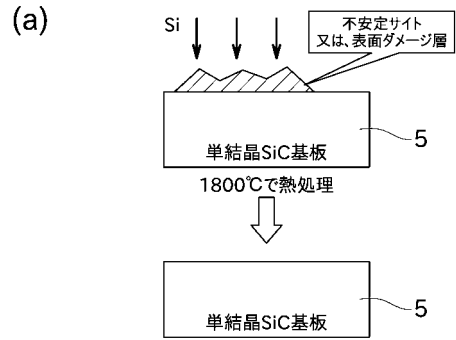
【図2】



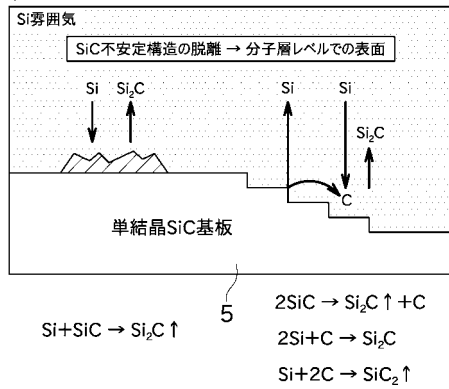
【図4】



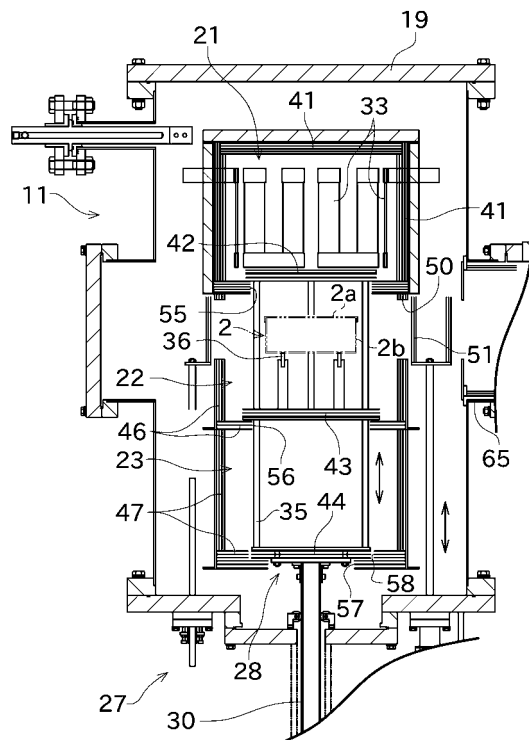
【図3】



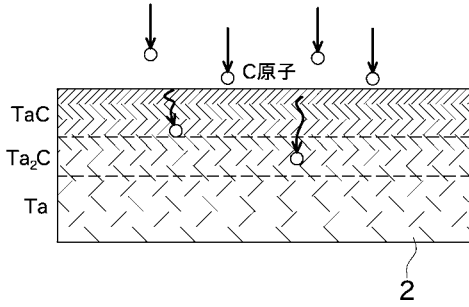
(b)



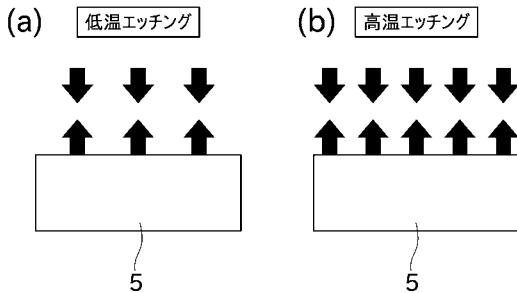
【図5】



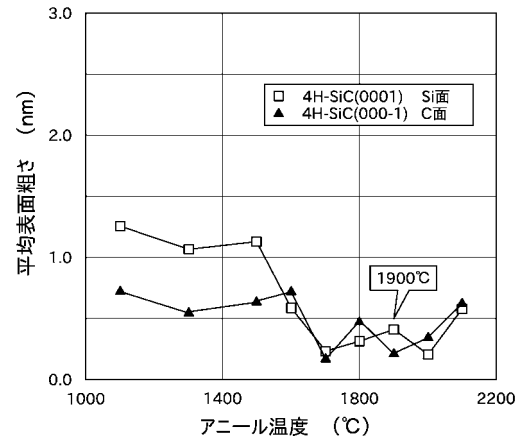
【図7】



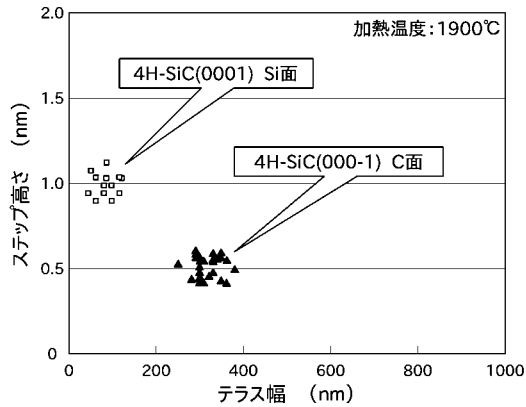
【図8】



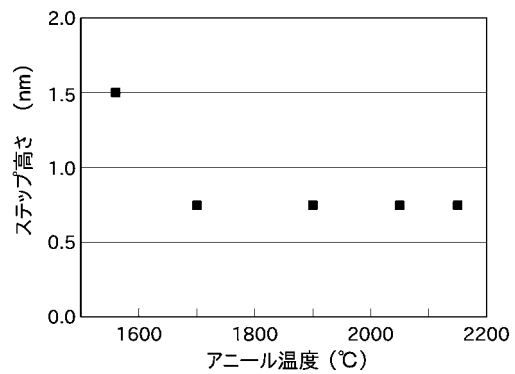
【図9】



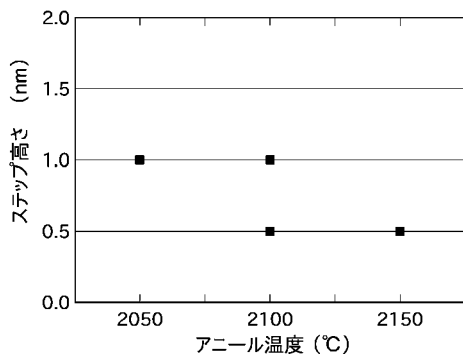
【図10】



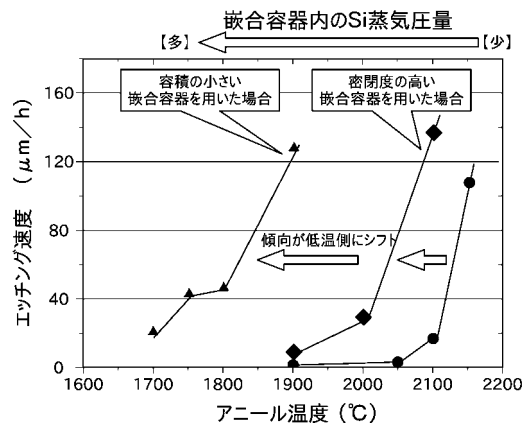
【図14】



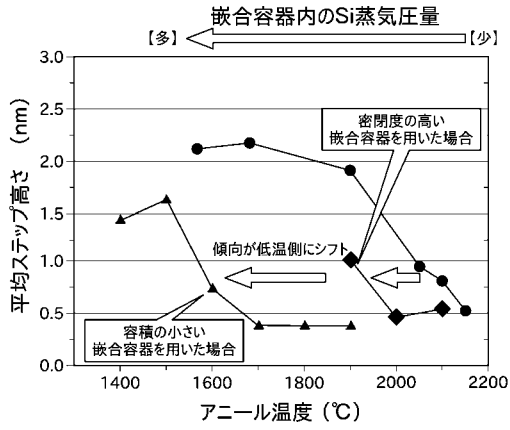
【図12】



【図16】

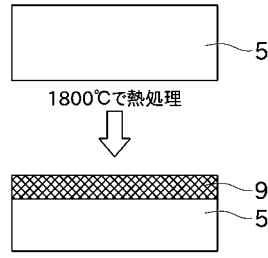


【 図 1 7 】

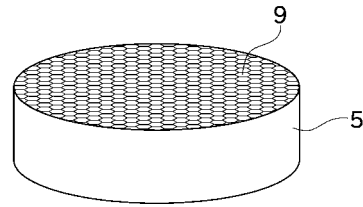


【 図 1 8 】

(a)

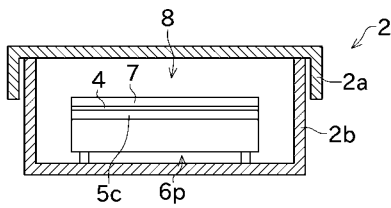


(b)

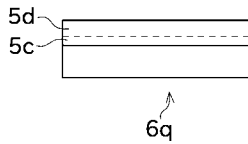


【 図 2 0 】

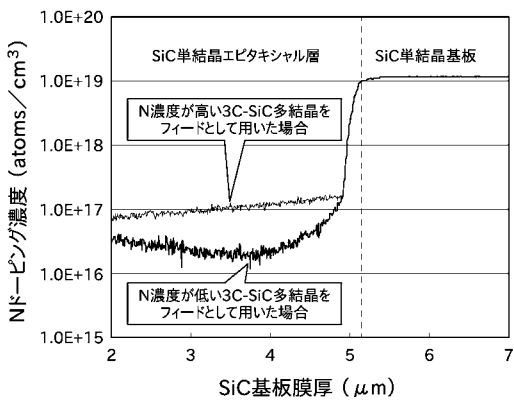
(a)



(b)

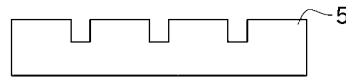


【 図 2 2 】

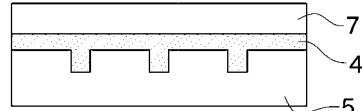


【 図 2 3 】

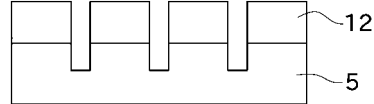
(a) 溝加工を施した種基板



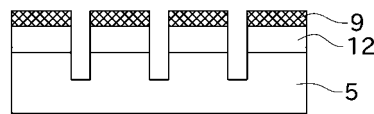
(b) MSE液相成長開始時



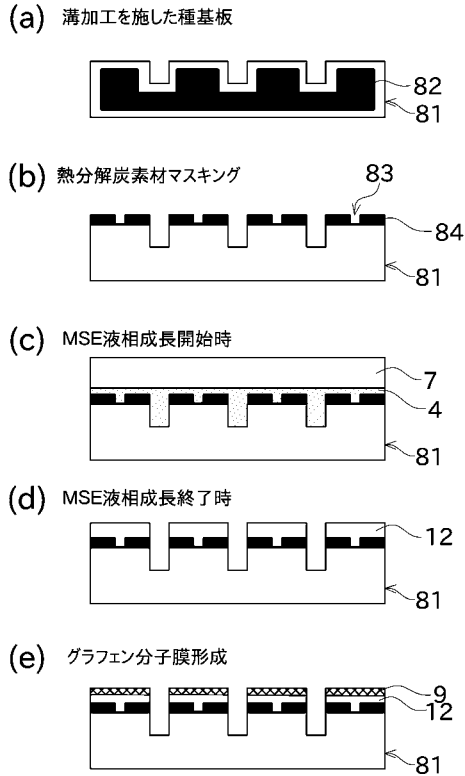
(c) MSE液相成長終了時



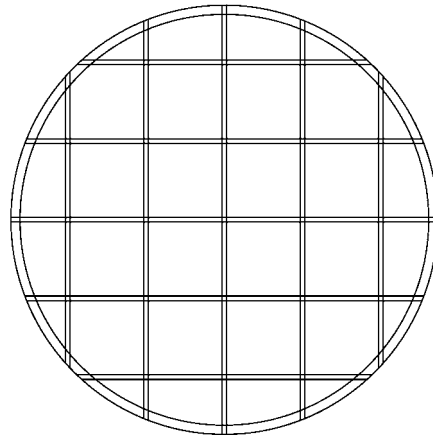
(d) グラフェン分子膜形成



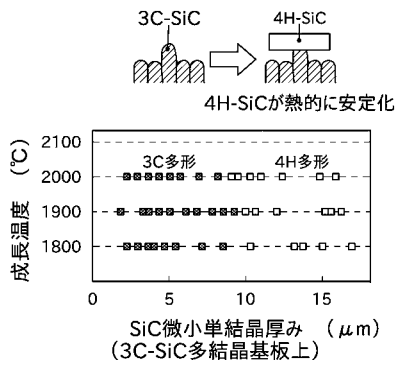
【図 2 4】



【図 2 5】

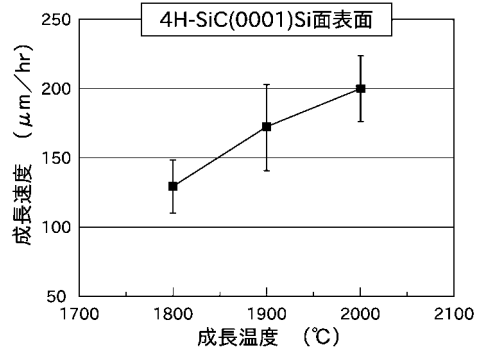


【図 2 7】

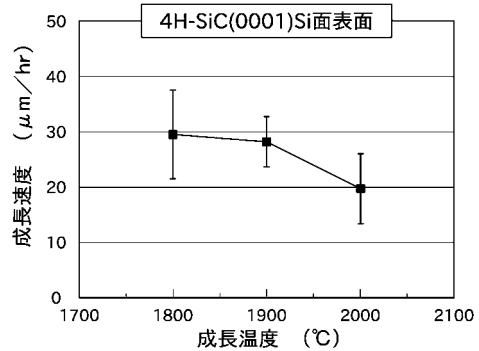


【図 2 8】

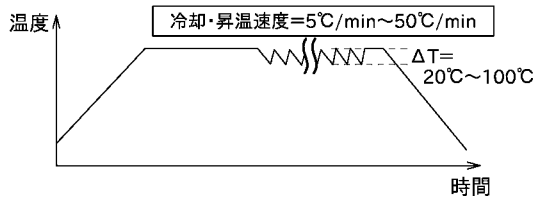
(a) 4H-SiC単結晶のa軸(水平)方向への成長速度変化



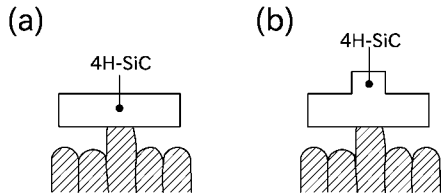
(b) 4H-SiC単結晶のc軸(垂直)方向への成長速度変化



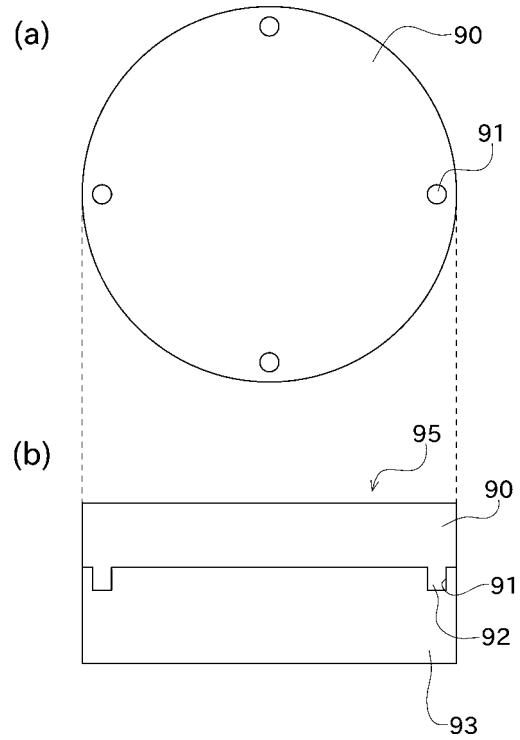
【 図 2 9 】



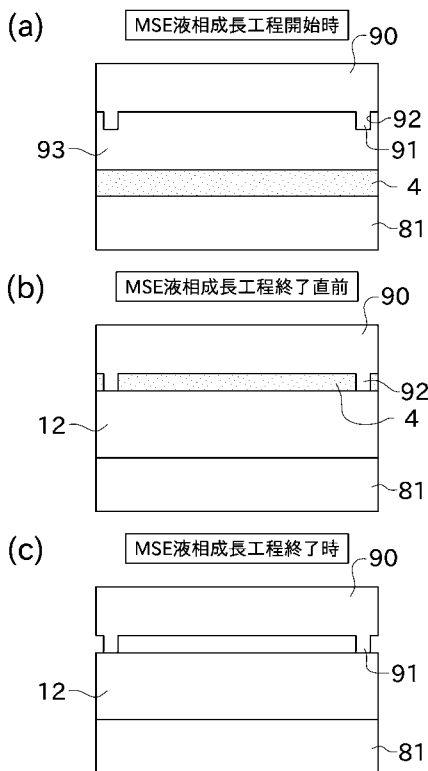
【 図 3 3 】



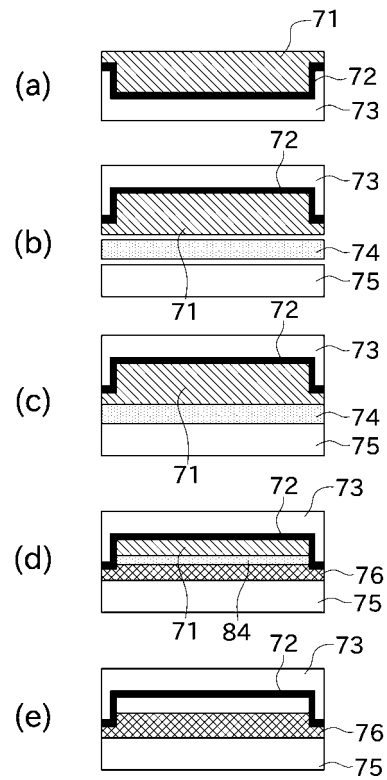
【 図 3 4 】



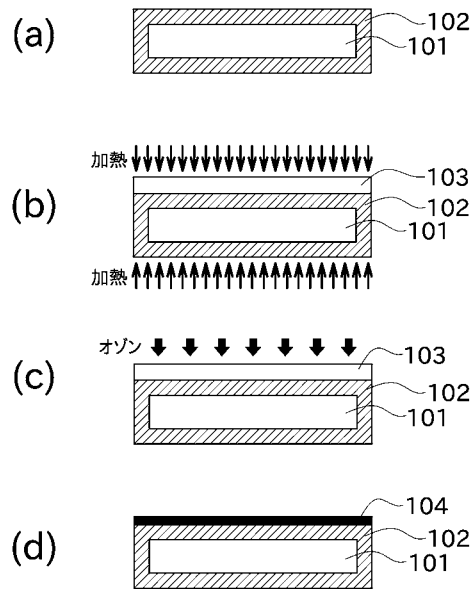
【 図 3 5 】



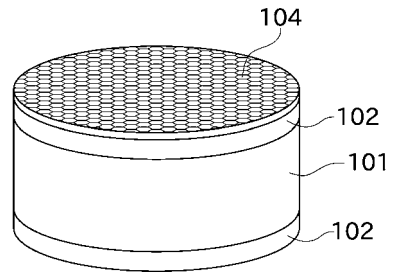
【 図 3 6 】



【 図 3 7 】

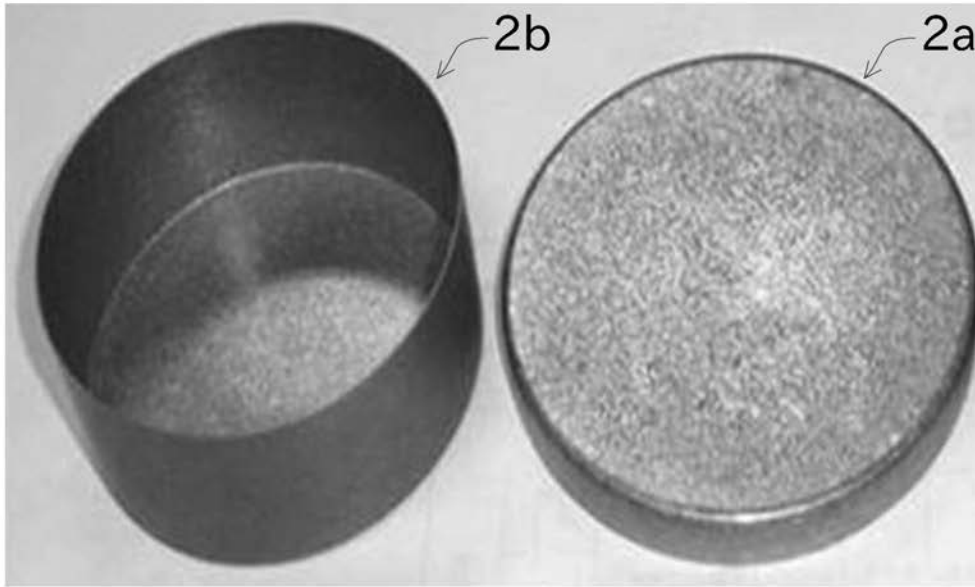


【 図 3 8 】

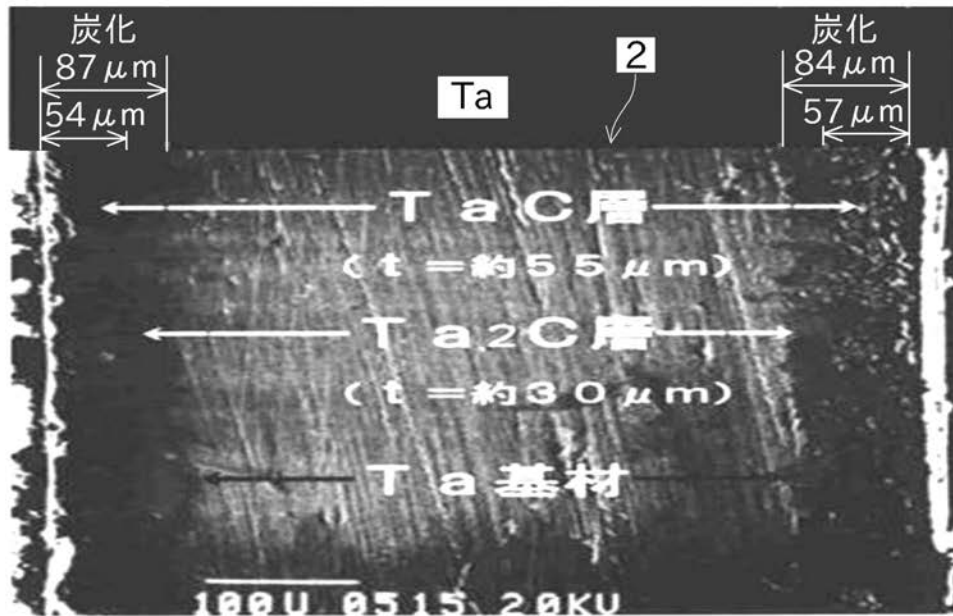


【図6】

(a)



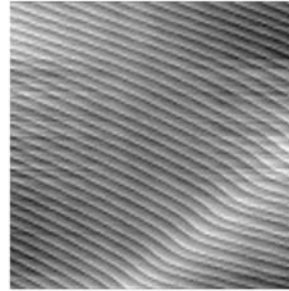
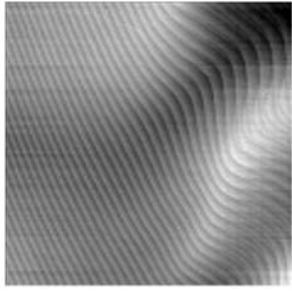
(b)





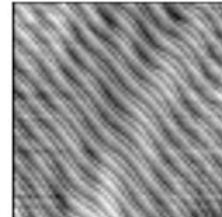
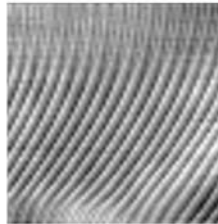
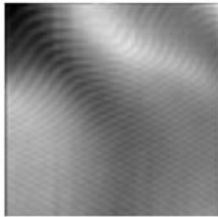
【図 1 1】

(a) 4H-SiC(0001)Si面 (b) 4H-SiC(000-1)C面



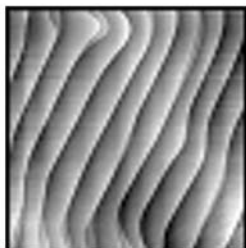
【図 1 3】

(a) 2050°C (b) 2100°C (c) 2150°C

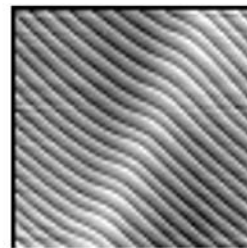


【図 1 5】

(a) 1600°C



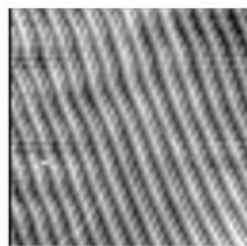
(b) 1900°C



(c) 2100°C

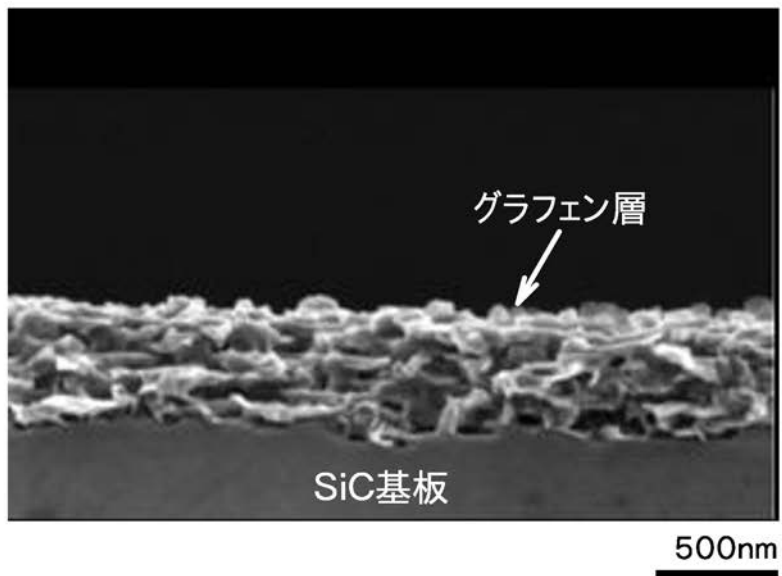


(d) 2150°C

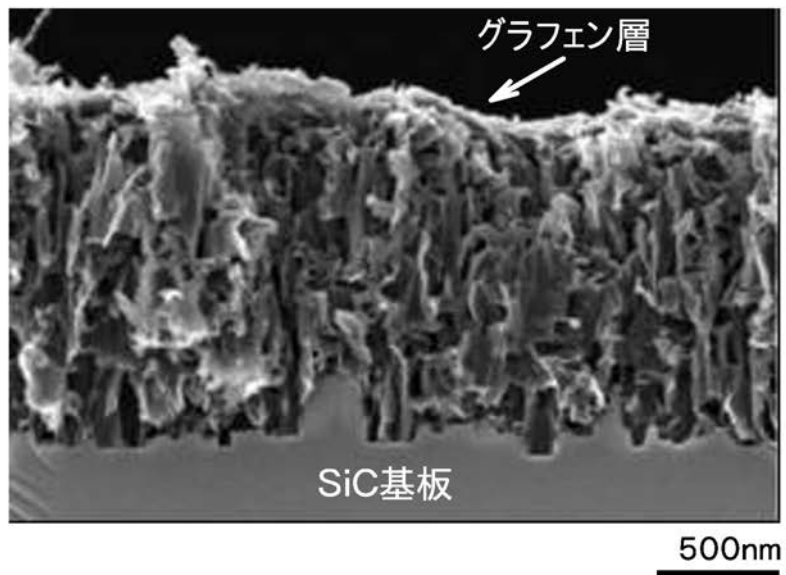


【図19】

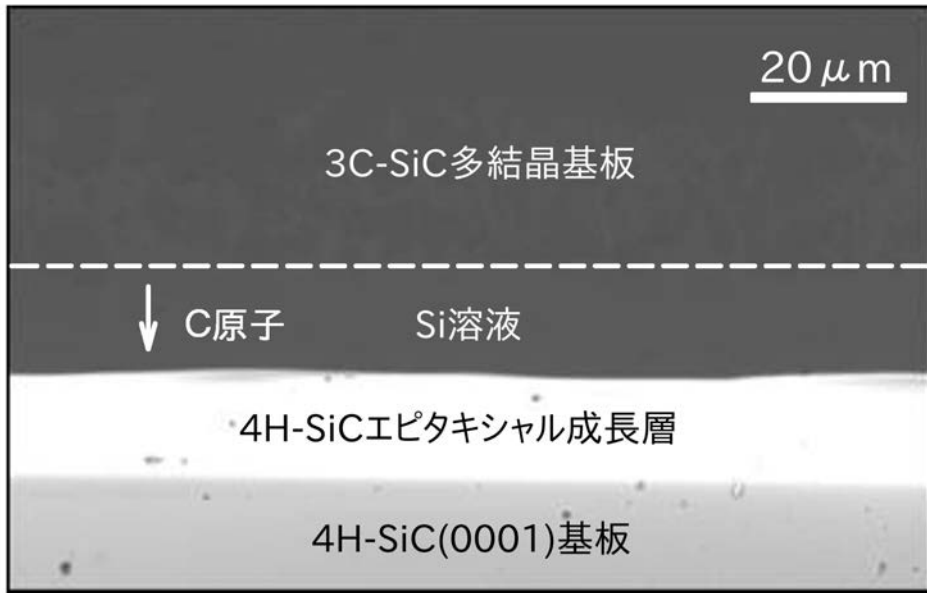
(a) Si面



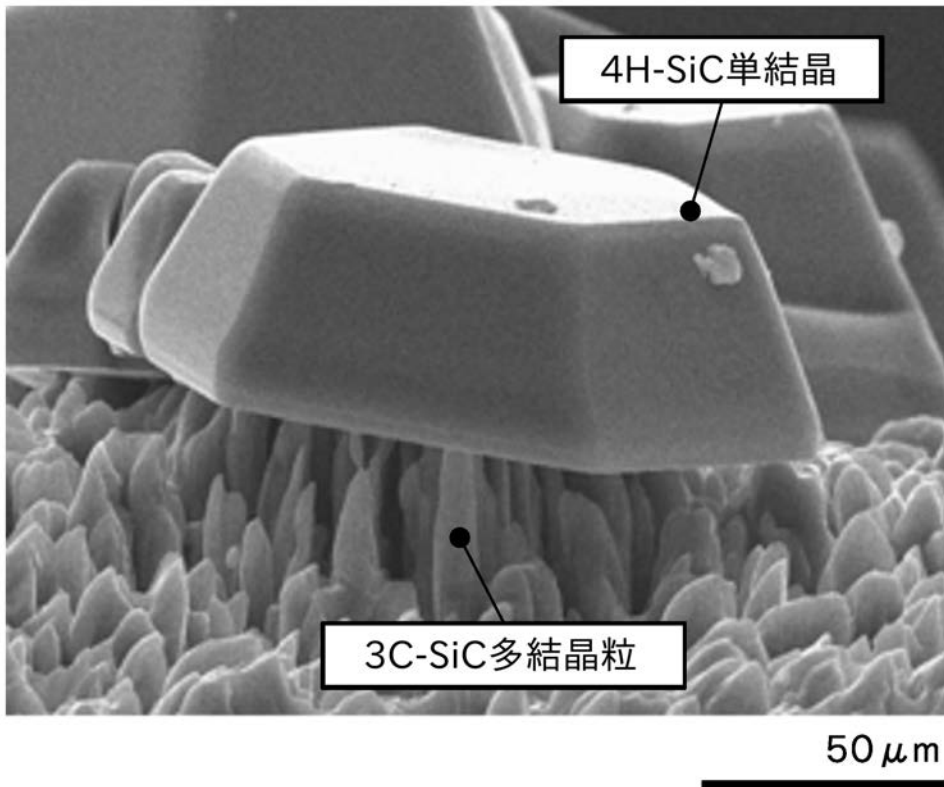
(b) C面



【図 2 1】

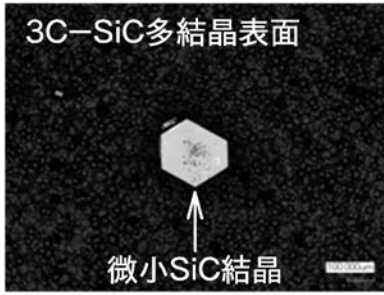


【図 2 6】

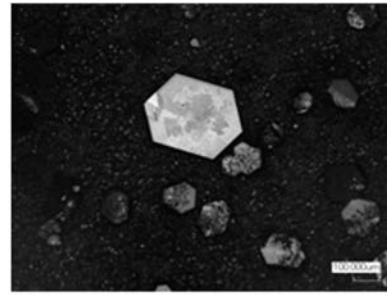


【図30】

(a) 「初期の定温保持プロセスあり」 (b) 「初期の定温保持プロセスなし」



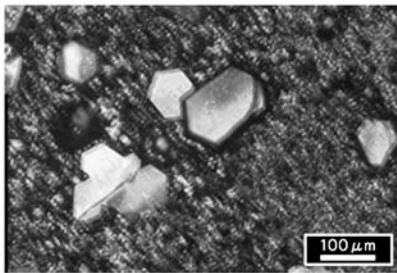
核形成頻度 : 小



核形成頻度 : 多

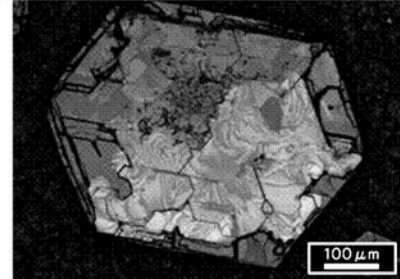
【図31】

(a) 「過冷却過程なし」



1900°C 10時間成長

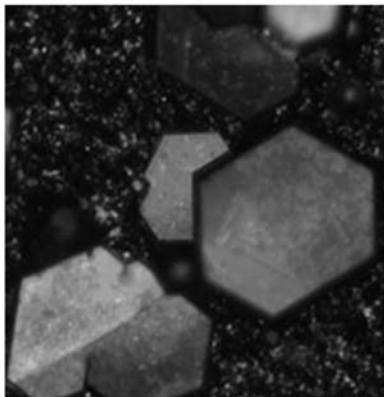
(b) 「過冷却過程あり」



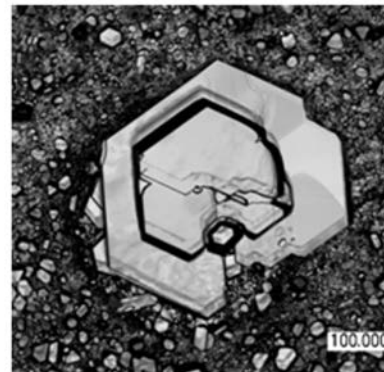
1850°C~1900°C 5時間成長

【図32】

(a) 「過冷却過程なし」



(b) 「過冷却過程あり」



---

フロントページの続き

(56)参考文献 特開2008-016691(JP,A)  
特開2004-002126(JP,A)  
特開2004-292305(JP,A)  
特開2005-126248(JP,A)  
特開平10-265208(JP,A)  
特開2009-062247(JP,A)  
特開2007-131504(JP,A)  
国際公開第2006/022282(WO,A1)

(58)調査した分野(Int.Cl., DB名)  
C30B 1/00 - 35/00  
JSTPlus(JDreamIII)