

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5177805号
(P5177805)

(45) 発行日 平成25年4月10日(2013.4.10)

(24) 登録日 平成25年1月18日(2013.1.18)

(51) Int.Cl.	F I
HO2M 3/155 (2006.01)	HO2M 3/155 A
HO2M 1/08 (2006.01)	HO2M 3/155 H
	HO2M 1/08 A
	HO2M 1/08 C

請求項の数 10 (全 31 頁)

(21) 出願番号 特願2010-544067 (P2010-544067)	(73) 特許権者 304028726 国立大学法人 大分大学 大分県大分市大字旦野原700番地
(86) (22) 出願日 平成21年12月22日(2009.12.22)	(74) 代理人 100080089 弁理士 牛木 護
(86) 国際出願番号 PCT/JP2009/071284	(72) 発明者 西嶋 仁浩 大分県大分市大字旦野原700番地 国立 大学法人大分大学構内宿舎1-23
(87) 国際公開番号 W02010/074055	審査官 永田 和彦
(87) 国際公開日 平成22年7月1日(2010.7.1)	
審査請求日 平成23年10月20日(2011.10.20)	
(31) 優先権主張番号 特願2008-327639 (P2008-327639)	
(32) 優先日 平成20年12月24日(2008.12.24)	
(33) 優先権主張国 日本国(JP)	
特許法第30条第1項適用 2009年9月10日電気 関係学会九州支部連合会発行の「平成21年度電気関係 学会九州支部連合大会(第62回連合大会)講演論文集 」に発表	
最終頁に続く	

(54) 【発明の名称】 電力供給装置

(57) 【特許請求の範囲】

【請求項1】

第1経路および前記第1経路と異なる第2経路のいずれかの経路を介して、負荷回路に電力を供給する電源と、

前記第1経路と前記第2経路とを切り替える切り替え部と、

前記第1経路から供給される第1電力値の基準となる供給期間を制御する第1スイッチと、

前記第1スイッチの開閉のタイミングを制御する開閉スイッチを含む駆動部と、

前記第2経路から供給される第2電力値の基準となる供給期間を制御する第2スイッチと、を備え、

前記第1電力値は、前記第2電力値より大であり、

前記第1経路は、前記駆動部の外部を経由すると共に、前記第2経路は、前記駆動部の内部を経由し、

前記開閉スイッチと前記第2スイッチとは、共通要素である電力供給装置。

【請求項2】

前記第1スイッチとインダクタとを有し、前記第1スイッチのスイッチングにより前記電源の入力電圧よりも低い出力電圧を生成し、前記第1経路で前記負荷回路に電力を供給する降圧形コンバータを備えた請求項1記載の電力供給装置。

【請求項3】

前記第1スイッチおよび前記第2スイッチのそれぞれは、電力の供給と停止を時間によ

って切り替える第 1 パルススイッチおよび第 2 パルススイッチを有し、前記第 1 パルススイッチおよび前記第 2 パルススイッチは、前記供給期間をパルス幅により制御し、

前記第 1 電力値および前記第 2 電力値は、前記パルス幅によって決定される請求項 1 記載の電力供給装置。

【請求項 4】

前記第 1 パルススイッチおよび前記第 2 パルススイッチのそれぞれは、ゲート端子への入力信号によって開閉が制御される MOS トランジスタを有する請求項 3 記載の電力供給装置。

【請求項 5】

前記第 2 パルススイッチは、直列接続された一対の MOS トランジスタを有する請求項 4 記載の電力供給装置。

【請求項 6】

前記切り替え部が、前記第 1 経路を選択する場合には、前記開閉スイッチの出力が、前記第 1 パルススイッチに含まれる MOS トランジスタのゲート入力となって前記第 1 パルススイッチの開閉期間を制御し、前記第 1 パルススイッチの開閉期間が、前記供給期間を決定して前記第 1 電力値を決定し、

前記切り替え部が、前記第 2 経路を選択する場合には、前記第 2 パルススイッチの開閉期間が、前記供給期間を決定して前記第 2 電力値を決定する請求項 4 記載の電力供給装置。

【請求項 7】

前記負荷回路が、前記第 1 電力値および前記第 2 電力値の内、いずれの電力値を必要とするかを検出する検出部を、更に備える請求項 1 記載の電力供給装置。

【請求項 8】

前記検出部は、前記負荷回路の動作モードに基づいて、前記第 1 電力値および前記第 2 電力値の内、いずれの電力値を必要とするかを検出する請求項 7 記載の電力供給装置。

【請求項 9】

前記切り替え部における前記第 1 経路および前記第 2 経路からの経路の選択を制御する制御部を、更に備える請求項 1 記載の電力供給装置。

【請求項 10】

前記第 2 スwitchの開閉のタイミングを制御するスイッチ制御部を更に備える請求項 1 記載の電力供給装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、負荷回路に供給する電力値を切り替えつつ供給できる電力供給装置に関し、例えば電力供給回路、スイッチング電源、スイッチング電源回路などに適用される。

【背景技術】

【0002】

従来、電源から負荷回路に電力を供給する（電圧や電流を供給する）スイッチング電源や電力供給回路などの電力供給装置が、電子回路や電子機器において用いられている。このような電力供給装置は、例えば DC - DC コンバータなどの装置として実現されることがある。

【0003】

近年の電子機器には、消費電力の削減や待機電力の削減などが求められており、負荷回路における動作も大電力を要するモードの場合と少量の電力を要するモードの場合とが存在する。特に、電子機器の大半は、中央演算処理装置（以下「CPU」という）と CPU により動作されるソフトウェアを含む。CPU は、大電力を要するモードと小電力を要するモードとを動作に含むことが多く、ソフトウェアも、大電力を要するモードと小電力を要するモードとを動作に含むことが多い。例えば、ソフトウェアが表示のみを行っている場合には、ソフトウェアを動作させる CPU は小電力を要し、ソフトウェアが演算を行っ

10

20

30

40

50

ている場合には、ソフトウェアを動作させるCPUは大電力を要する。

【0004】

従来の電力供給装置は、電源と、電源からの電力値をパルス幅で制御する(PWM(Pulse Width Modulation))パルススイッチと、パルススイッチの開閉を制御する駆動部とを備えている。このような構成の電力供給装置では、負荷回路に供給される電力値を変化させることに限界があり、小電力モードや待機モードなどにおいて、十分に消費電力を削減できなかった。

【0005】

また特にスイッチング電源においては、負荷に電力を伝送する主回路部の素子特性が、負荷電流の多い重負荷時を基準に定められてしまうため、負荷電流の少ない軽負荷時には、主回路部の電力効率を高くすることが難しい、という問題があった。

10

【0006】

このため、負荷回路に電力を供給する複数の経路を設け、複数の経路のそれぞれは、供給できる電力値が異なり、複数の経路を切り替える駆動部を備えるハイブリッドタイプの電力供給装置(DC-DCコンバータ)が提案されている(例えば、特許文献1参照)。

【特許文献1】特開2007-221981号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

特許文献1に開示されるDC-DCコンバータは、電力を供給する複数の経路を切り替えるスイッチに抵抗を接続して、応答時間の短縮を図っている。

20

【0008】

しかしながら、特許文献1に開示されるDC-DCコンバータは、異なる電力値を供給する複数の経路とこの経路を形成するスイッチなどの素子が、経路毎に個別に設けられているので、回路規模やコストが増大する問題がある。そのため、低コストでありながら軽負荷時から重負荷時まで幅広く高効率な電力供給装置を供給することができない不満があった。

【0009】

本発明は、これらの問題を鑑みて、従来使用されている電力供給装置に含まれる電子素子や要素を効率的に活用しつつ最小限の回路規模にて、負荷回路に大電力と小電力とを切り分けて、軽負荷時から重負荷時まで幅広く高効率な電力供給装置を提供することを目的とする。

30

【課題を解決するための手段】

【0010】

本発明の第1の発明に係る電力供給装置は、第1経路および第1経路と異なる第2経路のいずれかの経路を介して、負荷回路に電力を供給する電源と、第1経路と第2経路とを切り替える切り替え部と、第1経路から供給される第1電力値の基準となる供給期間を制御する第1スイッチと、第1スイッチの開閉のタイミングを制御する開閉スイッチを含む駆動部と、第2経路から供給される第2電力値の基準となる供給期間を制御する第2スイッチと、を備え、第1電力値は、第2電力値より大であり、第1経路は、駆動部の外部を経由すると共に、第2経路は、駆動部の内部を経由し、開閉スイッチと第2スイッチとは共通要素である。

40

【0011】

この構成により、回路規模の増大をもたらさずに、大電力である第1電力値と小電力である第2電力値とを異なる経路で、負荷回路に供給できる。また、電力値に合わせた素子によって電力値が制御できるので、不要な損失や消費電力が抑制できる。

【0012】

本発明の第2の発明に係る電力供給装置では、第1の発明に加えて、第1スイッチとインダクタとを有し、第1スイッチのスイッチングにより電源の入力電圧よりも低い出力電圧を生成し、第1経路で負荷回路に電力を供給する降圧形コンバータを備えている。

50

【 0 0 1 3 】

この構成により、電源の入力電圧よりも低い出力電圧を負荷回路に供給することができる。

【 0 0 1 4 】

本発明の第3の発明に係る電力供給装置では、第1の発明に加えて、第1スイッチおよび第2スイッチのそれぞれは、電力の供給と停止を時間によって切り替える第1パルススイッチおよび第2パルススイッチを有し、第1パルススイッチおよび第2パルススイッチは、供給期間をパルス幅により制御し、第1電力値および第2電力値は、パルス幅によって決定される。

【 0 0 1 5 】

この構成により、第1電力値と第2電力値は、正確に制御される。

【 0 0 1 6 】

本発明の第4の発明に係る電力供給装置では、第3の発明に加えて、第1パルススイッチおよび第2パルススイッチのそれぞれは、ゲート端子への入力信号によって開閉が制御されるMOSトランジスタを有する。

【 0 0 1 7 】

この構成により、パルス幅を決定する開閉期間が、容易に制御できる。

【 0 0 1 8 】

本発明の第5の発明に係る電力供給装置では、第4の発明に加えて、第2パルススイッチは、直列接続された一对のMOSトランジスタを有する。

【 0 0 1 9 】

この構成により、パルス幅を決定する開閉期間が、容易に制御できる。

【 0 0 2 0 】

本発明の第6の発明に係る電力供給装置では、第4の発明に加えて、切り替え部が、第1経路を選択する場合には、開閉スイッチの出力が、第1パルススイッチに含まれるMOSトランジスタのゲート入力となって第1パルススイッチの開閉期間を制御し、第1パルススイッチの開閉期間が、供給期間を決定して第1電力値を決定し、切り替え部が、第2経路を選択する場合には、第2パルススイッチの開閉期間が、供給期間を決定して第2電力値を決定する。

【 0 0 2 1 】

この構成により、大電流である第1電力値と小電流である第2電力値とが容易に制御できる。また、小電力である第2電力値は、小型の素子である第2パルススイッチの開閉期間によって制御されるので、スイッチング損失が抑制できる。

【 0 0 2 2 】

本発明の第7の発明に係る電力供給装置では、第1の発明に加えて、負荷回路が、第1電力値および第2電力値の内、いずれの電力値を必要とするかを検出する検出部を、更に備える。

【 0 0 2 3 】

この構成により、電力供給装置は、供給する電力値を確実に制御できる。

【 0 0 2 4 】

本発明の第8の発明に係る電力供給装置では、第7の発明に加えて、検出部は、負荷回路の動作モードに基づいて、第1電力値および第2電力値の内、いずれの電力値を必要とするかを検出する。

【 0 0 2 5 】

この構成により、電力供給装置は、負荷回路の動作内容を反映した電力を供給できる。

【 0 0 2 6 】

本発明の第9の発明に係る電力供給装置では、第1の発明に加えて、切り替え部における第1経路および第2経路からの経路の選択を制御する制御部を、更に備える。

【 0 0 2 7 】

この構成により、経路切り替えが容易に行える。特に、検出部の検出結果に従うことで

10

20

30

40

50

、経路は適切に切り替えられる。

【0028】

本発明の第10の発明に係る電力供給装置では、第1の発明に加えて、第2スイッチの開閉のタイミングを制御するスイッチ制御部を更に備える。

【0029】

この構成により、第1電流値と第2電流値の制御の基礎となる供給期間が適切に制御される。

【発明の効果】

【0030】

本発明の電力供給装置は、回路規模の増加を最小限に抑えつつ、負荷回路の必要性に応じて、大電力と小電力とを切り分けて負荷回路に供給できる。当然ながら、回路面積やコストも低減でき、軽負荷時から重負荷時まで幅広く高効率な電力供給装置を提供できる。

【0031】

また、ノイズの影響が考慮されたスイッチング電源に含まれる駆動部をそのまま流用するので、ノイズの影響を生じさせにくい。

【図面の簡単な説明】

【0032】

【図1】本発明の実施の形態1における電力供給装置の回路構成図である。

【図2】本発明の実施の形態1における電力供給装置の動作状態を示す回路構成図である。

。

【図3】本発明の実施の形態1における第1経路による電力供給を示すタイムチャートである。

【図4】本発明の実施の形態1における電力供給装置の動作状態を示す回路構成図である。

。

【図5】第2経路による電力供給を示すタイムチャートである。

【図6】本発明の実施の形態1における電力供給装置の回路構成図である。

【図7】本発明の実施の形態1における電力供給装置の回路構成図である。

【図8】本発明の実施の形態2における電力供給装置の回路構成図である。

【図9】本発明の実施の形態2における電力供給装置の動作状態を示す回路構成図である。

。

【図10】本発明の実施の形態2における電力供給装置の動作状態を示す回路構成図である。

【図11】本発明の実施の形態2における電力供給装置の動作状態を示す回路構成図である。

【図12】本発明の実施の形態2における電力供給装置の動作状態を示す回路構成図である。

【図13】本発明の実施の形態3における電力供給装置の回路構成図である。

【図14】本発明の実施の形態4における電力供給装置の回路構成図である。

【図15】本発明の実施の形態5における電力供給装置の回路構成図である。

【図16】本発明の実施の形態6における電力供給装置の回路構成図である。

【図17】本発明の実施の形態7における電子機器の斜視図である。

【発明を実施するための最良の形態】

【0033】

以下、図面を参照しながら、本発明の実施の形態を説明する。

【0034】

なお、電力供給装置は、電子回路、半導体集積回路、電子素子のいずれで実現されてもよく、制御の一部が論理回路やソフトウェアプログラムで実現されても良い。また、電力供給装置のみで提供されても、他の電子回路と組み合わせられた状態で供給されても良い。(実施の形態1)

まず、実施の形態1における電力供給装置の全体概要を、図1を用いて説明する。図1

10

20

30

40

50

は、本発明の実施の形態 1 における降圧形コンバータに適用した電力供給装置の回路構成図である。

(全体概要)

電力供給装置 1 は、第 1 経路 2 と第 2 経路 3 のいずれかの経路を介して負荷回路 4 に電力を供給する電源 5 と、第 1 経路 2 と第 2 経路 3 とを切り替える切り替え部 6 と、第 1 経路 2 から供給される第 1 電力値を制御する第 1 スイッチ 7 と、第 1 スイッチ 7 の開閉タイミングを制御する開閉スイッチ 8 と、開閉スイッチ 8 を含む駆動部 10 と、第 2 経路 3 から供給される第 2 電力値を制御する第 2 スイッチ 9 と、を備える。ここで、開閉スイッチ 8 と第 2 スイッチ 9 とは、同じ要素であって共通要素である。

【0035】

また、電力供給装置 1 はその他に、負荷回路 4 への入力波形を平滑化するフィルタとして、第 1 経路 2 に接続する第 1 インダクタ 11 と、第 2 経路 3 に接続する第 2 インダクタ 12 と、負荷回路 4 に並列接続する出力コンデンサ 13 と、を備える。

【0036】

ここでは、第 1 経路 2 によって電源 5 からの電源電圧よりも低い電圧を負荷回路 4 に供給するために、第 1 スイッチ 7 と、第 1 インダクタ 11 と、出力コンデンサ 13 とによる第 1 降圧チョッパ回路が形成される。また、第 1 経路 2 とは別な第 2 経路 3 によって、電源 5 からの入力電圧よりも低い電圧を負荷回路 4 に供給するために、第 2 スイッチ 9 と、第 2 インダクタ 12 と、出力コンデンサ 13 とによる第 2 降圧チョッパ回路が形成される。

【0037】

第 1 スイッチ 7 は、何れも N 型の MOS トランジスタ 19, 20 を有して構成され、MOS トランジスタ 19 のドレイン端子は電源 5 の正極端に接続し、MOS トランジスタ 19 のソース端子は第 1 インダクタ 11 の一端に接続される。また、MOS トランジスタ 20 のドレイン端子は、MOS トランジスタ 19 のソース端子に接続され、MOS トランジスタ 19 のドレイン端子は、前記電源 5 の負極端に接続して共に接地される。前記第 1 インダクタ 11 の他端には、出力コンデンサ 13 および負荷回路 4 の一端がそれぞれ接続され、これらの出力コンデンサ 13 および負荷回路 4 の他端が何れも接地されて、前述した第 1 降圧チョッパ回路を構成している。

【0038】

駆動部 10 は開閉スイッチ 8 を含んでおり、この開閉スイッチ 8 は、電源 5 の両端間に直列接続された一対の N 型の MOS トランジスタ 21, 22 を有している。ここでは、MOS トランジスタ 21 のドレインが電源 5 の正極端に接続され、MOS トランジスタ 21 のソースと MOS トランジスタ 22 のドレインが接続され、MOS トランジスタ 22 のソースが接地される。そして、MOS トランジスタ 21, 22 の接続点が、切り替えスイッチ 6 を介して MOS トランジスタ 20 のゲート端子に接続される。

【0039】

なお、図 1 では、負荷回路 4 までを含んで電力供給装置 1 として示されているが、電力供給装置 1 は、負荷回路 4 を含んでいても含んでいなくてもよい。例えば、負荷回路 4 以外の部分を電力供給装置とみなして、負荷回路 4 を含んだ状態の場合を電子回路とみなしても良い。

【0040】

第 1 経路 2 は、図 1 より明らかな通り、電源 5 から負荷回路 6 へ最短で接続される経路であって、駆動部 10 の外側を通過する。これに対して、第 2 経路 3 は、電源 5 から駆動部 10 の内部を通過して、負荷回路 4 に接続される。第 1 経路 2 から供給される電力値を第 1 電力値とし、第 2 経路 3 から供給される電力値を第 2 電力値とすると、第 1 電力値が第 2 電力値よりも大きくなるように、前記第 1 降圧チョッパ回路の各素子は、前記第 2 降圧チョッパ回路の各素子よりも、大電力に対応したものが選定される。

【0041】

これにより、負荷回路 4 が大電力を必要とする場合には、大電力である第 1 電力値を供

10

20

30

40

50

給する第1経路2が選択され、負荷回路4が小電力を必要とする場合には、小電力である第2電力値を供給する第2経路3が選択される。

【0042】

切り替え部6は、図1に示されるようにモード切り替え用のスイッチにより構成され、駆動部10とMOSトランジスタ20との間が短絡すると、電源5と負荷回路4とを接続する第1経路2によって、負荷回路4への電力供給が行なわれる。このとき、第1スイッチ7を構成するMOSトランジスタ19, 20の開閉によって、電源5から負荷回路4へ第1経路2を介して供給される第1電力値が制限される。

【0043】

一方、切り替え部6によって、駆動部10と第2インダクタ12との間が短絡すると、第2経路3によって、負荷回路4への電力供給が行なわれる。このとき、第2スイッチ9を構成するMOSトランジスタ21, 22の開閉によって、電源5から負荷回路4へ第2経路3を介して供給される第2電力値が制御される。

10

【0044】

負荷回路4が小電力しか必要としない場合に、大電力である第1電力値を供給する第1経路2を用いて負荷回路4に電力を供給するよりも、小電力である第2電力値を供給する第2経路3を用いて負荷回路4に電力を供給する方が、損失低減や消費電力軽減の面で優れている。

【0045】

例えば、第1経路2を経由して負荷回路4に電力が供給される場合、第1電力値は第1スイッチ7を構成するMOSトランジスタ19, 20の開閉期間によって制御される。ここでは、負荷回路4が通常負荷または重負荷時に、切り替え部6によって第1経路2による電力供給を行なうので、第1スイッチ7は耐圧や動作性能の面から、大型の素子を必要とする。一方で、開閉スイッチ8(すなわち第2スイッチ9)は、第1スイッチ7の開閉の切り替えのみを行えばよいので、耐圧や動作性能の面から、小型の素子で十分である。

20

【0046】

第2経路3を経由して負荷回路4に電力が供給される場合、第2電力値は、第2スイッチ9を構成するMOSトランジスタ21, 22の開閉期間によって制御される。ここでは、負荷回路4が軽負荷時に、切り替え部6によって第2経路3による電力供給を行なうので、第2経路3で供給される第2電力値は小さく済み、この点からも、第2スイッチ9は小型の素子で十分である。

30

【0047】

すなわち、第1スイッチ7は、大型の素子を必要とし、第2スイッチ9は、小型の素子で足りる。スイッチを構成する素子が大きければ大きいほど、スイッチの開閉時の損失が大きくなるので、電力供給装置1全体での消費電力が大きくなる。このため、負荷回路4が小電力しか要らない場合には、大型の素子である第1スイッチ7により電力値を制御するよりも、小型の素子である第2スイッチ9により電力値を制御することが好適である。

【0048】

以上のことから、損失や消費電力の増加を防止しつつ、大電力や小電力を必要とする負荷回路4へ大電力と小電力を切り替えて供給するには、大型素子である第1スイッチ7を用いる第1経路2と、小型素子である第2スイッチ9を用いる第2経路3とが切り替えられることが好適である。

40

【0049】

このように電力供給装置1は、切り替え部6によって第1経路2と第2経路3とを切り替え、第1経路2から供給される第1電力値を、第1スイッチ7によって制御し(第1スイッチ7は、開閉スイッチ8で制御される)、第2経路3から供給される第2電力値を、第2スイッチ9によって制御する。

【0050】

また、第2スイッチ9は、第1スイッチ7の開閉タイミングを制御する開閉スイッチ8と同じ要素を流用したものであるため、余分な回路素子の追加も不要である。そもそも、第2

50

スイッチ 9 は、第 1 スイッチ 7 の開閉タイミングに必須の要素である開閉スイッチ 8 であって、第 2 経路 3 の電流値を制御するのに必要となる第 2 スイッチ 9 は、何らの回路素子追加にはつながらない。

【 0 0 5 1 】

また、小電力供給用の第 2 経路 3 を、第 2 スイッチ 9 を経由して構成する際に、第 2 スイッチ 9 は、もともと存在している駆動部 10 に含まれる開閉スイッチ 8 であるので、電子回路上でのノイズ対策も施されている。このため、第 2 スイッチ 9 (開閉スイッチ 8) を利用した第 2 経路 3 による第 2 電力値の供給においては、余分なノイズ発生も防止できる。

【 0 0 5 2 】

このように、実施の形態 1 における電力供給装置は、回路規模の増加、ノイズの増加、損失の増加および消費電力の増加を防止しつつ、負荷回路 4 へ、必要に応じて大電力と小電力を切り替えて供給でき、軽負荷時から重負荷時まで幅広く高効率な電力供給装置を提供できる。

【 0 0 5 3 】

次に、各部の詳細について、説明する。

【 0 0 5 4 】

(電源)

電源 5 は、実際の電力を生じさせて電力を負荷回路 4 に供給する。電源 5 は、家庭用電源であったり、バッテリーや電池であったりする。

【 0 0 5 5 】

(負荷回路)

負荷回路 4 は、電源供給装置 1 によって、電源 5 から電力を供給される。

【 0 0 5 6 】

負荷回路 4 は、電力の供給を受けて所定の動作をする電子回路、半導体集積回路、CPU、DSP (Digital Signal Processor) などを含む。負荷回路 4 の有する形態にかかわらず、負荷回路 4 は、電力を受けて所定の動作を行う。

【 0 0 5 7 】

負荷回路 4 は、種々の動作を含んでいるので、動作内容によっては、必要とする電力値が異なる。動作が複雑である場合には、負荷回路 4 は大きな電力を必要とし、動作が単純である場合には、負荷回路 4 は小さな電力を必要とする。

【 0 0 5 8 】

ここで、負荷回路 4 が CPU である場合には、負荷回路 4 が動作させるのは、ソフトウェアプログラムとなることが多い。ソフトウェアプログラムは、ユーザーの処理内容によっては、複雑な動作を行うこともあれば、簡単な動作を行うこともある。例えば、ソフトウェアプログラムが表示のみを行っている場合には、ソフトウェアプログラムを動作させる CPU は小電力を要し、ソフトウェアプログラムが演算を行っている場合には、ソフトウェアプログラムを動作させる CPU は大電力を要する。特に、負荷回路 4 が CPU である場合には、ソフトウェアプログラムの動作の変化が激しいので、負荷回路 4 が必要とする電力の変化も激しくなる。

【 0 0 5 9 】

このように、負荷回路 4 の必要とする電力の値は、動作内容の変化に応じて、頻繁に変化する。電力供給装置 1 に備えられている電源 5 は、家庭用電源、電池やバッテリーであるので、電源 5 そのものは、供給する電力値を変化させるのは困難である。電力供給装置 1 は、スイッチング素子のスイッチングにより電源 5 からの電力供給期間を可変することで、負荷回路 4 への電力値を制御する。しかし負荷回路 4 は、大電力と小電力を要する場合とがあり、前記スイッチング素子のスイッチングでの損失を、大電流の場合と小電流の場合とで切り分けることが効率的である。

【 0 0 6 0 】

このため、負荷回路 4 が大電流を必要とする場合には、大型素子でスイッチングできる

10

20

30

40

50

第1経路2によって電力が供給される。負荷回路4が小電流を必要とする場合には、小型素子でスイッチングできる第2経路3によって電力が供給され、軽負荷時から重負荷時まで幅広く高効率な電力供給装置1を提供できる。

【0061】

なお、負荷回路4がCPU以外の電子回路や半導体集積回路などであっても、負荷回路4が必要とする電力値は、時間によって変化する。

【0062】

また、負荷回路4は、回路なる用語を含んでいるが、物理的な回路以外にも、論理回路やソフトウェアプログラムを一部もしくは全部に含んでも良いし、メモリやROMなどを含んでも良い。

【0063】

(第1経路、第2経路、切り替え部)

電力供給装置1は、電源5から負荷回路4への電力供給経路として、第1経路2と第2経路3とを備える。第1経路2は、大電流である第1電力値に基づく電力を負荷回路4に供給する。第2経路3は、小電力である第2電力値に基づく電力を、負荷回路4に供給する。ここで、第1電力値は、第2電力値よりも大きい。

【0064】

切り替え部6は、第1経路2と第2経路3とを切り替える。切り替え部6は、図1に示されるように、MOSトランジスタ20の前段にあるスイッチにより構成され、このスイッチがMOSトランジスタ20側に短絡すると、電源5から負荷回路4までの第1経路2によって、負荷回路4への電力供給が行なわれる。このとき、第1経路2による電力供給が行なわれるのと反対に、第2経路3による電力供給は遮断される。切り替え部6のスイッチは、MOSトランジスタ20と接続されるか第2経路3と接続されるかで切り替わるからである。更に、電源5から第1スイッチ7に対して、駆動部10を介して駆動信号が与えられる。

【0065】

一方、切り替え部6のスイッチが第2経路3側に短絡すると、電源5から負荷回路4までの第1経路2による電力供給が遮断されて、駆動部10を経由して電源5から負荷回路4へつながる第2経路3による電力供給が可能となる。

【0066】

切り替え部6はモード切り替え用のスイッチを含むが、これ以外の要素を含んでも良く、MOSトランジスタによってスイッチが実現されてもよい。また、図1には示されていないが、切り替え部6が有するスイッチの切り替えを実行する制御部が設けられても良い。

【0067】

いずれにしても、切り替え部6は、電源5から負荷回路4への電力供給経路を、第1経路2と第2経路3とのいずれかに切り替える。

【0068】

(第1スイッチ、開閉スイッチ、第2スイッチ)

第1スイッチ7は、第1経路2から負荷回路4に供給される電力の値である第1電力値の基準となる供給期間を制御する。第1スイッチ7は、第1経路2の短絡と開放を決定するメインスイッチとしてのMOSトランジスタ19と、第1経路2と接地11とを接続する線路の短絡と開放を決定する同期整流スイッチとしてのMOSトランジスタ20であり、これらのMOSトランジスタ19, 20は、一方が短絡しているときに他方が開放し、一方が開放しているときに他方が短絡して共にスイッチングされ、その開閉期間は、開閉スイッチ8によって制御される。

【0069】

一方、第2スイッチ9は、開閉スイッチ8と同一要素であり、開閉スイッチ8が流用される。

【0070】

10

20

30

40

50

第2スイッチ9は、本来は第1スイッチ7を開閉させるためのスイッチであるが、第2経路3を経由して電力を供給する場合の、電源5からの電力供給期間を決定する。第2スイッチ9は、直列接続したMOSトランジスタ21, 22からなり、第2経路3の短絡と開放を直接制御できるので、MOSトランジスタ21が短絡し、MOSトランジスタ22が開放している場合には、電源5から負荷回路4までの第2経路3は導電しており、MOSトランジスタ21が開放し、MOSトランジスタ22が短絡している場合には、電源5から負荷回路4までの第2経路3は遮断されている。

【0071】

このように、第1経路2は、開閉スイッチ8と第1スイッチ7との組み合わせにより、電源5からの電力供給期間を決定する。第2経路3は、第2スイッチ9によって、電源5からの電力供給期間を決定する。

10

【0072】

ここで、第1スイッチ7と第2スイッチ9とのそれぞれは、開閉期間を、パルス幅をもって決定する第1パルススイッチと第2パルススイッチを有していても良い。

【0073】

パルススイッチは、スイッチの開閉期間を制御端子に与えられるパルス幅によって制御する。すなわちスイッチが短絡（閉じている状態）の期間と、開放（開いている状態）の期間は、それぞれタイミングチャート上では、時間軸上の幅として表される。

【0074】

例えば、負荷回路4に供給される電力値は、ある所定期間において電力が供給される期間を示すパルスの積分によって定まる。パルススイッチは、スイッチの開閉期間をパルス幅で制御できるので、パルススイッチは、電力値を容易に制御できる。

20

【0075】

例えば、短絡となるパルス幅が長ければ、それだけ電源5と負荷回路4との導電期間が長くなるので、積分値は大きくなり、所定期間における電力値は大きくなる。逆に、開放となるパルス幅が長ければ、それだけ電源5と負荷回路4との遮断期間が長くなるので、積分値が小さくなり、所定期間における電力値は小さくなる。

【0076】

実際の電子回路や電子機器においては、負荷回路と電源を直接導電したままにするのではなく、時間軸上で、電源と負荷回路との導電期間を、上述のようなパルススイッチで細かく制御して、所定期間における積分値によって、負荷回路への電力値が定まる。

30

【0077】

また、パルススイッチは、前記制御端子としてゲート入力によって開閉が制御されるMOSトランジスタであることも好適である。

【0078】

MOSトランジスタは、ゲート、ソースおよびドレインの3つの端子を有し、ゲート入力の値によって、ソースとドレイン間が短絡もしくは開放される。また、MOSトランジスタは半導体集積回路への作りこみが容易で、ゲート入力の制御のみで、開閉を制御できる理想的なスイッチとなる。また、MOSトランジスタのトランジスタサイズを調整することで、耐圧や動作性能を制御できるので、第1スイッチ7、第2スイッチ9（すなわち開閉スイッチ8）が、MOSトランジスタで構成されていると、これらのスイッチが対応すべき電圧や電力に、容易に対応できる。

40

【0079】

図2および図4は、本発明の実施の形態1における電力供給装置の動作状態を示す回路構成図である。図2は、切り替え部6が第1経路2を選択している場合を示しており、図4は、切り替え部6が第2経路3を選択している場合を示している。第1スイッチ7がMOSトランジスタ19, 20を備え、第2スイッチ9がMOSトランジスタ21, 22を備えることで、パルス幅をもった開閉期間を容易に形成できて、電力供給装置1は、負荷回路4への電力値を容易に制御できる。

【0080】

50

(第1経路での電力供給)

次に、第1経路2での電力供給の動作について説明する。ここでは、第1スイッチ7と第2スイッチ9がMOSトランジスタである場合について説明する。まず、図2、図3を用いて、第1経路2を介して、電源5が負荷回路4に電力を供給する動作を説明する。図3は、本発明の実施の形態1における第1経路2による電力供給を示すタイムチャートである。

【0081】

図2に示されるように、切り替え部6は、駆動部10とMOSトランジスタ20のゲートとの間を短絡しており、MOSトランジスタ20は、駆動部10を有する開閉スイッチ8(第2スイッチ9)からの制御を受けるようになる。このとき、駆動部10からのパルス駆動信号がMOSトランジスタ20に与えられると共に、別なパルス駆動信号がMOSトランジスタ19に与えられ、それによりMOSトランジスタ19、20が互いに対称的に開閉動作することで、第1経路2を介して電源5から負荷回路4への電力供給が行なわれる。

10

【0082】

駆動部10においては、MOSトランジスタ21のソースとMOSトランジスタ22のドレインが接続されており、図2に示す状態では、その接続点がMOSトランジスタ20のゲート端子に接続する。MOSトランジスタ20の短絡(ON:オン)と開放(OFF:オフ)は、ゲートに入力する電圧値(Hiレベル電圧であるかLoレベル電圧であるか)で決定される。このため、一对のMOSトランジスタ21、22の短絡および開放によって、MOSトランジスタ20の短絡と開放が決められる。

20

【0083】

具体的には、MOSトランジスタ21、22のゲートに対して、互いに対称のパルス制御信号がそれぞれ与えられ、ハイサイドのMOSトランジスタ21が短絡すると、ローサイドのMOSトランジスタ22が開放して、電源5からMOSトランジスタ21を介して、MOSトランジスタ20のゲートにHiレベルの電圧が与えられる。一方、パルス制御信号が反転して、MOSトランジスタ21が開放し、MOSトランジスタ22が短絡すると、MOSトランジスタ20のゲートはLoレベルの電圧となり、そのゲートに蓄積した電荷が速やかに放電する。このような動作を繰り返すことで、駆動部10からMOSトランジスタ20のゲートにパルス駆動信号が供給される。

30

【0084】

また、MOSトランジスタ19は、MOSトランジスタ20と対称的に短絡または開放される。MOSトランジスタ19の駆動部に関する具体例は、後述する実施例で説明する。

【0085】

そして、MOSトランジスタ19が短絡し、MOSトランジスタ20が開放すると、電源5から第1インダクタ11を通して負荷回路4に電力が供給され、第1インダクタ11にエネルギーが蓄積される。一方、MOSトランジスタ19が開放し、MOSトランジスタ20が短絡すると、それまで第1インダクタ11に蓄えられていたエネルギーが引き続き負荷回路4に電力として供給される。このとき、第1インダクタ11の両端間には、電源5からの電源電圧よりも低い電圧が、負荷回路4への入力電圧として発生する。

40

【0086】

負荷回路4が所定期間に得る電力値(第1電力値)は、周期的に短絡または開放を繰り返すMOSトランジスタ19の開閉期間によって定まる。

【0087】

一对のMOSトランジスタ21、22のそれぞれは、対称動作するMOSトランジスタであることが好ましい。すなわち、MOSトランジスタ21が短絡(ON)の場合には、MOSトランジスタ22が開放(OFF)となっており、MOSトランジスタ21が開放(OFF)の場合には、MOSトランジスタ22が短絡(ON)となることが好ましい。このような対称性を有することで、MOSトランジスタ21のみが短絡している場合には、駆

50

動部 10 の出力には、電源 5 の電圧に基づく信号が供給され、MOS トランジスタ 22 のみが短絡している場合には、駆動部 10 の出力には、接地電圧に基づく信号が供給されるからである。駆動部 10 の出力は、そのまま第 1 スイッチ 7 を構成する MOS トランジスタ 20 のゲート端子への入力となる。

【 0088 】

一对の MOS トランジスタ 21, 22 において、MOS トランジスタ 21 が短絡 (ON) になると、電源 5 からの電圧が、そのまま MOS トランジスタ 20 のゲート端子に入力することになる。電源 5 からの電圧がそのまま MOS トランジスタ 20 のゲート端子に入力することで、MOS トランジスタ 20 のゲート電圧には Hi レベル信号が入力する。

【 0089 】

ここで、MOS トランジスタ 20 が N-MOS トランジスタの場合には、ゲート端子に Hi レベル信号が入力すると、MOS トランジスタ 20 が短絡 (ON) となる。このため、MOS トランジスタ 21 が N-MOS トランジスタであって、MOS トランジスタ 21 が短絡した状態では、MOS トランジスタ 20 が短絡する。MOS トランジスタ 20 が短絡状態であると、MOS トランジスタ 19 は開放状態となり、第 1 インダクタ 11 に蓄積されたエネルギーが、負荷回路 4 に電力として供給される。

【 0090 】

一方、MOS トランジスタ 22 が短絡 (ON) になる (MOS トランジスタ 21 は開放) と、MOS トランジスタ 20 のゲート端子は接地され、Lo レベルの電圧となる。ここで、MOS トランジスタ 20 が N-MOS トランジスタの場合には、ゲート電圧が Lo レベルになると開放 (OFF) される。このため、MOS トランジスタ 22 が N-MOS トランジスタであって、MOS トランジスタ 22 が短絡した状態では、MOS トランジスタ 20 が開放される。MOS トランジスタ 20 が開放状態であると、MOS トランジスタ 19 は短絡状態となり、第 1 経路 2 から接地 11 にかけての線路が遮断され、電源 5 からの電力は、第 1 インダクタ 11 を通して直接負荷電力 4 に供給される。すなわち、所定期間において電源 5 からの電力供給が行われる期間が生じる。

【 0091 】

このように、所定期間内において、駆動部 10 に含まれる開閉スイッチ 8 (= 第 2 スイッチ 9) の出力が、Hi レベルと Lo レベルの電圧に切り替わることで、MOS トランジスタ 19, 20 をスイッチング動作させ、負荷回路 4 に電源 5 からの電力を供給することができる。所定時間における、電力が供給される期間の積分値が、負荷回路 4 に供給される電力値 (この場合は、第 1 経路 2 による供給に基づく第 1 電力値) となる。

【 0092 】

第 1 経路 2 による第 1 電力値について、図 3 を用いて説明する。

【 0093 】

図 3 のタイムチャートは、上から MOS トランジスタ 21 の状態、MOS トランジスタ 19 の状態、MOS トランジスタ 20 の状態を示している。図 3 では、MOS トランジスタ 21 が短絡 (オン) と開放 (オフ) を繰り返す。MOS トランジスタ 21 が短絡する一方で、MOS トランジスタ 22 が開放すると、開閉スイッチ 8 には、電源 5 から分流した電圧信号が供給される。ただし、開閉スイッチ 8 が MOS トランジスタ 20 に出力する信号の電流値は、後述の第 2 経路 3 として開閉スイッチ 8 を流れる電流値よりも小さい。

【 0094 】

開閉スイッチ 8 の状態変化に合わせて、第 1 スイッチ 7 の開閉が決定される。第 1 スイッチ 7 の開閉に合わせて、負荷回路 4 には電源 5 からの電力が供給される。ここで、MOS トランジスタ 19 の短絡期間が長ければ、所定期間内に負荷回路 4 へ与えられる電力の積分値は大きくなるので、第 1 電力値の大きさは、MOS トランジスタ 19 の開閉動作 (すなわち、開閉スイッチ 8 の開閉動作) によって定まる。

【 0095 】

なお、Hi レベル信号とは、所定電位よりも高い電圧を有する信号であり、Lo レベル信号とは所定電位よりも低い電圧を有する信号であり、MOS トランジスタの動作を制御

10

20

30

40

50

する電位閾値によって分けられる信号である。また、MOSトランジスタやスイッチの短絡は「ON」の状態と同義であり、MOSトランジスタやスイッチの開放は「OFF」の状態と同義である。

【0096】

また、MOSトランジスタ20がP-MOSトランジスタの場合には、N-MOSトランジスタと逆の動作をする。すなわち、ゲート端子にHiレベル信号が入力する場合にP-MOSトランジスタは開放され、ゲート端子にLoレベル信号が入力する場合にN-MOSトランジスタは短絡する。すなわち、一对のMOSトランジスタ21が短絡する場合には、MOSトランジスタ20は、開放され、一对のMOSトランジスタ22が短絡する場合には、MOSトランジスタ20は、短絡する。このように、MOSトランジスタ20がP-MOSトランジスタである場合には、N-MOSトランジスタの場合と真逆の動作になる。

10

【0097】

また、第1スイッチ7が備えるMOSトランジスタ20は、そのドレイン端子およびソース端子に、電源5から供給される大電力に対応する必要があるため、大きな素子サイズを必要とする。このため、MOSトランジスタ20の素子サイズは大きい。このため、小電力を供給する場合にMOSトランジスタ20のスイッチング動作を必要とすると、不要な損失、不要なノイズおよび不要な消費電力を生じさせてしまう。一方で、第2スイッチ9が有する一对のMOSトランジスタ21, 22は、電源5の出力が接続されるが、MOSトランジスタ20の開閉を実行すればよいだけなので、大きな耐圧を必要とせず、小さな素子サイズでよい。

20

【0098】

このため、大電力である第1電力値(第1経路2を經由して供給される)を供給する場合には、素子サイズの大きな第1スイッチ7により電力値を制御するのが好ましいが、小電力である第2電力値を供給する場合には、第2経路3を經由して、素子サイズの小さな第2スイッチ9により電力値を制御するのが好ましい。

【0099】

なお、開閉スイッチ8が一对のMOSトランジスタ21, 22を有する構成を説明したが、開閉スイッチ8がこれ以外の構成を有していても良い。

【0100】

(第2経路での電力供給)

次に、第2経路3での負荷回路4への電力供給について、図4, 図5を用いて説明する。図4は、本発明の実施の形態1における電力供給装置の動作状態を示す回路構成図であり、図5は、第2経路3による電力供給を示すタイムチャートである。

30

【0101】

図4に示されるように、切り替え部6は、駆動部10と第2インダクタ12との間を短絡しており、MOSトランジスタ20への駆動信号の供給は遮断され、電源5から駆動部10を經由する第2経路3による電力の供給を可能にする。なお、駆動部10が含む第2スイッチ9の開閉動作によって、第2経路3の実際の電力供給が制御される。また、MOSトランジスタ20と共にMOSトランジスタ19のスイッチング動作も停止する。

40

【0102】

第2スイッチ9は、開閉スイッチ8と共通要素であって、物理的、回路的に区別されない。第2スイッチ9は、図2で説明したのと同様に、一对のMOSトランジスタ21, 22を有している。勿論、第2スイッチ9は、これ以外の構成を有していても良い。

【0103】

一对をなすMOSトランジスタ21のソースとMOSトランジスタ22のドレインが接続されており、図4に示す状態では、その接続点が第2インダクタ12の一端に接続する。

【0104】

一对のMOSトランジスタ21, 22のそれぞれは、対称動作するMOSトランジスタ

50

であることが好ましい。すなわち、MOSトランジスタ21が短絡(ON)の場合には、MOSトランジスタ22が開放(OFF)となっており、MOSトランジスタ21が開放(OFF)の場合には、MOSトランジスタ22が短絡(ON)となることが好ましい。このような対称性を有することで、MOSトランジスタ21のみが短絡している場合には、駆動部10の出力には、電源5の電圧に基づく信号が供給され、MOSトランジスタ22のみが短絡している場合には、駆動部10の出力には、接地電圧に基づく信号が供給されるからである。一対のMOSトランジスタ21, 22は、電源5からの出力を断続的に伝えるので、第2経路3は、第2スイッチ9の開閉だけで、負荷回路4への電力供給を制御することができる。

【0105】

MOSトランジスタ21が短絡してMOSトランジスタ22が開放されている場合には、第2スイッチ9は、電源5からの電力を第2インダクタ12に出力する。すなわち、MOSトランジスタ21が短絡している期間(これを第2スイッチ9がONである期間とする)には、第2インダクタ12を通して負荷回路4に電源5から電力が供給される。

【0106】

一方、MOSトランジスタ21が開放されてMOSトランジスタ22が短絡している場合には、第2インダクタ12の一端が接地され、それまで第2インダクタ2に蓄えられていたエネルギーが負荷回路4に放出される。このため、MOSトランジスタ21が開放されている期間(これを第2スイッチ9がOFFである期間とする)には、第2インダクタ2に蓄えられていたエネルギーが、負荷回路4への電力として供給される。

【0107】

第2経路3を経由して負荷回路4に供給される第2電力値は、電源5からの電力供給期間の積分値で決定される。

【0108】

ここでは、小電力である第2電力値を供給するために、所定期間におけるスイッチング回数を多くしてもよい。

【0109】

図5のタイムチャートは、MOSトランジスタ21の状態とインダクタ12を流れる電流の波形を示している。図5では、MOSトランジスタ21が短絡し、MOSトランジスタ22が開放している期間に、第2インダクタ12を通して負荷回路4へ電源5から電力が供給される。小電力である第2電力値を供給するために、第2スイッチ9の所定期間におけるスイッチング回数を多くすると、インダクタ12を流れる電流波形の振幅を小さくできる。これにより、インダクタ12の小型化が可能となり、さらに回路部品の導通損失も低減できる。なお、第2スイッチ9のスイッチング回数を多くすればスイッチングでの損失が増えるが、第2スイッチ9は、電流容量の小さな小型素子で構成されるので、スイッチング回数が多くても、この損失が電力供給装置1の電力効率へ与える影響は少ない。

【0110】

以上のようにして、第2電力値が決定されて、小電力の電力が負荷回路4に供給される。

【0111】

このようにして、負荷回路4が大電力を必要とする場合には、第1経路2を介して、開閉スイッチ8および第1スイッチ7の開閉期間によって制御された第1電力値を有する電力が負荷回路4に供給される。一方、負荷回路4が小電力を必要とする場合には、第2経路3を介して、第2スイッチ9の開閉動作によって制御された第2電力値を有する電力が、負荷回路4に供給される。

【0112】

また、第1スイッチ7および第2スイッチ9のそれぞれが、パルス幅で定まる信号を出力するパルススイッチであることで(特に、ゲート端子への入力信号によって開閉(ON/OFF)が制御されるMOSトランジスタであることで)、第1電力値および第2電力値は、これらのパルススイッチの開閉によって制御できる。このため、負荷回路4が要求

10

20

30

40

50

する電力値は、精密に制御できる。

【0113】

(切り替え部と第2スイッチの制御を有する電力供給装置)

次に、前記図1の変形例として、切り替え部6に第1経路2および第2経路3のいずれかを選択させる制御部40と、第1スイッチおよび共通要素である開閉スイッチ8と第2スイッチ9の開閉動作を制御するスイッチ制御部41と、MOSトランジスタ19の駆動部43とを付加した構成について、図6を用いて説明する。図6は、本発明の実施の形態1における電力供給装置1の回路構成図である。

【0114】

制御部40は、切り替え部6における、経路の選択(第1経路2および第2経路3のいずれかの選択)を制御する。

10

【0115】

切り替え部6は、切り替え部6が有するスイッチの開閉によって第1経路2と第2経路3とを切り替える。このとき制御部40は、切り替え部6でのスイッチ開閉を制御する。例えば、制御部40に、負荷回路4が大電力を要する(これを大電力モードとする)との情報が与えられると、制御部40は、切り替え部6が有するスイッチに対して、駆動部10とMOSトランジスタ20のゲートとを短絡させる切り替え信号を出力する。逆に、制御部40に、負荷回路4が小電力を要する(これを小電力モードとする)との情報が与えられると、制御部40は、切り替え部6が有するスイッチに対して、駆動部10と第2インダクタ12とを短絡させる切り替え信号を出力する。

20

【0116】

このとき、大電力モードや小電力モードに係る情報を検出して、制御部40にその情報を与える検出部が更に備わっていることも好適である。検出部は、負荷回路4を制御する情報を有するブロックであって、この制御する情報に基づいて、負荷回路4での動作モードが、大電力モードであるのか小電力モードであるのかを判定して、その情報を制御部40に出力する。

【0117】

このように、制御部40によって、切り替え部6での経路選択が適切に行われる。

【0118】

電力供給装置1は、別にスイッチ制御部41を有していても良い。

30

【0119】

スイッチ制御部41は、第1スイッチ7のMOSトランジスタ19と、第2スイッチ9(すなわち開閉スイッチ8)の開閉動作を制御する。第2スイッチ9は、開閉スイッチ8として第1スイッチ7のMOSトランジスタ20の開閉動作を制御する場合と、第2経路3を通しての電力供給を制御する場合とを有する。このとき、スイッチ制御部41は、切り替え部6が選択している経路の情報や、負荷回路4が必要とする電力値に関する情報を用いて、MOSトランジスタ19や第2スイッチ9の開閉タイミングを制御する。このため、スイッチ制御部41は、制御部40や検出部からこれらの情報を得て、MOSトランジスタ19や第2スイッチ9の開閉タイミングを制御しても良い。MOSトランジスタ19や第2スイッチ9の開閉タイミングによって、負荷回路4に供給される電力値が決定されるからである。

40

【0120】

また、駆動部43は、スイッチ制御部41からのパルス制御信号を受けて、MOSトランジスタ19が開閉し得るパルス駆動信号を生成するもので、前記駆動部10と同等の構成を有する。

【0121】

このように、制御部40やスイッチ制御部41を備える電力供給装置1は、負荷回路4が要求する電力値に従った電力値の供給を可能とする。

【0122】

(検出部を有する電力供給装置)

50

次に、検出部 4 2 を有する電力供給装置について、図 7 を用いて説明する。

【 0 1 2 3 】

図 7 より明らかな通り、電力供給装置 1 は、負荷回路 4 が必要とする電力値を検出する検出部 4 2 を更に備えている。検出部 4 2 は、例えば、負荷回路 4 が第 1 電力値を要するのか、第 2 電力値を要するのかを検出する。このとき、負荷回路 4 がソフトウェアプログラムを動作させる CPU や DSP などのプロセッサである場合には、ソフトウェアプログラムが指定する動作モードに基づいて、検出部 4 2 は、負荷回路 4 での必要電力を検出する。更に、検出部 4 2 は、検出した第 1 電力値および第 2 電力値のいずれかを制御部 4 0 に通知する。このとき検出部 4 2 は、第 1 電力値か第 2 電力値かの選択結果だけを通知するだけでなく、実際に供給すべき電力値を通知しても良い。この通知結果を受けて、制御部 4 0 は、切り替え部 6 の切り替えを制御すると共に、スイッチ制御部 4 1 を介して、第 1 スイッチ 7 や第 2 スイッチ 9 の開閉タイミングを決定する。

10

【 0 1 2 4 】

例えば、ソフトウェアプログラムが、画像処理を行う場合には、処理動作が複雑で必要とする電力が大きくなるので、検出部 4 2 は、負荷回路 4 が必要とするのは、第 1 電力値であると検出する。逆に、ソフトウェアプログラムが、ファイル保存を行うだけの場合には、処理動作が簡単であって必要とする電力が小さくなるので、検出部 4 2 は、負荷回路 4 が必要とするのは、第 2 電力値であると検出する。また、第 1 電力値および第 2 電力値における具体的な電力値をも検出してもよい。

【 0 1 2 5 】

勿論、検出部 4 2 は、ソフトウェアプログラムの動作モード以外に基づいて、負荷回路 4 が必要とする電力値を検出しても良い。例えば、負荷回路 4 が、消費電力を削減する省エネモードに入った場合には、検出部 4 2 は、負荷回路 4 が第 2 電力値を必要とすることを検出する。

20

【 0 1 2 6 】

検出部 4 2 での検出結果に従って、制御部 4 0 は、切り替え部 6 を制御して、第 1 経路 2 と第 2 経路 3 との選択を行わせる。同様に、検出部 4 2 での検出結果に従って、スイッチ制御部 4 1 は、第 1 スイッチ 7 や第 2 スイッチ 9 での開閉タイミングを制御する。例えば、検出部 4 2 が、負荷回路 4 での必要電力値を大きい値として検出する場合には、スイッチ制御部 4 1 は、電力供給期間が長くなるように、第 1 スイッチ 7 や第 2 スイッチ 9 の開閉タイミングを制御する。

30

【 0 1 2 7 】

このように、検出部 4 2 が、負荷回路 4 で必要とされる電力値を検出することで、電力供給装置 1 が、負荷回路 4 に供給する電力値を、正確に制御できるようになる。特に、負荷回路 4 が大電力を必要とする場合には、大電力の制御に対応できる大型の素子サイズを有する第 1 スイッチ 7 によって第 1 電力値を制御でき、負荷回路 4 が小電力を必要とする場合には、小電力の制御に適した小型の素子サイズを有する第 2 スイッチ 9 によって第 2 電力値を制御できる。

【 0 1 2 8 】

この結果、供給すべき電力値が異なっても、電力供給装置 1 は、ノイズ、損失、消費電力を増加させない。また、第 2 経路 3 で供給される第 2 電力値は、第 2 スイッチ 9 で制御されるが、第 2 スイッチ 9 そのものは、第 1 スイッチ 7 の開閉を制御するために、もともと必要な要素である。このため、回路規模の増加ももたらすことなく、負荷回路 4 が要求する電力値を供給できる。

40

【 0 1 2 9 】

なお、図 1 ~ 図 7 を用いて説明した電力供給装置 1 は、第 1 経路 2 および第 1 経路 2 と異なる第 2 経路 3 のいずれかの経路を介して、負荷回路 4 に電力を供給する電源 5 と、第 1 経路 2 と第 2 経路 3 とを切り替える切り替え部 6 と、第 1 経路 2 から供給される第 1 電力値を決定するパルスタイミングを生成する第 1 パルススイッチとしての MOS トランジスタ 1 9 , 2 0 と、第 1 パルススイッチの開閉のタイミングを制御する開閉パルススイッ

50

ちとしてのMOSトランジスタ21, 22とを含む駆動部10と、第2経路3から供給される第2電力値を決定するパルスタイミングを生成する第2パルススイッチとしてのMOSトランジスタ21, 22と、を備え、第1電力値は第2電力値より大であり、第1経路2は駆動部10の外部を経由すると共に、第2経路2は駆動部10の内部を経由し、開閉パルススイッチと第2パルススイッチとは、共通要素であり、切り替え部6は、駆動部10と第1パルススイッチであるMOSトランジスタ20とを接続する経路の途中に設けられる切り替えスイッチを有し、第1パルススイッチのMOSトランジスタ20は、電源5と負荷回路4と並列接続関係にあると共に接地接続されている電力供給装置1と表現することもできる。ここで、第1パルススイッチ、開閉パルススイッチ、第2パルススイッチのそれぞれは、与えられたパルス幅によりスイッチング動作するスイッチであり、それぞれ、第1スイッチ7、開閉スイッチ8、第2スイッチ9の要素に対応する。

10

【0130】

(実施の形態2)

次に、実施の形態2について説明する。実施の形態2では、図8～図12を用いてより具体的な回路を例として、降圧形コンバータに適用した電力供給装置を説明する。

【0131】

図8～図12は、本発明の実施の形態2における電力供給装置のブロック図である。図8～図12のそれぞれは、同じ回路構成を有する回路図を示しており、それぞれ異なる動作状態を示している。図8～図12の全てによって、電力供給装置50の動作を説明できる。

20

【0132】

(1)図8は、切り替え部56が第1経路52および第2経路53のいずれも選択していない状態を示している。図8～図12で共通する回路図を示している。

【0133】

(2)図9は、切り替え部56が第1経路52を選択して、電源55が、負荷回路54に第1経路52を経由して電力を供給する状態を示している。特に、第1経路52を通して、電源55が負荷回路54に電力を供給している期間を示している。

【0134】

(3)図10は、切り替え部56が第1経路52を選択して、第1インダクタLmが負荷回路54に電力を供給する状態を示している。但し、図9と異なり、第1スイッチ57のMOSトランジスタSRが短絡(ON)となって、第1インダクタLmが接地されていることを示している。

30

【0135】

(4)図11は、切り替え部56が第2経路53を選択して、電源55が、負荷回路54に第2経路53を経由して電力を供給する状態を示している。特に、第2経路53が、電源55と負荷回路54とを直接つないで、電源55が負荷回路54に電力を供給している期間を示している。

【0136】

(5)図12は、切り替え部56が第2経路53を選択して、第2インダクタLsが負荷回路54に電力を供給する状態を示している。但し、図11と異なり、第2スイッチ59のMOSトランジスタSLが短絡(ON)となって、第2インダクタLsが接地されていることを示している。

40

【0137】

(回路概要)

まず、図8～図12で示される回路の全体概要について説明する。

【0138】

なお、図8～図12で示される電力供給装置50は、負荷回路54を除いた上で電力供給装置とみなしてもよいし、負荷回路54を含んだ上で電子回路とみなしてもよい。負荷回路54は、実施の形態1で説明したのと同様に、CPUやDSPなどのソフトウェアプログラムを動作させるプロセッサであったり、特定の演算処理を行う電子回路や半導体集

50

積回路であつたりしてもよい。

【0139】

電力供給装置50は、第1経路52および第2経路53を有し、第1経路52および第2経路53のいずれかの経路を介して、負荷回路54に電力を供給する電源55を有している。電源55は、実施の形態1と同じく家庭用電源であつたり、電池やバッテリーであつたりする。

【0140】

電力供給装置50は、更に、第1経路52と第2経路53とを切り替える切り替え部56と、第1経路52から供給される第1電力値を制御する第1スイッチ57と、第1スイッチ57の開閉タイミングを制御する開閉スイッチ58(=第2スイッチ59)と、第2経路53から供給される第2電力値を制御する第2スイッチ59とを備える。ここで、開閉スイッチ58と第2スイッチ59は、同一の要素であつて、駆動部60は直列接続された一対のMOSトランジスタSHM, SLMと、一対のMOSトランジスタSHR, SLRとを備える。

10

【0141】

また、第1スイッチ57は、電源55の両端間にハイサイドのMOSトランジスタSmとローサイドのMOSトランジスタSRとを直列接続して構成される。また、第2スイッチ59を備える回路は駆動部60である。

【0142】

ここで、MOSトランジスタSm, SRは前記図1のMOSトランジスタ19, 20に相当し、第1のインダクタLmは前記図1の第1のインダクタ11に相当し、第2のインダクタLsは前記図1の第2のインダクタ12に相当し、出力コンデンサCoは前記図1の出力コンデンサ13に相当する。

20

【0143】

切り替え部56は、スイッチSc1、スイッチSc2、スイッチSc3を備え、制御信号61によってこれらのスイッチSc1, Sc2, Sc3が、図中のAまたはBの接点の何れかに接続して、第1経路52と第2経路53とを選択する。なお、スイッチSc1, Sc2, Sc3には、EXOR(排他的論理和)回路のような論理回路を用いて、負荷電力値に応じて第1経路52と第2経路53とを選択してもよい。

【0144】

切り替え部56が第1経路52を選択すると、図9や図10に示されるように、電源55から負荷回路54まで、駆動部58の外部を通る線路である第1経路52による電力供給が行なわれる。このとき、第1経路52の途中において、第1スイッチ57のMOSトランジスタSRを介して接地される線路が存在する。第1スイッチ57のMOSトランジスタSRが短絡(ON)になり、MOSトランジスタSmが開放(OFF)すると、負荷回路54は、電源55ではなく第1のインダクタLmからの電力供給を受ける。一方、MOSトランジスタSRが開放であり、MOSトランジスタSmが短絡すると、第1経路52は、電源55と負荷回路54とを直接導電するので、負荷回路54には、電源55から第1のインダクタLを通して電力が供給される。

30

【0145】

第1スイッチ57のMOSトランジスタSRは、ゲート端子への入力信号によって、短絡と開放が決定される。ゲート端子への入力信号は、開閉スイッチ58のMOSトランジスタSHR, SLRによって定まる。このMOSトランジスタSHR, SLRは、前記図1におけるMOSトランジスタ21, 22に相当し、スイッチSc3は前記図1における切り替え部6のスイッチに相当する。MOSトランジスタSHR, SLRは、対称的にスイッチング動作する。すなわち、スイッチSc2を経由した制御信号61が、MOSトランジスタSHR, SLRの各ゲート端子に一方が反転して入力して、MOSトランジスタSHR, SLRの動作を制御する。例えば、MOSトランジスタSHRが短絡の場合にはMOSトランジスタSLRが開放であり、反対に、MOSトランジスタSHRが開放の場合にはMOSトランジスタSLRが短絡である。

40

50

【 0 1 4 6 】

一方、第1スイッチ57のMOSトランジスタ S_m は、ゲート端子への入力信号によって、短絡と開放が決定される。ゲート端子への入力信号は、対称的にスイッチング動作するスイッチ56のMOSトランジスタ S_{Hm} 、 S_{Lm} によって定まる。すなわち、スイッチ $SC1$ を経由した制御信号61が、MOSトランジスタ S_{Hm} 、 S_{Lm} の各ゲート端子に一方が反転して入力して、MOSトランジスタ S_{Hm} 、 S_{Lm} の動作を制御する。例えば、MOSトランジスタ S_{Hm} が短絡の場合にはMOSトランジスタ S_{Lm} が開放であり、反対に、MOSトランジスタ S_{Hm} が開放の場合にはMOSトランジスタ S_{Lm} が短絡である。

【 0 1 4 7 】

この一对のMOSトランジスタ S_{Hm} 、 S_{Lm} と、MOSトランジスタ S_{HR} 、 S_{LR} が対称的に動作することによって、第1スイッチ57を構成するMOSトランジスタ S_m 、 S_R の各ゲート端子入力が制御され、MOSトランジスタ S_m 、 S_R の短絡と開放が制御される。MOSトランジスタ S_m 、 S_R は駆動部60からの各パルス駆動信号によって対称的にスイッチング動作するので、それにより電源55から第1のインダクタ L_m を通して負荷回路54に電力を供給するか、第1のインダクタ L_m から負荷回路54に電力を供給するかが決定される。

【 0 1 4 8 】

一方、切り替え部56が第2経路53を選択すると、図11や図12に示されるように、電源55から駆動部60を経由して負荷回路54に接続する第2経路53によって、電力の供給が行なわれる。このとき、第2経路53は、第2スイッチ59のMOSトランジスタ S_{HR} を経由する。第2スイッチ59は、開閉スイッチ58と同じ要素であるので、一对のMOSトランジスタ S_{HR} 、 S_{LR} を備える。一对のMOSトランジスタ S_{HR} 、 S_{LR} の短絡と開放によって、第2経路53を介して電源55から第2インダクタ L_s を通して負荷回路54に電力を供給するか、第2インダクタ L_s に蓄積されたエネルギーを負荷回路54に電力として供給とすることが切り替ええられる。第2経路53においては、その経路においては第2スイッチ59のMOSトランジスタ S_{HR} のみが導電と非導電を切り替えるので、MOSトランジスタ S_{HR} の動作のみで、第2経路53による負荷回路54へ供給される第2電力値が決定される。

【 0 1 4 9 】

ここで、一对のMOSトランジスタ S_{Hm} 、 S_{Lm} やMOSトランジスタ S_{HR} 、 S_{LR} は、上述の通り対称的な動作によって、その短絡と開放とが決定される。なお、MOSトランジスタ S_H 、 S_L は、その短絡と開放において対称的な動作をするために、P-MOSトランジスタとN-MOSトランジスタとで構成されても良いし、図8に示されるように、ゲート端子に入力する信号の論理値が常に逆となるように構成されても良い。図8～図12の電力供給装置50では、何れもローサイドのMOSトランジスタ S_{Lm} 、 S_{LR} のゲート端子の前段にインバーターが挿入されて、MOSトランジスタ S_{Lm} 、 S_{LR} のゲート端子への入力信号の論理値が、元の制御信号61に対して逆になる。

【 0 1 5 0 】

(動作説明)

次に、図8～図12を用いて、電力供給装置50の動作を説明する。

【 0 1 5 1 】

(図9に示される第1経路での電力供給期間)

図9では、切り替え部56が第1経路52を選択している。このため、電源55は、第1経路52を経由して負荷回路54に電力を供給する。制御信号61は、切り替え部56を構成するスイッチ $SC1$ 、 $SC2$ 、 $SC3$ において端子Aと出力とを短絡した状態で、スイッチ $SC1$ を経由して、一对のMOSトランジスタ S_{Hm} 、 S_{Lm} のゲート端子に入力すると共に、スイッチ $SC2$ を経由して、別な一对のMOSトランジスタ S_{HR} 、 S_{LR} のゲート端子に入力する。

【 0 1 5 2 】

M O S トランジスタ S H R のドレイン端子は電源 5 5 に接続されており、M O S トランジスタ S L R のソースは接地されている。M O S トランジスタ S H R のソース端子と M O S トランジスタ S L R のドレイン端子とは相互に接続されて、この接続点からスイッチ S C 3 を経由して、M O S トランジスタ S R のゲート端子にパルス駆動信号を出力する。

【 0 1 5 3 】

また、M O S トランジスタ S H m のドレイン端子はダイオード D b を介して電源 5 5 に接続されており、M O S トランジスタ S L m のソースは M O S トランジスタ S m , S R の接続点に接続されている。M O S トランジスタ S H m のソース端子と M O S トランジスタ S L m のドレイン端子とは相互に接続されて、この接続点から M O S トランジスタ S m のゲート端子にパルス駆動信号を出力する。

10

【 0 1 5 4 】

制御信号 6 1 が、ある論理値 (H i レベル) をもって入力すると、L o レベルの制御信号が M O S トランジスタ S H R のゲート端子に入力され、H i レベルの制御信号が M O S トランジスタ S L R のゲート端子に入力される。これにより、M O S トランジスタ S H R は開放され、M O S トランジスタ S L R は短絡される。M O S トランジスタ S L R が短絡されると、M O S トランジスタ S L R のソース端子に入力している接地電圧に基づく信号が、M O S トランジスタ S L R のドレイン端子に出力される。すなわち、開閉スイッチ 5 8 は、L o レベルのパルス駆動信号を出力する。この L o レベルのパルス駆動信号は、M O S トランジスタ S R のゲート端子に入力される。第 1 スwitch 5 7 を構成する M O S トランジスタ S m , S R が N - M O S トランジスタの場合には、この L o レベル信号が M O S トランジスタ S R のゲート端子に入力されるので、M O S トランジスタ S R は開放され、第 1 経路 5 2 と接地とは導電しない。このとき、M O S トランジスタ S m が短絡するので、第 1 経路 5 2 によって電源 5 5 から第 1 インダクタ L m を通して負荷回路 5 4 に電力を供給する。

20

【 0 1 5 5 】

逆に、図 8 ~ 図 1 2 に示すように、M O S トランジスタ S m , S R が P - M O S トランジスタであれば、L o レベルの制御信号 6 1 が入力すると、M O S トランジスタ S R は開放し、M O S トランジスタ S m は短絡する。この場合はやはり、第 1 経路 5 2 によって電源 5 5 から第 1 インダクタ L m を通して負荷回路 5 4 に電力が供給される。

【 0 1 5 6 】

なお、第 1 スwitch 5 7 は、素子サイズの大きな M O S トランジスタ S m , S R を有しており、この M O S トランジスタ S m , S R によって、電力供給を行なうので、スイッチングでの損失や消費電力は大きい。しかしながら、大電力に対応させるためには、M O S トランジスタ S m , S R の素子サイズを大きくしておく必要がある。

30

【 0 1 5 7 】

以上のように、制御信号 6 1 が、切り替え部 5 6 と開閉スイッチ 5 8 とを制御することで、電源 5 5 から第 1 経路 5 2 を経由して負荷回路 5 4 に電力を供給する。

【 0 1 5 8 】

なお、制御信号 6 1 は、図示していない外部の制御部から出力されればよい。制御部は、予め論理回路やソフトウェアプログラムを有しており、論理演算やソフトウェアプログラムの処理手順に従って、切り替え部 5 6 の切り替え、開閉スイッチ 5 8 の短絡、開放を制御する。

40

【 0 1 5 9 】

また、第 1 経路 5 2 を経由した電力供給は、上述のように、電源 5 5 からの電力を、第 1 スwitch 5 7 (M O S トランジスタ S R) が接地と短絡することによって制御されるだけでなく、M O S トランジスタ S m の切り替えによって、制御される。

【 0 1 6 0 】

M O S トランジスタ S m は、第 1 経路 5 2 上に位置し、M O S トランジスタ S m が短絡している期間であって M O S トランジスタ S R が開放されている (すなわち第 1 経路 5 2 と接地とが導電していない状態) 期間では、電源 5 5 から負荷回路 5 4 に電力が供給され

50

る。一方、MOSトランジスタSmが開放されている期間であってMOSトランジスタSRが短絡している（すなわち第1経路52と接地が導電している状態）期間では、電源55から負荷回路54に電力が供給されない。すなわち、MOSトランジスタSmとMOSトランジスタSRとが交互に短絡と開放を繰り返すことにより、電源55から負荷回路54への第1経路52を経由した電力の供給期間と非供給期間とが繰り返される。この電源55からの電力供給期間と非供給期間との積分値により、負荷回路54に与えられる電力値が決定される。

【0161】

なお、MOSトランジスタSmの短絡と開放は、駆動部60に含まれるスイッチ65で切り替わる。スイッチ65は、一对のMOSトランジスタSHm, SLmを有し、一对のMOSトランジスタSHm, SLmの接続点から、MOSトランジスタSmのゲート端子にパルス駆動信号を出力することで、MOSトランジスタSmの短絡と開放が制御される。また、スイッチ65は、スイッチSc1を介して制御信号61によって制御される。スイッチSc1が接点Aに接続しているときに、制御信号61の論理値が所定値（Hiレベル）の場合には、スイッチ65のMOSトランジスタSHmが短絡して、MOSトランジスタSmのゲート端子にはHiレベルのパルス駆動信号が入力し、制御信号61の論理値が所定値と逆の論理値を有する場合には、スイッチ65のMOSトランジスタSLが短絡してMOSトランジスタSmのゲート端子にはLoレベルのパルス駆動信号が入力する。MOSトランジスタSmは、ゲート端子に入力する信号の論理値によって、短絡と開放とが切り替えられる。

【0162】

（図10に示される第1経路での電力非供給期間）

図10では、切り替え部56は、図9と同じく第1経路52を選択している。制御信号61は、切り替え部56を構成するスイッチSC1, SC2, SC3において端子Aと出力とを短絡した状態で、スイッチSC1を経由して、一对のMOSトランジスタSHm, SLmのゲート端子に入力すると共に、スイッチSC2を経由して、別な一对のMOSトランジスタSHR, SLRのゲート端子に入力する。

【0163】

ここで、制御信号61は、図9での信号と逆の論理値を有する信号を出力する。

【0164】

すなわち、制御信号61がLoレベルをもって入力すると、Hiレベルの制御信号がMOSトランジスタSHRのゲート端子に入力され、Loレベルの制御信号がMOSトランジスタSLRのゲート端子に入力される。これにより、MOSトランジスタSHRが短絡すると共にMOSトランジスタSLRが開放される。この場合には、開閉スイッチ58は、短絡したMOSトランジスタSHRを通じて電源55からの信号をMOSトランジスタSRに出力する。すなわち、開閉スイッチ58からMOSトランジスタSRに出力するパルス駆動信号の論理値は、Hiレベルである。第1スイッチ57を構成するMOSトランジスタSm, SRがN-MOSトランジスタの場合には、ゲートにHiレベルのパルス駆動信号が入力すると短絡し、ソース端子とドレイン端子とが短絡する。MOSトランジスタSRのソース端子は、接地接続されているので、第1経路52の途中部分と接地とが接続される。このとき、MOSトランジスタSmは開放するので、電源55からの電力供給は遮断され、経路70によって第1インダクタLmに蓄えられたエネルギーが負荷回路54に電力として供給される。

【0165】

逆に、図8～図12に示すように、MOSトランジスタSm, SRがP-MOSトランジスタであれば、Hiレベルの制御信号61が入力したときに、MOSトランジスタSRは短絡し、MOSトランジスタSmは開放する。この場合はやはり、電源55からの電力供給は遮断され、経路70によって第1インダクタLmに蓄えられたエネルギーが負荷回路54に電力として供給される。

【0166】

所定期間において、第1スイッチ57は、短絡と開放とで細かく切り替えられる。この切り替えにより、図9および図10に示されるような、電源55からの電力の供給期間と非供給期間とが生じる。負荷回路54に与えられる電力である第1電力値は、所定期間におけるこの供給期間と非供給期間との積分値で求まる。これは図3を用いて説明したのと同様である。所定期間内における電源55からの電力供給期間が長ければ、結果として負荷回路54へ供給される第1電力値は大きくなる。

【0167】

このように、制御信号61が、切り替え部56と駆動部60を通して供給されることで、第1経路52を経由した電力の供給および供給される電力値が制御される。

【0168】

すなわち、第1経路52での電力供給期間で説明したように、MOSトランジスタSRと対称的に第1経路52上にあるMOSトランジスタSmの開放と短絡(スイッチ65によって切り替わる)を行なうことによって、第1経路52での電力非供給期間が制御される。

【0169】

(図11に示される第2経路での電力供給期間)

次に、図11を用いて、第2経路での電力供給期間について説明する。

【0170】

図11では、切り替え部56が第2経路53を選択している。このため、電源55は、第2経路53を経由して負荷回路54に電力を供給する。切り替え部56を構成するスイッチSC1、SC2、SC3において端子Bと出力とを短絡するので、制御信号61はスイッチSC2を経由して、第2スイッチ59を形成する一対のMOSトランジスタSHR、SLRのゲート端子に入力する。一方、スイッチSc1の端子Bは接地されているので、スイッチ65のMOSトランジスタSHmは開放する一方で、MOSトランジスタSLmは短絡し、MOSトランジスタSmのゲートとソースは同電位となつて、MOSトランジスタSmは開放したままとなる。

【0171】

MOSトランジスタSHRのドレイン端子は電源55に接続されており、MOSトランジスタSLRのソースは接地されている。MOSトランジスタSHRのソース端子とMOSトランジスタSLRのドレイン端子とは相互に接続されて、この接続点からスイッチSC3のB端子に信号を出力する。スイッチSC3のB端子は、第2インダクタLsを通して負荷回路54へ信号を出力することができる。

【0172】

制御信号61が、ある論理値(Hiレベル)をもって入力すると、MOSトランジスタSHRが短絡すると共にMOSトランジスタSLRが開放される。この場合には、第2スイッチ59は、短絡したMOSトランジスタSHRを通じて電源55からの信号を出力する。すなわち、電源55からの電力は、第2経路53の途中にある第2スイッチ59を経由して、第2インダクタLsを通して負荷回路54に出力され、第2インダクタLsにエネルギーが蓄えられる。図11に示されるように、電源55から第2スイッチ59を経由して負荷回路54までが導電する。第2経路53での電力供給は、この第2スイッチ59の開閉のみによって制御される。MOSトランジスタSHRが短絡して第2スイッチ59が電源55からの信号を出力している場合には、電源55からの電力の供給期間となる。

【0173】

なお、第2スイッチ59は、素子サイズの小さなMOSトランジスタSHR、SLRを有している。第2経路53で電力を供給する場合には、小電力である第2電力値を供給するので、MOSトランジスタSHR、SLRにはオン抵抗の低い大型の素子を必要としない。このため、MOSトランジスタSHR、SLRは、小型の素子で構成される。MOSトランジスタSHR、SLRが小型の素子であるので、これらのトランジスタでのスイッチングでは、損失や消費電力は小さい。特に、大型の素子であるMOSトランジスタSRは、第2経路53を経由した電力供給では使用されないため、損失や消費電力が小さくて

10

20

30

40

50

済む。

【0174】

このように、大電力ではない小電力を供給する場合に、大型の素子を使う経路と異なる別の経路（第2経路53）が使用されることで、電力供給装置50や電子回路における損失や消費電力が削減でき、軽負荷時から重負荷時まで幅広く高効率な電力供給装置を提供できる。更には、第2経路53での電力供給を制御する第2スイッチ59は、第1経路52での電力供給を制御する第1スイッチを制御する開閉スイッチ58と同一要素であって共用しているため、回路規模も増加しない。また、開閉スイッチ58は、駆動部60として回路基板や半導体集積回路で実現される回路であるため、最初からノイズ対策なども施されている。このため、開閉スイッチ58を第2スイッチ59として流用するとしても、ノイズが増加することもない。

10

【0175】

以上のように、制御信号61が、切り替え部56を通して第2スイッチ59に出力されることで、電源55は、第2経路53を経由して負荷回路54に電力を供給する。

【0176】

なお、制御信号61は、図示していない外部の制御部から出力されればよい。制御部は、予め論理回路やソフトウェアプログラムを有しており、論理演算やソフトウェアプログラムの処理手順に従って、切り替え部56の切り替え、第2スイッチ59の短絡・開放を制御する。

【0177】

（図12に示される第2経路での電力の非供給期間）

図12では、切り替え部56は、図11と同じく第2経路53を選択している。

20

【0178】

ここで、制御信号61は、図11での信号と逆の論理値を有する信号を出力する。すなわち、Lレベルの制御信号61がMOSトランジスタSHRとMOSトランジスタSLRとのゲート端子に入力すると、MOSトランジスタSHRは開放され、MOSトランジスタSLRは短絡する。MOSトランジスタSLRが短絡すると、スイッチSc3の接点Bに接続する第2インダクタLsの一端が接地され、それまで第2インダクタLsに蓄えられたエネルギーが負荷回路54に放出する。

【0179】

このようにMOSトランジスタSLRが短絡すると、負荷回路54は電源55から切り離され、電源55からの電力は供給されない。この電源55からの電力が供給されない期間が非供給期間となる。この非供給期間においては、負荷回路54は経路71によって第2インダクタLsから電力の供給が行なわれる。

30

【0180】

所定期間において、第2スイッチ59は、短絡と開放とで細かく切り替えられる。この切り替えにより、図11、図12に示されるような、電力の供給期間と非供給期間とが生じる。負荷回路54に与えられる電力である第2電力値は、所定期間におけるこの供給期間と非供給期間との積分値で求まる。これは図5を用いて説明したのと同様である。

【0181】

このように、制御信号61が、切り替え部56を通して第2スイッチ59に出力されることで、第2経路53を経由した電力の供給および供給される電力値が制御される。実際には、図11で示される電力の供給期間と図12で示される電力の非供給期間との積分値によって、第2電力値が定まる。例えば、電源55からの電力の供給期間が長ければ、負荷回路54へ供給される第2電力値は大きくなる。

40

【0182】

以上から分かるように、第1経路52を経由して第1電力値が供給されるには、切り替え部56、開閉スイッチ58、第1スイッチ57の制御によって、電源55と負荷回路54とが導電する場合と、接地と負荷回路54とが導電する場合とが切り替えられる。

【0183】

50

一方、第2経路53を經由して第2電力値が供給されるには、切り替え部56と第2スイッチ59(=開閉スイッチ58)のみの制御によって、電源55と負荷回路54とが導電する場合と、接地と負荷回路54とが導電する場合とが切り替えられる。このため、小電力である第2電力値を供給する場合には、余分なスイッチング損失やスイッチングノイズが発生しにくいメカニズムを、電力供給装置50は有する。

【0184】

以上のように、実施の形態2における電力供給装置は、回路規模の増加、損失や消費電力の増加をもたらさずに、効率的に、負荷回路が必要とする大電力や小電力のそれぞれを供給できる。

【0185】

なお、実施の形態1および2で説明した電力供給装置や電子回路は、半導体集積回路によって実現されても良い。

【0186】

(実施の形態3)

次に、実施の形態3について、図13の回路構成図に基づき説明する。同図に示すように、ここに示す電源供給装置50は、前述した実施の形態2において、第1インダクタ L_m および第2インダクタ L_s を共通のインダクタ L_{ms} としたものである。

【0187】

ここでは電源供給装置50の主回路として、第1スイッチ57となるMOSトランジスタ S_m , S_R と、エネルギーの蓄積および放出手段であるインダクタ L_{ms} とを有し、MOSトランジスタ S_m , S_R のスイッチング動作によって、電源55の入力電圧 V_i よりも低い出力電圧を生成して、これを出力コンデンサ C_o と負荷回路54に供給する降圧形コンバータ75が設けられる。降圧形コンバータ75自体は、上記実施の形態1, 2にも設けられているが、特にここでは、第1経路52に介挿される第1インダクタ L_m と、第2経路53に介挿される第2インダクタ L_s とを、共通のインダクタ L_{ms} とすることで、回路構成の簡素化を図っている。

【0188】

なお、図13では重複を避けるために、電源供給装置50の構成を一部省略しているが、インダクタ L_{ms} 以外の構成や動作は実施の形態2の通りであるため、重複する箇所での再度の説明はしない。

【0189】

(実施の形態4)

次に、実施の形態4について、図14の回路構成図に基づき説明する。同図において注目すべきは、第1経路52を通して電力が供給される第1出力コンデンサ C_o および第1負荷回路77と、第2経路53を通して電力が供給される第2出力コンデンサ C_o および第2負荷回路78が、別々に設けられている、ということである。それ以外の構成や動作は実施の形態2の通りであるため、重複する箇所での再度の説明はしない。

【0190】

ここでも電源供給装置50の主回路として、MOSトランジスタ S_m , S_R と、第1インダクタ L_m とからなる降圧形コンバータ75が設けられる。第1経路52に介挿される第1インダクタ L_m と、第2経路53に介挿される第2インダクタ L_s は別々に設けられ、降圧形コンバータ75の出力側に前記第1出力コンデンサ C_o と第1負荷回路77との並列回路が接続され、第2スイッチ59を構成するMOSトランジスタ S_H , S_L と、第2インダクタ L_s とからなる別な降圧形コンバータの出力側に、前記第2出力コンデンサ C_o と第2負荷回路78との並列回路が接続される。

【0191】

そして、切り替え部56において、スイッチ S_c3 の端子Aを駆動部60の出力と短絡した状態で、駆動部60のMOSトランジスタ S_H , S_L を対称にスイッチング動作させると、降圧形コンバータ75を構成するMOSトランジスタ S_m , S_R も対称にスイッチング動作し、電源55から第1経路52を介して負荷回路77に電力供給が行なわれる。

10

20

30

40

50

この状態では、駆動部 60 から負荷回路 78 が切り離されているので、負荷回路 78 への電力供給は行なわれない。

【0192】

一方、切り替え部 56 において、スイッチ Sc3 の端子 B を駆動部 60 の出力と短絡すると、MOS トランジスタ Sm, SR へのパルス駆動信号の供給が途絶えるので、降圧形コンバータ 75 の動作は停止して、負荷回路 77 への電力供給は行なわれない。この降圧形コンバータ 75 を停止させている期間は、MOS トランジスタ SR の駆動部 60 を構成する第 2 スイッチ 59 が、別な負荷回路 78 へ電力を供給する電源として動作する。すなわち、第 2 のスイッチ 59 を構成する MOS トランジスタ SH, SL を対称にスイッチング動作させることで、電源 55 から第 2 経路 53 を介して負荷回路 78 に電力を供給することが可能になる。

10

【0193】

(実施の形態 5)

次に、実施の形態 5 について、図 15 の回路構成図に基づき説明する。同図において注目すべきは、第 1 経路 52 を介して負荷回路 54 に電力を供給する第 1 の電源 55 と、この第 1 の電源 55 とは別に、第 2 経路 53 を介して負荷回路 54 を供給する第 2 の電源 90 が、それぞれ設けられている、ということである。すなわちここでは、電源 55 からの入力電圧 Vi1 が降圧形コンバータ 75 に印加される一方で、電源 90 からの入力電圧 Vi2 が駆動部 60 に印加され、駆動部 60 に印加する電圧を、電源 55 からの入力電圧 Vi1 に依存することなく、電源 90 により独自に設定できる。それ以外の構成や動作は実施の形態 4 の通りであるため、重複する箇所での再度の説明はしない。

20

【0194】

(実施の形態 6)

次に、実施の形態 6 について、図 16 の回路構成図に基づき説明する。同図において注目すべきは、上記実施の形態 1 ~ 5 とは異なり、電力供給装置 80 の主回路として昇圧形コンバータ 81 が設けられている、ということである。この昇圧形コンバータ 81 は、エネルギーの蓄積および放出手段であるインダクタ L と、第 1 スイッチとしての MOS トランジスタ Sm と、MOS トランジスタ Sm の開放時に導通して、電源 55 およびインダクタ L のエネルギーを出力コンデンサ Co および負荷回路 54 に送り出すダイオード D とを有し、MOS トランジスタ Sm のスイッチング動作によって、電源 55 の入力電圧 Vi よりも高い出力電圧を生成して、これを出力コンデンサ Co と負荷回路 54 に供給するものである。

30

【0195】

昇圧形コンバータ 81 は、電源 55 の正極端にインダクタ L の一端を接続し、インダクタ L の他端に MOS トランジスタ Sm のドレインを接続し、MOS トランジスタ Sm のソースを電源 55 の負極端に接続すると共に、インダクタ L と MOS トランジスタ Sm との接続点に、ダイオード D のアノードを接続して構成される。また、ダイオード D のカソードと電源 55 の負極端との間には、出力コンデンサ Co と負荷回路 54 との並列回路が接続される。

【0196】

40

MOS トランジスタ Sm の駆動部 60 として、ダイオード D のカソードと電源 55 の負極端との間に、一對の MOS トランジスタ SH, SL が直列接続される。この MOS トランジスタ SH, SL の各ゲートには、電圧レベルが対称な制御信号が供給される。また、MOS トランジスタ SH, SL の接続点を、MOS トランジスタ Sm のゲート若しくはインダクタ L の他端の何れかに接続するスイッチ Sc が、切り替え部 56 として設けられている。切り替え部 56 は、電源 55 から駆動部 60 の外部を経由して負荷回路 54 に電力を供給する大電力用の第 1 経路 82 と、電源 55 から駆動部の内部を経由して負荷回路 54 に電力を供給する小電力用の第 2 経路 83 のいずれかに切り替える機能を有する。

【0197】

次に、上記構成についての動作を説明する。切り替え部 56 を構成するスイッチ Sc に

50

において端子Aと出力とを短絡した状態で、MOSトランジスタSH, SLのゲートにそれぞれ対称的な制御信号が与えられると、駆動部60の開閉スイッチ58となるMOSトランジスタSH, SLの接続点から、スイッチScを介してMOSトランジスタSmのゲートにパルス駆動信号が供給される。パルス駆動信号の電圧がHiレベルになると、MOSトランジスタSmが短絡して、電源55の入力電圧ViがインダクタLの両端間に印加され、インダクタLにエネルギーが蓄えられる。また、ダイオードDは非導通となり、出力コンデンサCoに蓄えられたエネルギーが、負荷回路54への電力として供給される。

【0198】

やがて、パルス駆動信号の電圧がLoレベルになると、MOSトランジスタSmが開放してダイオードDが導通し、第1経路82によって、電源55とインダクタLに蓄えられたエネルギーが、ダイオードDを通して出力コンデンサCoや負荷回路54に供給される。このとき出力コンデンサCoの両端間は、電源55の入力電圧ViとインダクタLに発生する逆起電圧とを重畳した電圧が生成されるので、入力電圧Viよりも高い出力電圧を負荷回路54に供給できる。

10

【0199】

このように、切り替え部56が第1経路82を選択すると、電源55からの電力が、大電力に対応したMOSトランジスタSmやダイオードDを通して負荷回路54に供給される。したがって、負荷回路54が重負荷である場合には、第1経路82を経由して高い効率で電力の供給を行なうことが可能になる。

【0200】

20

一方、切り替え部56を構成するスイッチScにおいて端子Bと出力とを短絡した状態で、MOSトランジスタSH, SLのゲートにそれぞれ対称的な制御信号が与えられると、今度はMOSトランジスタSH, SLが、第2経路83によって電源55から負荷回路54への電力供給を行なう第2のスイッチ59として、互いに対称的にスイッチング動作する。このとき昇圧形コンバータ81のMOSトランジスタSmは、ゲートへのパルス駆動信号の供給が途絶えて開放状態のままとなり、第1経路82を経由しての電力供給は停止する。

【0201】

ここでは、MOSトランジスタSHが開放し、MOSトランジスタSLが短絡すると、電源55の入力電圧ViがインダクタLの両端間に印加され、インダクタLにエネルギーが蓄えられると共に、出力コンデンサCoに蓄えられたエネルギーが、負荷回路54への電力として供給される。

30

【0202】

やがて、MOSトランジスタSHが短絡し、MOSトランジスタSLが開放すると、第2経路83によって、電源55とインダクタLに蓄えられたエネルギーが、スイッチScからMOSトランジスタSHを通して出力コンデンサCoや負荷回路54に供給される。このとき出力コンデンサCoの両端間は、電源55の入力電圧ViとインダクタLに発生する逆起電圧とを重畳した電圧が生成されるので、入力電圧Viよりも高い出力電圧を負荷回路54に供給できる。

【0203】

40

このように、切り替え部56が第2経路83を選択すると、電源55からの電力が、本来はMOSトランジスタSmをスイッチング動作させる程度の小電力に対応したMOSトランジスタSH, SLを通して、負荷回路54に供給される。したがって、負荷回路54が軽負荷である場合には、第2経路83を経由して高い効率で電力の供給を行なうことが可能になり、全体として軽負荷時から重負荷時まで幅広く高効率な電力供給装置80を提供できる。

【0204】

なお、図16に示す回路構成では、例えば端子BをインダクタLの他端ではなく、電源55の正極端とインダクタLの一端との接続点に接続し、その間に別なインダクタを介挿して、第1経路82と第2経路83でインダクタを別々に分割してもよい。また、昇圧形

50

コンバータ 81 のダイオード D を、MOS トランジスタ S m と対称に動作する制御端子付きのスイッチ素子とすることもできる。さらに、前記実施の形態 4 で説明したように、第 1 経路 82 を通して電力が供給される第 1 出力コンデンサおよび第 1 負荷回路と、第 2 経路 83 を通して電力が供給される第 2 出力コンデンサおよび第 2 負荷回路とを、別々に設けたり、前記制御部 40 や、スイッチ制御部 41 や、検出部 42 を組み込んでもよいなど、上記実施の形態 1 ~ 4 の特徴を適宜組み入れることが可能である。

【0205】

(実施の形態 7)

次に、実施の形態 7 について説明する。

【0206】

実施の形態 1 ~ 6 で説明した電力供給装置や電子回路は、電子回路を制御する制御回路と共に、電子機器の筐体に格納し組み込まれて使用されればよい。特に、ノートブックパソコン、携帯端末、カーナビゲーションシステム、PDA、車載テレビ、携帯電話機などのバッテリーによって電力が供給される装置では、使用時間を長くするために、電力が細かく制御される必要がある。このため、このような電子機器では動作内容によって大電力を必要とする場合と小電力を必要とする場合とが生じる。大電力が必要な場合には、電力供給装置は、第 1 経路を経由して第 1 電力値である電力を供給し、小電力が必要な場合には、電力供給装置は、第 2 経路を経由して第 2 電力値である電力を供給する。

【0207】

ここで (1) 電力供給装置が大電力と小電力とを切り分けて供給できるので、電子機器全体での消費電力が削減できる、(2) 小電力を供給する場合に、損失や消費電力が抑えられるので (小型の素子である第 2 スwitch のスイッチングにより第 2 電流値が制御されるので) 電力供給装置での消費電力が削減できる、の 2 点によって、電子機器全体としての消費電力が削減できる。

【0208】

この結果、電子機器におけるバッテリーの使用効率が高まり、電子機器の使用時間が延びるメリットがある。

【0209】

電子機器の一例を説明する。

【0210】

電子機器の一例を図 17 に示す。図 17 は、本発明の実施の形態 7 における電子機器の斜視図である。電子機器 92 は、カーテレビやパーソナルモニターなどの薄型、小型が要求される電子機器である。

【0211】

電子機器 92 は、ディスプレイ 93、発光素子 94、スピーカ 95 を備えている。この電子機器 92 の内部に電力供給装置 1, 50, 80 が格納されており、効率的な電力供給を実現する。結果として、電子機器 92 は、低消費電力を実現できる。

【0212】

このように、実施の形態 1 ~ 6 で説明した電力供給装置 1, 50, 80 が、電子機器に組み込まれることで、電子機器の性能向上が実現でき、ユーザビリティも向上する。また、当然ながら、実施の形態 1 ~ 6 で説明した電力供給装置 1, 50, 80 は、家庭やオフィスでの据え置き型の電子機器においても有効に使用される。このような据え置き型の電子機器 (デスクトップパソコン、テレビ受像機、オーディオ機器、情報処理機器など) において、実施の形態 1 ~ 6 で説明した電力供給装置 1, 50, 80 が使用されることで、これらの電子機器での消費電力の削減が実現される。

【0213】

なお、実施の形態 1 ~ 7 で説明された電力供給装置や電子機器は、本発明の趣旨を説明する一例であり、本発明の趣旨を逸脱しない範囲での変形や改造を含む。

【符号の説明】

【0214】

10

20

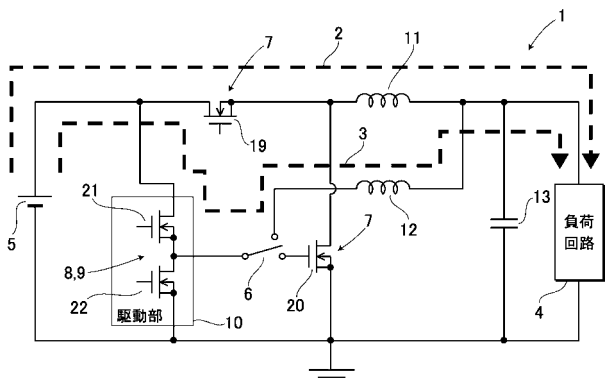
30

40

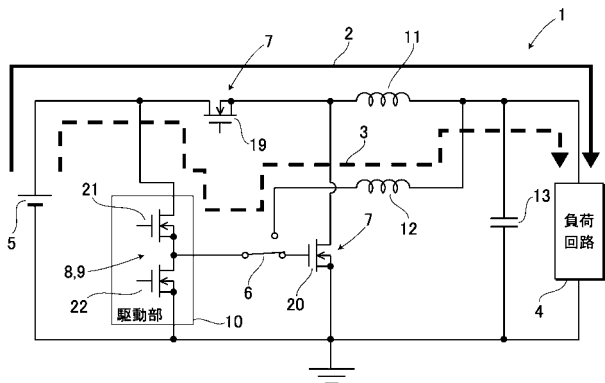
50

- 1, 50, 80 電力供給装置
- 2, 52, 82 第1経路
- 3, 53, 83 第2経路
- 4, 54 負荷回路
- 5, 55 電源
- 6, 56 切り替え部
- 7, 57 第1スイッチ
- 8, 58 開閉スイッチ
- 9, 59 第2スイッチ
- 10, 60 駆動部

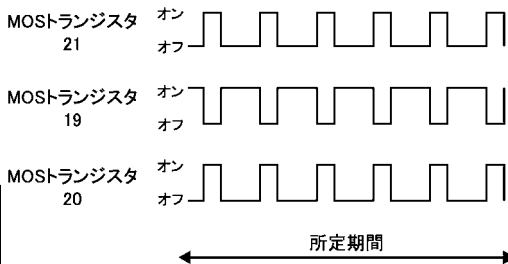
【図1】



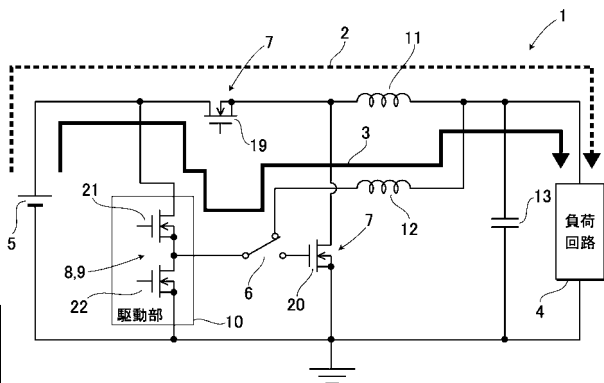
【図2】



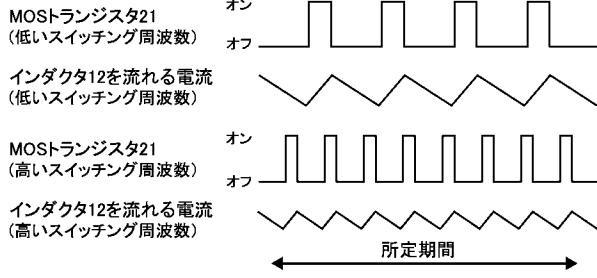
【図3】



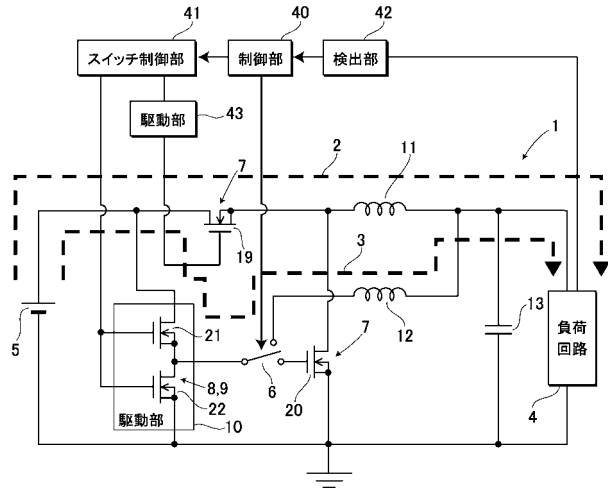
【図4】



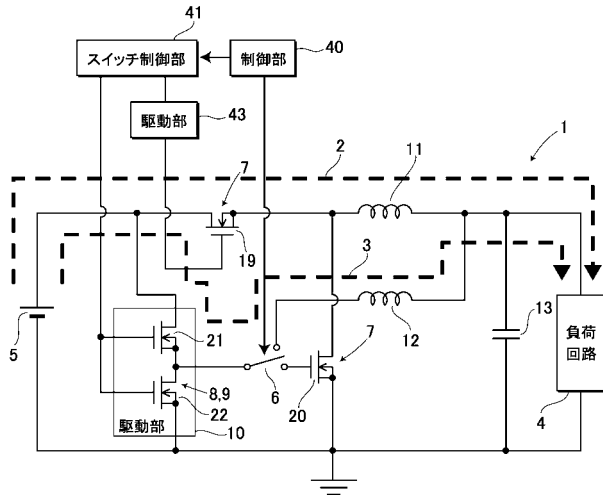
【図5】



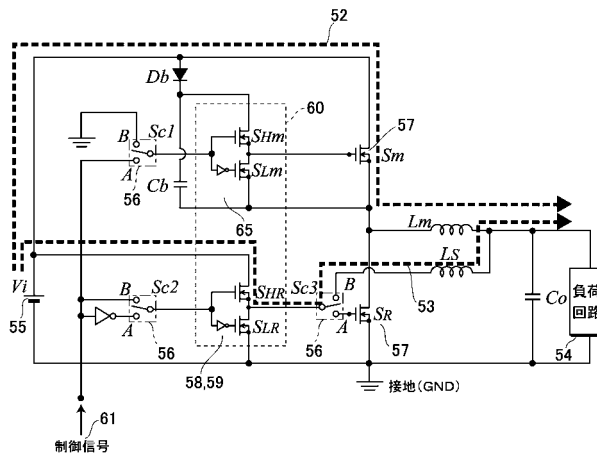
【図7】



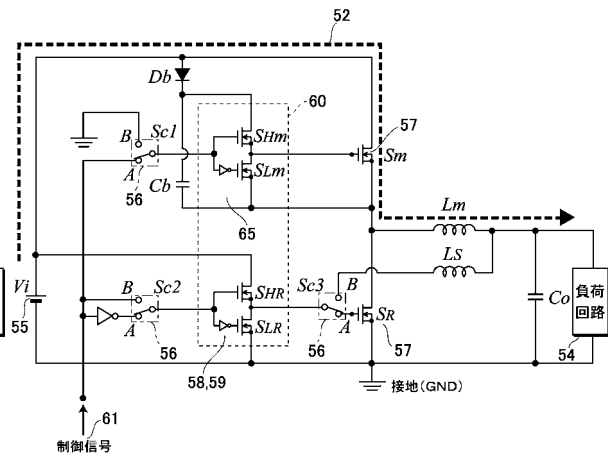
【図6】



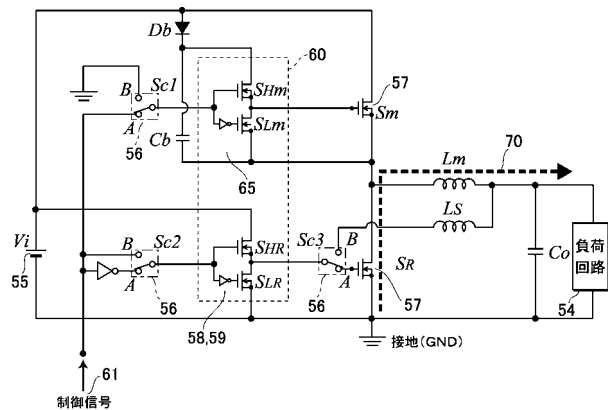
【図8】



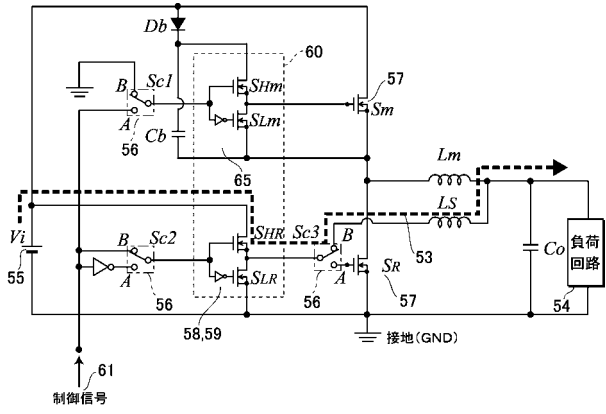
【図9】



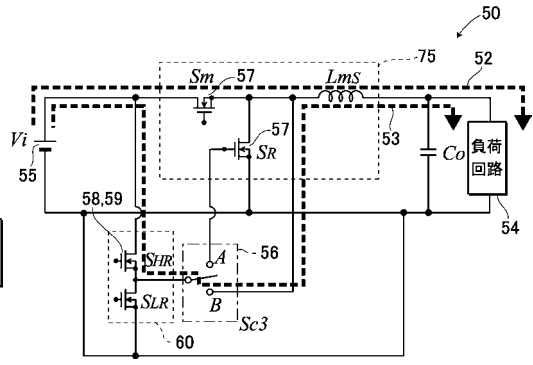
【図10】



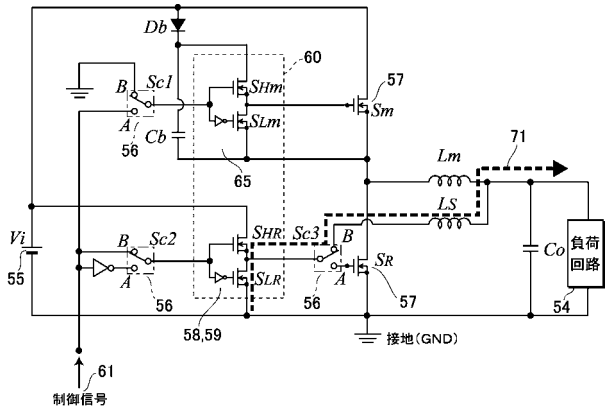
【図11】



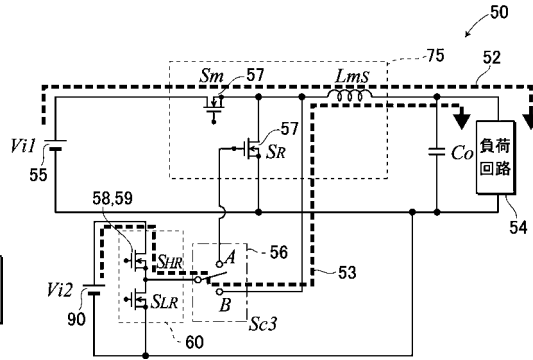
【図13】



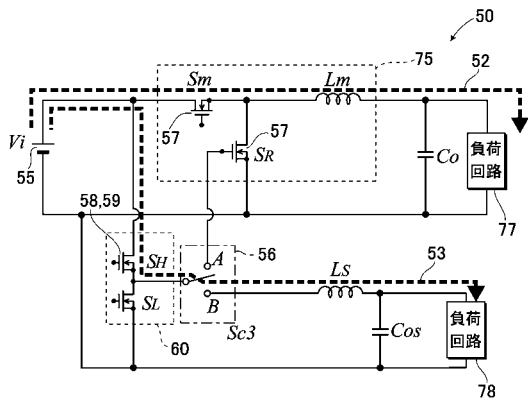
【図12】



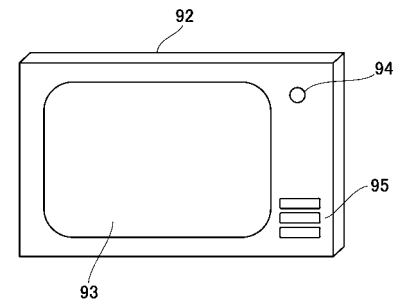
【図14】



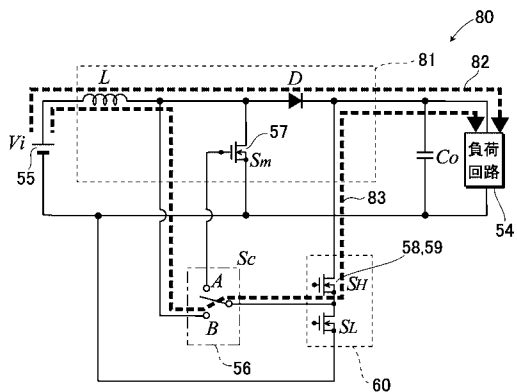
【図15】



【図17】



【図16】



フロントページの続き

(56)参考文献 特開2007-221981(JP,A)

特開2007-124850(JP,A)

特開2007-20316(JP,A)

特開2002-44941(JP,A)

特開2001-86740(JP,A)

特開2010-154605(JP,A)

特開2011-229194(JP,A)

高橋将也, 外4名, 「軽負荷時の効率改善を行うハイブリッド電源」, 電子情報通信学会技術研究報告, 電子通信エネルギー技術, 2009年11月20日, Vol. 109, No. 310, pp. 25-29, EE2009-33

高橋将也, 外5名, 「MOSFETドライバを利用したハイブリッド電源」, 平成21年度電気関係学会九州支部連合大会(第62回連合大会)講演論文集, 2009年9月10日, 10-2A-12

(58)調査した分野(Int.Cl., DB名)

H02M 1/08-1/092, 3/00-3/44