

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02010/074055

発行日 平成24年6月21日 (2012.6.21)

(43) 国際公開日 平成22年7月1日 (2010.7.1)

(51) Int.Cl. F I テーマコード (参考)
HO2M 3/155 (2006.01) HO2M 3/155 H 5H730

審査請求 有 予備審査請求 未請求 (全 34 頁)

<p>出願番号 特願2010-544067 (P2010-544067)</p> <p>(21) 国際出願番号 PCT/JP2009/071284</p> <p>(22) 国際出願日 平成21年12月22日 (2009.12.22)</p> <p>(31) 優先権主張番号 特願2008-327639 (P2008-327639)</p> <p>(32) 優先日 平成20年12月24日 (2008.12.24)</p> <p>(33) 優先権主張国 日本国 (JP)</p>	<p>(71) 出願人 304028726 国立大学法人 大分大学 大分県大分市大字旦野原700番地</p> <p>(74) 代理人 100080089 弁理士 牛木 護</p> <p>(72) 発明者 西嶋 仁浩 大分県大分市大字旦野原700番地 国立 大学法人大分大学構内宿舎1-23</p> <p>Fターム(参考) 5H730 AA14 AA15 AS04 AS05 BB13 BB14 BB57 BB88 BB98 DD04 EE59 EE60 FD01 FD31 FG05</p>
--	--

最終頁に続く

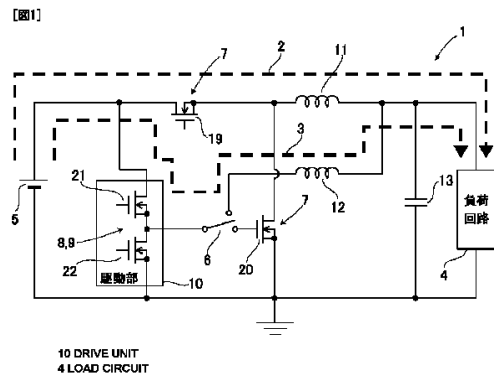
(54) 【発明の名称】 電力供給装置

(57) 【要約】

【課題】従来使用されている電力供給装置に含まれる電子素子や要素を効率的に活用しつつ最小限の回路規模にて、負荷回路に大電流と小電流とを切り分けて供給できる電力供給装置を提供する。

【解決手段】電力供給装置1は、第1経路2および第2経路3のいずれかの経路を介して、負荷回路4に電力を供給する電源5と、第1経路2と第2経路3とを切り替える切り替え部6と、第1経路2から供給される第1電力値の基準となる供給期間を制御する第1スイッチ7と、第1スイッチ7の開閉のタイミングを制御する開閉スイッチ8を含む駆動部10と、第2経路3から供給される第2電力値の基準となる供給期間を制御する第2スイッチ9と、を備え、第1電力値は、第2電力値より大であり、第1経路2は、駆動部10の外部を経由すると共に、第2経路3は、駆動部の内部を経由し、開閉スイッチ8と第2スイッチ9とは、共通要素である。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

第 1 経路および前記第 1 経路と異なる第 2 経路のいずれかの経路を介して、負荷回路に電力を供給する電源と、

前記第 1 経路と前記第 2 経路とを切り替える切り替え部と、

前記第 1 経路から供給される第 1 電力値の基準となる供給期間を制御する第 1 スイッチと、

前記第 1 スイッチの開閉のタイミングを制御する開閉スイッチを含む駆動部と、

前記第 2 経路から供給される第 2 電力値の基準となる供給期間を制御する第 2 スイッチと、を備え、

前記第 1 電力値は、前記第 2 電力値より大であり、

前記第 1 経路は、前記駆動部の外部を経由すると共に、前記第 2 経路は、前記駆動部の内部を経由し、

前記開閉スイッチと前記第 2 スイッチとは、共通要素である電力供給装置。

【請求項 2】

前記第 1 スイッチとインダクタとを有し、前記第 1 スイッチのスイッチングにより前記電源の入力電圧よりも低い出力電圧を生成し、前記第 1 の経路で前記負荷回路に電力を供給する降圧形コンバータを備えた請求項 1 記載の電力供給装置。

【請求項 3】

前記第 1 スイッチとインダクタとを有し、前記第 1 スイッチのスイッチングにより前記電源の入力電圧よりも高い出力電圧を生成し、前記第 1 の経路で前記負荷回路に電力を供給する昇圧形コンバータを備えた請求項 1 記載の電力供給装置。

【請求項 4】

前記第 1 スイッチおよび前記第 2 スイッチのそれぞれは、電力の供給と停止を時間によって切り替える第 1 パルススイッチおよび第 2 パルススイッチを有し、前記第 1 パルススイッチおよび前記第 2 パルススイッチは、前記供給期間をパルス幅により制御し、

前記第 1 電力値および前記第 2 電力値は、前記パルス幅によって決定される請求項 1 記載の電力供給装置。

【請求項 5】

前記第 1 パルススイッチおよび前記第 2 パルススイッチのそれぞれは、ゲート端子への入力信号によって開閉が制御される MOS トランジスタを有する請求項 4 記載の電力供給装置。

【請求項 6】

前記第 2 パルススイッチは、直列接続された一対の MOS トランジスタを有する請求項 5 記載の電力供給装置。

【請求項 7】

前記切り替え部が、前記第 1 経路を選択する場合には、前記開閉スイッチの出力が、前記第 1 パルススイッチに含まれる MOS トランジスタのゲート入力となって前記第 1 パルススイッチの開閉期間を制御し、前記第 1 パルススイッチの開閉期間が、前記供給期間を決定して前記第 1 電力値を決定し、

前記切り替え部が、前記第 2 経路を選択する場合には、前記第 2 パルススイッチの開閉期間が、前記供給期間を決定して前記第 2 電力値を決定する請求項 5 記載の電力供給装置。

【請求項 8】

前記負荷回路が、前記第 1 電力値および前記第 2 電力値の内、いずれの電力値を必要とするかを検出する検出部を、更に備える請求項 1 記載の電力供給装置。

【請求項 9】

前記検出部は、前記負荷回路の動作モードに基づいて、前記第 1 電力値および前記第 2 電力値の内、いずれの電力値を必要とするかを検出する請求項 8 記載の電力供給装置。

【請求項 10】

10

20

30

40

50

前記切り替え部における前記第 1 経路および前記第 2 経路からの経路の選択を制御する制御部を、更に備える請求項 1 記載の電力供給装置。

【請求項 1 1】

前記第 2 スイッチの開閉のタイミングを制御するスイッチ制御部を更に備える請求項 1 記載の電力供給装置。

【請求項 1 2】

前記電源は、前記第 1 の経路を介して前記負荷に電力を供給する第 1 の電源と、この第 1 の電源とは別に、前記第 2 の経路を介して前記電力を供給する第 2 の電源とにより構成される請求項 1 記載の電力供給装置。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、負荷回路に供給する電力値を切り替えつつ供給できる電力供給装置に関し、例えば電力供給回路、スイッチング電源、スイッチング電源回路などに適用される。

【背景技術】

【0002】

従来、電源から負荷回路に電力を供給する（電圧や電流を供給する）スイッチング電源や電力供給回路などの電力供給装置が、電子回路や電子機器において用いられている。このような電力供給装置は、例えば DC - DC コンバータなどの装置として実現されることがある。

20

【0003】

近年の電子機器には、消費電力の削減や待機電力の削減などが求められており、負荷回路における動作も大電力を要するモードの場合と少量の電力を要するモードの場合とが存在する。特に、電子機器の大半は、中央演算処理装置（以下「CPU」という）と CPU により動作されるソフトウェアを含む。CPU は、大電力を要するモードと小電力を要するモードとを動作に含むことが多く、ソフトウェアも、大電力を要するモードと小電力を要するモードとを動作に含むことが多い。例えば、ソフトウェアが表示のみを行っている場合には、ソフトウェアを動作させる CPU は小電力を要し、ソフトウェアが演算を行っている場合には、ソフトウェアを動作させる CPU は大電力を要する。

【0004】

30

従来の電力供給装置は、電源と、電源からの電力値をパルス幅で制御する（PWM (Pulse Width Modulation)）パルススイッチと、パルススイッチの開閉を制御する駆動部とを備えている。このような構成の電力供給装置では、負荷回路に供給される電力値を変化させることに限界があり、小電力モードや待機モードなどにおいて、十分に消費電力を削減できなかった。

【0005】

また特にスイッチング電源においては、負荷に電力を伝送する主回路部の素子特性が、負荷電流の多い重負荷時を基準に定められてしまうため、負荷電流の少ない軽負荷時には、主回路部の電力効率を高くすることが難しい、という問題があった。

【0006】

40

このため、負荷回路に電力を供給する複数の経路を設け、複数の経路のそれぞれは、供給できる電力値が異なり、複数の経路を切り替える駆動部を備えるハイブリッドタイプの電力供給装置（DC - DC コンバータ）が提案されている（例えば、特許文献 1 参照）。

【特許文献 1】特開 2007 - 221981 号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

特許文献 1 に開示される DC - DC コンバータは、電力を供給する複数の経路を切り替えるスイッチに抵抗を接続して、応答時間の短縮を図っている。

【0008】

50

しかしながら、特許文献 1 に開示される DC - DC コンバータは、異なる電力値を供給する複数の経路とこの経路を形成するスイッチなどの素子が、経路毎に個別に設けられているので、回路規模やコストが増大する問題がある。そのため、低コストでありながら軽負荷時から重負荷時まで幅広く高効率な電力供給装置を供給することができない不満があった。

【 0 0 0 9 】

本発明は、これらの問題を鑑みて、従来使用されている電力供給装置に含まれる電子素子や要素を効率的に活用しつつ最小限の回路規模にて、負荷回路に大電力と小電力とを切り分けて、軽負荷時から重負荷時まで幅広く高効率な電力供給装置を提供することを目的とする。

10

【課題を解決するための手段】

【 0 0 1 0 】

本発明の第 1 の発明に係る電力供給装置は、第 1 経路および第 1 経路と異なる第 2 経路のいずれかの経路を介して、負荷回路に電力を供給する電源と、第 1 経路と第 2 経路とを切り替える切り替え部と、第 1 経路から供給される第 1 電力値の基準となる供給期間を制御する第 1 スイッチと、第 1 スイッチの開閉のタイミングを制御する開閉スイッチを含む駆動部と、第 2 経路から供給される第 2 電力値の基準となる供給期間を制御する第 2 スイッチと、を備え、第 1 電力値は、第 2 電力値より大であり、第 1 経路は、駆動部の外部を経由すると共に、第 2 経路は、駆動部の内部を経由し、開閉スイッチと第 2 スイッチとは共通要素である。

20

【 0 0 1 1 】

この構成により、回路規模の増大をもたらさずに、大電力である第 1 電力値と小電力である第 2 電力値とを異なる経路で、負荷回路に供給できる。また、電力値に合わせた素子によって電力値が制御できるので、不要な損失や消費電力が抑制できる。

【 0 0 1 2 】

本発明の第 2 の発明に係る電力供給装置では、第 1 の発明に加えて、第 1 スイッチとインダクタとを有し、第 1 スイッチのスイッチングにより電源の入力電圧よりも低い出力電圧を生成し、第 1 の経路で負荷回路に電力を供給する降圧形コンバータを備えている。

【 0 0 1 3 】

この構成により、電源の入力電圧よりも低い出力電圧を負荷回路に供給することができる。

30

【 0 0 1 4 】

本発明の第 3 の発明に係る電力供給装置では、第 1 の発明に加えて、第 1 スイッチとインダクタとを有し、第 1 スイッチのスイッチングにより電源の入力電圧よりも高い出力電圧を生成し、第 1 の経路で負荷回路に電力を供給する昇圧形コンバータを備えている。

【 0 0 1 5 】

この構成により、電源の入力電圧よりも高い出力電圧を負荷回路に供給することができる。

【 0 0 1 6 】

本発明の第 4 の発明に係る電力供給装置では、第 1 の発明に加えて、第 1 スイッチおよび第 2 スイッチのそれぞれは、電力の供給と停止を時間によって切り替える第 1 パルススイッチおよび第 2 パルススイッチを有し、第 1 パルススイッチおよび第 2 パルススイッチは、供給期間をパルス幅により制御し、第 1 電力値および第 2 電力値は、パルス幅によって決定される。

40

【 0 0 1 7 】

この構成により、第 1 電力値と第 2 電力値は、正確に制御される。

【 0 0 1 8 】

本発明の第 5 の発明に係る電力供給装置では、第 4 の発明に加えて、第 1 パルススイッチおよび第 2 パルススイッチのそれぞれは、ゲート端子への入力信号によって開閉が制御される MOS トランジスタを有する。

50

【 0 0 1 9 】

この構成により、パルス幅を決定する開閉期間が、容易に制御できる。

【 0 0 2 0 】

本発明の第 6 の発明に係る電力供給装置では、第 5 の発明に加えて、第 2 パルススイッチは、直列接続された一対の M O S トランジスタを有する。

【 0 0 2 1 】

この構成により、パルス幅を決定する開閉期間が、容易に制御できる。

【 0 0 2 2 】

本発明の第 7 の発明に係る電力供給装置では、第 5 の発明に加えて、切り替え部が、第 1 経路を選択する場合には、開閉スイッチの出力が、第 1 パルススイッチに含まれる M O S トランジスタのゲート入力となって第 1 パルススイッチの開閉期間を制御し、第 1 パルススイッチの開閉期間が、供給期間を決定して第 1 電力値を決定し、切り替え部が、第 2 経路を選択する場合には、第 2 パルススイッチの開閉期間が、供給期間を決定して第 2 電力値を決定する。

10

【 0 0 2 3 】

この構成により、大電流である第 1 電力値と小電流である第 2 電力値とが容易に制御できる。また、小電力である第 2 電力値は、小型の素子である第 2 パルススイッチの開閉期間によって制御されるので、スイッチング損失が抑制できる。

【 0 0 2 4 】

本発明の第 8 の発明に係る電力供給装置では、第 1 の発明に加えて、負荷回路が、第 1 電力値および第 2 電力値の内、いずれの電力値を必要とするかを検出する検出部を、更に備える。

20

【 0 0 2 5 】

この構成により、電力供給装置は、供給する電力値を確実に制御できる。

【 0 0 2 6 】

本発明の第 9 の発明に係る電力供給装置では、第 8 の発明に加えて、検出部は、負荷回路の動作モードに基づいて、第 1 電力値および第 2 電力値の内、いずれの電力値を必要とするかを検出する。

【 0 0 2 7 】

この構成により、電力供給装置は、負荷回路の動作内容を反映した電力を供給できる。

30

【 0 0 2 8 】

本発明の第 1 0 の発明に係る電力供給装置では、第 1 の発明に加えて、切り替え部における第 1 経路および第 2 経路からの経路の選択を制御する制御部を、更に備える。

【 0 0 2 9 】

この構成により、経路切り替えが容易に行える。特に、検出部の検出結果に従うことで、経路は適切に切り替えられる。

【 0 0 3 0 】

本発明の第 1 1 の発明に係る電力供給装置では、第 1 の発明に加えて、第 2 スwitchの開閉のタイミングを制御するスイッチ制御部を更に備える。

【 0 0 3 1 】

この構成により、第 1 電流値と第 2 電流値の制御の基礎となる供給期間が適切に制御される。

40

【 0 0 3 2 】

本発明の第 1 2 の発明に係る電力供給装置では、第 1 の発明に加えて、第 1 の経路を介して負荷に電力を供給する第 1 の電源と、この第 1 の電源とは別に、第 2 の経路を介して負荷に電力を供給する第 2 の電源とにより、前記電源が構成される。

【 0 0 3 3 】

この構成により、駆動部に印加する電圧を、第 1 の電源からの入力電圧に依存することなく、第 2 の電源により独自に設定できる。

【 発明の効果 】

50

【 0 0 3 4 】

本発明の電力供給装置は、回路規模の増加を最小限に抑えつつ、負荷回路の必要性に応じて、大電力と小電力とを切り分けて負荷回路に供給できる。当然ながら、回路面積やコストも低減でき、軽負荷時から重負荷時まで幅広く高効率な電力供給装置を提供できる。

【 0 0 3 5 】

また、ノイズの影響が考慮されたスイッチング電源に含まれる駆動部をそのまま流用するので、ノイズの影響を生じさせにくい。

【 図面の簡単な説明 】

【 0 0 3 6 】

【 図 1 】 本発明の実施の形態 1 における電力供給装置の回路構成図である。

10

【 図 2 】 本発明の実施の形態 1 における電力供給装置の動作状態を示す回路構成図である。

【 図 3 】 本発明の実施の形態 1 における第 1 経路による電力供給を示すタイムチャートである。

【 図 4 】 本発明の実施の形態 1 における電力供給装置の動作状態を示す回路構成図である。

【 図 5 】 第 2 経路による電力供給を示すタイムチャートである。

【 図 6 】 本発明の実施の形態 1 における電力供給装置の回路構成図である。

【 図 7 】 本発明の実施の形態 1 における電力供給装置の回路構成図である。

【 図 8 】 本発明の実施の形態 2 における電力供給装置の回路構成図である。

20

【 図 9 】 本発明の実施の形態 2 における電力供給装置の動作状態を示す回路構成図である。

【 図 1 0 】 本発明の実施の形態 2 における電力供給装置の動作状態を示す回路構成図である。

【 図 1 1 】 本発明の実施の形態 2 における電力供給装置の動作状態を示す回路構成図である。

【 図 1 2 】 本発明の実施の形態 2 における電力供給装置の動作状態を示す回路構成図である。

【 図 1 3 】 本発明の実施の形態 3 における電力供給装置の回路構成図である。

【 図 1 4 】 本発明の実施の形態 4 における電力供給装置の回路構成図である。

30

【 図 1 5 】 本発明の実施の形態 5 における電力供給装置の回路構成図である。

【 図 1 6 】 本発明の実施の形態 6 における電力供給装置の回路構成図である。

【 図 1 7 】 本発明の実施の形態 7 における電子機器の斜視図である。

【 発明を実施するための最良の形態 】

【 0 0 3 7 】

以下、図面を参照しながら、本発明の実施の形態を説明する。

【 0 0 3 8 】

なお、電力供給装置は、電子回路、半導体集積回路、電子素子のいずれで実現されてもよく、制御の一部が論理回路やソフトウェアプログラムで実現されても良い。また、電力供給装置のみで提供されても、他の電子回路と組み合わせられた状態で供給されても良い。

40

(実施の形態 1)

まず、実施の形態 1 における電力供給装置の全体概要を、図 1 を用いて説明する。図 1 は、本発明の実施の形態 1 における降圧形コンバータに適用した電力供給装置の回路構成図である。

(全体概要)

電力供給装置 1 は、第 1 経路 2 と第 2 経路 3 のいずれかの経路を介して負荷回路 4 に電力を供給する電源 5 と、第 1 経路 2 と第 2 経路 3 とを切り替える切り替え部 6 と、第 1 経路 2 から供給される第 1 電力値を制御する第 1 スイッチ 7 と、第 1 スイッチ 7 の開閉タイミングを制御する開閉スイッチ 8 と、開閉スイッチ 8 を含む駆動部 1 0 と、第 2 経路 3 から供給される第 2 電力値を制御する第 2 スイッチ 9 と、を備える。ここで、開閉スイッチ

50

8と第2スイッチ9とは、同じ要素であって共通要素である。

【0039】

また、電力供給装置1はその他に、負荷回路4への入力波形を平滑化するフィルターとして、第1経路2に接続する第1インダクタ11と、第2経路3に接続する第2インダクタ12と、負荷回路4に並列接続する出力コンデンサ13と、を備える。

【0040】

ここでは、第1経路2によって電源5からの電源電圧よりも低い電圧を負荷回路4に供給するために、第1スイッチ7と、第1インダクタ11と、出力コンデンサ13とによる第1降圧チョッパ回路が形成される。また、第1経路2とは別な第2経路3によって、電源5からの入力電圧よりも低い電圧を負荷回路4に供給するために、第2スイッチ9と、第2インダクタ12と、出力コンデンサ13とによる第2降圧チョッパ回路が形成される。

10

【0041】

第1スイッチ7は、何れもN型のMOSトランジスタ19, 20を有して構成され、MOSトランジスタ19のドレイン端子は電源5の正極端に接続し、MOSトランジスタ19のソース端子は第1インダクタ11の一端に接続される。また、MOSトランジスタ20のドレイン端子は、MOSトランジスタ19のソース端子に接続され、MOSトランジスタ19のドレイン端子は、前記電源5の負極端に接続して共に接地される。前記第1インダクタ11の他端には、出力コンデンサ13および負荷回路4の一端がそれぞれ接続され、これらの出力コンデンサ13および負荷回路4の他端が何れも接地されて、前述した第1降圧チョッパ回路を構成している。

20

【0042】

駆動部10は開閉スイッチ8を含んでおり、この開閉スイッチ8は、電源5の両端間に直列接続された一对のN型のMOSトランジスタ21, 22を有している。ここでは、MOSトランジスタ21のドレインが電源5の正極端に接続され、MOSトランジスタ21のソースとMOSトランジスタ22のドレインが接続され、MOSトランジスタ22のソースが接地される。そして、MOSトランジスタ21, 22の接続点が、切り替えスイッチ6を介してMOSトランジスタ20のゲート端子に接続される。

【0043】

なお、図1では、負荷回路4までを含んで電力供給装置1として示されているが、電力供給装置1は、負荷回路4を含んでいても含んでいなくてもよい。例えば、負荷回路4以外の部分を電力供給装置とみなして、負荷回路4を含んだ状態の場合を電子回路とみなしても良い。

30

【0044】

第1経路2は、図1より明らかな通り、電源5から負荷回路6へ最短で接続される経路であって、駆動部10の外側を通過する。これに対して、第2経路3は、電源5から駆動部10の内部を通過して、負荷回路4に接続される。第1経路2から供給される電力値を第1電力値とし、第2経路3から供給される電力値を第2電力値とすると、第1電力値が第2電力値よりも大きくなるように、前記第1降圧チョッパ回路の各素子は、前記第2降圧チョッパ回路の各素子よりも、大電力に対応したものが選定される。

40

【0045】

これにより、負荷回路4が大電力を必要とする場合には、大電力である第1電力値を供給する第1経路2が選択され、負荷回路4が小電力を必要とする場合には、小電力である第2電力値を供給する第2経路3が選択される。

【0046】

切り替え部6は、図1に示されるようにモード切り替え用のスイッチにより構成され、駆動部10とMOSトランジスタ20との間が短絡すると、電源5と負荷回路4とを接続する第1経路2によって、負荷回路4への電力供給が行なわれる。このとき、第1スイッチ7を構成するMOSトランジスタ19, 20の開閉によって、電源5から負荷回路4へ第1経路2を介して供給される第1電力値が制限される。

50

【 0 0 4 7 】

一方、切り替え部 6 によって、駆動部 1 0 と第 2 インダクタ 1 2 との間が短絡すると、第 2 経路 3 によって、負荷回路 4 への電力供給が行なわれる。このとき、第 2 スイッチ 9 を構成する M O S トランジスタ 2 1 , 2 2 の開閉によって、電源 5 から負荷回路 4 へ第 2 経路 3 を介して供給される第 2 電力値が制御される。

【 0 0 4 8 】

負荷回路 4 が小電力しか必要としない場合に、大電力である第 1 電力値を供給する第 1 経路 2 を用いて負荷回路 4 に電力を供給するよりも、小電力である第 2 電力値を供給する第 2 経路 3 を用いて負荷回路 4 に電力を供給する方が、損失低減や消費電力軽減の面で優れている。

10

【 0 0 4 9 】

例えば、第 1 経路 2 を経由して負荷回路 4 に電力が供給される場合、第 1 電力値は第 1 スイッチ 7 を構成する M O S トランジスタ 1 9 , 2 0 の開閉期間によって制御される。ここでは、負荷回路 4 が通常負荷または重負荷時に、切り替え部 6 によって第 1 経路 2 による電力供給を行なうので、第 1 スイッチ 7 は耐圧や動作性能の面から、大型の素子を必要とする。一方で、開閉スイッチ 8 (すなわち第 2 スイッチ 9) は、第 1 スイッチ 7 の開閉の切り替えのみを行えばよいので、耐圧や動作性能の面から、小型の素子で十分である。

【 0 0 5 0 】

第 2 経路 3 を経由して負荷回路 4 に電力が供給される場合、第 2 電力値は、第 2 スイッチ 9 を構成する M O S トランジスタ 2 1 , 2 2 の開閉期間によって制御される。ここでは、負荷回路 4 が軽負荷時に、切り替え部 6 によって第 2 経路 3 による電力供給を行なうので、第 2 経路 3 で供給される第 2 電力値は小さく済み、この点からも、第 2 スイッチ 9 は小型の素子で十分である。

20

【 0 0 5 1 】

すなわち、第 1 スイッチ 7 は、大型の素子を必要とし、第 2 スイッチ 9 は、小型の素子で足りる。スイッチを構成する素子が大きければ大きいほど、スイッチの開閉時の損失が大きくなるので、電力供給装置 1 全体での消費電力が大きくなる。このため、負荷回路 4 が小電力しか要らない場合には、大型の素子である第 1 スイッチ 7 により電力値を制御するよりも、小型の素子である第 2 スイッチ 9 により電力値を制御することが好適である。

【 0 0 5 2 】

以上のことから、損失や消費電力の増加を防止しつつ、大電力や小電力を必要とする負荷回路 4 へ大電力と小電力を切り替えて供給するには、大型素子である第 1 スイッチ 7 を用いる第 1 経路 2 と、小型素子である第 2 スイッチ 9 を用いる第 2 経路 3 とが切り替えられることが好適である。

30

【 0 0 5 3 】

このように電力供給装置 1 は、切り替え部 6 によって第 1 経路 2 と第 2 経路 3 とを切り替え、第 1 経路 2 から供給される第 1 電力値を、第 1 スイッチ 7 によって制御し (第 1 スイッチ 7 は、開閉スイッチ 8 で制御される)、第 2 経路 3 から供給される第 2 電力値を、第 2 スイッチ 9 によって制御する。

【 0 0 5 4 】

また、第 2 スイッチ 9 は、第 1 スイッチ 7 の開閉タイミングを制御する開閉スイッチ 8 と同じ要素を流用したものであるため、余分な回路素子の追加も不要である。そもそも、第 2 スイッチ 9 は、第 1 スイッチ 7 の開閉タイミングに必須の要素である開閉スイッチ 8 であって、第 2 経路 3 の電流値を制御するのに必要となる第 2 スイッチ 9 は、何らの回路素子追加にはつながらない。

40

【 0 0 5 5 】

また、小電力供給用の第 2 経路 3 を、第 2 スイッチ 9 を経由して構成する際に、第 2 スイッチ 9 は、もともと存在している駆動部 1 0 に含まれる開閉スイッチ 8 であるので、電子回路上でのノイズ対策も施されている。このため、第 2 スイッチ 9 (開閉スイッチ 8) を利用した第 2 経路 3 による第 2 電力値の供給においては、余分なノイズ発生も防止でき

50

る。

【 0 0 5 6 】

このように、実施の形態 1 における電力供給装置は、回路規模の増加、ノイズの増加、損失の増加および消費電力の増加を防止しつつ、負荷回路 4 へ、必要に応じて大電力と小電力を切り替えて供給でき、軽負荷時から重負荷時まで幅広く高効率な電力供給装置を提供できる。

【 0 0 5 7 】

次に、各部の詳細について、説明する。

【 0 0 5 8 】

(電源)

電源 5 は、実際の電力を生じさせて電力を負荷回路 4 に供給する。電源 5 は、家庭用電源であったり、バッテリーや電池であったりする。

【 0 0 5 9 】

(負荷回路)

負荷回路 4 は、電源供給装置 1 によって、電源 5 から電力を供給される。

【 0 0 6 0 】

負荷回路 4 は、電力の供給を受けて所定の動作をする電子回路、半導体集積回路、CPU、DSP (Digital Signal Processor) などを含む。負荷回路 4 の有する形態にかかわらず、負荷回路 4 は、電力を受けて所定の動作を行う。

【 0 0 6 1 】

負荷回路 4 は、種々の動作を含んでいるので、動作内容によっては、必要とする電力値が異なる。動作が複雑である場合には、負荷回路 4 は大きな電力を必要とし、動作が単純である場合には、負荷回路 4 は小さな電力を必要とする。

【 0 0 6 2 】

ここで、負荷回路 4 が CPU である場合には、負荷回路 4 が動作させるのは、ソフトウェアプログラムとなることが多い。ソフトウェアプログラムは、ユーザーの処理内容によっては、複雑な動作を行うこともあれば、簡単な動作を行うこともある。例えば、ソフトウェアプログラムが表示のみを行っている場合には、ソフトウェアプログラムを動作させる CPU は小電力を要し、ソフトウェアプログラムが演算を行っている場合には、ソフトウェアプログラムを動作させる CPU は大電力を要する。特に、負荷回路 4 が CPU である場合には、ソフトウェアプログラムの動作の変化が激しいので、負荷回路 4 が必要とする電力の変化も激しくなる。

【 0 0 6 3 】

このように、負荷回路 4 の必要とする電力の値は、動作内容の変化に応じて、頻繁に変化する。電力供給装置 1 に備えられている電源 5 は、家庭用電源、電池やバッテリーであるので、電源 5 そのものは、供給する電力値を変化させるのは困難である。電力供給装置 1 は、スイッチング素子のスイッチングにより電源 5 からの電力供給期間を可変することで、負荷回路 4 への電力値を制御する。しかし負荷回路 4 は、大電力と小電力を要する場合とがあり、前記スイッチング素子のスイッチングでの損失を、大電流の場合と小電流の場合とで切り分けることが効率的である。

【 0 0 6 4 】

このため、負荷回路 4 が大電流を必要とする場合には、大型素子でスイッチングできる第 1 経路 2 によって電力が供給される。負荷回路 4 が小電流を必要とする場合には、小型素子でスイッチングできる第 2 経路 3 によって電力が供給され、軽負荷時から重負荷時まで幅広く高効率な電力供給装置 1 を提供できる。

【 0 0 6 5 】

なお、負荷回路 4 が CPU 以外の電子回路や半導体集積回路などであっても、負荷回路 4 が必要とする電力値は、時間によって変化する。

【 0 0 6 6 】

また、負荷回路 4 は、回路なる用語を含んでいるが、物理的な回路以外にも、論理回路

10

20

30

40

50

やソフトウェアプログラムを一部もしくは全部に含んでも良いし、メモリやROMなどを含んでも良い。

【0067】

(第1経路、第2経路、切り替え部)

電力供給装置1は、電源5から負荷回路4への電力供給経路として、第1経路2と第2経路3とを備える。第1経路2は、大電流である第1電力値に基づく電力を負荷回路4に供給する。第2経路3は、小電力である第2電力値に基づく電力を、負荷回路4に供給する。ここで、第1電力値は、第2電力値よりも大きい。

【0068】

切り替え部6は、第1経路2と第2経路3とを切り替える。切り替え部6は、図1に示されるように、MOSトランジスタ20の前段にあるスイッチにより構成され、このスイッチがMOSトランジスタ20側に短絡すると、電源5から負荷回路4までの第1経路2によって、負荷回路4への電力供給が行なわれる。このとき、第1経路2による電力供給が行なわれるのと反対に、第2経路3による電力供給は遮断される。切り替え部6のスイッチは、MOSトランジスタ20と接続されるか第2経路3と接続されるかで切り替わるからである。更に、電源5から第1スイッチ7に対して、駆動部10を介して駆動信号が与えられる。

10

【0069】

一方、切り替え部6のスイッチが第2経路3側に短絡すると、電源5から負荷回路4までの第1経路2による電力供給が遮断されて、駆動部10を経由して電源5から負荷回路4へつながる第2経路3による電力供給が可能となる。

20

【0070】

切り替え部6はモード切り替え用のスイッチを含むが、これ以外の要素を含んでも良く、MOSトランジスタによってスイッチが実現されてもよい。また、図1には示されていないが、切り替え部6が有するスイッチの切り替えを実行する制御部が設けられても良い。

【0071】

いずれにしても、切り替え部6は、電源5から負荷回路4への電力供給経路を、第1経路2と第2経路3とのいずれかに切り替える。

【0072】

(第1スイッチ、開閉スイッチ、第2スイッチ)

第1スイッチ7は、第1経路2から負荷回路4に供給される電力の値である第1電力値の基準となる供給期間を制御する。第1スイッチ7は、第1経路2の短絡と開放を決定するメインスイッチとしてのMOSトランジスタ19と、第1経路2と接地11とを接続する線路の短絡と開放を決定する同期整流スイッチとしてのMOSトランジスタ20であり、これらのMOSトランジスタ19, 20は、一方が短絡しているときに他方が開放し、一方が開放しているときに他方が短絡して共にスイッチングされ、その開閉期間は、開閉スイッチ8によって制御される。

30

【0073】

一方、第2スイッチ9は、開閉スイッチ8と同一要素であり、開閉スイッチ8が流用される。

40

【0074】

第2スイッチ9は、本来は第1スイッチ7を開閉させるためのスイッチであるが、第2経路3を経由して電力を供給する場合の、電源5からの電力供給期間を決定する。第2スイッチ9は、直列接続したMOSトランジスタ21, 22からなり、第2経路3の短絡と開放を直接制御できるので、MOSトランジスタ21が短絡し、MOSトランジスタ22が開放している場合には、電源5から負荷回路4までの第2経路3は導電しており、MOSトランジスタ21が開放し、MOSトランジスタ22が短絡している場合には、電源5から負荷回路4までの第2経路3は遮断されている。

【0075】

50

このように、第1経路2は、開閉スイッチ8と第1スイッチ7との組み合わせにより、電源5からの電力供給期間を決定する。第2経路3は、第2スイッチ9によって、電源5からの電力供給期間を決定する。

【0076】

ここで、第1スイッチ7と第2スイッチ9とのそれぞれは、開閉期間を、パルス幅をもって決定する第1パルススイッチと第2パルススイッチを有していても良い。

【0077】

パルススイッチは、スイッチの開閉期間を制御端子に与えられるパルス幅によって制御する。すなわちスイッチが短絡（閉じている状態）の期間と、開放（開いている状態）の期間は、それぞれタイミングチャート上では、時間軸上の幅として表される。

10

【0078】

例えば、負荷回路4に供給される電力値は、ある所定期間において電力が供給される期間を示すパルスの積分によって定まる。パルススイッチは、スイッチの開閉期間をパルス幅で制御できるので、パルススイッチは、電力値を容易に制御できる。

【0079】

例えば、短絡となるパルス幅が長ければ、それだけ電源5と負荷回路4との導電期間が長くなるので、積分値は大きくなり、所定期間における電力値は大きくなる。逆に、開放となるパルス幅が長ければ、それだけ電源5と負荷回路4との遮断期間が長くなるので、積分値が小さくなり、所定期間における電力値は小さくなる。

【0080】

20

実際の電子回路や電子機器においては、負荷回路と電源を直接導電したままにするのではなく、時間軸上で、電源と負荷回路との導電期間を、上述のようなパルススイッチで細かく制御して、所定期間における積分値によって、負荷回路への電力値が定まる。

【0081】

また、パルススイッチは、前記制御端子としてゲート入力によって開閉が制御されるMOSトランジスタであることも好適である。

【0082】

MOSトランジスタは、ゲート、ソースおよびドレインの3つの端子を有し、ゲート入力の値によって、ソースとドレイン間が短絡もしくは開放される。また、MOSトランジスタは半導体集積回路への作りこみが容易で、ゲート入力の制御のみで、開閉を制御できる理想的なスイッチとなる。また、MOSトランジスタのトランジスタサイズを調整することで、耐圧や動作性能を制御できるので、第1スイッチ7、第2スイッチ9（すなわち開閉スイッチ8）が、MOSトランジスタで構成されていると、これらのスイッチが対応すべき電圧や電力に、容易に対応できる。

30

【0083】

図2および図4は、本発明の実施の形態1における電力供給装置の動作状態を示す回路構成図である。図2は、切り替え部6が第1経路2を選択している場合を示しており、図4は、切り替え部6が第2経路3を選択している場合を示している。第1スイッチ7がMOSトランジスタ19、20を備え、第2スイッチ9がMOSトランジスタ21、22を備えることで、パルス幅をもった開閉期間を容易に形成できて、電力供給装置1は、負荷回路4への電力値を容易に制御できる。

40

【0084】

（第1経路での電力供給）

次に、第1経路2での電力供給の動作について説明する。ここでは、第1スイッチ7と第2スイッチ9がMOSトランジスタである場合について説明する。まず、図2、図3を用いて、第1経路2を介して、電源5が負荷回路4に電力を供給する動作を説明する。図3は、本発明の実施の形態1における第1経路2による電力供給を示すタイムチャートである。

【0085】

図2に示されるように、切り替え部6は、駆動部10とMOSトランジスタ20のゲー

50

トとの間を短絡しており、M O S トランジスタ 2 0 は、駆動部 1 0 を有する開閉スイッチ 8 (第 2 スイッチ 9) からの制御を受けるようになる。このとき、駆動部 1 0 からのパルス駆動信号が M O S トランジスタ 2 0 に与えられると共に、別なパルス駆動信号が M O S トランジスタ 1 9 に与えられ、それにより M O S トランジスタ 1 9 , 2 0 が互いに対称的に開閉動作することで、第 1 経路 2 を介して電源 5 から負荷回路 4 への電力供給が行なわれる。

【 0 0 8 6 】

駆動部 1 0 においては、M O S トランジスタ 2 1 のソースと M O S トランジスタ 2 2 のドレインが接続されており、図 2 に示す状態では、その接続点が M O S トランジスタ 2 0 のゲート端子に接続する。M O S トランジスタ 2 0 の短絡 (O N : オン) と開放 (O F F : オフ) は、ゲートに入力する電圧値 (H i レベル電圧であるか L o レベル電圧であるか) で決定される。このため、一对の M O S トランジスタ 2 1 , 2 2 の短絡および開放によって、M O S トランジスタ 2 0 の短絡と開放が決められる。

10

【 0 0 8 7 】

具体的には、M O S トランジスタ 2 1 , 2 2 のゲートに対して、互いに対称のパルス制御信号がそれぞれ与えられ、ハイサイドの M O S トランジスタ 2 1 が短絡すると、ローサイドの M O S トランジスタ 2 2 が開放して、電源 5 から M O S トランジスタ 2 1 を介して、M O S トランジスタ 2 0 のゲートに H i レベルの電圧が与えられる。一方、パルス制御信号が反転して、M O S トランジスタ 2 1 が開放し、M O S トランジスタ 2 2 が短絡すると、M O S トランジスタ 2 0 のゲートは L o レベルの電圧となり、そのゲートに蓄積した電荷が速やかに放電する。このような動作を繰り返すことで、駆動部 1 0 から M O S トランジスタ 2 0 のゲートにパルス駆動信号が供給される。

20

【 0 0 8 8 】

また、M O S トランジスタ 1 9 は、M O S トランジスタ 2 0 と対称的に短絡または開放される。M O S トランジスタ 1 9 の駆動部に関する具体例は、後述する実施例で説明する。

【 0 0 8 9 】

そして、M O S トランジスタ 1 9 が短絡し、M O S トランジスタ 2 0 が開放すると、電源 5 から第 1 インダクタ 1 1 を通して負荷回路 4 に電力が供給され、第 1 インダクタ 1 1 にエネルギーが蓄積される。一方、M O S トランジスタ 1 9 が開放し、M O S トランジスタ 2 0 が短絡すると、それまで第 1 インダクタ 1 1 に蓄えられていたエネルギーが引き続き負荷回路 4 に電力として供給される。このとき、第 1 インダクタ 1 1 の両端間には、電源 5 からの電源電圧よりも低い電圧が、負荷回路 4 への入力電圧として発生する。

30

【 0 0 9 0 】

負荷回路 4 が所定期間に得る電力値 (第 1 電力値) は、周期的に短絡または開放を繰り返す M O S トランジスタ 1 9 の開閉期間によって定まる。

【 0 0 9 1 】

一对の M O S トランジスタ 2 1 , 2 2 のそれぞれは、対称動作する M O S トランジスタであることが好ましい。すなわち、M O S トランジスタ 2 1 が短絡 (O N) の場合には、M O S トランジスタ 2 2 が開放 (O F F) となっており、M O S トランジスタ 2 1 が開放 (O F F) の場合には、M O S トランジスタ 2 2 が短絡 (O N) となることが好ましい。このような対称性を有することで、M O S トランジスタ 2 1 のみが短絡している場合には、駆動部 1 0 の出力には、電源 5 の電圧に基づく信号が供給され、M O S トランジスタ 2 2 のみが短絡している場合には、駆動部 1 0 の出力には、接地電圧に基づく信号が供給されるからである。駆動部 1 0 の出力は、そのまま第 1 スイッチ 7 を構成する M O S トランジスタ 2 0 のゲート端子への入力となる。

40

【 0 0 9 2 】

一对の M O S トランジスタ 2 1 , 2 2 において、M O S トランジスタ 2 1 が短絡 (O N) になると、電源 5 からの電圧が、そのまま M O S トランジスタ 2 0 のゲート端子に入力することになる。電源 5 からの電圧がそのまま M O S トランジスタ 2 0 のゲート端子に入

50

力することで、M O S トランジスタ 2 0 のゲート電圧には H i レベル信号が入力する。

【 0 0 9 3 】

ここで、M O S トランジスタ 2 0 が N - M O S トランジスタの場合には、ゲート端子に H i レベル信号が入力すると、M O S トランジスタ 2 0 が短絡 (O N) となる。このため、M O S トランジスタ 2 1 が N - M O S トランジスタであって、M O S トランジスタ 2 1 が短絡した状態では、M O S トランジスタ 2 0 が短絡する。M O S トランジスタ 2 0 が短絡状態であると、M O S トランジスタ 1 9 は開放状態となり、第 1 インダクタ 1 1 に蓄積されたエネルギーが、負荷回路 4 に電力として供給される。

【 0 0 9 4 】

一方、M O S トランジスタ 2 2 が短絡 (O N) になる (M O S トランジスタ 2 1 は開放) と、M O S トランジスタ 2 0 のゲート端子は接地され、L o レベルの電圧となる。ここで、M O S トランジスタ 2 0 が N - M O S トランジスタの場合には、ゲート電圧が L o レベルになると開放 (O F F) される。このため、M O S トランジスタ 2 2 が N - M O S トランジスタであって、M O S トランジスタ 2 2 が短絡した状態では、M O S トランジスタ 2 0 が開放される。M O S トランジスタ 2 0 が開放状態であると、M O S トランジスタ 1 9 は短絡状態となり、第 1 経路 2 から接地 1 1 にかけての線路が遮断され、電源 5 からの電力は、第 1 インダクタ 1 1 を通して直接負荷電力 4 に供給される。すなわち、所定期間において電源 5 からの電力供給が行われる期間が生じる。

【 0 0 9 5 】

このように、所定期間内において、駆動部 1 0 に含まれる開閉スイッチ 8 (= 第 2 スイッチ 9) の出力が、H i レベルと L o レベルの電圧に切り替わることで、M O S トランジスタ 1 9 , 2 0 をスイッチング動作させ、負荷回路 4 に電源 5 からの電力を供給することができる。所定時間における、電力が供給される期間の積分値が、負荷回路 4 に供給される電力値 (この場合は、第 1 経路 2 による供給に基づく第 1 電力値) となる。

【 0 0 9 6 】

第 1 経路 2 による第 1 電力値について、図 3 を用いて説明する。

【 0 0 9 7 】

図 3 のタイムチャートは、上から M O S トランジスタ 2 1 の状態、M O S トランジスタ 1 9 の状態、M O S トランジスタ 2 0 の状態を示している。図 3 では、M O S トランジスタ 2 1 が短絡 (オン) と開放 (オフ) を繰り返す。M O S トランジスタ 2 1 が短絡する一方で、M O S トランジスタ 2 2 が開放すると、開閉スイッチ 8 には、電源 5 から分流した電圧信号が供給される。ただし、開閉スイッチ 8 が M O S トランジスタ 2 0 に出力する信号の電流値は、後述の第 2 経路 3 として開閉スイッチ 8 を流れる電流値よりも小さい。

【 0 0 9 8 】

開閉スイッチ 8 の状態変化に合わせて、第 1 スイッチ 7 の開閉が決定される。第 1 スイッチ 7 の開閉に合わせて、負荷回路 4 には電源 5 からの電力が供給される。ここで、M O S トランジスタ 1 9 の短絡期間が長ければ、所定期間内に負荷回路 4 へ与えられる電力の積分値は大きくなるので、第 1 電力値の大きさは、M O S トランジスタ 1 9 の開閉動作 (すなわち、開閉スイッチ 8 の開閉動作) によって定まる。

【 0 0 9 9 】

なお、H i レベル信号とは、所定電位よりも高い電圧を有する信号であり、L o レベル信号とは所定電位よりも低い電圧を有する信号であり、M O S トランジスタの動作を制御する電位閾値によって分けられる信号である。また、M O S トランジスタやスイッチの短絡は「 O N 」の状態と同義であり、M O S トランジスタやスイッチの開放は「 O F F 」の状態と同義である。

【 0 1 0 0 】

また、M O S トランジスタ 2 0 が P - M O S トランジスタの場合には、N - M O S トランジスタと逆の動作をする。すなわち、ゲート端子に H i レベル信号が入力する場合に P - M O S トランジスタは開放され、ゲート端子に L o レベル信号が入力する場合に N - M O S トランジスタは短絡する。すなわち、一对の M O S トランジスタ 2 1 が短絡する場合

10

20

30

40

50

に、M O S トランジスタ 2 0 は、開放され、一対の M O S トランジスタ 2 2 が短絡する場合に、M O S トランジスタ 2 0 は、短絡する。このように、M O S トランジスタ 2 0 が P - M O S トランジスタである場合には、N - M O S トランジスタの場合と真逆の動作になる。

【 0 1 0 1 】

また、第 1 スイッチ 7 が備える M O S トランジスタ 2 0 は、そのドレイン端子およびソース端子に、電源 5 から供給される大電力に対応する必要があるため、大きな素子サイズを必要とする。このため、M O S トランジスタ 2 0 の素子サイズは大きい。このため、小電力を供給する場合に M O S トランジスタ 2 0 のスイッチング動作を必要とすると、不要な損失、不要なノイズおよび不要な消費電力を生じさせてしまう。一方で、第 2 スイッチ 9 が有する一対の M O S トランジスタ 2 1 , 2 2 は、電源 5 の出力が接続されるが、M O S トランジスタ 2 0 の開閉を実行すればよいだけなので、大きな耐圧を必要とせず、小さな素子サイズでよい。

10

【 0 1 0 2 】

このため、大電力である第 1 電力値（第 1 経路 2 を経由して供給される）を供給する場合には、素子サイズの大きな第 1 スイッチ 7 により電力値を制御するのが好ましいが、小電力である第 2 電力値を供給する場合には、第 2 経路 3 を経由して、素子サイズの小さな第 2 スイッチ 9 により電力値を制御するのが好ましい。

【 0 1 0 3 】

なお、開閉スイッチ 8 が一対の M O S トランジスタ 2 1 , 2 2 を有する構成を説明したが、開閉スイッチ 8 がこれ以外の構成を有していても良い。

20

【 0 1 0 4 】

（第 2 経路での電力供給）

次に、第 2 経路 3 での負荷回路 4 への電力供給について、図 4 , 図 5 を用いて説明する。図 4 は、本発明の実施の形態 1 における電力供給装置の動作状態を示す回路構成図であり、図 5 は、第 2 経路 3 による電力供給を示すタイムチャートである。

【 0 1 0 5 】

図 4 に示されるように、切り替え部 6 は、駆動部 1 0 と第 2 インダクタ 1 2 との間を短絡しており、M O S トランジスタ 2 0 への駆動信号の供給は遮断され、電源 5 から駆動部 1 0 を経由する第 2 経路 3 による電力の供給を可能にする。なお、駆動部 1 0 が含む第 2 スイッチ 9 の開閉動作によって、第 2 経路 3 の実際の電力供給が制御される。また、M O S トランジスタ 2 0 と共に M O S トランジスタ 1 9 のスイッチング動作も停止する。

30

【 0 1 0 6 】

第 2 スイッチ 9 は、開閉スイッチ 8 と共通要素であって、物理的、回路的に区別されない。第 2 スイッチ 9 は、図 2 で説明したのと同様に、一対の M O S トランジスタ 2 1 , 2 2 を有している。勿論、第 2 スイッチ 9 は、これ以外の構成を有していても良い。

【 0 1 0 7 】

一対をなす M O S トランジスタ 2 1 のソースと M O S トランジスタ 2 2 のドレインが接続されており、図 4 に示す状態では、その接続点が第 2 インダクタ 1 2 の一端に接続する。

40

【 0 1 0 8 】

一対の M O S トランジスタ 2 1 , 2 2 のそれぞれは、対称動作する M O S トランジスタであることが好ましい。すなわち、M O S トランジスタ 2 1 が短絡（O N）の場合には、M O S トランジスタ 2 2 が開放（O F F）となっており、M O S トランジスタ 2 1 が開放（O F F）の場合には、M O S トランジスタ 2 2 が短絡（O N）となることが好ましい。このような対称性を有することで、M O S トランジスタ 2 1 のみが短絡している場合には、駆動部 1 0 の出力には、電源 5 の電圧に基づく信号が供給され、M O S トランジスタ 2 2 のみが短絡している場合には、駆動部 1 0 の出力には、接地電圧に基づく信号が供給されるからである。一対の M O S トランジスタ 2 1 , 2 2 は、電源 5 からの出力を断続的に伝えるので、第 2 経路 3 は、第 2 スイッチ 9 の開閉だけで、負荷回路 4 への電力供給を制御す

50

ることができる。

【0109】

M O S トランジスタ 2 1 が短絡して M O S トランジスタ 2 2 が開放されている場合には、第 2 スイッチ 9 は、電源 5 からの電力を第 2 インダクタ 1 2 に出力する。すなわち、M O S トランジスタ 2 1 が短絡している期間（これを第 2 スイッチ 9 が O N である期間とする）には、第 2 インダクタ 1 2 を通して負荷回路 4 に電源 5 から電力が供給される。

【0110】

一方、M O S トランジスタ 2 1 が開放されて M O S トランジスタ 2 2 が短絡している場合には、第 2 インダクタ 1 2 の一端が接地され、それまで第 2 インダクタ 2 に蓄えられていたエネルギーが負荷回路 4 に放出される。このため、M O S トランジスタ 2 1 が開放されている期間（これを第 2 スイッチ 9 が O F F である期間とする）には、第 2 インダクタ 2 に蓄えられていたエネルギーが、負荷回路 4 への電力として供給される。

10

【0111】

第 2 経路 3 を経由して負荷回路 4 に供給される第 2 電力値は、電源 5 からの電力供給期間の積分値で決定される。

【0112】

ここでは、小電力である第 2 電力値を供給するために、所定期間におけるスイッチング回数を多くしてもよい。

【0113】

図 5 のタイムチャートは、M O S トランジスタ 2 1 の状態とインダクタ 1 2 を流れる電流の波形を示している。図 5 では、M O S トランジスタ 2 1 が短絡し、M O S トランジスタ 2 2 が開放している期間に、第 2 インダクタ 1 2 を通して負荷回路 4 へ電源 5 から電力が供給される。小電力である第 2 電力値を供給するために、第 2 スイッチ 9 の所定期間におけるスイッチング回数を多くすると、インダクタ 1 2 を流れる電流波形の振幅を小さくできる。これにより、インダクタ 1 2 の小型化が可能となり、さらに回路部品の導通損失も低減できる。なお、第 2 スイッチ 9 のスイッチング回数を多くすればスイッチングでの損失が増えるが、第 2 スイッチ 9 は、電流容量の小さな小型素子で構成されるので、スイッチング回数が多くても、この損失が電力供給装置 1 の電力効率へ与える影響は少ない。

20

【0114】

以上のようにして、第 2 電力値が決定されて、小電力の電力が負荷回路 4 に供給される。

30

【0115】

このようにして、負荷回路 4 が大電力を必要とする場合には、第 1 経路 2 を介して、開閉スイッチ 8 および第 1 スイッチ 7 の開閉期間によって制御された第 1 電力値を有する電力が負荷回路 4 に供給される。一方、負荷回路 4 が小電力を必要とする場合には、第 2 経路 3 を介して、第 2 スイッチ 9 の開閉動作によって制御された第 2 電力値を有する電力が、負荷回路 4 に供給される。

【0116】

また、第 1 スイッチ 7 および第 2 スイッチ 9 のそれぞれが、パルス幅で定まる信号を出力するパルススイッチであることで（特に、ゲート端子への入力信号によって開閉（O N / O F F ）が制御される M O S トランジスタであることで）、第 1 電力値および第 2 電力値は、これらのパルススイッチの開閉によって制御できる。このため、負荷回路 4 が要求する電力値は、精密に制御できる。

40

【0117】

（切り替え部と第 2 スイッチの制御を有する電力供給装置）

次に、前記図 1 の変形例として、切り替え部 6 に第 1 経路 2 および第 2 経路 3 のいずれかを選択させる制御部 4 0 と、第 1 スイッチおよび共通要素である開閉スイッチ 8 と第 2 スイッチ 9 の開閉動作を制御するスイッチ制御部 4 1 と、M O S トランジスタ 1 9 の駆動部 4 3 とを付加した構成について、図 6 を用いて説明する。図 6 は、本発明の実施の形態 1 における電力供給装置 1 の回路構成図である。

50

【 0 1 1 8 】

制御部 4 0 は、切り替え部 6 における、経路の選択（第 1 経路 2 および第 2 経路 3 のいずれかの選択）を制御する。

【 0 1 1 9 】

切り替え部 6 は、切り替え部 6 が有するスイッチの開閉によって第 1 経路 2 と第 2 経路 3 とを切り替える。このとき制御部 4 0 は、切り替え部 6 でのスイッチ開閉を制御する。例えば、制御部 4 0 に、負荷回路 4 が大電力を要する（これを大電力モードとする）との情報が与えられると、制御部 4 0 は、切り替え部 6 が有するスイッチに対して、駆動部 1 0 と M O S トランジスタ 2 0 のゲートとを短絡させる切り替え信号を出力する。逆に、制御部 4 0 に、負荷回路 4 が小電力を要する（これを小電力モードとする）との情報が与えられると、制御部 4 0 は、切り替え部 6 が有するスイッチに対して、駆動部 1 0 と第 2 インダクタ 1 2 とを短絡させる切り替え信号を出力する。

10

【 0 1 2 0 】

このとき、大電力モードや小電力モードに係る情報を検出して、制御部 4 0 にその情報を与える検出部が更に備わっていることも好適である。検出部は、負荷回路 4 を制御する情報を有するブロックであって、この制御する情報に基づいて、負荷回路 4 での動作モードが、大電力モードであるのか小電力モードであるのかを判定して、その情報を制御部 4 0 に出力する。

【 0 1 2 1 】

このように、制御部 4 0 によって、切り替え部 6 での経路選択が適切に行われる。

20

【 0 1 2 2 】

電力供給装置 1 は、別にスイッチ制御部 4 1 を有していても良い。

【 0 1 2 3 】

スイッチ制御部 4 1 は、第 1 スイッチ 7 の M O S トランジスタ 1 9 と、第 2 スイッチ 9 （すなわち開閉スイッチ 8 ）の開閉動作を制御する。第 2 スイッチ 9 は、開閉スイッチ 8 として第 1 スイッチ 7 の M O S トランジスタ 2 0 の開閉動作を制御する場合と、第 2 経路 3 を通しての電力供給を制御する場合とを有する。このとき、スイッチ制御部 4 1 は、切り替え部 6 が選択している経路の情報や、負荷回路 4 が必要とする電力値に関する情報を用いて、M O S トランジスタ 1 9 や第 2 スイッチ 9 の開閉タイミングを制御する。このため、スイッチ制御部 4 1 は、制御部 4 0 や検出部からこれらの情報を得て、M O S トランジスタ 1 9 や第 2 スイッチ 9 の開閉タイミングを制御しても良い。M O S トランジスタ 1 9 や第 2 スイッチ 9 の開閉タイミングによって、負荷回路 4 に供給される電力値が決定されるからである。

30

【 0 1 2 4 】

また、駆動部 4 3 は、スイッチ制御部 4 1 からのパルス制御信号を受けて、M O S トランジスタ 1 9 が開閉し得るパルス駆動信号を生成するもので、前記駆動部 1 0 と同等の構成を有する。

【 0 1 2 5 】

このように、制御部 4 0 やスイッチ制御部 4 1 を備える電力供給装置 1 は、負荷回路 4 が要求する電力値に従った電力値の供給を可能とする。

40

【 0 1 2 6 】

（検出部を有する電力供給装置）

次に、検出部 4 2 を有する電力供給装置について、図 7 を用いて説明する。

【 0 1 2 7 】

図 7 より明らかな通り、電力供給装置 1 は、負荷回路 4 が必要とする電力値を検出する検出部 4 2 を更に備えている。検出部 4 2 は、例えば、負荷回路 4 が第 1 電力値を要するのか、第 2 電力値を要するのかを検出する。このとき、負荷回路 4 がソフトウェアプログラムを動作させる C P U や D S P などのプロセッサである場合には、ソフトウェアプログラムが指定する動作モードに基づいて、検出部 4 2 は、負荷回路 4 での必要電力を検出する。更に、検出部 4 2 は、検出した第 1 電力値および第 2 電力値のいずれかを制御部 4 0

50

に通知する。このとき検出部 4 2 は、第 1 電力値か第 2 電力値かの選択結果だけを通知するだけでなく、実際に供給すべき電力値を通知しても良い。この通知結果を受けて、制御部 4 0 は、切り替え部 6 の切り替えを制御すると共に、スイッチ制御部 4 1 を介して、第 1 スイッチ 7 や第 2 スイッチ 9 の開閉タイミングを決定する。

【 0 1 2 8 】

例えば、ソフトウェアプログラムが、画像処理を行う場合には、処理動作が複雑で必要とする電力が大きくなるので、検出部 4 2 は、負荷回路 4 が必要とするのは、第 1 電力値であると検出する。逆に、ソフトウェアプログラムが、ファイル保存を行うだけの場合には、処理動作が簡単であって必要とする電力が小さくなるので、検出部 4 2 は、負荷回路 4 が必要とするのは、第 2 電力値であると検出する。また、第 1 電力値および第 2 電力値における具体的な電力値をも検出してもよい。

10

【 0 1 2 9 】

勿論、検出部 4 2 は、ソフトウェアプログラムの動作モード以外に基づいて、負荷回路 4 が必要とする電力値を検出しても良い。例えば、負荷回路 4 が、消費電力を削減する省エネモードに入った場合には、検出部 4 2 は、負荷回路 4 が第 2 電力値を必要とすることを検出する。

【 0 1 3 0 】

検出部 4 2 での検出結果に従って、制御部 4 0 は、切り替え部 6 を制御して、第 1 経路 2 と第 2 経路 3 との選択を行わせる。同様に、検出部 4 2 での検出結果に従って、スイッチ制御部 4 1 は、第 1 スイッチ 7 や第 2 スイッチ 9 での開閉タイミングを制御する。例えば、検出部 4 2 が、負荷回路 4 での必要電力値を大きい値として検出する場合には、スイッチ制御部 4 1 は、電力供給期間が長くなるように、第 1 スイッチ 7 や第 2 スイッチ 9 の開閉タイミングを制御する。

20

【 0 1 3 1 】

このように、検出部 4 2 が、負荷回路 4 で必要とされる電力値を検出することで、電力供給装置 1 が、負荷回路 4 に供給する電力値を、正確に制御できるようになる。特に、負荷回路 4 が大電力を必要とする場合には、大電力の制御に対応できる大型の素子サイズを有する第 1 スイッチ 7 によって第 1 電力値を制御でき、負荷回路 4 が小電力を必要とする場合には、小電力の制御に適した小型の素子サイズを有する第 2 スイッチ 9 によって第 2 電力値を制御できる。

30

【 0 1 3 2 】

この結果、供給すべき電力値が異なっても、電力供給装置 1 は、ノイズ、損失、消費電力を増加させない。また、第 2 経路 3 で供給される第 2 電力値は、第 2 スイッチ 9 で制御されるが、第 2 スイッチ 9 そのものは、第 1 スイッチ 7 の開閉を制御するために、もともと必要な要素である。このため、回路規模の増加ももたらすことなく、負荷回路 4 が要求する電力値を供給できる。

【 0 1 3 3 】

なお、図 1 ~ 図 7 を用いて説明した電力供給装置 1 は、第 1 経路 2 および第 1 経路 2 と異なる第 2 経路 3 のいずれかの経路を介して、負荷回路 4 に電力を供給する電源 5 と、第 1 経路 2 と第 2 経路 3 とを切り替える切り替え部 6 と、第 1 経路 2 から供給される第 1 電力値を決定するパルスタイミングを生成する第 1 パルススイッチとしての MOS トランジスタ 1 9 , 2 0 と、第 1 パルススイッチの開閉のタイミングを制御する開閉パルススイッチとしての MOS トランジスタ 2 1 , 2 2 とを含む駆動部 1 0 と、第 2 経路 3 から供給される第 2 電力値を決定するパルスタイミングを生成する第 2 パルススイッチとしての MOS トランジスタ 2 1 , 2 2 と、を備え、第 1 電力値は第 2 電力値より大であり、第 1 経路 2 は駆動部 1 0 の外部を経由すると共に、第 2 経路 2 は駆動部 1 0 の内部を経由し、開閉パルススイッチと第 2 パルススイッチとは、共通要素であり、切り替え部 6 は、駆動部 1 0 と第 1 パルススイッチである MOS トランジスタ 2 0 とを接続する経路の途中に設けられる切り替えスイッチを有し、第 1 パルススイッチの MOS トランジスタ 2 0 は、電源 5 と負荷回路 4 と並列接続関係にあると共に接地接続されている電力供給装置 1 と表現する

40

50

こともできる。ここで、第1パルススイッチ、開閉パルススイッチ、第2パルススイッチのそれぞれは、与えられたパルス幅によりスイッチング動作するスイッチであり、それぞれ、第1スイッチ7、開閉スイッチ8、第2スイッチ9の要素に対応する。

【0134】

(実施の形態2)

次に、実施の形態2について説明する。実施の形態2では、図8～図12を用いてより具体的な回路を例として、降圧形コンバータに適用した電力供給装置を説明する。

【0135】

図8～図12は、本発明の実施の形態2における電力供給装置のブロック図である。図8～図12のそれぞれは、同じ回路構成を有する回路図を示しており、それぞれ異なる動作状態を示している。図8～図12の全てによって、電力供給装置50の動作を説明できる。

10

【0136】

(1) 図8は、切り替え部56が第1経路52および第2経路53のいずれも選択していない状態を示している。図8～図12で共通する回路図を示している。

【0137】

(2) 図9は、切り替え部56が第1経路52を選択して、電源55が、負荷回路54に第1経路52を経由して電力を供給する状態を示している。特に、第1経路52を通して、電源55が負荷回路54に電力を供給している期間を示している。

20

【0138】

(3) 図10は、切り替え部56が第1経路52を選択して、第1インダクタLmが負荷回路54に電力を供給する状態を示している。但し、図9と異なり、第1スイッチ57のMOSトランジスタSRが短絡(ON)となって、第1インダクタLmが接地されていることを示している。

【0139】

(4) 図11は、切り替え部56が第2経路53を選択して、電源55が、負荷回路54に第2経路53を経由して電力を供給する状態を示している。特に、第2経路53が、電源55と負荷回路54とを直接つないで、電源55が負荷回路54に電力を供給している期間を示している。

30

【0140】

(5) 図12は、切り替え部56が第2経路53を選択して、第2インダクタLsが負荷回路54に電力を供給する状態を示している。但し、図11と異なり、第2スイッチ59のMOSトランジスタSLが短絡(ON)となって、第2インダクタLsが接地されていることを示している。

【0141】

(回路概要)

まず、図8～図12で示される回路の全体概要について説明する。

【0142】

なお、図8～図12で示される電力供給装置50は、負荷回路54を除いた上で電力供給装置とみなしてもよいし、負荷回路54を含んだ上で電子回路とみなしてもよい。負荷回路54は、実施の形態1で説明したのと同様に、CPUやDSPなどのソフトウェアプログラムを動作させるプロセッサであったり、特定の演算処理を行う電子回路や半導体集積回路であったりしてもよい。

40

【0143】

電力供給装置50は、第1経路52および第2経路53を有し、第1経路52および第2経路53のいずれかの経路を介して、負荷回路54に電力を供給する電源55を有している。電源55は、実施の形態1と同じく家庭用電源であったり、電池やバッテリーであったりする。

【0144】

電力供給装置50は、更に、第1経路52と第2経路53とを切り替える切り替え部5

50

6と、第1経路52から供給される第1電力値を制御する第1スイッチ57と、第1スイッチ57の開閉タイミングを制御する開閉スイッチ58(=第2スイッチ59)と、第2経路53から供給される第2電力値を制御する第2スイッチ59とを備える。ここで、開閉スイッチ58と第2スイッチ59は、同一の要素であって、駆動部60は直列接続された一対のMOSトランジスタSHm, SLmと、一対のMOSトランジスタSHR, SLRとを備える。

【0145】

また、第1スイッチ57は、電源55の両端間にハイサイドのMOSトランジスタSmとローサイドのMOSトランジスタSRとを直列接続して構成される。また、第2スイッチ59を備える回路は駆動部60である。

10

【0146】

ここで、MOSトランジスタSm, SRは前記図1のMOSトランジスタ19, 20に相当し、第1のインダクタLmは前記図1の第1のインダクタ11に相当し、第2のインダクタLsは前記図1の第2のインダクタ12に相当し、出力コンデンサCoは前記図1の出力コンデンサ13に相当する。

【0147】

切り替え部56は、スイッチSc1、スイッチSc2、スイッチSc3を備え、制御信号61によってこれらのスイッチSc1, Sc2, Sc3が、図中のAまたはBの接点の何れかに接続して、第1経路52と第2経路53とを選択する。なお、スイッチSc1, Sc2, Sc3には、EXOR(排他的論理和)回路のような論理回路を用いて、負荷電力値に応じて第1経路52と第2経路53とを選択してもよい。

20

【0148】

切り替え部56が第1経路52を選択すると、図9や図10に示されるように、電源55から負荷回路54まで、駆動部58の外部を通る線路である第1経路52による電力供給が行なわれる。このとき、第1経路52の途中において、第1スイッチ57のMOSトランジスタSRを介して接地される線路が存在する。第1スイッチ57のMOSトランジスタSRが短絡(ON)になり、MOSトランジスタSmが開放(OFF)すると、負荷回路54は、電源55ではなく第1のインダクタLmからの電力供給を受ける。一方、MOSトランジスタSRが開放であり、MOSトランジスタSmが短絡すると、第1経路52は、電源55と負荷回路54とを直接導電するので、負荷回路54には、電源55から第1のインダクタLを通して電力が供給される。

30

【0149】

第1スイッチ57のMOSトランジスタSRは、ゲート端子への入力信号によって、短絡と開放が決定される。ゲート端子への入力信号は、開閉スイッチ58のMOSトランジスタSHR, SLRによって定まる。このMOSトランジスタSHR, SLRは、前記図1におけるMOSトランジスタ21, 22に相当し、スイッチSc3は前記図1における切り替え部6のスイッチに相当する。MOSトランジスタSHR, SLRは、対称的にスイッチング動作する。すなわち、スイッチSc2を経由した制御信号61が、MOSトランジスタSHR, SLRの各ゲート端子に一方が反転して入力して、MOSトランジスタSHR, SLRの動作を制御する。例えば、MOSトランジスタSHRが短絡の場合にはMOSトランジスタSLRが開放であり、反対に、MOSトランジスタSHRが開放の場合にはMOSトランジスタSLRが短絡である。

40

【0150】

一方、第1スイッチ57のMOSトランジスタSmは、ゲート端子への入力信号によって、短絡と開放が決定される。ゲート端子への入力信号は、対称的にスイッチング動作するスイッチ56のMOSトランジスタSHm, SLmによって定まる。すなわち、スイッチSc1を経由した制御信号61が、MOSトランジスタSHm, SLmの各ゲート端子に一方が反転して入力して、MOSトランジスタSHm, SLmの動作を制御する。例えば、MOSトランジスタSHmが短絡の場合にはMOSトランジスタSLmが開放であり、反対に、MOSトランジスタSHmが開放の場合にはMOSトランジスタSLmが短絡

50

である。

【0151】

この一对のMOSトランジスタSH_m, SL_mと、MOSトランジスタSH_R, SL_Rが対称的に動作することによって、第1スイッチ57を構成するMOSトランジスタS_m, S_Rの各ゲート端子入力が制御され、MOSトランジスタS_m, S_Rの短絡と開放が制御される。MOSトランジスタS_m, S_Rは駆動部60からの各パルス駆動信号によって対称的にスイッチング動作するので、それにより電源55から第1のインダクタL_mを通して負荷回路54に電力を供給するか、第1のインダクタL_mから負荷回路54に電力を供給するかが決定される。

【0152】

一方、切り替え部56が第2経路53を選択すると、図11や図12に示されるように、電源55から駆動部60を経由して負荷回路54に接続する第2経路53によって、電力の供給が行なわれる。このとき、第2経路53は、第2スイッチ59のMOSトランジスタSH_Rを経由する。第2スイッチ59は、開閉スイッチ58と同じ要素であるので、一对のMOSトランジスタSH_R, SL_Rを備える。一对のMOSトランジスタSH_R, SL_Rの短絡と開放によって、第2経路53を介して電源55から第2インダクタL_sを通して負荷回路54に電力を供給するか、第2インダクタL_sに蓄積されたエネルギーを負荷回路54に電力として供給とするかが切り替ええられる。第2経路53においては、その経路においては第2スイッチ59のMOSトランジスタSH_Rのみが導電と非導電を切り替えるので、MOSトランジスタSH_Rの動作のみで、第2経路53による負荷回路54へ供給される第2電力値が決定される。

【0153】

ここで、一对のMOSトランジスタSH_m, SL_mやMOSトランジスタSH_R, SL_Rは、上述の通り対称的な動作によって、その短絡と開放とが決定される。なお、MOSトランジスタSH, SLは、その短絡と開放において対称的な動作をするために、P-MOSトランジスタとN-MOSトランジスタとで構成されても良いし、図8に示されるように、ゲート端子に入力する信号の論理値が常に逆となるように構成されても良い。図8～図12の電力供給装置50では、何れもローサイドのMOSトランジスタSL_m, SL_Rのゲート端子の前段にインバーターが挿入されて、MOSトランジスタSL_m, SL_Rのゲート端子への入力信号の論理値が、元の制御信号61に対して逆になる。

【0154】

(動作説明)

次に、図8～図12を用いて、電力供給装置50の動作を説明する。

【0155】

(図9に示される第1経路での電力供給期間)

図9では、切り替え部56が第1経路52を選択している。このため、電源55は、第1経路52を経由して負荷回路54に電力を供給する。制御信号61は、切り替え部56を構成するスイッチSC1、SC2、SC3において端子Aと出力とを短絡した状態で、スイッチSC1を経由して、一对のMOSトランジスタSH_m, SL_mのゲート端子に入力すると共に、スイッチSC2を経由して、別な一对のMOSトランジスタSH_R, SL_Rのゲート端子に入力する。

【0156】

MOSトランジスタSH_Rのドレイン端子は電源55に接続されており、MOSトランジスタSL_Rのソースは接地されている。MOSトランジスタSH_Rのソース端子とMOSトランジスタSL_Rのドレイン端子とは相互に接続されて、この接続点からスイッチSC3を経由して、MOSトランジスタS_Rのゲート端子にパルス駆動信号を出力する。

【0157】

また、MOSトランジスタSH_mのドレイン端子はダイオードD_bを介して電源55に接続されており、MOSトランジスタSL_mのソースはMOSトランジスタS_m, S_Rの接続点に接続されている。MOSトランジスタSH_mのソース端子とMOSトランジスタ

10

20

30

40

50

S L mのドレイン端子とは相互に接続されて、この接続点からM O SトランジスタS mのゲート端子にパルス駆動信号を出力する。

【 0 1 5 8 】

制御信号6 1が、ある論理値（H iレベル）をもって入力すると、L oレベルの制御信号がM O SトランジスタS H Rのゲート端子に入力され、H iレベルの制御信号がM O SトランジスタS L Rのゲート端子に入力される。これにより、M O SトランジスタS H Rは開放され、M O SトランジスタS L Rは短絡される。M O SトランジスタS L Rが短絡されると、M O SトランジスタS L Rのソース端子に入力している接地電圧に基づく信号が、M O SトランジスタS L Rのドレイン端子に出力される。すなわち、開閉スイッチ5 8は、L oレベルのパルス駆動信号を出力する。このL oレベルのパルス駆動信号は、M O SトランジスタS Rのゲート端子に入力される。第1スイッチ5 7を構成するM O SトランジスタS m、S RがN - M O Sトランジスタの場合には、このL oレベル信号がM O SトランジスタS Rのゲート端子に入力されるので、M O SトランジスタS Rは開放され、第1経路5 2と接地とは導電しない。このとき、M O SトランジスタS mが短絡するので、第1経路5 2によって電源5 5から第1インダクタL mを通して負荷回路5 4に電力を供給する。

10

【 0 1 5 9 】

逆に、図8～図12に示すように、M O SトランジスタS m、S RがP - M O Sトランジスタであれば、L oレベルの制御信号6 1が入力すると、M O SトランジスタS Rは開放し、M O SトランジスタS mは短絡する。この場合はやはり、第1経路5 2によって電源5 5から第1インダクタL mを通して負荷回路5 4に電力が供給される。

20

【 0 1 6 0 】

なお、第1スイッチ5 7は、素子サイズの大きなM O SトランジスタS m、S Rを有しており、このM O SトランジスタS m、S Rによって、電力供給を行なうので、スイッチングでの損失や消費電力は大きい。しかしながら、大電力に対応させるためには、M O SトランジスタS m、S Rの素子サイズを大きくしておく必要がある。

【 0 1 6 1 】

以上のように、制御信号6 1が、切り替え部5 6と開閉スイッチ5 8とを制御することで、電源5 5から第1経路5 2を経由して負荷回路5 4に電力を供給する。

【 0 1 6 2 】

なお、制御信号6 1は、図示していない外部の制御部から出力されればよい。制御部は、予め論理回路やソフトウェアプログラムを有しており、論理演算やソフトウェアプログラムの処理手順に従って、切り替え部5 6の切り替え、開閉スイッチ5 8の短絡、開放を制御する。

30

【 0 1 6 3 】

また、第1経路5 2を経由した電力供給は、上述のように、電源5 5からの電力を、第1スイッチ5 7（M O SトランジスタS R）が接地と短絡することによって制御されるだけでなく、M O SトランジスタS mの切り替えによって、制御される。

【 0 1 6 4 】

M O SトランジスタS mは、第1経路5 2上に位置し、M O SトランジスタS mが短絡している期間であってM O SトランジスタS Rが開放されている（すなわち第1経路5 2と接地とが導電していない状態）期間では、電源5 5から負荷回路5 4に電力が供給される。一方、M O SトランジスタS mが開放されている期間であってM O SトランジスタS Rが短絡している（すなわち第1経路5 2と接地とが導電している状態）期間では、電源5 5から負荷回路5 4に電力が供給されない。すなわち、M O SトランジスタS mとM O SトランジスタS Rとが交互に短絡と開放を繰り返すことにより、電源5 5から負荷回路5 4への第1経路5 2を経由した電力の供給期間と非供給期間とが繰り返される。この電源5 5からの電力供給期間と非供給期間との積分値により、負荷回路5 4に与えられる電力値が決定される。

40

【 0 1 6 5 】

50

なお、M O S トランジスタ S m の短絡と開放は、駆動部 6 0 に含まれるスイッチ 6 5 で切り替わる。スイッチ 6 5 は、一对の M O S トランジスタ S H m , S L m を有し、一对の M O S トランジスタ S H m , S L m の接続点から、M O S トランジスタ S m のゲート端子にパルス駆動信号を出力することで、M O S トランジスタ S m の短絡と開放が制御される。また、スイッチ 6 5 は、スイッチ S c 1 を介して制御信号 6 1 によって制御される。スイッチ S c 1 が接点 A に接続しているときに、制御信号 6 1 の論理値が所定値 (H i レベル) の場合には、スイッチ 6 5 の M O S トランジスタ S H m が短絡して、M O S トランジスタ S m のゲート端子には H i レベルのパルス駆動信号が入力し、制御信号 6 1 の論理値が所定値と逆の論理値を有する場合には、スイッチ 6 5 の M O S トランジスタ S L が短絡して M O S トランジスタ S m のゲート端子には L o レベルのパルス駆動信号が入力する。M O S トランジスタ S m は、ゲート端子に入力する信号の論理値によって、短絡と開放とが切り替えられる。

10

【 0 1 6 6 】

(図 1 0 に示される第 1 経路での電力非供給期間)

図 1 0 では、切り替え部 5 6 は、図 9 と同じく第 1 経路 5 2 を選択している。制御信号 6 1 は、切り替え部 5 6 を構成するスイッチ S C 1 , S C 2 , S C 3 において端子 A と出力とを短絡した状態で、スイッチ S C 1 を経由して、一对の M O S トランジスタ S H m , S L m のゲート端子に入力すると共に、スイッチ S C 2 を経由して、別な一对の M O S トランジスタ S H R , S L R のゲート端子に入力する。

20

【 0 1 6 7 】

ここで、制御信号 6 1 は、図 9 での信号と逆の論理値を有する信号を出力する。

【 0 1 6 8 】

すなわち、制御信号 6 1 が L o レベルをもって入力すると、H i レベルの制御信号が M O S トランジスタ S H R のゲート端子に入力され、L o レベルの制御信号が M O S トランジスタ S L R のゲート端子に入力される。これにより、M O S トランジスタ S H R が短絡すると共に M O S トランジスタ S L R が開放される。この場合には、開閉スイッチ 5 8 は、短絡した M O S トランジスタ S H R を通じて電源 5 5 からの信号を M O S トランジスタ S R に出力する。すなわち、開閉スイッチ 5 8 から M O S トランジスタ S R に出力するパルス駆動信号の論理値は、H i レベルである。第 1 スイッチ 5 7 を構成する M O S トランジスタ S m , S R が N - M O S トランジスタの場合には、ゲートに H i レベルのパルス駆動信号が入力すると短絡し、ソース端子とドレイン端子とが短絡する。M O S トランジスタ S R のソース端子は、接地接続されているので、第 1 経路 5 2 の途中部分と接地とが接続される。このとき、M O S トランジスタ S m は開放するので、電源 5 5 からの電力供給は遮断され、経路 7 0 によって第 1 インダクタ L m に蓄えられたエネルギーが負荷回路 5 4 に電力として供給される。

30

【 0 1 6 9 】

逆に、図 8 ~ 図 1 2 に示すように、M O S トランジスタ S m , S R が P - M O S トランジスタであれば、H i レベルの制御信号 6 1 が入力したときに、M O S トランジスタ S R は短絡し、M O S トランジスタ S m は開放する。この場合はやはり、電源 5 5 からの電力供給は遮断され、経路 7 0 によって第 1 インダクタ L m に蓄えられたエネルギーが負荷回路 5 4 に電力として供給される。

40

【 0 1 7 0 】

所定期間において、第 1 スイッチ 5 7 は、短絡と開放とで細かく切り替えられる。この切り替えにより、図 9 および図 1 0 に示されるような、電源 5 5 からの電力の供給期間と非供給期間とが生じる。負荷回路 5 4 に与えられる電力である第 1 電力値は、所定期間におけるこの供給期間と非供給期間との積分値で求まる。これは図 3 を用いて説明したのと同様である。所定期間内における電源 5 5 からの電力供給期間が長ければ、結果として負荷回路 5 4 へ供給される第 1 電力値は大きくなる。

【 0 1 7 1 】

このように、制御信号 6 1 が、切り替え部 5 6 と駆動部 6 0 を通して供給されることで

50

、第1経路52を經由した電力の供給および供給される電力値が制御される。

【0172】

すなわち、第1経路52での電力供給期間で説明したように、MOSトランジスタSRと対称的に第1経路52上にあるMOSトランジスタSmの開放と短絡（スイッチ65によって切り替わる）を行なうことによって、第1経路52での電力非供給期間が制御される。

【0173】

（図11に示される第2経路での電力供給期間）

次に、図11を用いて、第2経路での電力供給期間について説明する。

【0174】

図11では、切り替え部56が第2経路53を選択している。このため、電源55は、第2経路53を經由して負荷回路54に電力を供給する。切り替え部56を構成するスイッチSC1、SC2、SC3において端子Bと出力とを短絡するので、制御信号61はスイッチSC2を經由して、第2スイッチ59を形成する一対のMOSトランジスタSHR、SLRのゲート端子に入力する。一方、スイッチSc1の端子Bは接地されているので、スイッチ65のMOSトランジスタSHmは開放する一方で、MOSトランジスタSLmは短絡し、MOSトランジスタSmのゲートとソースは同電位となって、MOSトランジスタSmは開放したままとなる。

【0175】

MOSトランジスタSHRのドレイン端子は電源55に接続されており、MOSトランジスタSLRのソースは接地されている。MOSトランジスタSHRのソース端子とMOSトランジスタSLRのドレイン端子とは相互に接続されて、この接続点からスイッチSC3のB端子に信号を出力する。スイッチSC3のB端子は、第2インダクタLsを通して負荷回路54へ信号を出力することができる。

【0176】

制御信号61が、ある論理値（Hiレベル）をもって入力すると、MOSトランジスタSHRが短絡すると共にMOSトランジスタSLRが開放される。この場合には、第2スイッチ59は、短絡したMOSトランジスタSHRを通じて電源55からの信号を出力する。すなわち、電源55からの電力は、第2経路53の途中にある第2スイッチ59を經由して、第2インダクタLsを通して負荷回路54に出力され、第2インダクタLsにエネルギーが蓄えられる。図11に示されるように、電源55から第2スイッチ59を經由して負荷回路54までが導電する。第2経路53での電力供給は、この第2スイッチ59の開閉のみによって制御される。MOSトランジスタSHRが短絡して第2スイッチ59が電源55からの信号を出力している場合には、電源55からの電力の供給期間となる。

【0177】

なお、第2スイッチ59は、素子サイズの小さなMOSトランジスタSHR、SLRを有している。第2経路53で電力を供給する場合には、小電力である第2電力値を供給するので、MOSトランジスタSHR、SLRにはオン抵抗の低い大型の素子を必要としない。このため、MOSトランジスタSHR、SLRは、小型の素子で構成される。MOSトランジスタSHR、SLRが小型の素子であるので、これらのトランジスタでのスイッチングでは、損失や消費電力は小さい。特に、大型の素子であるMOSトランジスタSRは、第2経路53を經由した電力供給では使用されないため、損失や消費電力が小さくて済む。

【0178】

このように、大電力ではない小電力を供給する場合に、大型の素子を使う経路と異なる別の経路（第2経路53）が使用されることで、電力供給装置50や電子回路においての損失や消費電力が削減でき、軽負荷時から重負荷時まで幅広く高効率な電力供給装置を提供できる。更には、第2経路53での電力供給を制御する第2スイッチ59は、第1経路52での電力供給を制御する第1スイッチを制御する開閉スイッチ58と同一要素であって共用しているので、回路規模も増加しない。また、開閉スイッチ58は、駆動部60と

10

20

30

40

50

して回路基板や半導体集積回路で実現される回路であるので、最初からノイズ対策なども施されている。このため、開閉スイッチ58を第2スイッチ59として流用するとしても、ノイズが増加することもない。

【0179】

以上のように、制御信号61が、切り替え部56を通して第2スイッチ59に出力されることで、電源55は、第2経路53を経由して負荷回路54に電力を供給する。

【0180】

なお、制御信号61は、図示していない外部の制御部から出力されればよい。制御部は、予め論理回路やソフトウェアプログラムを有しており、論理演算やソフトウェアプログラムの処理手順に従って、切り替え部56の切り替え、第2スイッチ59の短絡・開放を制御する。

10

【0181】

(図12に示される第2経路での電力の非供給期間)

図12では、切り替え部56は、図11と同じく第2経路53を選択している。

【0182】

ここで、制御信号61は、図11での信号と逆の論理値を有する信号を出力する。すなわち、Lレベルの制御信号61がMOSトランジスタSHRとMOSトランジスタSLRとのゲート端子に入力すると、MOSトランジスタSHRは開放され、MOSトランジスタSLRは短絡する。MOSトランジスタSLRが短絡すると、スイッチSc3の接点Bに接続する第2インダクタLsの一端が接地され、それまで第2インダクタLsに蓄えられたエネルギーが負荷回路54に放出する。

20

【0183】

このようにMOSトランジスタSLRが短絡すると、負荷回路54は電源55から切り離され、電源55からの電力は供給されない。この電源55からの電力が供給されない期間が非供給期間となる。この非供給期間においては、負荷回路54は経路71によって第2インダクタLsから電力の供給が行なわれる。

【0184】

所定期間において、第2スイッチ59は、短絡と開放とで細かく切り替えられる。この切り替えにより、図11、図12に示されるような、電力の供給期間と非供給期間とが生じる。負荷回路54に与えられる電力である第2電力値は、所定期間におけるこの供給期間と非供給期間との積分値で求まる。これは図5を用いて説明したのと同様である。

30

【0185】

このように、制御信号61が、切り替え部56を通して第2スイッチ59に出力されることで、第2経路53を経由した電力の供給および供給される電力値が制御される。実際には、図11で示される電力の供給期間と図12で示される電力の非供給期間との積分値によって、第2電力値が定まる。例えば、電源55からの電力の供給期間が長ければ、負荷回路54へ供給される第2電力値は大きくなる。

【0186】

以上から分かるように、第1経路52を経由して第1電力値が供給されるには、切り替え部56, 開閉スイッチ58, 第1スイッチ57の制御によって、電源55と負荷回路54とが導電する場合と、接地と負荷回路54とが導電する場合とが切り替えられる。

40

【0187】

一方、第2経路53を経由して第2電力値が供給されるには、切り替え部56と第2スイッチ59(=開閉スイッチ58)のみの制御によって、電源55と負荷回路54とが導電する場合と、接地と負荷回路54とが導電する場合とが切り替えられる。このため、小電力である第2電力値を供給する場合には、余分なスイッチング損失やスイッチングノイズが発生しにくいメカニズムを、電力供給装置50は有する。

【0188】

以上のように、実施の形態2における電力供給装置は、回路規模の増加、損失や消費電力の増加をもたらさずに、効率的に、負荷回路が必要とする大電力や小電力のそれぞれを

50

供給できる。

【0189】

なお、実施の形態1および2で説明した電力供給装置や電子回路は、半導体集積回路によって実現されても良い。

【0190】

(実施の形態3)

次に、実施の形態3について、図13の回路構成図に基づき説明する。同図に示すように、ここに示す電源供給装置50は、前述した実施の形態2において、第1インダクタ L_m および第2インダクタ L_s を共通のインダクタ L_{ms} としたものである。

【0191】

ここでは電源供給装置50の主回路として、第1スイッチ57となるMOSトランジスタ S_m 、 S_R と、エネルギーの蓄積および放出手段であるインダクタ L_{ms} とを有し、MOSトランジスタ S_m 、 S_R のスイッチング動作によって、電源55の入力電圧 V_i よりも低い出力電圧を生成して、これを出力コンデンサ C_o と負荷回路54に供給する降圧形コンバータ75が設けられる。降圧形コンバータ75自体は、上記実施の形態1,2にも設けられているが、特にここでは、第1経路52に介挿される第1インダクタ L_m と、第2経路53に介挿される第2インダクタ L_s とを、共通のインダクタ L_{ms} とすることで、回路構成の簡素化を図っている。

【0192】

なお、図13では重複を避けるために、電源供給装置50の構成を一部省略しているが、インダクタ L_{ms} 以外の構成や動作は実施の形態2の通りであるため、重複する箇所での再度の説明はしない。

【0193】

(実施の形態4)

次に、実施の形態4について、図14の回路構成図に基づき説明する。同図において注目すべきは、第1の経路52を通して電力が供給される第1出力コンデンサ C_o および第1負荷回路77と、第2の経路53を通して電力が供給される第2出力コンデンサ C_o および第2負荷回路78が、別々に設けられている、ということである。それ以外の構成や動作は実施の形態2の通りであるため、重複する箇所での再度の説明はしない。

【0194】

ここでも電源供給装置50の主回路として、MOSトランジスタ S_m 、 S_R と、第1インダクタ L_m とからなる降圧形コンバータ75が設けられる。第1経路52に介挿される第1インダクタ L_m と、第2経路53に介挿される第2インダクタ L_s は別々に設けられ、降圧形コンバータ75の出力側に前記第1出力コンデンサ C_o と第1負荷回路77との並列回路が接続され、第2スイッチ59を構成するMOSトランジスタ S_H 、 S_L と、第2インダクタ L_s とからなる別な降圧形コンバータの出力側に、前記第2出力コンデンサ C_o と第2負荷回路78との並列回路が接続される。

【0195】

そして、切り替え部56において、スイッチ S_c3 の端子Aを駆動部60の出力と短絡した状態で、駆動部60のMOSトランジスタ S_H 、 S_L を対称にスイッチング動作させると、降圧形コンバータ75を構成するMOSトランジスタ S_m 、 S_R も対称にスイッチング動作し、電源55から第1の経路52を介して負荷回路77に電力供給が行なわれる。この状態では、駆動部60から負荷回路78が切り離されているので、負荷回路78への電力供給は行なわれない。

【0196】

一方、切り替え部56において、スイッチ S_c3 の端子Bを駆動部60の出力と短絡すると、MOSトランジスタ S_m 、 S_R へのパルス駆動信号の供給が途絶えるので、降圧形コンバータ75の動作は停止して、負荷回路77への電力供給は行なわれない。この降圧形コンバータ75を停止させている期間は、MOSトランジスタ S_R の駆動部60を構成する第2スイッチ59が、別な負荷回路78へ電力を供給する電源として動作する。すな

10

20

30

40

50

わち、第2のスイッチ59を構成するMOSトランジスタSH, SLを対称にスイッチング動作させることで、電源55から第2の経路53を介して負荷回路78に電力を供給することが可能になる。

【0197】

(実施の形態5)

次に、実施の形態5について、図15の回路構成図に基づき説明する。同図において注目すべきは、第1の経路52を介して負荷回路54に電力を供給する第1の電源55と、この第1の電源55とは別に、第2の経路53を介して負荷回路54を供給する第2の電源90が、それぞれ設けられている、ということである。すなわちここでは、電源55からの入力電圧Vi1が降圧形コンバータ75に印加される一方で、電源90からの入力電圧Vi2が駆動部60に印加され、駆動部60に印加する電圧を、電源55からの入力電圧Vi1に依存することなく、電源90により独自に設定できる。それ以外の構成や動作は実施の形態4の通りであるため、重複する箇所での再度の説明はしない。

10

【0198】

(実施の形態6)

次に、実施の形態6について、図16の回路構成図に基づき説明する。同図において注目すべきは、上記実施の形態1~5とは異なり、電力供給装置80の主回路として昇圧形コンバータ81が設けられている、ということである。この昇圧形コンバータ81は、エネルギーの蓄積および放出手段であるインダクタLと、第1スイッチとしてのMOSトランジスタSmと、MOSトランジスタSmの開放時に導通して、電源55およびインダクタLのエネルギーを出力コンデンサCoおよび負荷回路54に送り出すダイオードDとを有し、MOSトランジスタSmのスイッチング動作によって、電源55の入力電圧Viよりも高い出力電圧を生成して、これを出力コンデンサCoと負荷回路54に供給するものである。

20

【0199】

昇圧形コンバータ81は、電源55の正極端にインダクタLの一端を接続し、インダクタLの他端にMOSトランジスタSmのドレインを接続し、MOSトランジスタSmのソースを電源55の負極端に接続すると共に、インダクタLとMOSトランジスタSmとの接続点に、ダイオードDのアノードを接続して構成される。また、ダイオードDのカソードと電源55の負極端との間には、出力コンデンサCoと負荷回路54との並列回路が接続される。

30

【0200】

MOSトランジスタSmの駆動部60として、ダイオードDのカソードと電源55の負極端との間に、一对のMOSトランジスタSH, SLが直列接続される。このMOSトランジスタSH, SLの各ゲートには、電圧レベルが対称な制御信号が供給される。また、MOSトランジスタSH, SLの接続点を、MOSトランジスタSmのゲート若しくはインダクタLの他端の何れかに接続するスイッチScが、切り替え部56として設けられている。切り替え部56は、電源55から駆動部60の外部を経由して負荷回路54に電力を供給する大電力用の第1経路82と、電源55から駆動部の内部を経由して負荷回路54に電力を供給する小電力用の第2経路83のいずれかに切り替える機能を有する。

40

【0201】

次に、上記構成についての動作を説明する。切り替え部56を構成するスイッチScにおいて端子Aと出力とを短絡した状態で、MOSトランジスタSH, SLのゲートにそれぞれ対称的な制御信号が与えられると、駆動部60の開閉スイッチ58となるMOSトランジスタSH, SLの接続点から、スイッチScを介してMOSトランジスタSmのゲートにパルス駆動信号が供給される。パルス駆動信号の電圧がHiレベルになると、MOSトランジスタSmが短絡して、電源55の入力電圧ViがインダクタLの両端間に印加され、インダクタLにエネルギーが蓄えられる。また、ダイオードDは非導通となり、出力コンデンサCoに蓄えられたエネルギーが、負荷回路54への電力として供給される。

【0202】

50

やがて、パルス駆動信号の電圧がLレベルになると、MOSトランジスタSmが開放してダイオードDが導通し、第1の経路82によって、電源55とインダクタLに蓄えられたエネルギーが、ダイオードDを通して出力コンデンサCoや負荷回路54に供給される。このとき出力コンデンサCoの両端間は、電源55の入力電圧ViとインダクタLに発生する逆起電圧とを重畳した電圧が生成されるので、入力電圧Viよりも高い出力電圧を負荷回路54に供給できる。

【0203】

このように、切り替え部56が第1の経路82を選択すると、電源55からの電力が、大電力に対応したMOSトランジスタSmやダイオードDを通して負荷回路54に供給される。したがって、負荷回路54が重負荷である場合には、第1の経路82を経由して高い効率で電力の供給を行なうことが可能になる。

10

【0204】

一方、切り替え部56を構成するスイッチScにおいて端子Bと出力とを短絡した状態で、MOSトランジスタSH, SLのゲートにそれぞれ対称的な制御信号が与えられると、今度はMOSトランジスタSH, SLが、第2の経路83によって電源55から負荷回路54への電力供給を行なう第2のスイッチ59として、互いに対称的にスイッチング動作する。このとき昇圧形コンバータ81のMOSトランジスタSmは、ゲートへのパルス駆動信号の供給が途絶えて開放状態のままとなり、第1の経路82を経由しての電力供給は停止する。

20

【0205】

ここでは、MOSトランジスタSHが開放し、MOSトランジスタSLが短絡すると、電源55の入力電圧ViがインダクタLの両端間に印加され、インダクタLにエネルギーが蓄えられると共に、出力コンデンサCoに蓄えられたエネルギーが、負荷回路54への電力として供給される。

【0206】

やがて、MOSトランジスタSHが短絡し、MOSトランジスタSLが開放すると、第2の経路83によって、電源55とインダクタLに蓄えられたエネルギーが、スイッチScからMOSトランジスタSHを通して出力コンデンサCoや負荷回路54に供給される。このとき出力コンデンサCoの両端間は、電源55の入力電圧ViとインダクタLに発生する逆起電圧とを重畳した電圧が生成されるので、入力電圧Viよりも高い出力電圧を負荷回路54に供給できる。

30

【0207】

このように、切り替え部56が第2の経路83を選択すると、電源55からの電力が、本来はMOSトランジスタSmをスイッチング動作させる程度の小電力に対応したMOSトランジスタSH, SLを通して、負荷回路54に供給される。したがって、負荷回路54が軽負荷である場合には、第2の経路83を経由して高い効率で電力の供給を行なうことが可能になり、全体として軽負荷時から重負荷時まで幅広く高効率な電力供給装置80を提供できる。

【0208】

なお、図16に示す回路構成では、例えば端子BをインダクタLの他端ではなく、電源55の正極端とインダクタLの一端との接続点に接続し、その間に別なインダクタを介挿して、第1の経路82と第2の経路83でインダクタを別々に分割してもよい。また、昇圧形コンバータ81のダイオードDを、MOSトランジスタSmと対称に動作する制御端子付きのスイッチ素子とすることもできる。さらに、前記実施の形態4で説明したように、第1の経路82を通して電力が供給される第1出力コンデンサおよび第1負荷回路と、第2の経路83を通して電力が供給される第2出力コンデンサおよび第2負荷回路とを、別々に設けたり、前記制御部40や、スイッチ制御部41や、検出部42を組み込んでよいなど、上記実施の形態1~4の特徴を適宜組み入れることが可能である。

40

【0209】

(実施の形態7)

50

次に、実施の形態 7 について説明する。

【0210】

実施の形態 1 ~ 6 で説明した電力供給装置や電子回路は、電子回路を制御する制御回路と共に、電子機器の筐体に格納し組み込まれて使用されればよい。特に、ノートブックパソコン、携帯端末、カーナビゲーションシステム、PDA、車載テレビ、携帯電話機などのバッテリーによって電力が供給される装置では、使用時間を長くするために、電力が細かく制御される必要がある。このため、このような電子機器では動作内容によって大電力を必要とする場合と小電力を必要とする場合とが生じる。大電力が必要な場合には、電力供給装置は、第 1 経路を経由して第 1 電力値である電力を供給し、小電力が必要な場合には、電力供給装置は、第 2 経路を経由して第 2 電力値である電力を供給する。

10

【0211】

ここで(1)電力供給装置が大電力と小電力とを切り分けて供給できるので、電子機器全体での消費電力が削減できる、(2)小電力を供給する場合に、損失や消費電力が抑えられるので(小型の素子である第 2 スイッチのスイッチングにより第 2 電流値が制御されるので)電力供給装置での消費電力が削減できる、の 2 点によって、電子機器全体としての消費電力が削減できる。

【0212】

この結果、電子機器におけるバッテリーの使用効率が高まり、電子機器の使用時間が延びるメリットがある。

【0213】

電子機器の一例を説明する。

20

【0214】

電子機器の一例を図 17 に示す。図 17 は、本発明の実施の形態 7 における電子機器の斜視図である。電子機器 92 は、カーテレビやパーソナルモニターなどの薄型、小型が要求される電子機器である。

【0215】

電子機器 92 は、ディスプレイ 93、発光素子 94、スピーカ 95 を備えている。この電子機器 92 の内部に電力供給装置 1, 50, 80 が格納されており、効率的な電力供給を実現する。結果として、電子機器 92 は、低消費電力を実現できる。

30

【0216】

このように、実施の形態 1 ~ 6 で説明した電力供給装置 1, 50, 80 が、電子機器に組み込まれることで、電子機器の性能向上が実現でき、ユーザビリティも向上する。また、当然ながら、実施の形態 1 ~ 6 で説明した電力供給装置 1, 50, 80 は、家庭やオフィスでの据え置き型の電子機器においても有効に使用される。このような据え置き型の電子機器(デスクトップパソコン、テレビ受像機、オーディオ機器、情報処理機器など)において、実施の形態 1 ~ 6 で説明した電力供給装置 1, 50, 80 が使用されることで、これらの電子機器での消費電力の削減が実現される。

【0217】

なお、実施の形態 1 ~ 7 で説明された電力供給装置や電子機器は、本発明の趣旨を説明する一例であり、本発明の趣旨を逸脱しない範囲での変形や改造を含む。

40

【符号の説明】

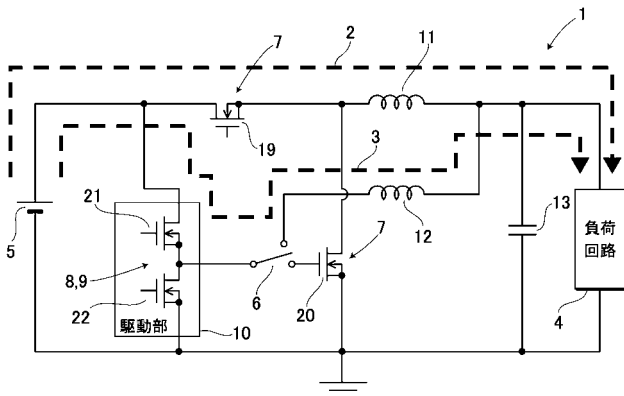
【0218】

- 1, 50, 80 電力供給装置
- 2, 52, 82 第 1 経路
- 3, 53, 83 第 2 経路
- 4, 54 負荷回路
- 5, 55 電源
- 6, 56 切り替え部
- 7, 57 第 1 スイッチ
- 8, 58 開閉スイッチ

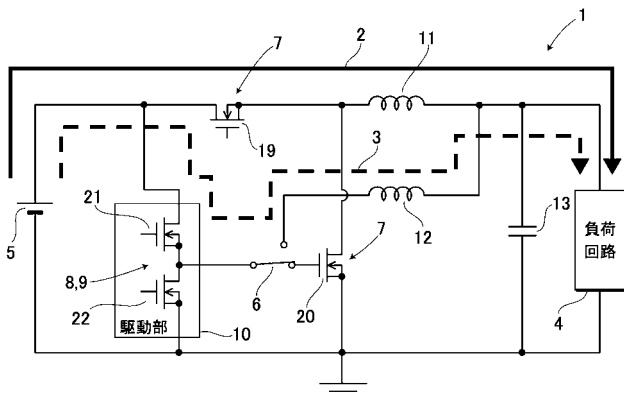
50

9, 59 第2スイッチ
10, 60 駆動部

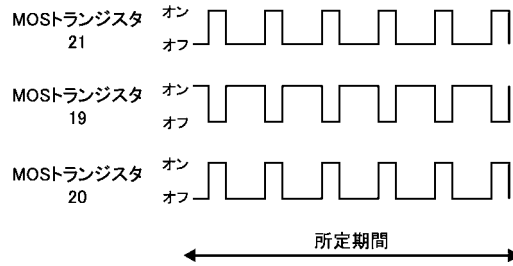
【図1】



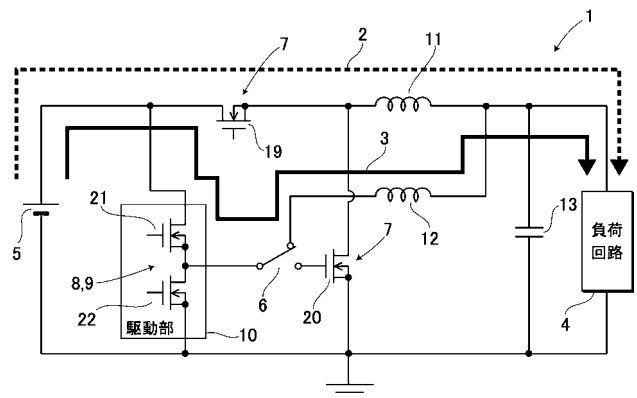
【図2】



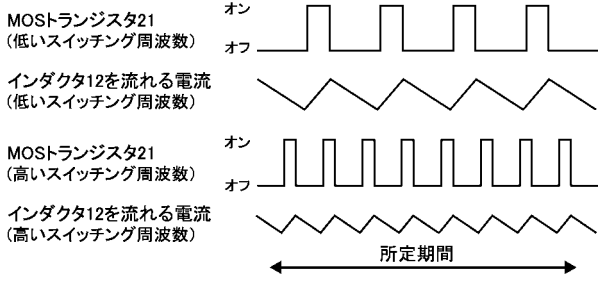
【図3】



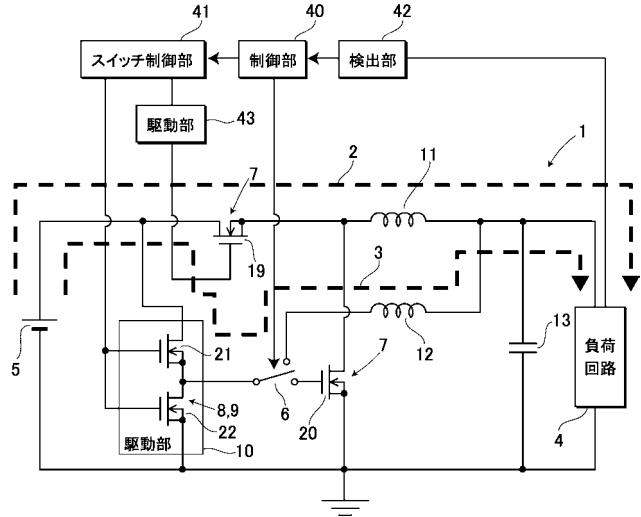
【図4】



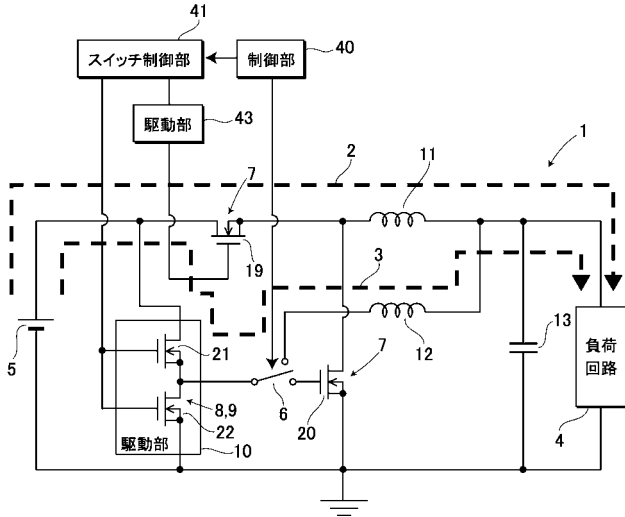
【 図 5 】



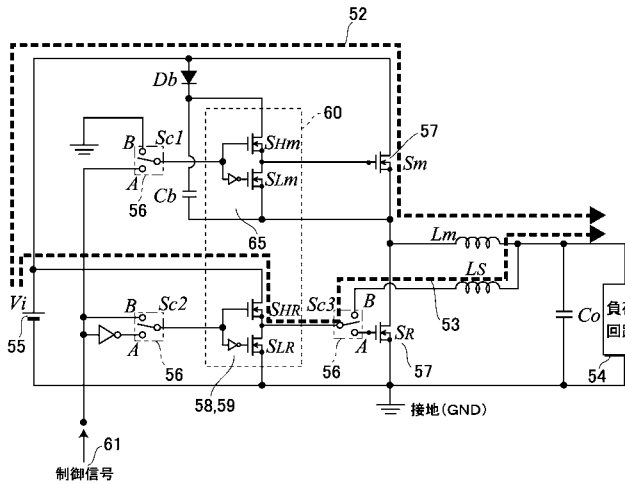
【 図 7 】



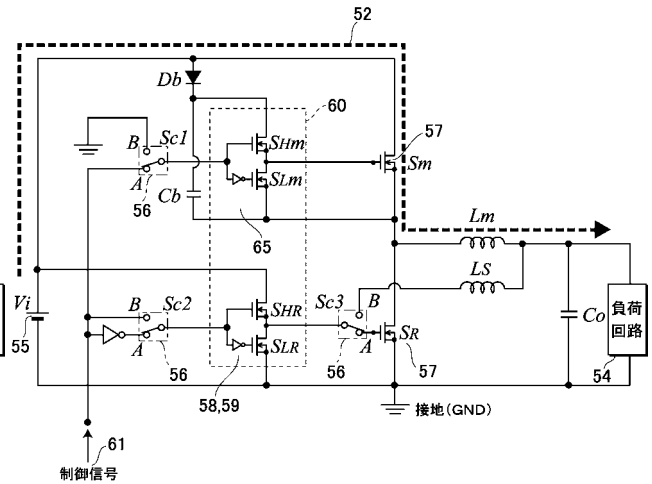
【 図 6 】



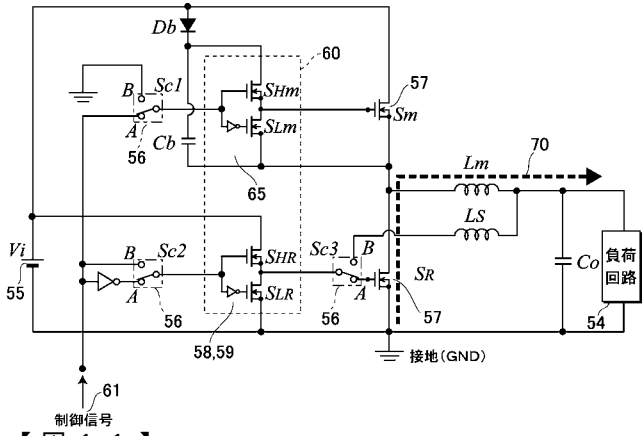
【 図 8 】



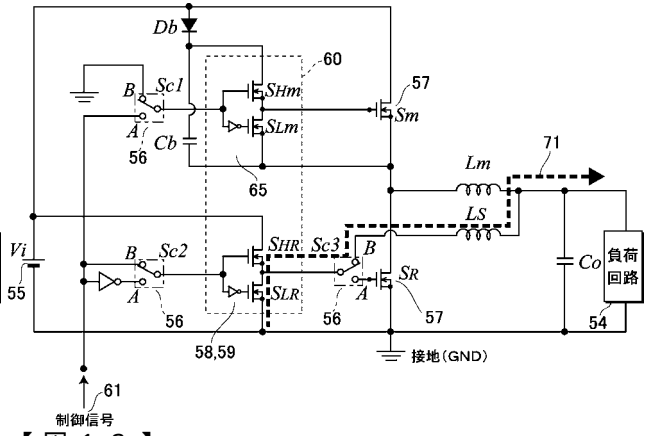
【 図 9 】



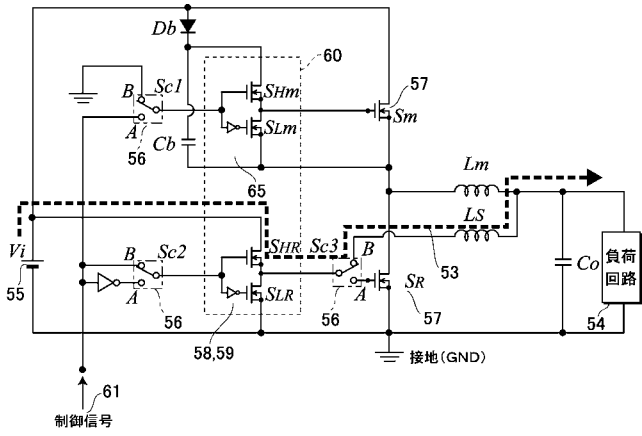
【図 1 0】



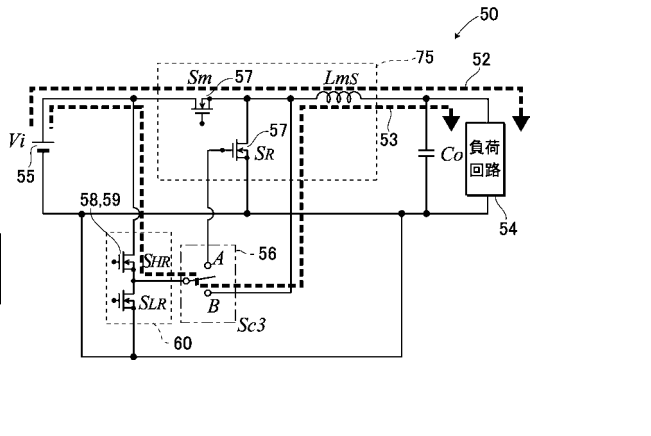
【図 1 2】



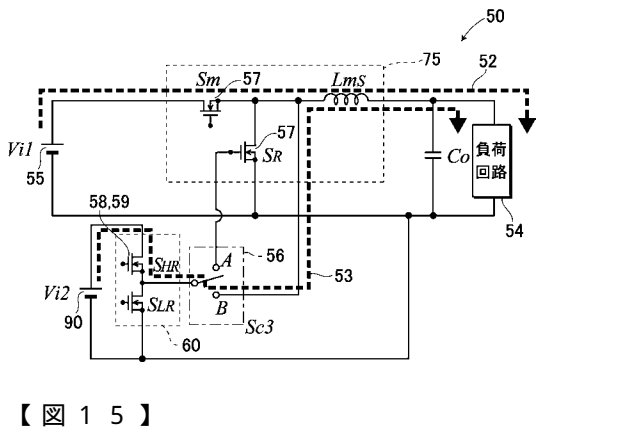
【図 1 1】



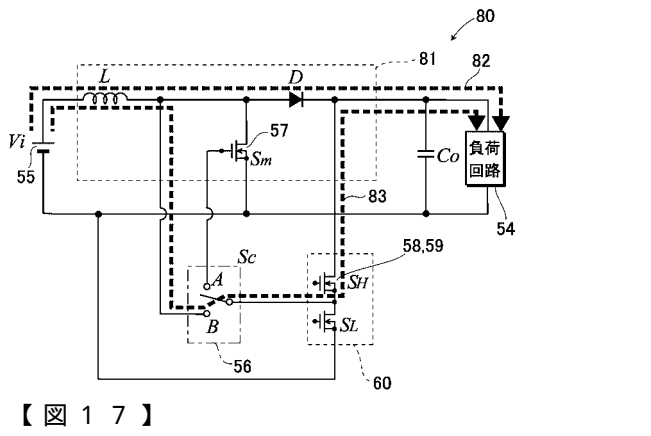
【図 1 3】



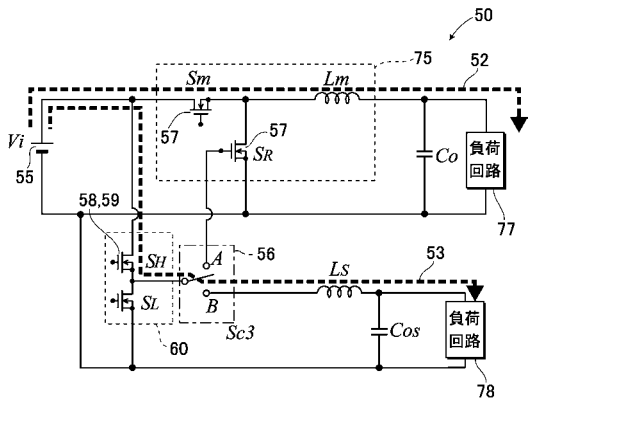
【図 1 4】



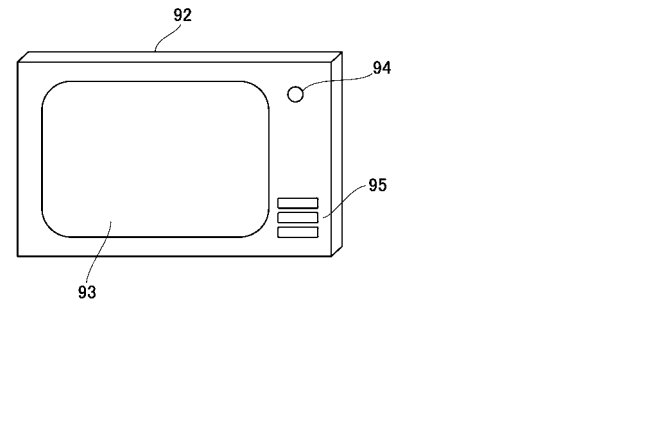
【図 1 6】



【図 1 5】



【図 1 7】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/071284

A. CLASSIFICATION OF SUBJECT MATTER H02M3/155 (2006.01) i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H02M3/155		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2010 Kokai Jitsuyo Shinan Koho 1971-2010 Toroku Jitsuyo Shinan Koho 1994-2010		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-124850 A (Mitsumi Electric Co., Ltd.), 17 May 2007 (17.05.2007), entire text; all drawings (Family: none)	1-12
A	JP 2007-20316 A (Rohm Co., Ltd.), 25 January 2007 (25.01.2007), entire text; all drawings (Family: none)	1-12
A	JP 2002-44941 A (FDK Corp.), 08 February 2002 (08.02.2002), entire text; all drawings (Family: none)	1-12
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 09 February, 2010 (09.02.10)		Date of mailing of the international search report 16 February, 2010 (16.02.10)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

国際調査報告		国際出願番号 PCT/J P 2 0 0 9 / 0 7 1 2 8 4									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H02M3/155 (2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H02M3/155											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2010年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2010年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2010年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2010年	日本国実用新案登録公報	1996-2010年	日本国登録実用新案公報	1994-2010年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2010年										
日本国実用新案登録公報	1996-2010年										
日本国登録実用新案公報	1994-2010年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
A	JP 2007-124850 A (ミツミ電機株式会社) 2007.05.17, 全文、全図 (ファミリーなし)	1-12									
A	JP 2007-20316 A (ローム株式会社) 2007.01.25, 全文、全図 (ファミリーなし)	1-12									
A	JP 2002-44941 A (エフ・ディー・ケイ株式会社) 2002.02.08, 全文、全図 (ファミリーなし)	1-12									
<input type="checkbox"/> C欄の続きにも文献が列挙されている。		<input type="checkbox"/> パテントファミリーに関する別紙を参照。									
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願		の日後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献									
国際調査を完了した日 09.02.2010		国際調査報告の発送日 16.02.2010									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 杉浦 貴之 電話番号 03-3581-1101 内線 3358	3V 9723								

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

特許法第30条第1項適用申請有り

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。