(19)日本国特許庁(JP)　　再公表特許(A1)　　(11)国際公開番号
WO2010/109793

発行日　平成24年9月27日(2012.9.27)　　(43)国際公開日　平成22年9月30日(2010.9.30)

(51)Int.Cl.			F I			テーマコード（参考）
H03K	3/354	(2006.01)	H03K	3/354	Z	
H03K	3/353	(2006.01)	H03K	3/353	D	

審査請求 有　予備審査請求 未請求　（全 25 頁）

出願番号	特願2011-505845(P2011-505845)
(21)国際出願番号	PCT/JP2010/001687
(22)国際出願日	平成22年3月10日(2010.3.10)
(31)優先権主張番号	特願2009-71195(P2009-71195)
(32)優先日	平成21年3月24日(2009.3.24)
(33)優先権主張国	日本国(JP)

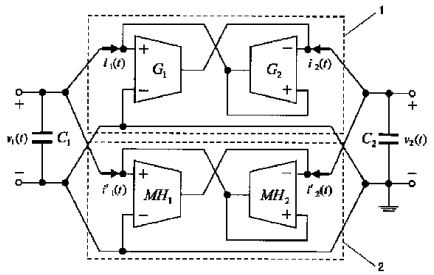
(71)出願人　503360115
独立行政法人科学技術振興機構
埼玉県川口市本町四丁目１番８号
(74)代理人　100089635
弁理士　清水　守
(72)発明者　堀尾　喜彦
日本国埼玉県蕨市中央一丁目１７番４０号６０４
(72)発明者　濱田　卓矢
日本国埼玉県入間市野田４７２番地１
(72)発明者　神野　健哉
日本国神奈川県横浜市緑区白山四丁目１８番１１号

最終頁に続く

(54)【発明の名称】マルチスクリューカオス発振回路

(57)【要約】
簡単な構成で、多様なマルチヒステリシスＶＣＣＳ特性が使用でき、様々なマルチスクリューアトラクタを発生させることができるマルチスクリューカオス発振回路を提供する。
マルチスクリューカオス発振回路において、線形ＶＣＣＳ回路G_1 およびG_2 の組からなる線形２ポートＶＣＣＳ回路１と、マルチヒステリシスＶＣＣＳ特性を持つマルチヒステリシスＶＣＣＳ回路MH_1 およびMH_2 の組からなるマルチヒステリシス２ポートＶＣＣＳ回路２と、前記線形２ポートＶＣＣＳ回路１と前記マルチヒステリシス２ポートＶＣＣＳ回路２とを並列接続させた回路の両端にそれぞれキャパシタC_1 とC_2 とを接続するようにした。

[図1]



【特許請求の範囲】
【請求項１】
（ａ）線形ＶＣＣＳ回路G_1およびG_2の組からなる線形２ポートＶＣＣＳ回路と、
（ｂ）マルチヒステリシスＶＣＣＳ特性を持つマルチヒステリシスＶＣＣＳ回路MH_1およびMH_2の組からなるマルチヒステリシス２ポートＶＣＣＳ回路と、
（ｃ）前記線形２ポートＶＣＣＳ回路と前記マルチヒステリシス２ポートＶＣＣＳ回路とを並列接続させた回路の両端にそれぞれキャパシタC_1とC_2とを接続するようにしたことを特徴とするマルチスクリューカオス発振回路。
【請求項２】
請求項１記載のマルチスクリューカオス発振回路において、前記マルチヒステリシスＶＣＣＳ回路MH_1およびMH_2の特性として、様々なマルチヒステリシスＶＣＣＳ特性を用いることにより、多様なカオスアトラクタや分岐構造を実現することを特徴とするマルチスクリューカオス発振回路。
【請求項３】
請求項２記載のマルチスクリューカオス発振回路において、前記マルチヒステリシスＶＣＣＳ回路MH_1およびMH_2の諸特性を変化させることにより、より多くのカオスアトラクタや分岐現象を呈することを特徴とするマルチスクリューカオス発振回路。
【請求項４】
請求項３記載のマルチスクリューカオス発振回路において、前記マルチヒステリシスＶＣＣＳ回路MH_1およびMH_2の諸特性が、閾値や飽和電流であることを特徴とするマルチスクリューカオス発振回路。
【請求項５】
請求項４記載のマルチスクリューカオス発振回路において、前記閾値は複数の閾値からなり、該複数の閾値はそれぞれ異なった値を持つことを特徴とするマルチスクリューカオス発振回路。
【請求項６】
請求項５記載のマルチスクリューカオス発振回路において、前記マルチヒステリシスＶＣＣＳ回路MH_1がｎ個、前記マルチヒステリシスＶＣＣＳ回路MH_2がｍ個の飽和電流値を持つことを特徴とするマルチスクリューカオス発振回路。
【請求項７】
請求項６記載のマルチスクリューカオス発振回路において、複数個の閾値が４個の場合、前記マルチヒステリシスＶＣＣＳ回路MH_1およびMH_2それぞれに４種類の離散出力が存在し、該それぞれの４種類の離散出力の組み合わせである１６種類の離散出力にそれぞれ対応した半空間が解空間中に存在し、該解空間中の解軌道が前記半空間の内のどの空間を通過するかによりカオスアトラクタを分類することを特徴とするマルチスクリューカオス発振回路。
【請求項８】
請求項２記載のマルチスクリューカオス発振回路において、前記マルチヒステリシスＶＣＣＳ特性の複数の制御パラメータを制御することにより、より多くのカオスアトラクタや分岐現象を呈することを特徴とするマルチスクリューカオス発振回路。
【請求項９】
請求項８記載のマルチスクリューカオス発振回路において、前記複数の制御パラメータが前記マルチヒステリシスＶＣＣＳ特性の形状や回路の固有値であることを特徴とするマルチスクリューカオス発振回路。
【請求項１０】
請求項１記載のマルチスクリューカオス発振回路において、前記マルチヒステリシスＶＣＣＳ特性を持つマルチヒステリシスＶＣＣＳ回路MH_1およびMH_2の組からなるマルチヒステリシス２ポートＶＣＣＳ回路で、正規化したパラメータの減衰パラメータδが０．０５、振動角周波数パラメータωが１．００、平衡点パラメータｐが０．２５、平衡点パラメータｑが０．２５の場合、前記マルチヒステリシスＶＣＣＳ回路MH_1およびMH

$_2$ の閾値を変化させることを特徴とするマルチスクリューカオス発振回路。
【請求項１１】
請求項１から１０の何れか一項記載のマルチスクリューカオス発振回路において、前記キャパシタC_1とC_2の容量は、４０ｐＦと１０ｐＦであることを特徴とするマルチスクリューカオス発振回路。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、マルチスクリューカオス発振回路に係り、特に、高次元ハイブリッドダイナミカルシステムの高速物理シミュレーションや、高次元ハイブリッドダイナミクスによる情報処理装置などに好適なマルチスクリューカオス発振回路に関するものである。
【背景技術】
【０００２】
従来、区分線形２値ヒステリシス素子を用いたカオス発生回路が提案され（下記非特許文献１～１３参照）、様々な興味深いカオスアトラクタが観測できることが報告されている。さらに、構成要素である２値ヒステリシス素子を多値の出力が得られるマルチヒステリシス素子に置き換えた方法も提案されている（下記非特許文献１４～１６参照）。この方法では、グリッドスクロールアトラクタなど、それまでの２値ヒステリシス特性を用いたカオス回路では発生しなかったアトラクタが観測できる。
【先行技術文献】
【特許文献】
【０００３】
【特許文献１】特願２００９－０２５７９０号
【非特許文献】
【０００４】
【非特許文献１】R. W. Newcomb, and S. Sathyan, “An RC op amp chaos generator”, IEEE Trans. on Circuits and Systems, Part I, Fundam. Theory Appl., vol. 30, no. 1, pp. 54－56, 1983.
【非特許文献２】R. W. Newcomb, and N. El－Leithy, “A binary hysteresis chaos generator”, in Proc. of 1984 IEEE Int’l Symp. on Circuits and Systems, pp. 856－859, 1984.
【非特許文献３】Toshimichi Saito, “On a hysteresis chaos generator”, in Proc. of 1985 IEEE Int’l Symp. on Circuits and Systems, pp. 847－849, 1985.
【非特許文献４】Takashi Suzuki, and Toshimichi Saito, “On fundamental bifurcations from a hysteresis hyperchaos generator”, IEEE Trans. on Circuits and Systems, Part I, Fundam. Theory Appl., vol. 41, no. 12, pp. 876－884, 1994.
【非特許文献５】Toshimichi Saito, and Shinji Nakagawa, “Chaos from a hysteresis and switched circuit”, Phil. Trans. R. Soc. Lond. A, vol. 353, no. 1701, pp. 47－57, 1995.
【非特許文献６】Toshimichi Saito, and Kunihiko Mitsubori, “Control of chaos from a piecewise linear hysteresis circuit”, IEEE Trans

.on Circuits and Systems, Part I, Fundam. Theory Appl., vol. 42, no. 3, pp. 168−172, 1995.
【非特許文献7】J. E. Varrientos, and E. Sanchez−Sinencio, “A 4−D chaotic oscillator based on a differential hysteresis comparator”, IEEE Trans. on Circuits and Systems, Part I, Fundam. Theory Appl., vol. 45, no. 1, pp. 3−10, 1998.
【非特許文献8】A. S. Elwakil, and M. P. Kennedy, “Chaotic oscillators derived from Saito’s double−screw hysteresis oscillator”, IEICE Trans. Fundamentals, vol. E82−A, no. 9, pp. 1769−1775, 1999.
【非特許文献9】F. Bizzarri, D. Stellardo, and M. Storace, “Bifurcation analysis and its experimental validation for a hysteresis circuit oscillator”, IEEE Trans. on Circuits and Systems, Part I, Regular Papers, vol. 53, no. 5, pp. 517−521, 2006.
【非特許文献10】Masaki Kataoka and Toshimichi Saito, “A 4−D chaotic oscillator with a hysteresis 2−port VCCSs:The first example of chaotic oscillators consisting of 2−port VCCSs and capacitors”, in Proc. IEEE Intl Symp. on Circuits and Syst., vol. 5, pp. 418−421, 1999.
【非特許文献11】Masaki Kataoka and Toshimichi Saito, “A 2−port VCCS chaotic oscillator and quad screw attractor”, IEEE Trans. on Circuits and Systems, Part I, Fundam. Theory Appl., vol. 48, no. 2, pp. 221−225, 2001.
【非特許文献12】Masaki Kataoka and Toshimichi Saito, “A chaotic oscillator based on two−port VCCS”, in Chaos in Circuits and Systems, G. Chen and T. Ueda eds., pp. 131−143, World Scientific, Singapore, 2002.
【非特許文献13】Kiyomitsu Ogata and Toshimichi Saito, “Chaotic attractors in a 4−D oscillator based on 2−port VCCSs”, in Proc. IEEE Intl Symp. on Circuits and Syst., vol. 2, pp. 556−559, 2002.
【非特許文献14】Fengling Han, Xinghuo Yu, Yuye Wang, Yong Feng, and Guanrong Chen, “n−scroll chaotic oscillators by second−order systems and double−hysteresis blocks”, Electronics Letters, vol. 39, no. 23, pp. 1636−1637, 2003.
【非特許文献15】Fengling Han, Xinghuo Yu, and Jiankun Hu, “A new way of generating grid−sc

roll chaos and its application to biometric authentication", in Proc. of IEEE 2005 Industrial Electronics Society, 31st Annual Conference, pp. 61−66, 2005.
【非特許文献１６】Fengling Han, Xinghuo Yu, Yong Feng, and Jiankun Hu, "On multiscroll chaotic attractors in hysteresis−based piecewise−linear systems", IEEE Trans. on Circuits and Systems, Part II, Express Briefs, vol. 54, no. 11, pp. 1004−1008, 2007.
【非特許文献１７】Takuya Hamada, Yoshihiko Horio, and Kazuyuki Aihara, "An IC implementation of a hysteresis two−port VCCS chaotic oscillator", in Proc. of European Conf. on Circuits Theory and Design, pp. 926−929, 2007.
【非特許文献１８】Takuya Hamada, Yoshihiko Horio, and Kazuyuki Aihara, "Experimental observations from an integrated hysteresis two−port VCCS chaotic oscillator", in Proc. IEEE Int'l Work−shop on Nonlinear Dynamics of Electrinic Systems, pp. 237−240, 2007.
【非特許文献１９】濱田卓矢, 堀尾喜彦, 合原一幸, 「完全差動ヒステリシス２ポートＶＣＣＳカオス発振器」, 信学技報, ＮＬＰ２００７−１８０, pp. ７９−８４, ２００８.

【発明の概要】

【発明が解決しようとする課題】

【０００５】

しかしながら、上記した非特許文献１４〜１６で提案されているマルチヒステリシス特性は、2 値ヒステリシス特性が直列に結合した形状のみしか有しておらず、そのため、それに起因したカオスアトラクタのみしか発生しない。また、ここで用いられているマルチヒステリシス特性は、複数個の２値ヒステリシス特性を有した電圧制御電圧源回路（ＶＣＶＳ回路）を接続することによって構成されており、ＶＣＶＳ回路の入力と出力が共に電圧であるため、複数個の接続には加算器が必要となり、回路規模が大きくなってしまうという欠点があった。

【０００６】

本発明は、上記状況に鑑みて、簡単な構成で、様々なマルチヒステリシスＶＣＣＳ特性が使用でき、多様なマルチスクリューアトラクタを発生させることができるマルチスクリューカオス発振回路を提供することを目的とする。

【０００７】

このマルチスクリューカオス発振回路は、２値ヒステリシス電圧制御電流源回路（ＶＣＣＳ回路）を用いたカオス発生回路（上記非特許文献１０〜１３）に注目し、この回路中の２値ヒステリシスＶＣＣＳ回路をマルチヒステリシスＶＣＣＳ回路に置き換えたマルチスクリューカオス発振回路を提供するものである。

【０００８】

ここで用いるマルチヒステリシスＶＣＣＳ回路は、本発明者らが提案した、ＶＣＣＳ回路が電流出力であることを利用するマルチヒステリシス特性の実現方法（特許文献１）により容易に実現が可能である。さらに、このマルチヒステリシスＶＣＣＳ特性の実現法によれば、多様なマルチヒステリシス特性が容易に利用できるため、上記非特許文献１０〜１３では観測されなかった、新しい高次元のマルチスクリューアトラクタや分岐構造が実

現できる。

【課題を解決するための手段】

【０００９】

本発明は、上記目的を達成するために、

〔１〕マルチスクリューカオス発振回路において、線形ＶＣＣＳ回路G_1およびG_2の組からなる線形２ポートＶＣＣＳ回路と、マルチヒステリシス特性を持つマルチヒステリシスＶＣＣＳ回路MH_1およびMH_2の組からなるマルチヒステリシス２ポートＶＣＣＳ回路と、前記線形２ポートＶＣＣＳ回路と前記マルチヒステリシス２ポートＶＣＣＳ回路とを並列接続させた回路の両端にそれぞれキャパシタC_1とC_2とを接続するようにしたことを特徴とする。

【００１０】

〔２〕上記〔１〕記載のマルチスクリューカオス発振回路において、前記マルチヒステリシスＶＣＣＳ回路MH_1およびMH_2の特性として、様々なマルチヒステリシスＶＣＣＳ特性を用いることにより、多様なカオスアトラクタや分岐構造を実現することを特徴とする。

【００１１】

〔３〕上記〔２〕記載のマルチスクリューカオス発振回路において、前記マルチヒステリシスＶＣＣＳ回路MH_1およびMH_2の諸特性を変化させることにより、より多くのカオスアトラクタや分岐現象を呈することを特徴とする。

【００１２】

〔４〕上記〔３〕記載のマルチスクリューカオス発振回路において、前記マルチヒステリシスＶＣＣＳ回路MH_1およびMH_2の諸特性が、閾値や飽和電流であることを特徴とする。

【００１３】

〔５〕上記〔４〕記載のマルチスクリューカオス発振回路において、前記閾値は複数の閾値からなり、この複数の閾値はそれぞれ異なった値を持つことを特徴とする。

【００１４】

〔６〕上記〔５〕記載のマルチスクリューカオス発振回路において、前記マルチヒステリシスＶＣＣＳ回路MH_1がｎ個、前記マルチヒステリシスＶＣＣＳ回路MH_2がｍ個の飽和電流値を持つことを特徴とする。

【００１５】

〔７〕上記〔６〕記載のマルチスクリューカオス発振回路において、複数個の閾値が４個の場合、前記マルチヒステリシスＶＣＣＳ回路MH_1およびMH_2それぞれに４種類の離散出力が存在し、このそれぞれの４種類の離散出力の組み合わせである１６種類の離散出力にそれぞれ対応した半空間が解空間中に存在し、この解空間中の解軌道が前記半空間の内のどの空間を通過するかによりカオスアトラクタを分類することを特徴とする。

【００１６】

〔８〕上記〔２〕記載のマルチスクリューカオス発振回路において、前記マルチヒステリシスＶＣＣＳ特性の複数の制御パラメータを制御することにより、より多くのカオスアトラクタや分岐現象を呈することを特徴とする。

【００１７】

〔９〕上記〔８〕記載のマルチスクリューカオス発振回路において、前記複数の制御パラメータが前記マルチヒステリシスＶＣＣＳ特性の形状や回路の固有値であることを特徴とする。

【００１８】

〔１０〕上記〔１〕記載のマルチスクリューカオス発振回路において、前記マルチヒステリシスＶＣＣＳ特性を持つマルチヒステリシスＶＣＣＳ回路MH_1およびMH_2の組からなるマルチヒステリシス２ポートＶＣＣＳ回路で、正規化したパラメータの減衰パラメータδが０．０５、振動角周波数パラメータωが１．００、平衡点パラメータｐが０．２５、平衡点パラメータｑが０．２５の場合、前記マルチヒステリシスＶＣＣＳ回路MH_1

およびＭＨ$_2$ の閾値を変化させることを特徴とする。

【００１９】

〔１１〕上記〔１〕から〔１０〕の何れか一項記載のマルチスクリューカオス発振回路において、前記キャパシタＣ$_1$ とＣ$_2$ の容量は、４０ｐＦと１０ｐＦであることを特徴とする。

【発明の効果】

【００２０】

本発明によれば、以下のような効果を奏することができる。

【００２１】

（１）連続時間カオス発振回路でありながらインダクタを含んでいないため、従来提案されているカオス回路と比較して簡単な構成の回路を提供することができる。

【００２２】

（２）多様なマルチヒステリシスＶＣＣＳ特性が使用できるため、様々なマルチスクリューアトラクタを発生させることができる。

【００２３】

（３）構成要素であるマルチヒステリシスＶＣＣＳ回路の諸特性を変化させることにより、より多くのカオスアトラクや分岐構造が実現できる。

【図面の簡単な説明】

【００２４】

【図１】本発明のマルチスクリューカオス発振回路図である。

【図２】本発明のマルチスクリューカオス発振回路における線形ＶＣＣＳ回路Ｇ$_1$ およびＧ$_2$ の特性を示す図である。

【図３】本発明のマルチスクリューカオス発振回路におけるマルチヒステリシスＶＣＣＳ回路ＭＨ$_1$ およびＭＨ$_2$ の回路記号を示す図である。

【図４】本発明のマルチスクリューカオス発振回路におけるマルチヒステリシスＶＣＣＳ回路のマルチヒステリシスＶＣＣＳ特性の例を示す図である。

【図５】本発明に係るマルチヒステリシスＶＣＣＳ特性の正規化の例を示す図である。

【図６】本発明のマルチスクリューカオス発振回路の構成例におけるマルチヒステリシス２ポートＶＣＣＳ特性を構成する２組のマルチヒステリシスＶＣＣＳ回路の正規化特性（ｉ＝１，２）を示す図（その１）である。

【図７】図６に示す正規化特性を持ったマルチヒステリシスＶＣＣＳ回路の閾値Ｔｈ$_1$（横軸）およびＴｈ$_2$（縦軸）を分岐パラメータとした時のマルチスクリューカオス発振回路の２パラメータ分岐図である。

【図８】図６に示すマルチヒステリシスＶＣＣＳ正規化特性を用いた場合に、閾値Ｔｈ$_1$およびＴｈ$_2$ を変化させて得られるマルチスクリューカオス発振回路のカオスアトラクタの例を示す図である。

【図９】本発明のマルチスクリューカオス発振回路の構成例におけるマルチヒステリシス２ポートＶＣＣＳ特性を構成する２組のマルチヒステリシスＶＣＣＳ回路の正規化特性（ｉ＝１，２）を示す図（その２）である。

【図１０】図９に示す正規化特性を持ったマルチヒステリシスＶＣＣＳ回路の閾値Ｔｈ$_1$（横軸）およびＴｈ$_2$（縦軸）を分岐パラメータとした時のマルチスクリューカオス発振回路の２パラメータ分岐図である。

【図１１】図９に示すマルチヒステリシスＶＣＣＳ正規化特性を用いた場合に、閾値Ｔｈ$_1$ および閾値Ｔｈ$_2$ を変化させて得られるマルチスクリューカオス発振回路のカオスアトラクタの例を示す図である。

【図１２】本発明のマルチスクリューカオス発振回路の構成例における線形２ポートＶＣＣＳ回路を構成する線形ＶＣＣＳ回路Ｇ$_1$ およびＧ$_2$ として用いた完全差動線形ＶＣＣＳ回路を示す図である。

【図１３】本発明のマルチスクリューカオス発振回路の構成例におけるマルチヒステリシス２ポートＶＣＣＳ回路を構成するマルチヒステリシスＶＣＣＳ回路ＭＨ$_1$ およびＭＨ$_2$

として用いた完全差動マルチヒステリシスＶＣＣＳ回路を示す図である。
【図１４】図１３中の三角形の記号で示された、２値ヒステリシスＶＣＣＳ特性を持つコア回路を示す図である。
【図１５】ＳＰＩＣＥシミュレーションで用いたマルチヒステリシスＶＣＣＳ回路MH_2の特性図である。
【図１６】ＳＰＩＣＥシミュレーションで用いたマルチヒステリシスＶＣＣＳ回路MH_1の特性図である。
【図１７】マルチヒステリシスＶＣＣＳ回路MH_1の特性として図１６（ａ）の特性を用いた場合に得られたカオスアトラクタを示す図である。
【図１８】マルチヒステリシスＶＣＣＳ回路MH_1の特性として図１６（ｂ）の特性を用いた場合に得られたカオスアトラクタを示す図である。
【図１９】マルチヒステリシスＶＣＣＳ回路MH_1の特性として図１６（ｃ）の特性を用いた場合に得られたカオスアトラクタを示す図である。
【発明を実施するための形態】
【００２５】
本発明のマルチスクリューカオス発振回路は、線形ＶＣＣＳ回路G_1およびG_2の組からなる線形２ポートＶＣＣＳ回路と、マルチヒステリシスＶＣＣＳ特性を持つマルチヒステリシスＶＣＣＳ回路MH_1およびMH_2の組からなるマルチヒステリシス２ポートＶＣＣＳ回路と、前記線形２ポートＶＣＣＳ回路と前記マルチヒステリシス２ポートＶＣＣＳ回路とを並列接続させた回路の両端にそれぞれキャパシタC_1とC_2とを接続するようにした。
【実施例】
【００２６】
以下、本発明の実施の形態について詳細に説明する。
【００２７】
図１は本発明のマルチスクリューカオス発振回路図、図２はそのマルチスクリューカオス発振回路における線形ＶＣＣＳ回路G_1およびG_2の特性を示す図であり、図２（ａ）は線形ＶＣＣＳ回路の回路記号を示す図、図２（ｂ）はその入出力特性を示している。また、図３は本発明のマルチスクリューカオス発振回路におけるマルチヒステリシスＶＣＣＳ回路MH_1およびMH_2の回路記号を示す図、図４はそのマルチヒステリシスＶＣＣＳ特性の例を示す図である。
【００２８】
これらの図に示すように、本発明のマルチスクリューカオス発振回路は、線形ＶＣＣＳ回路G_1およびG_2の組から成る線形２ポートＶＣＣＳ回路１と、マルチヒステリシス特性を持つマルチヒステリシスＶＣＣＳ回路MH_1およびMH_2の組から成るマルチヒステリシス２ポートＶＣＣＳ回路２、さらには、２つのキャパシタC_1およびC_2により構成される。
【００２９】
線形ＶＣＣＳ回路G_1およびG_2の特性は、図２に示すようであり、それらの入出力特性の中央の線形部分のトランスコンダクタンスを、それぞれg_{m1}およびg_{m2}とする。
【００３０】
一方、マルチヒステリシスＶＣＣＳ回路MH_1およびMH_2は、上記した特許文献１の方法などにより構成する。その回路記号を図３に、マルチヒステリシスＶＣＣＳ特性の例を図４にそれぞれ示す。
【００３１】
図１中のキャパシタC_1，C_2の電圧を、それぞれv_1（ｔ）およびv_2（ｔ）とし、さらに、キャパシタC_1，C_2から図１の線形２ポートＶＣＣＳ回路１に流れ込む電流をそれぞれi_1（ｔ），i_2（ｔ）とおくと、線形２ポートＶＣＣＳ回路１部分の回路方程式は下記（１）で与えられる。
【００３２】

【数１】

$$\begin{cases} i_1(t) = -g_{m2}\left(v_1(t) - v_2(t)\right) \\ i_2(t) = -g_{m1}\left(v_1(t)\right) \end{cases} \quad \cdots (1)$$

一方、図１のマルチヒステリシス２ポートＶＣＣＳ回路２部分の回路方程式は、キャパシタC_1，C_2からマルチヒステリシス２ポートＶＣＣＳ回路２に流れ込む電流を、それぞれ$i'_1(t)$，$i'_2(t)$とおくと下記（２）となる。

【００３３】

【数２】

$$\begin{cases} i'_1(t) = -MH_2\left(v_1(t) - v_2(t)\right) \\ i'_2(t) = -MH_1\left(v_1(t)\right) \end{cases} \quad \cdots (2)$$

ここで、$MH_i(\cdot)$（$i=1, 2$）は、図４に例を示したようなマルチヒステリシスＶＣＣＳ特性を与える関数である。

【００３４】

上記式（１）で表現される線形２ポートＶＣＣＳ回路１と、上記式（２）で表現されたマルチヒステリシス２ポートＶＣＣＳ回路２とを並列接続させた回路の両端にそれぞれキャパシタC_1，C_2を接続したものが、図１で示した本発明のマルチスクリューカオス発振回路であり、この回路全体の回路方程式は、以下のように表すことができる。

【００３５】

【数３】

$$\frac{d}{dt}\begin{bmatrix} C_1\left(v_1(t)\right) \\ C_2\left(v_2(t)\right) \end{bmatrix} = \begin{bmatrix} g_{m2} & -g_{m2} \\ g_{m1} & 0 \end{bmatrix}\begin{bmatrix} v_1(t) \\ v_2(t) \end{bmatrix} + \begin{bmatrix} MH_2\left(v_1(t) - v_2(t)\right) \\ MH_1\left(v_1(t)\right) \end{bmatrix} \quad \cdots (3)$$

本発明のマルチスクリューカオス発振回路の動作を解析するため、上記の回路方程式に対して、以下の変数変換を用いた正規化を行う。

【００３６】

$E_x x(t) = v_1(t)$ …（４）

$E_y y(t) = v_1(t) - v_2(t)$ …（５）

$C_1 E_x \tau = g_{m2} E_y t$ …（６）

$2\delta = E_x / E_y$ …（７）

$\nu = C_1 g_{m1} / C_2 g_{m2}$ …（８）

$\omega = \delta\sqrt{(4\nu - 1)}$ …（９）

$p \cdot mh_1(x(\tau)) = -(1/g_{m1}E_x)MH_1(E_x x(\tau))$ …（１０）

$q \cdot mh_2(y(\tau)) = -(1/g_{m2}E_y)MH_2(E_y y(\tau))$ …（１１）

ここで、τは正規化された時間、$x(\tau)$および$y(\tau)$は状態変数、δは減衰パラメータ、ωは振動角周波数パラメータ、pおよびqは平衡点パラメータである。また、$mh_i(\cdot)$（$i=1, 2$）は、正規化されたマルチヒステリシスＶＣＣＳ特性である。

【００３７】

図５は本発明に係るマルチヒステリシスＶＣＣＳ特性の正規化の例を示す図である。

【００３８】

例えば、図５（ａ）と（ｂ）に示す２個の２値ヒステリシスＶＣＣＳ特性$H_i(v_d)$，$H_2(v_d)$を合成して得られるマルチヒステリシスＶＣＣＳ特性を正規化すると図５（ｃ）のようなマルチヒステリシスＶＣＣＳ特性$mh(x(\tau))$となる。

【００３９】

上記の変数変換およびパラメータを用いることにより、上記式（３）の回路方程式は以下の式（１２）のように正規化できる。

【００４０】

【数４】

$$\frac{d}{dt}\begin{bmatrix} x(\tau) \\ y(\tau) \end{bmatrix} = \begin{bmatrix} 0 & 1 \\ -4\nu\delta^2 & 2\delta \end{bmatrix} \begin{bmatrix} x(\tau) - p \cdot mh_1(x(\tau)) \\ y(\tau) - q \cdot mh_2(y(\tau)) \end{bmatrix} \quad \cdots (12)$$

式（１２）において、$p \cdot mh_1$（$x(\tau)$）および$q \cdot mh_2$（$y(\tau)$）は、マルチヒステリシスＶＣＣＳ特性mh_1（$x(\tau)$）およびmh_2（$y(\tau)$）の出力が入力に応じて切り替わり、マルチヒステリシスＶＣＣＳ特性が持つ離散出力の各レベルに対応する定数となるので、その期間では上記式（１２）を線形微分方程式とみなすことができる。すなわち、本システムは、マルチヒステリシスＶＣＣＳ特性mh_i（・）の出力によって定義される半空間がつなぎ合わされた区分線形系であると見なせる。そこで、

【００４１】

【数５】

$$\begin{cases} \tilde{x}(\tau) = x(\tau) - p \cdot mh_1(x(\tau)) \\ \tilde{y}(\tau) = y(\tau) - q \cdot mh_2(y(\tau)) \end{cases} \quad \cdots (13)$$

と変数変換すれば、上記式（１２）は次式のように表すことができる。

【００４２】

【数６】

$$\frac{d}{dt}\begin{bmatrix} \tilde{x}(\tau) \\ \tilde{y}(\tau) \end{bmatrix} = \begin{bmatrix} 0 & 1 \\ -4\nu\delta^2 & 2\delta \end{bmatrix} \begin{bmatrix} \tilde{x}(\tau) \\ \tilde{y}(\tau) \end{bmatrix} \quad \cdots (14)$$

上記式（１４）の特性方程式の固有値λは

$\lambda = \delta \pm \delta\sqrt{(1 - 4\nu)}$ …（１５）

で与えられる。

【００４３】

パラメータνが

$4\nu - 1 > 0$ …（１６）

を満足していれば、固有値λは複素数となり、このとき、上記式（１４）の解は

【００４４】

【数７】

$$\begin{bmatrix} \tilde{x}(\tau) \\ \tilde{y}(\tau) \end{bmatrix} = \begin{bmatrix} e^{\delta\tau}\left(\tilde{x}(0)\cos\omega\tau + \frac{1}{\omega}(\tilde{y}(0) - \delta\tilde{x}(0))\sin\omega\tau\right) \\ e^{\delta\tau}\left(\tilde{y}(0)\cos\omega\tau + \frac{\delta}{\omega}(\tilde{y}(0) - 4\nu\delta\tilde{x}(0))\sin\omega\tau\right) \end{bmatrix} \quad \cdots (17)$$

である。ただし、$\tilde{x}(0)$，$\tilde{y}(0)$は、それぞれ$\tilde{x}(\tau)$，$\tilde{y}(\tau)$の初期値であり、また、$\omega = \delta\sqrt{(4\nu - 1)}$とする。

【００４５】

さらに、式（１７）は、

【００４６】

【数８】

$$\begin{bmatrix}\tilde{x}(\tau)\\ \tilde{y}(\tau)\end{bmatrix}=e^{\delta\tau}\begin{bmatrix}\cos\omega\tau-\dfrac{\delta}{\omega}\sin\omega\tau & \dfrac{1}{\omega}\sin\omega\tau\\ -\dfrac{\delta^2+\omega^2}{\omega}\sin\omega\tau & \cos\omega\tau+\dfrac{\delta}{\omega}\sin\omega\tau\end{bmatrix}\begin{bmatrix}\tilde{x}(0)\\ \tilde{y}(0)\end{bmatrix} \quad \cdots(18)$$

と表すことができる。ここで、δ＞０であることに注意すると、上記式（１８）は、解が初期値（$\tilde{x}(0)$，$\tilde{y}(0)$）から、原点を中心に角周波数ωで回転しながら$e^{\delta\tau}$の割合で拡大していくことを表す。このままでは解軌道は発散するが、マルチヒステリシスＶＣＣＳ特性の各閾値に到達することにより出力が切り替わり、この出力で定義される半空間での解軌道に切り替わる。その結果、あるパラメータ条件では解軌道は発散せずにカオスアトラクタを呈する。なお、アトラクタを特徴付けるためのパラメータδおよびωは制御可能である。

【００４７】

次に、分岐解析とアトラクタについて説明する。

【００４８】

ここでは、本発明のマルチスクリューカオス発振回路が豊かな分岐現象と多様なカオスアトラクタを持ち得ることを、記号力学系を導入した分岐解析を通して示す。例として、簡単のため、図５（ｃ）に示すようなマルチヒステリシスＶＣＣＳ特性で、$E^L_{th1}=-E^R_{Th1}$，$I^D_1=-I^U_1$，$E^L_{th2}=-E^R_{Th2}$，$I^D_2=-I^U_2$である対称な特性を持つマルチヒステリシスＶＣＣＳ回路によりMH_1およびMH_2をそれぞれ構成する場合を以下で取り上げる。さらに、これら２個のマルチヒステリシスＶＣＣＳ回路MH_1およびMH_2を一組として構成したマルチヒステリシス２ポートＶＣＣＳ回路において、正規化したパラメータがδ＝０．０５，ω＝１．００，ｐ＝０．２５，ｑ＝０．２５であるときを考える。このとき、マルチヒステリシスＶＣＣＳ回路MH_1およびMH_2の閾値を変化させることによって、本発明のマルチスクリューカオス発振回路は様々なアトラクタを呈する。

【００４９】

これらのアトラクタを特徴付けるため、ここではマルチヒステリシスＶＣＣＳ回路MH_1，MH_2の出力電流が、各ヒステリシス特性での飽和電流に対応する離散値を取ることに注目する。すなわち、本発明のマルチスクリューカオス発振回路はハイブリッドシステムの一種であり、連続値の内部状態変数と、これに対応した離散値の出力変数とを有している。そこで、記号力学系として、各アトラクタの軌道におけるマルチヒステリシスＶＣＣＳ回路の出力電流の離散系列に着目する。ここで例として取り上げた回路では、２個の２値ヒステリシスＶＣＣＳ回路を組み合わせたマルチヒステリシスＶＣＣＳ回路を２個一組として用いてマルチヒステリシス２ポートＶＣＣＳ特性を構成しているため、mh_1（ｘ（τ）），mh_2（ｙ（τ））共に４種類の離散出力状態が存在する。このため、これらの離散出力状態の組み合わせは４×４の１６種類存在し、これらの組み合せにそれぞれ対応した１６個の半空間が解空間中に存在する。そこで、解軌道がこれらの半空間の内のどの半空間を通過するかによりアトラクタを分類する。このため、mh_1（ｘ（τ））の４つの離散出力状態をｌとし、これにｌ＝１，２，３，４と番号付けをする。同様に、mh_2（ｙ（τ））の離散出力状態をｍとし、これにもｍ＝１，２，３，４と番号付けをする。さらに、ｌ，ｍを用いて解空間Ｓを

【００５０】

【数９】

$$S=\left[s_{lm}\right]=\begin{bmatrix} s_{11} & s_{12} & s_{13} & s_{14} \\ s_{21} & s_{22} & s_{23} & s_{24} \\ s_{31} & s_{32} & s_{33} & s_{34} \\ s_{41} & s_{42} & s_{43} & s_{44} \end{bmatrix} \quad \cdots(19)$$

と表す。ここで、s_{lm}は、離散出力値ｌとｍにより構成される半空間である。

【００５１】

ここで、アトラクタの軌道が半空間s_{lm}を通過する場合はb_{lm}＝“１”，通過しない場合をb_{lm}＝“０”というバイナリ変数で記述し、アトラクタを分類する。このように記述した軌道通過半空間行列をＢとする。例えば、

【００５２】

【数１０】

$$B=\begin{bmatrix} 1 & 0 & 1 & 1 \\ 0 & 1 & 0 & 0 \\ 0 & 1 & 0 & 1 \\ 0 & 1 & 1 & 1 \end{bmatrix} \quad \cdots(20)$$

で表されるアトラクタは、その軌道が、半空間s_{11}，s_{13}，s_{14}，s_{22}，s_{32}，s_{34}，s_{42}，s_{43}，s_{44}を通過することを示す。

【００５３】

まず、マルチヒステリシス２ポートＶＣＣＳ特性を構成する２つのマルチヒステリシスＶＣＣＳ回路が、共に図６に示すような正規化マルチヒステリシスＶＣＣＳ特性を持っているとし、それぞれの回路の閾値Th_1およびTh_2を、０．１から１．０まで変化させた際に得られるアトラクタについて、その解軌道が通過する半空間を調べた。これにより得られた２パラメータ分岐図を図７に示す。この図７で、各アトラクタの軌道が通過する半空間を表す軌道通過半空間行列は、それぞれ、

【００５４】

【数１１】

$$B_1=\begin{bmatrix}0&0&0&0\\0&0&0&1\\0&0&0&0\\0&1&0&1\end{bmatrix}\quad B_2=\begin{bmatrix}0&0&0&0\\0&1&0&1\\0&0&0&0\\0&1&0&1\end{bmatrix}\quad B_3=\begin{bmatrix}0&0&0&1\\0&1&0&1\\0&0&0&1\\0&1&0&1\end{bmatrix}$$

$$B_4=\begin{bmatrix}0&0&0&1\\0&0&0&1\\0&0&0&1\\0&1&0&1\end{bmatrix}\quad B_5=\begin{bmatrix}0&0&0&1\\0&0&0&1\\0&0&0&1\\0&0&0&1\end{bmatrix}\quad B_6=\begin{bmatrix}0&1&0&1\\0&0&0&0\\0&0&0&1\\0&0&0&0\end{bmatrix}$$

$$B_7=\begin{bmatrix}0&1&0&1\\0&0&0&0\\0&1&0&1\\0&0&0&0\end{bmatrix}\quad B_8=\begin{bmatrix}1&1&1&1\\0&0&0&0\\0&1&0&1\\0&0&0&0\end{bmatrix}\quad B_9=\begin{bmatrix}1&1&1&1\\0&0&0&0\\0&0&0&1\\0&0&0&0\end{bmatrix}$$

$$B_{10}=\begin{bmatrix}1&1&1&1\\0&0&0&0\\0&0&0&0\\0&0&0&0\end{bmatrix}\quad B_{11}=\begin{bmatrix}1&1&1&1\\1&0&0&1\\1&0&0&1\\1&1&1&1\end{bmatrix}\qquad\cdots(21)$$

の１１種類である。さらに、この分岐図中の幾つかの特徴的なカオスアトラクタの例を図８に示す。この図において、図８（ａ）は図７中のB_{10}（Th_1＝０．２０，Th_2＝０．６０）の領域でのカオスアトラクタの例、図８（ｂ）は図７中のB_5（Th_1＝０．６０，Th_2＝０．２０）の領域でのカオスアトラクタの例、図８（ｃ）は図７中のB_{11}（Th_1＝０．２０，Th_2＝０．２０）の領域でのカオスアトラクタの例、図８（ｄ）は図７中のB_7（Th_1＝０．６０，Th_2＝０．６０）の領域でのカオスアトラクタの例を示している。

【００５５】

次の例として、マルチヒステリシス２ポートＶＣＣＳ特性を構成する２個のマルチヒステリシスＶＣＣＳ回路が、共に図９に示すような正規化マルチヒステリシスＶＣＣＳ特性を持っているとし、それぞれの閾値Th_1およびTh_2を、０．１から０．５まで変化させた際に得られたアトラクタがどの半空間を通過したかを調べた。得られた２パラメータ分岐図を図１０に示す。この場合、用いた正規化マルチヒステリシスＶＣＣＳ特性（図９）は、中間部分の飽和電流が縮退しているため、取り得る離散出力飽和電流は３つである。したがって、半空間の種類は３×３の９種類となる。図１０で、各アトラクタの軌道が通過する半空間を表す３×３の軌道通過半空間行列は、それぞれ、

【００５６】

【数１２】

$$B_1=\begin{bmatrix}1&1&1\\1&0&1\\1&1&1\end{bmatrix}\quad B_2=\begin{bmatrix}1&1&1\\1&1&1\\1&1&1\end{bmatrix}\quad B_3=\begin{bmatrix}0&1&0\\1&1&1\\0&1&0\end{bmatrix}$$

$$B_4=\begin{bmatrix}0&0&0\\1&1&1\\0&0&0\end{bmatrix}\quad B_5=\begin{bmatrix}1&0&0\\1&1&1\\0&0&1\end{bmatrix}\quad B_6=\begin{bmatrix}1&1&1\\0&1&0\\1&1&1\end{bmatrix}$$

$$B_7=\begin{bmatrix}0&1&0\\0&1&0\\0&1&0\end{bmatrix}\quad B_8=\begin{bmatrix}0&1&1\\0&1&0\\1&1&0\end{bmatrix}\quad B_9=\begin{bmatrix}1&0&1\\1&1&1\\1&0&1\end{bmatrix}\qquad\cdots(22)$$

の９種類である。また、この分岐図中の特徴的なカオスアトラクタの例を図１１に示す。この図１１において、図１１（ａ）は図１０中のB_1（Th_1＝０．２０，Th_2＝０．２０）の領域でのカオスアトラクタの例、図１１（ｂ）は図１０中のB_2（Th_1＝０．２５，Th_2＝０．２５）の領域でのカオスアトラクタの例、図１１（ｃ）は図１０中のB_3（Th_1＝０．３０，Th_2＝０．３０）の領域でのカオスアトラクタの例、図１１（ｄ）は図１０中のB_4（Th_1＝０．２０，Th_2＝０．４０）の領域でのカオスアトラクタの例、図１１（ｅ）は図１０中のB_5（Th_1＝０．２０，Th_2＝０．３５）の領域でのカオスアトラクタの例、図１１（ｆ）は図１０中のB_6（Th_1＝０．３０，Th_2＝０．２０）の領域でのカオスアトラクタの例、図１１（ｇ）は図１０中のB_7（Th_1＝０．４０，Th_2＝０．２０）の領域でのカオスアトラクタの例、図１１（ｈ）は図１０中のB_8（Th_1＝０．３５，Th_2＝０．２０）の領域でのカオスアトラクタの例、図１１（ｉ）は図１０中のB_9（Th_1＝０．２０，Th_2＝０．３０）の領域でのカオスアトラクタの例を示している。これらのカオスアトラクタは、これまでに観測されたカオスアトラクタとは異なるカオスアトラクタである。

【００５７】

以上の例で示した通り、本発明のマルチスクリューカオス発振回路によれば、マルチヒステリシス２ポートＶＣＣＳ特性を構成する、マルチヒステリシスＶＣＣＳ回路の閾値を制御するだけでも多様なカオスアトラクタを得ることができる。したがって、閾値以外の回路パラメータを変化させることにより、より豊かな分岐現象やカオスアトラクタが容易に得られると考えられる。さらに、上記において例示したように、従来とは異なったカオスアトラクタも本発明のマルチスクリューカオス発振回路から観測されている。また、これらのカオスアトラクタを生ずる分岐現象も非常に複雑であり、分岐現象自体も独特の分岐構造を持ち得る可能性が十分ある。

【００５８】

次に、マルチスクリューカオス発振回路の実装例について説明する。

【００５９】

本発明の有効性を示すため、上記非特許文献１７～１９の完全差動ヒステリシス２ポートＶＣＣＳカオス発振回路を拡張した、完全差動マルチスクリューカオス発振回路を以下に述べる。この回路は、ＴＳＭＣ０．３５μｍＣＭＯＳ半導体プロセスを用いて設計した。

【００６０】

図１に示した本発明のマルチスクリューカオス発振回路中の線形２ポートＶＣＣＳ回路を構成する、２つの線形ＶＣＣＳ回路G_1およびG_2には、上記非特許文献１９で提案されている完全差動線形ＶＣＣＳ回路を用いた。これを図１２に示す。この回路では、外部制御電圧V_gを変化させることにより、入出力特性の中央の線形部分のトランスコンダク

タンスg_mの値を変化させることができる。完全差動線形ＶＣＣＳ回路中のシミュレーション実験で用いた各ＭＯＳＦＥＴのサイズを表１に示す。

【００６１】

【表１】

素子	W/L	素子	W/L
$M_{1,2}$	1μm/2μm	$M_{3,4}$	1.1μm/2μm
M_5	4.4μm/2μm	$M_{6,7}$	2.15μm/2μm
$M_{8,9}$	0.8μm/2μm	$M_{10,11}$	2.2μm/2μm
$M_{12,13}$	0.8μm/2μm		

一方、図１のマルチスクリューカオス発振回路中のマルチヒステリシス２ポートＶＣＣＳ回路を構成する、マルチヒステリシスＶＣＣＳ回路MH_1およびMH_2は、上記した特許文献１で提案する手法を基に実装した。具体的な回路を図１３に示す。この図１３中で三角形で示したh_1，h_2およびh_3は、２値ヒステリシスＶＣＣＳ特性を持つコア回路であり、これを図１４に示す。マルチヒステリシスＶＣＣＳ特性の閾値電圧は、このコア回路の外部制御電圧V_{hek}を調整することにより変化させることができる。また、図１３の完全差動マルチヒステリシスＶＣＣＳ回路でマルチヒステリシスＶＣＣＳ回路MH_1およびMH_2を実装するため、表２に示したサイズのＭＯＳＦＥＴを使用した。さらに、図１４に示すコア回路中のＭＯＳＦＥＴのサイズは，マルチヒステリシスＶＣＣＳ回路MH_1およびMH_2を実装するために、それぞれ表３および表４に示す値を用いた。

【００６２】

【表２】

素子	W/L	素子	W/L
$M_{1,2,3,4,5,6}$	3.2μm/1.0μm	$M_{7,8,9,10,11,12}$	3.2μm/1.0μm
$M_{13,14,15}$	8.0μm/2.0μm	$M_{16,17,18}$	8.0μm/2.0μm
$M_{19,20,21}$	16.0μm/2.0μm	$M_{22,23,24}$	16.0μm/2.0μm
$M_{25,27}$	1.6μm/1.0μm	$M_{26,28}$	3.6μm/2.0μm
$M_{29,31}$	3.2μm/1.0μm	$M_{30,32}$	7.2μm/2.0μm
$M_{33,34,36}$	3.6μm/1.0μm	M_{35}	1.0μm/3.5μm

【００６３】

【表３】

素子	W/L	素子	W/L
$M_{1,2}$	1.0μm/2.0μm	$M_{3,4}$	2.0μm/1.0μm
M_5	5.0μm/1.0μm	M_7	4.4μm/2.0μm
$M_{8,9}$	1.0μm/2.0μm	$M_{10,11}$	2.2μm/2.0μm
$M_{12,13}$	2.15μm/2.0μm	$M_{14,15}$	0.8μm/2.0μm

【００６４】

【表４】

素子	W/L	素子	W/L
$M_{1,2}$	1.2μm/2.0μm	$M_{3,4}$	4.0μm/1.0μm
$M_{5,6}$	13.0μm/1.0μm	M_7	4.4μm/2.0μm
$M_{8,9}$	1.0μm/2.0μm	$M_{10,11}$	2.2μm/2.0μm
$M_{12,13}$	2.15μm/2.0μm	$M_{14,15}$	0.8μm/2.0μm

また、図１に示したマルチスクリューカオス発振回路中のキャパシタC_1，C_2の容量

は、それぞれ４０ｐＦと１０ｐＦである。

【００６５】

以上の回路要素を図１に示すように接続して完全差動マルチスクリューカオス発振回路を構成し、ＳＰＩＣＥシミュレーションでカオスアトラクタを観測した。この際、マルチヒステリシスＶＣＣＳ回路MH_2の特性は図１５に示すマルチヒステリシスＶＣＣＳ特性に固定し、マルチヒステリシスＶＣＣＳ回路MH_1のヒステリシスＶＣＣＳ特性を図１６に示す（ａ），（ｂ），（ｃ）と変化させた。マルチヒステリシスＶＣＣＳ回路MH_1の特性として、図１６（ａ）の特性を用いた場合に得られたカオスアトラクタを図１７に、図１６（ｂ）の特性を用いた場合に得られたカオスアトラクタを図１８に、さらに、図１６（ｃ）の特性を用いた場合に得られたカオスアトラクタを図１９に、それぞれ示す。なお、図１７（ａ），図１８（ａ）および図１９（ａ）はそれぞれ$v_{od1}-(v_{od1}-v_{od2})-i_{od}$位相空間でのアトラクタ、図１７（ｂ），図１８（ｂ）および図１９（ｂ）はそれぞれ$v_{od1}-(v_{od1}-v_{od2})$平面への射影を示している。これらの図で、$v_{od1}$および$v_{od2}$は、それぞれ、図１中の$v_1(t)$と$v_2(t)$に対応する差動電圧、$i_{od}$は図１中の$i_1(t)+i'_1(t)$に対応する差動電流である。また、これらのアトラクタを観測した際の外部制御電圧の値を表５に示す。

【００６６】

【表５】

要素回路	制御電圧	図17	図18	図19
MH_1	$V_{he1}, V_{he2}, V_{he3}$	1.08V	1.15V	1.17V
	V_{ref}	-1.25V	-1.25V	-1.25V
	V_{hi}	1.28V	1.40V	1.28V
MH_2	V_{he1}	1.20V	1.20V	1.20V
	V_{he2}	1.24V	1.24V	1.24V
	V_{he3}	1.29V	1.29V	1.29V
	V_{ref}	-1.25V	-1.25V	-1.25V
	V_{hi}	1.27V	1.27V	1.27V
G_1	V_g	-1.15V	-1.15V	-1.15V
G_2	V_g	-1.09V	-1.09V	-1.09V

この表５に示すV_{he1}，V_{he2}，V_{he3}，V_{hi}は、マルチヒステリシスＶＣＣＳ回路MH_1およびMH_2のヒステリシスの幅，高さを制御するパラメータである。また、V_gは完全差動線形ＶＣＣＳ回路の入出力特性の中央の線形部分のトランスコンダクタンスg_mを制御するパラメータである。

【００６７】

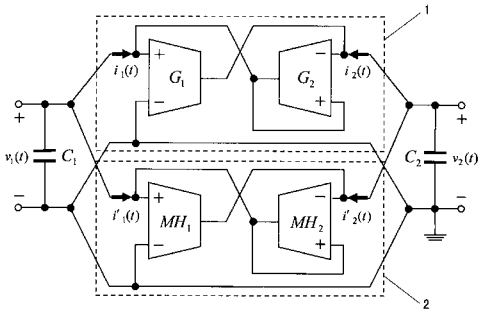
図１７，図１８，図１９に示した結果より、本発明の回路構成により、多様なマルチスクリューアトラクタが実現できることが確認された。

【００６８】

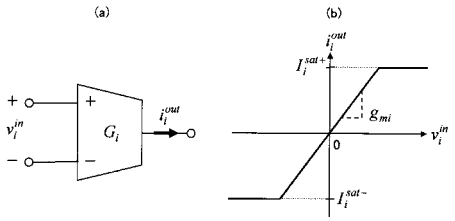
本発明では、マルチヒステリシスＶＣＣＳ回路を用いたマルチスクリューカオス発振回路を提供した。このマルチスクリューカオス発振回路は、連続時間カオス発振回路でありながらインダクタを含んでいないため、従来提案されているカオス回路と比較して回路構成が簡単である。さらに、多様なマルチヒステリシスＶＣＣＳ特性が使用できるため、様々なマルチスクリューアトラクタを発生させることができる。また、構成要素であるマルチヒステリシスＶＣＣＳ回路の諸特性を変化させることにより、より多くのカオスアトラクや分岐構造が実現できる。すなわち、本発明のマルチスクリューカオス発振回路は、マルチヒステリシスＶＣＣＳ回路の閾値や飽和電流、マルチヒステリシスＶＣＣＳ特性の形状や、回路の固有値等、多くの制御パラメータを有し、これらを制御することにより、これまでに報告されているカオスアトラクタはもとより、これまでに公表されていない様々なカオスアトラクタを生成することが可能である。

【００６９】
本発明のマルチスクリューカオス発振回路は、その多様で高次元のカオスアトラクタを利用することによって、カオスを用いた情報処理装置などに応用可能である。
【００７０】
さらに、本発明のマルチスクリューカオス発振回路は、ハイブリッドダイナミカルシステムであるため、高次元ハイブリッドダイナミカルシステムの高速物理シミュレーションや、高次元ハイブリッドダイナミクスによる計算装置などに利用できる。
【００７１】
また、本発明のマルチスクリューカオス発振回路は、マルチヒステリシスＶＣＣＳ特性の離散値出力状態を、記号力学あるいは多値論理値とすることにより、大容量でかつ動的なメモリや、多値論理回路の実現に有効である。
【００７２】
さらに、本発明のマルチスクリューカオス発振回路による高次元で多様なカオスアトラクタは、複雑な時空間パターンの発生、画像処理、カオス通信、カオス暗号などに有用である。
【００７３】
なお、本発明は上記実施例に限定されるものではなく、本発明の趣旨に基づき種々の変形が可能であり、これらを本発明の範囲から排除するものではない。
【産業上の利用可能性】
【００７４】
本発明のマルチスクリューカオス発振回路は、その多様で高次元のカオスアトラクタを利用することによって、カオスを用いた情報処理装置などに利用可能である。

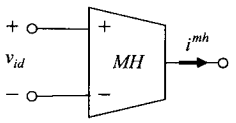
【図１】



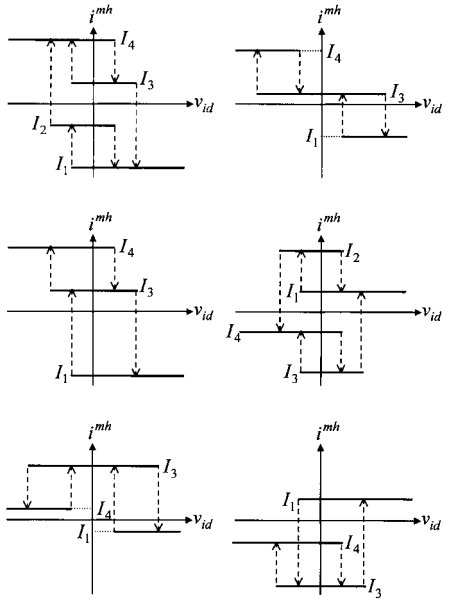
【図２】



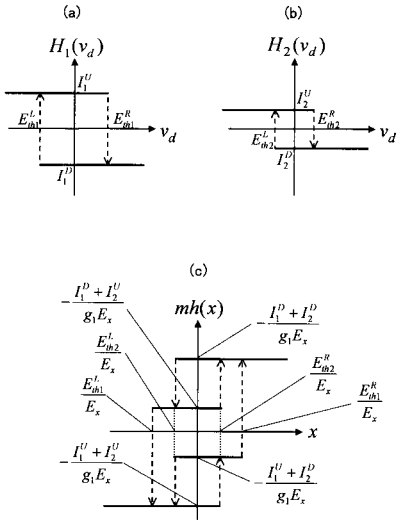
【図３】



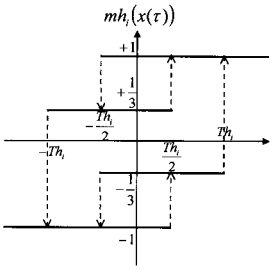
【図４】



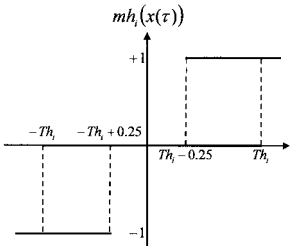
【図５】



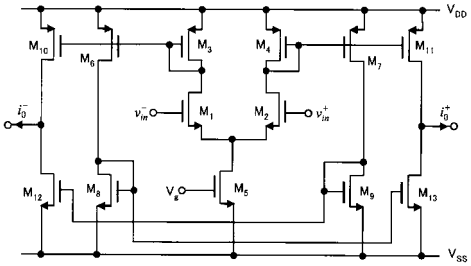
【図６】



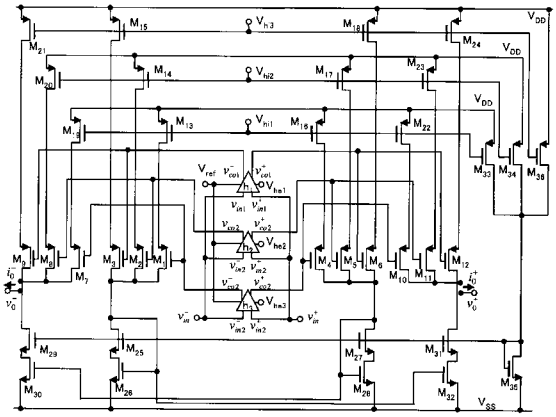
【図９】



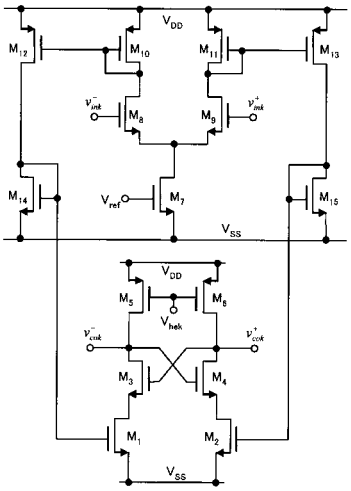
【図１２】



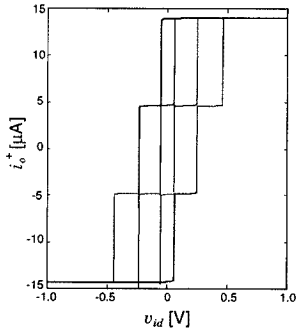
【図１３】



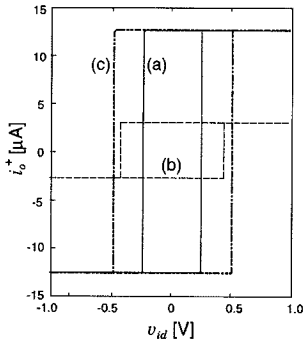
【図１４】



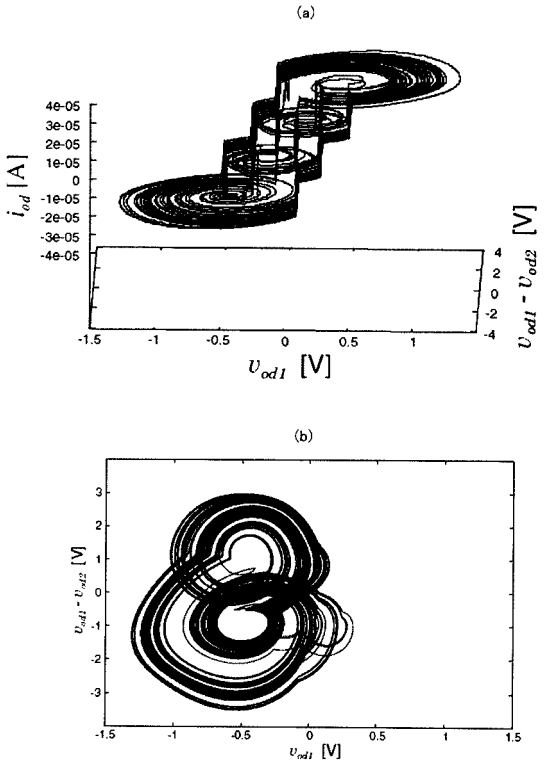
【図１５】



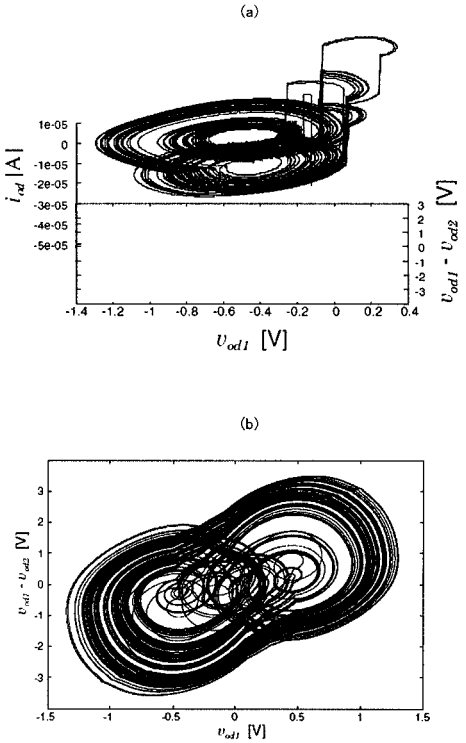
【図１６】



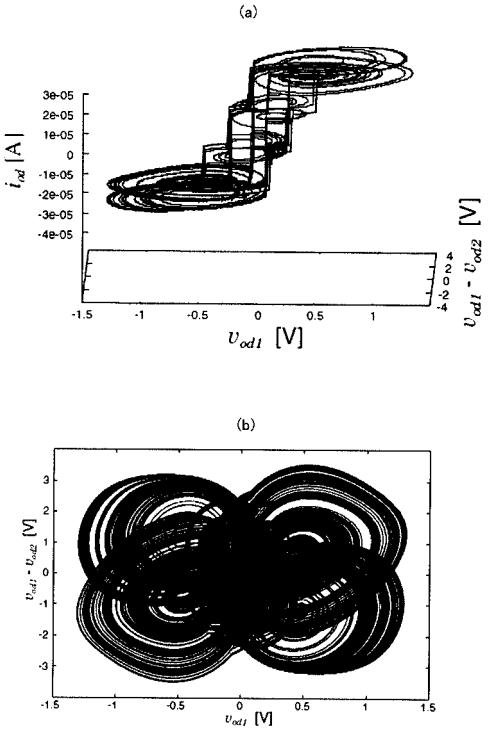
【図１７】



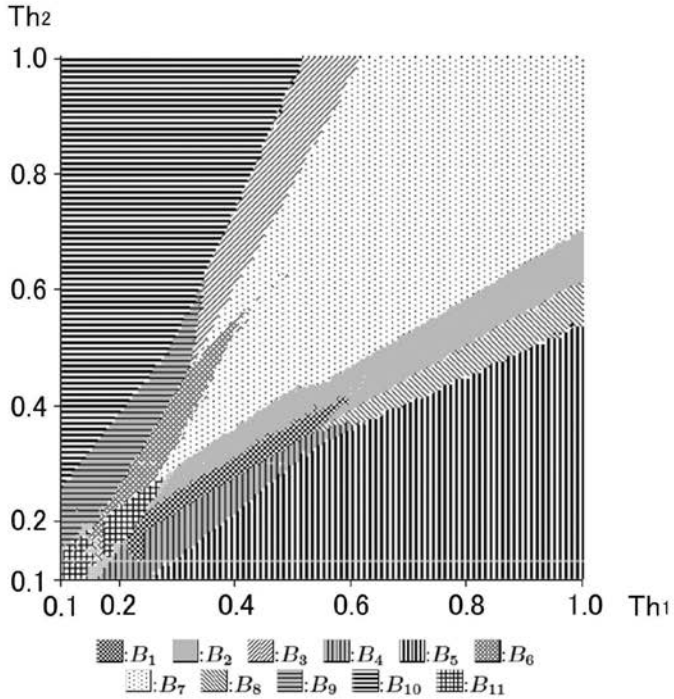
【図１８】



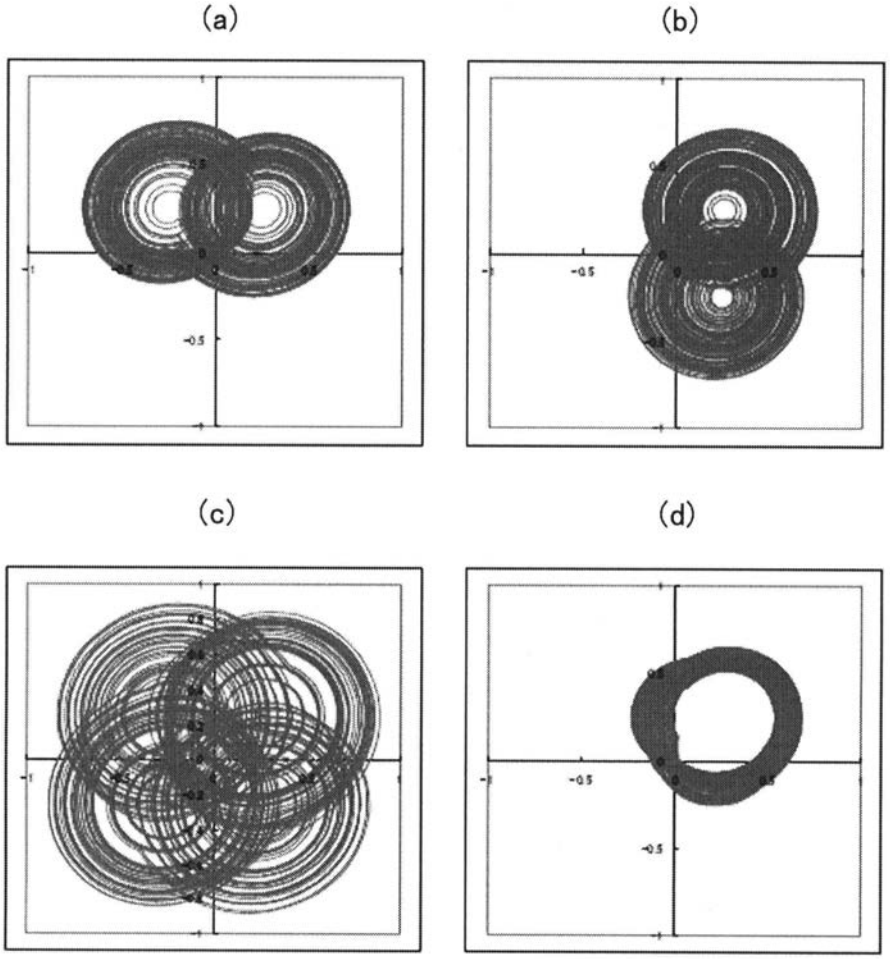
【図１９】



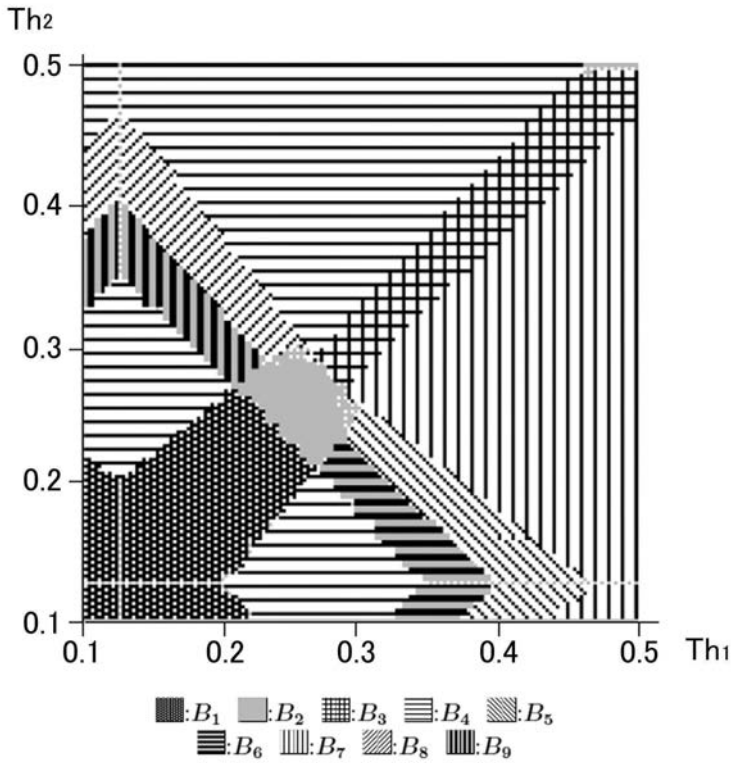
【図７】


Th2
1.0
0.8
0.6
0.4
0.2
0.1
0.1
0.2
0.4
0.6
0.8
1.0
Th1
:B_1
:B_2
:B_3
:B_4
:B_5
:B_6
:B_7
:B_8
:B_9
:B_{10}
:B_{11}

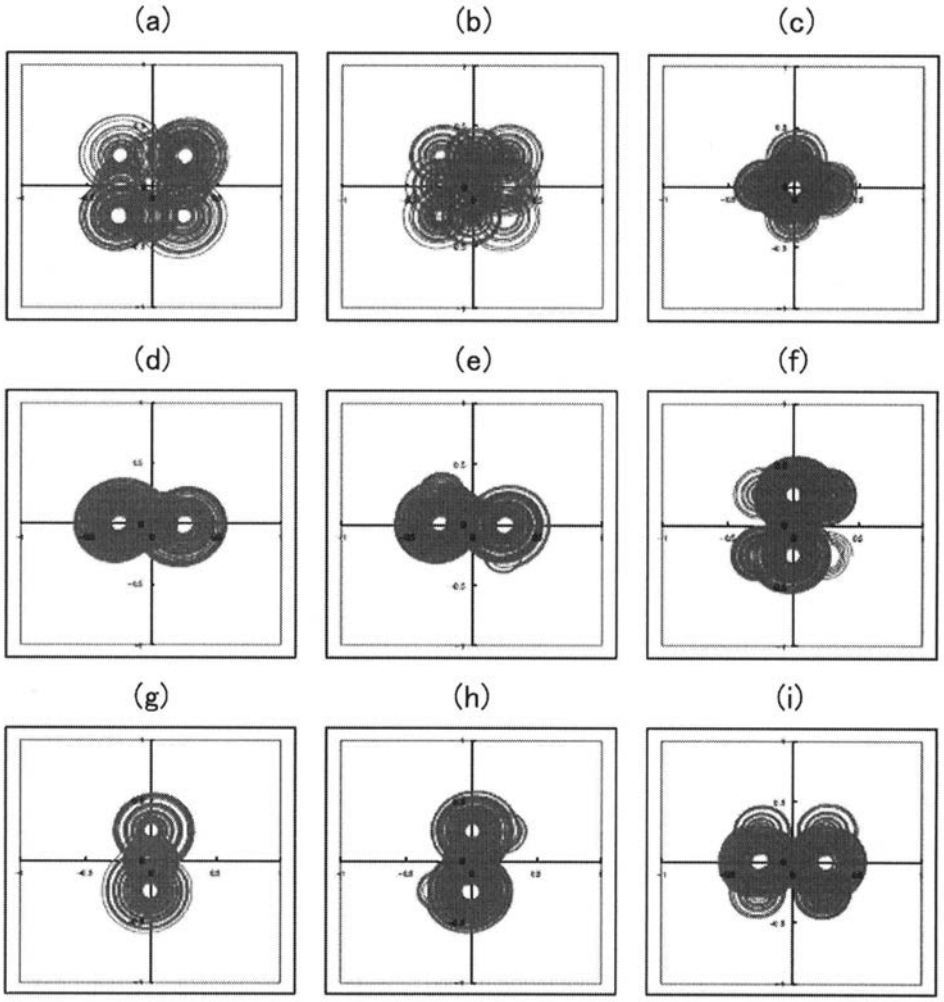
【図８】


(a)
(b)
(c)
(d)

【図１０】



【図１１】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2010/001687

A. CLASSIFICATION OF SUBJECT MATTER
H03K3/354(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H03K3/354

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KATAOKA et al. 'A 4-D CHAOTIC OSCILLATOR WITH A HYSTERESIS 2-PORT VCCS: THE FIRST EXAMPLE OF CHAOTIC OSCILLATORS CONSISTING OF 2-PORT VCCS AND CAPACITORS' In: Proceedings of the IEEE International Symposium on Circuits and Systems, 1999, Vol.5 p.418-421	1-11
A	HAMADA et al. 'An IC Implementation of a Hysteresis Two-Port VCCS Chaotic Oscillator' In: Proceedings of 18th European Conference on Circuit Theory and Design, 2007, p926-929	1-11
P,X	JIN'NO et al. 'A multi-hysteresis VCCS and its application to multi-scroll chaotic oscillators' In: Proceedings of the IEEE International Symposium on Circuits and Systems, 2009, p2850-2853	1-11

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search 24 March, 2010 (24.03.10)	Date of mailing of the international search report 06 April, 2010 (06.04.10)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

Form PCT/ISA/210 (second sheet) (July 2009)

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１０／００１６８７

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H03K3/354(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H03K3/354

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１０年
日本国実用新案登録公報	１９９６－２０１０年
日本国登録実用新案公報	１９９４－２０１０年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	KATAOKA et al. 'A 4-D CHAOTIC OSCILLATOR WITH A HYSTERESIS 2-PORT VCCS: THE FIRST EXAMPLE OF CHAOTIC OSCILLATORS CONSISTING OF 2-PORT VCCS AND CAPACITORS' In: Proceedings of the IEEE International Symposium on Circuits and Systems, 1999, Vol.5 p.418-421	１－１１
A	HAMADA et al. 'An IC Implementation of a Hysteresis Two-Port VCCS Chaotic Oscillator' In: Proceedings of 18th European Conference on Circuit Theory and Design, 2007, p926-929	１－１１
ＰＸ	JIN' NO et al. 'A multi-hysteresis VCCS and its application to multi-scroll chaotic oscillators' In: Proceedings of the IEEE International Symposium on Circuits and Systems, 2009, p2850-2853	１－１１

☐　Ｃ欄の続きにも文献が列挙されている。　☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日 ２４．０３．２０１０	国際調査報告の発送日 ０６．０４．２０１０
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　５Ｘ　３５７２ 石田　勝 電話番号　０３－３５８１－１１０１　内線　３５９６

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PE,PG,PH,PL,PT,RO,RS,RU,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,ZA,ZM,ZW

(72)発明者 合原 一幸
日本国千葉県習志野市谷津四丁目８番８号２０８

（注）この公表は、国際事務局（ＷＩＰＯ）により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願（日本語実用新案登録出願）の国際公開の効果は、特許法第１８４条の１０第１項(実用新案法第４８条の１３第２項）により生ずるものであり、本掲載とは関係ありません。