

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02014/024922

発行日 平成28年7月25日 (2016. 7. 25)

(43) 国際公開日 平成26年2月13日 (2014. 2. 13)

(51) Int.Cl.	F I	テーマコード (参考)
HO4N 5/374 (2011.01)	HO4N 5/335 740	4M118
HO4N 5/357 (2011.01)	HO4N 5/335 570	5C024
HO1L 27/146 (2006.01)	HO1L 27/14 A	

審査請求 未請求 予備審査請求 有 (全 30 頁)

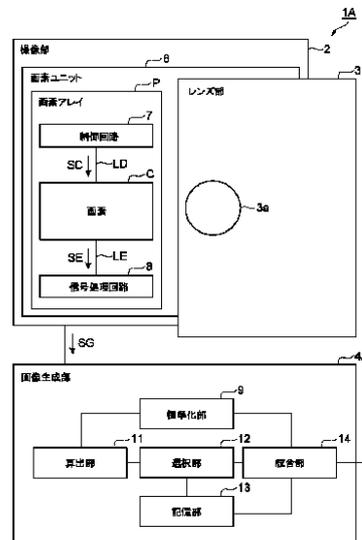
出願番号 特願2014-529532 (P2014-529532)	(71) 出願人 304023318 国立大学法人静岡大学 静岡県静岡市駿河区大谷836
(21) 国際出願番号 PCT/JP2013/071372	
(22) 国際出願日 平成25年8月7日 (2013.8.7)	
(31) 優先権主張番号 特願2012-175364 (P2012-175364)	(74) 代理人 100088155 弁理士 長谷川 芳樹
(32) 優先日 平成24年8月7日 (2012.8.7)	
(33) 優先権主張国 日本国 (JP)	(74) 代理人 100108257 弁理士 近藤 伊知良
	(74) 代理人 100124800 弁理士 諏澤 勇司
	(74) 代理人 100170818 弁理士 小松 秀輝
	(72) 発明者 香川 景一郎 静岡県浜松市中区城北3丁目5-1 国立 大学法人静岡大学電子工学研究所内

最終頁に続く

(54) 【発明の名称】 固体撮像装置

(57) 【要約】

固体撮像装置 1 A は、画素 C が二次元配列された画素アレイ P を有する撮像部 2 と、画素アレイ P 上に配置された複数のレンズ 3 a を有するレンズ部 3 と、電気信号 S E を用いて画像を生成する画像生成部 4 A と、を備える。撮像部 2 は、撮像領域 T を一つ含む画素アレイ P を複数有する。画像生成部 4 A は、電気信号 S E が有するノイズを低減するために、撮像領域 T 間で互いに対応する画素 C ごとに電気信号 S E を平均化して画像を生成する。



- | | |
|-----------------------------|---------------------|
| 2 Image pickup unit | 11 Calculation unit |
| 3 Lens unit | 12 Selection unit |
| 4A Image generating unit | 13 Storage unit |
| 6 Pixel unit | 14 Integration unit |
| 7 Control circuit | C Pixel |
| 8 Signal processing circuit | P Pixel array |
| 9 Standardization unit | |

【特許請求の範囲】

【請求項 1】

受けた光に対応した電気信号をトランジスタを介して提供する画素が二次元配列された画素アレイを有する撮像部と、

前記画素アレイ上に配置された複数のレンズを有するレンズ部と、

前記電気信号を用いて画像を生成する画像生成部と、

を備え、

前記撮像部は、前記レンズ部により被写体像が結像される撮像領域を複数含む前記画素アレイを一つ、又は、前記撮像領域を一つ含む前記画素アレイを複数有し、

前記画像生成部は、前記電気信号が有するノイズを低減するために、前記撮像領域間で互いに対応する前記画素ごとに前記電気信号を平均化して前記画像を生成する、固体撮像装置。

10

【請求項 2】

前記撮像部は、M個（Mは2以上の整数）の前記画素アレイを有し、

前記画素は、

受けた光に対応した電荷を生成する光電変換部と、

前記光電変換部に並設され前記電荷が転送される浮遊拡散部と、

前記浮遊拡散部に転送された前記電荷が排出される排出部と、

前記浮遊拡散部に接続され、前記浮遊拡散部の電位に対応した前記電気信号を前記トランジスタを介して提供する出力部と、を含み、

20

前記画素アレイを複数有する前記撮像部における変換利得は、前記画素アレイを一つ有する前記撮像部における前記変換利得のM倍以上に設定する、請求項1に記載の固体撮像装置。

【請求項 3】

前記トランジスタは、MOSFETであり、

前記MOSFETのチャネル長は、前記光電変換部と前記浮遊拡散部との間の長さ、又は、前記浮遊拡散部と前記排出部との間の長さよりも小さい、請求項2に記載の固体撮像装置。

【請求項 4】

前記画像生成部は、

前記画素から提供された前記電気信号の分散を算出する算出部と、

前記各画素の前記分散に基づいて平均値の分散が最小となる前記撮像領域の組み合わせを選択する選択部と、

30

前記撮像領域の組み合わせに基づいて、前記撮像領域間で互いに対応する前記画素ごとに前記電気信号を平均化して前記画像を統合する統合部と、を有する請求項1～3の何れか一項に記載の固体撮像装置。

【請求項 5】

前記画像生成部は、

前記画素から提供されたそれぞれの前記電気信号に適用される重み係数を提供する係数算出部と、

40

前記重み係数を前記画素から提供された前記電気信号の値に乗じて得た値を前記撮像領域間で互いに対応する前記画素ごとに平均化して前記画像を統合する統合部と、を有する請求項1～3の何れか一項に記載の固体撮像装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置に関する。

【背景技術】

【0002】

特許文献1には、映像信号のランダムノイズ除去を行う構成を有する固体撮像装置が記

50

載されている。この固体撮像装置は、画素アレイと、画素アレイから映像信号を読み出すための出力回路とを備えている。固体撮像装置は、2つの出力回路が接続された画素アレイを有している。2つの出力回路から出力された2つの映像信号は、加算平均等の処理がなされ、映像信号からノイズが除去される。

【0003】

特許文献2には、装置の薄型化を図ることができる撮像装置が記載されている。この撮像装置は、複数のエリアセンサと、エリアセンサのそれぞれに被写体像を結像する複数のマイクロレンズとを備えている。エリアセンサに結像される被写体像は被写体の全体像である。複数のマイクロレンズは互いに異なる焦点距離を有している。画像を生成する時には、焦点距離が合った被写体像が結像されたエリアセンサの出力を用いる。従って、焦点調整を行うためのマイクロレンズの移動機構を省くことが可能となり、装置の薄型化を図ることができる。

10

【0004】

特許文献3には、被写体とマイクロレンズアレイとの距離が大きい場合であっても解像度の高い画像を取得可能な画像入力装置が記載されている。この画像入力装置は、マイクロレンズとマイクロレンズに対応する被写体像が結像される受光セルとが組み合わせられた構成を複数備えている。マイクロレンズと受光セルとの相対的な位置関係は、組み合わせ毎に異なっている。従って、被写体とマイクロレンズとの距離が大きい場合であっても、各受光セルには異なる被写体像が結像されるため、画像の解像度を向上させ得る。

20

【0005】

特許文献4には、3次元ライトフィールドを取得するシステムが記載されている。このシステムは、3次元ライトフィールドデータを必要とする、テレビ及びデジタルエンターテインメントに対して使用できる3次元ディスプレイシステムである。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2004-165913号公報

【特許文献2】特開2004-146619号公報

【特許文献3】特開2000-32354号公報

【特許文献4】特開2008-259171号公報

30

【発明の概要】

【発明が解決しようとする課題】

【0007】

デジタルカメラやカムコーダなどの撮像システムにおいて、低ノイズ、高感度、高ダイナミックレンジの全てを満たすことは、いまだに解決されていない大きな課題である。これら撮像システムには、光子1個を識別可能なノイズレベルを実現することが望まれている。そのためにはアナログデジタル変換器等のノイズを含めて入力換算ノイズとして0.1電子rms(量子効率100%の場合に、光子に換算して0.1個rms)のノイズレベルが要求される。しかしながら、現在の商用機では、1電子rms程度に留まっている。

40

【0008】

上記問題点に鑑みて、本発明は、ノイズを低減することが可能な固体撮像装置を提供することを目的とする。

【課題を解決するための手段】

【0009】

本発明の一側面に係る固体撮像装置は、受けた光に対応した電気信号をトランジスタを介して提供する画素が二次元配列された画素アレイを有する撮像部と、画素アレイ上に配置された複数のレンズを有するレンズ部と、電気信号を用いて画像を生成する画像生成部と、を備え、撮像部は、レンズ部により被写体像が結像される撮像領域を複数含む画素アレイを一つ、又は、撮像領域を一つ含む画素アレイを複数有し、画像生成部は、電気信号

50

が有するノイズを低減するために、撮像領域間で互いに対応する画素ごとに電気信号を平均化して画像を生成する。

【0010】

上記固体撮像装置は、複数のレンズを含むマルチアパーチャ構造を有しているため、被写体像が撮像された画像データからなるマルチアパーチャ画像が得られる。そして、画像生成部では、撮像領域間で互いに対応する画素ごとに電気信号を平均化するため、画素から提供された電気信号に含まれるノイズが低減される。従って、上記固体撮像装置によれば、ノイズを低減した画像を得ることができる。

【0011】

上記固体撮像装置の撮像部は、M個（Mは2以上の整数）の画素アレイを有し、画素は、受けた光に対応した電荷を生成する光電変換部と、光電変換部に並設され電荷が転送される浮遊拡散部と、浮遊拡散部に転送された電荷が排出される排出部と、浮遊拡散部に接続され、浮遊拡散部の電位に対応した電気信号をトランジスタを介して提供する出力部と、を含み、画素アレイを複数有する撮像部における変換利得は、画素アレイを一つ有する撮像部における変換利得のM倍以上に設定する。このような構成によれば、光電変換部で生成された電荷1個当たりの出力電圧値を大きくすることができる。従って、電気信号に含まれるノイズ割合を小さくすることができる。

10

【0012】

上記固体撮像装置のトランジスタは、MOSFETであり、MOSFETのチャネル長は、光電変換部と浮遊拡散部との間の長さ、又は、浮遊拡散部と排出部との間の長さよりも小さい。このような構成によれば、電圧・電流の利得を示すトランスコンダクタンスを高くすることができるため、出力部の周波数帯域を広げ、後段のカラムアンプで帯域制限することにより低ノイズ化することができる。

20

【0013】

上記固体撮像装置の画像生成部は、画素から提供された電気信号の分散を算出する算出部と、各画素の分散に基づいて平均値の分散が最小となる撮像領域の組み合わせを選択する選択部と、撮像領域の組み合わせに基づいて、撮像領域間で互いに対応する画素ごとに電気信号を平均化して画像を合する統合部と、を有する。このような構成によれば、互いに対応する一又は複数の画素から提供された電気信号を平均化して統合画像の画素値を得るため、ノイズレベルを全体的に低減することができる。さらに、電気信号の平均化は、平均値の分散が最小となる撮像領域の組み合わせを用いて実施されるので、比較的大きいノイズを有する画素から提供された電気信号が画像の統合に用いる電気信号から排除される。従って、例えばランダムテレグラフシステムノイズのように比較的大きいノイズを発生する画素が含まれていても、ノイズを好適に低減することができる。

30

【0014】

上記固体撮像装置の画像生成部は、画素から提供されたそれぞれの電気信号に適用される重み係数を提供する係数算出部と、重み係数を画素から提供された電気信号の値に乗じて得た値を撮像領域間で互いに対応する画素ごとに平均化して画像を統合する統合部と、を有する。このような構成によれば、互いに対応する一又は複数の画素から提供された電気信号を平均化して統合画像の画素値を得るため、ノイズレベルを全体的に低減することができる。さらに、電気信号の平均化は、重み係数が乗算された電気信号の値を用いるため、比較的大きいノイズを有する画素から提供された電気信号には小さい重み係数を乗算することにより、統合画像に及ぼす影響を抑制することができる。従って、例えばランダムテレグラフシステムノイズのように比較的大きいノイズを発生する画素が含まれていても、ノイズを好適に低減することができる。

40

【発明の効果】

【0015】

本発明によれば、ノイズを低減することが可能な固体撮像装置が提供される。

【図面の簡単な説明】

【0016】

50

- 【図 1】第 1 実施形態の固体撮像装置の構成を示す図である。
- 【図 2】画素ユニットとレンズ部との配置を示す図である。
- 【図 3】画像生成部を構成するハードウェアの一例を示す図である。
- 【図 4】画素ユニットの構成を説明するための図である。
- 【図 5】第 1 実施形態の固体撮像装置に内蔵される画素の構造の一例を示す図である。
- 【図 6】第 1 実施形態の処理フローを説明するための図である。
- 【図 7】画素ユニットの一例を示す図である。
- 【図 8】画素アレイの一例を示す図である。
- 【図 9】第 1 実施形態の処理フローを説明するための図である。
- 【図 10】第 1 実施形態の処理フローを説明するための図である。 10
- 【図 11】第 1 実施形態の処理フローを説明するための図である。
- 【図 12】第 2 実施形態の固体撮像装置の構成を示す図である。
- 【図 13】第 2 実施形態の処理フローを説明するための図である。
- 【図 14】第 3 実施形態の固体撮像装置の構成を示す図である。
- 【図 15】第 3 実施形態の固体撮像装置に内蔵される画素の構造の一例を示す図である。
- 【図 16】第 3 実施形態の固体撮像装置の効果の説明するための図である。
- 【図 17】変形例を説明するための図である。
- 【図 18】変形例を説明するためのフロー図である。
- 【図 19】実施例を説明するための図である。
- 【図 20】実施例を説明するための図である。 20
- 【図 21】実施例を説明するための図である。

【発明を実施するための形態】

【0017】

以下、添付図面を参照しながら本発明を実施するための形態を詳細に説明する。図面の説明において同一の要素には同一の符号を付し、重複する説明を省略する。

【0018】

(第 1 実施形態)

図 1 は、第 1 実施形態に係る固体撮像装置 1 A の構成を示すブロック図である。図 1 に示されるように、固体撮像装置 1 A は、受けた光に対応した電気信号をトランジスタを介して提供する撮像部 2 と、複数のレンズ 3 a を有するレンズ部 3 と、撮像部 2 から出力された信号を用いて画像を生成する画像生成部 4 A とを有している。 30

【0019】

撮像部 2 は、被写体等からの光に基づく電気信号を生成する複数の画素アレイ P を含む画素ユニット 6 を有している。図 2 は、画素ユニット 6 とレンズ部 3 との配置を示す斜視図である。画素ユニット 6 は、正方格子状に配置された複数の画素アレイ P を有している。レンズ部 3 は、正方格子状に配置された複数のレンズ 3 a を有している。これら複数のレンズ 3 a は、複数の画素アレイ P のそれぞれに対応する位置に配置され、画素アレイ P に被写体像を結像する。このような画素アレイ P 及びレンズ 3 a の配置によれば、画素アレイ P のそれぞれには、被写体像が結像される一つの撮像領域 T が設定される(図 4 参照)。すなわち、本実施形態の画素アレイ P は 1 つの撮像領域 T を有している。そして、本実施形態の撮像部 2 は、画素アレイ P を複数有している。従って、撮像部 2 からは、被写体 40 が撮像された複数の画像データが提供される。なお、これら複数の画素アレイ P とレンズ部 3 とを有する構成は、マルチアパーチャ構造と呼ばれる。また、複数の画素アレイ P を有する撮像部 2 から得られた複数の画像データをマルチアパーチャ画像と呼ぶ。

【0020】

なお、図 2 には、16 個の画素アレイ P が配置された画素ユニット 6 が示されているが、画素ユニット 6 が有する画素アレイ P の数は 16 個に限定されることはない。画素ユニット 6 が有する画素アレイ P の数は 16 個以下であってもよいし、16 個以上であってもよい。また、図 2 には、16 個のレンズ 3 a が配置されたレンズ部 3 が示されているが、レンズ部 3 が有するレンズ 3 a の数は 16 個に限定されることはない。レンズ部 3 が有す 50

るレンズ 3 a の数は 16 個以下であってもよいし、16 個以上であってもよい。

【0021】

図 1 に示すように、画素アレイ P は、1 つのチップとして構成されている。このチップには、複数の画素 C と、画素 C の動作を制御する制御回路 7 と、画素 C から出力される電気信号 S E を処理する信号処理回路 8 とが設けられている。このような構成を有する画素アレイ P によれば、1 つのイメージセンサである画素アレイ P 内において、A / D 変換処理や増幅処理等の信号処理が実行されるためノイズが低減される。制御回路 7 は、画素 C を制御するための制御信号 S C を生成する。例えば、制御回路 7 は、電気信号 S E を出力する行を選択する制御信号 S C を生成し駆動線 L D に出力する。駆動線 L D は、複数の転送スイッチ駆動線、リセットスイッチ駆動線、及び行選択スイッチ駆動線等を含んでいる。制御回路 7 は、複数のブロックに分割されて画素 C の周辺に配置されている。

10

【0022】

信号処理回路 8 は、各画素 C から電気信号 S E を行毎に読み出す読み出し回路、サンプルホールド回路及び / 又はノイズキャンセル回路、A / D 変換回路等を含んでいる。サンプルホールド回路は、リセットレベルに対応した信号と、信号レベルに対応した信号とを保持する。ノイズキャンセル回路は、リセットレベルと信号レベルとの差を生成して、画素のリセットノイズをキャンセルする。信号処理回路 8 は、電気信号 S E に対して所定の信号処理がなされた画像信号 S G を生成し、画像生成部 4 A に出力する。

【0023】

なお、本実施形態の撮像部 2 は、上述した構成に限定されることはなく、例えば、制御回路 7 や信号処理回路 8 が画素アレイ P の外部に設けられる構成であってもよい。例えば、撮像部 2 が、複数の画素アレイ P を有する一つのチップである画素ユニット 6 と、画素ユニット 6 に含まれる画素アレイ P の全てを制御する制御回路 7 と、画素ユニット 6 に含まれる全ての画素アレイ P から出力される電気信号 S E を処理する信号処理回路 8 とを有する構成であってもよい。このような構成によれば、画素 C の制御や電気信号 S E の処理は、画素アレイ P ごとではなく、複数の画素アレイ P 間において実行される。

20

【0024】

画像生成部 4 A は、撮像部 2 の信号処理回路 8 から出力される画像信号 S G を用いて画像を生成するものである。画像生成部 4 A は、機能的構成要素である標準化部 9 と、算出部 11 と、選択部 12 と、記憶部 13 と、統合部 14 とを有している。標準化部 9 は、撮像部 2 から出力された画像信号 S G に対して所定の標準化処理を行う。標準化処理には、例えば、歪曲の補正、結像倍率の補正、画像サイズを統一するための切り出し、位置合わせ等の処理がある。算出部 11 は、画素アレイ P の画素が有するノイズの分散を算出し、その結果を選択部 12 に出力する。選択部 12 は、算出部 11 から出力された各画素の分散に基づいて、平均値の分散が最小となる撮像領域 T の組み合わせを選択する。対応する画素ごとの撮像領域 T の組み合わせの情報は、記憶部 13 に出力され、記憶される。記憶部 13 は、撮像部 2 から出力された画像信号 S G の統合に用いる情報を記憶している。統合部 14 は、記憶部 13 に記憶されている情報に基づいて、撮像部 2 から出力された画像信号 S G を 1 つの画像データに統合する。

30

【0025】

画像生成部 4 A は、例えば、図 3 に示すコンピュータ 90 を用いて実現される。コンピュータ 90 は、画像生成部 4 A を構成するハードウェアの一例である。コンピュータ 90 は、CPU を具備しソフトウェアによる処理や制御を行なうサーバ装置、パーソナルコンピュータ等の各種データ処理装置を含んでいる。コンピュータ 90 は、CPU 91、主記憶装置である RAM 92 及び ROM 93、入力デバイスであるキーボード及びマウス等の入力装置 94、ディスプレイ、プリンタ等の出力装置 96、ネットワークカード等のデータ送受信デバイスである通信モジュール 97、ハードディスク等の補助記憶装置 98 などを含むコンピュータシステムとして構成されている。図 1 に示す機能的構成要素は、CPU 91、RAM 92 等のハードウェア上に所定のコンピュータソフトウェアを読み込ませることにより、CPU 91 の制御のもとで入力装置 94、出力装置 96、通信モジュール

40

50

97を動作させるとともに、RAM92や補助記憶装置98におけるデータの読み出し及び書き込みを行うことで実現される。

【0026】

図4は、画素ユニット6の構成を説明するための図である。画素ユニット6は、M個の画素アレイPを有している。複数の画素アレイPは、正方格子状に二次元配列されている。それぞれの画素アレイPは、複数の画素Cを有している。画素Cは、受けた光に対応した電気信号SEをトランジスタを介して提供する。複数の画素Cは、正方格子状に二次元配列されている。

【0027】

画素Cについて説明する。図5は、固体撮像装置1Aに内蔵される画素Cの構造の一例を示す図である。画素Cは、光電変換部16と、信号読出部17と、出力部18とを有している。画素Cの構造は、CMOSイメージセンサで利用されているpinフォトダイオードを用いた4トランジスタ方式のアクティブピクセルセンサ(APS)である。また、画素Cは、低ノイズ化のために浮遊拡散部の静電容量を小容量化し、浮遊拡散部における電荷電圧の変換利得を高めている。さらに、低ノイズ化のために、出力部18における周波数帯域を広げると共に後段のカラムアンプで帯域を制限している。このような構成を実現する為に、浮遊拡散部の電圧を読み出す出力部18のソースフォロワ回路を構成するトランジスタに低電圧MOSFETを用いている。

【0028】

光電変換部16は、受けた光に対応した電荷を生成する。光電変換部16は、埋め込み型のフォトダイオードPDを含んでいる。フォトダイオードPDは、半導体基板19の主面19aに埋め込まれて設けられている。フォトダイオードPDは、半導体基板19の主面19aに設けられた比較的浅いp+型半導体領域ANと、p+型半導体領域ANの直下に設けられた比較的深いn型半導体領域KDとを含んでいる。p+型半導体領域ANとn型半導体領域KDとはpn接合Jを形成している。このpn接合Jは半導体基板19に埋め込まれているので、フォトダイオードPDの暗電流は非常に小さい。p+型半導体領域ANは半導体基板19を介して接地されている。n型半導体領域KDはトランジスタM1のソースと共用され、これによりフォトダイオードPDはトランジスタM1に接続されている。

【0029】

信号読出部17は、光電変換部16に隣接して並設されている。信号読出部17は、出力部18を介して電気信号SEを信号線LEに出力する。電気信号SEは、光電変換部16から信号読出部17の浮遊拡散領域に転送された電荷に対応している。信号読出部17は、第1障壁部21、浮遊拡散部FD、第2障壁部22、及び排出部DRを含んでいる。

【0030】

第1障壁部21は、フォトダイオードPDに隣接して並設されている。第1障壁部21は、p型半導体によって形成され、所定の電位障壁を形成する。第1障壁部21の表面には、絶縁層19bを介してゲート電極23が接続されている。浮遊拡散部FDは、第1障壁部21に隣接して並設されている。浮遊拡散部FDは、n+半導体24によって形成され、その表面には出力部18の入力端18nが接続される。このような構成により、フォトダイオードPDのn型半導体領域KDをソース、浮遊拡散部FDをドレイン、ゲート電極23をゲートとするトランジスタM1が形成されている。このトランジスタM1により、第1障壁部21の電位障壁の大きさがゲート電極23から第1障壁部21に印可される転送信号TXにより制御される。これにより、フォトダイオードPDにおいて生成された電荷が浮遊拡散部FDに転送される。

【0031】

第2障壁部22は、浮遊拡散部FDに隣接して並設されている。第2障壁部22は、p型半導体によって形成され、所定の電位障壁を形成している。第2障壁部22の表面には、絶縁層19bを介してゲート電極26が接続されている。排出部DRは、第2障壁部22に隣接して並設されている。排出部DRは、n+半導体25によって形成され、その表

10

20

30

40

50

面には高電位電源 V_{RST} が接続されている。このような構成によれば、浮遊拡散部 F_D をソース、排出部 D_R をドレイン、ゲート電極 26 をゲートとするトランジスタ M_2 が形成される。さらに、ゲート電極 26 が駆動線 L_R に接続されることにより、トランジスタ M_2 は信号読出部 17 に転送された電荷をリセットするためのリセットスイッチとして動作する。すなわち、ゲート電極 26 を介して第 2 障壁部 22 に印可されるリセット信号 RST により、第 2 障壁部 22 の電位障壁の大きさが制御される。これにより、浮遊拡散部 F_D に転送された電荷が排出部 D_R に排出されるので、浮遊拡散部 F_D の電荷がリセットされる。

【0032】

出力部 18 は、浮遊拡散部 F_D に転送された電荷に基づく電位に応じた電気信号 SE を提供する。出力部 18 は、トランジスタ M_3 , M_4 を含み、いわゆるソースフォロワアンプの回路構成をなしている。トランジスタ M_3 , M_4 は、読出アンプとして機能する。トランジスタ M_3 のゲートは浮遊拡散部 F_D に接続され、ドレインは高電位電源 V_{DDA} に接続され、ソースはトランジスタ M_4 のドレインに接続されている。トランジスタ M_4 は、選択スイッチとして機能する。トランジスタ M_4 のゲートは駆動線 L_S に接続され、ドレインはトランジスタ M_3 のソースに接続され、ソースは信号線 LE に接続されている。

10

【0033】

ところで、通常、固体撮像装置 1A の製造において微細 $CMOS$ プロセスを用いる場合であっても、画素 C のアナログ部分であるトランジスタ M_1 , M_2 には、信号振幅を確保するために 3.3V 耐圧の $MOSFET$ を用いることがある。このトランジスタ M_1 , M_2 では、ゲート電極 23 , 26 における絶縁層 19b の膜厚が大きく、チャンネル長さ L_1 , L_2 が長く設定されている。ここで、チャンネル長さ L_1 は、フォトダイオード PD と浮遊拡散部 F_D を構成する $n+$ 半導体 24 との間の長さである。また、チャンネル長さ L_2 は、浮遊拡散部 F_D を構成する $n+$ 半導体 24 と排出部 D_R を構成する $n+$ 半導体 25 の間の長さである。この場合にトランジスタ M_1 , M_2 の最小チャンネル長さは、例えば 0.4 μm 程度である。

20

【0034】

ここで、出力部 18 のトランジスタ M_3 , M_4 を、トランジスタ M_1 , M_2 と同様の 3.3V 耐圧の $MOSFET$ とすると、電圧・電流の利得を示すトランスコンダクタンス (以下「 gm 」ともいう) を高くすることができないため、低ノイズ化が困難になる。

30

【0035】

そこで、本実施形態のトランジスタ M_3 , M_4 には、トランジスタ M_1 , M_2 よりも小さい製造プロセスルールを適用した低電圧微細 $MOSFET$ を用いる。トランジスタ M_3 , M_4 には、例えば、最小チャンネル長さが 0.18 μm である 1.8V 耐圧の $MOSFET$ を用いる。すなわち、トランジスタ M_3 , M_4 の製造には、0.18 μm のプロセスを用いる。この場合、トランジスタ M_3 , M_4 の最小チャンネル長は、トランジスタ M_1 , M_2 の半分程度となる。トランジスタ M_3 , M_4 の製造においては、製造ばらつきを考慮し、チャンネル長さは、最小チャンネル長に対して 10% ~ 数 10% 程度大きくした長さに設定する。このような微細 $MOSFET$ を用いたトランジスタ M_3 , M_4 を有する出力部 18 によれば、画像ソースフォロワの周波数帯域を広げ、後段のカラムアンプで帯域制限することにより低ノイズ化することができる。

40

【0036】

本実施形態における変換利得は、浮遊拡散部 F_D の静電容量やトランジスタ M_1 ~ M_4 の寄生容量、ソースフォロワアンプであるトランジスタ M_3 , M_4 における電圧利得による低減効果等に基づくものである。本実施形態の画素 C が有する変換利得は、一例として、撮像部 2 が有する画素アレイ P の数が M 個 (M は 2 以上の整数) であるとき、画素アレイ P を一つ有する撮像部における変換利得の M 倍以上に設定するとよい。例えば、変換利得は、 $100 \mu V / e^- \sim 1 mV / e^-$ (一電荷あたり 100 マイクロボルト ~ 一電荷あたり 1 ミリボルト) のオーダーに設定される。

【0037】

50

ここで、変換利得の一部をなす浮遊拡散部 F D の静電容量について説明する。浮遊拡散部 F D は、フォトダイオード P D から転送された電荷量と、浮遊拡散部 F D における静電容量とに基づいて、電荷量を電気信号 S E 1 に変換して出力する。電荷量 Q、浮遊拡散部 F D の実効静電容量 C_{FD} 、及び電気信号 S E 1 の電圧 V との関係は、下記式 (1) により示される。下記式 (1) によれば、電圧 V は、電荷量 Q に比例し、実効静電容量 C_{FD} に反比例する。従って、浮遊拡散部 F D における電荷 電圧の利得を高めるためには、例えば、浮遊拡散部 F D の実効静電容量 C_{FD} を小さくすればよい。なお、浮遊拡散部 F D における電荷 電圧の利得は、本実施形態における変換利得の一部をなす。

【数 1】

$$\Delta V = Q / C_{FD} \cdots (1)$$

10

【0038】

浮遊拡散部 F D の実効静電容量 C_{FD} は、下記式 (2) に示すように、飽和電子数 ($q \cdot N$) と、電気信号 S E の最大振幅 (V_{pp}) に基づいて設定される。浮遊拡散部 F D の実効静電容量 C_{FD} は、半導体基板 19 及び n + 半導体 24 の不純物プロファイルや濃度、製造プロセスに依存する。本実施形態の浮遊拡散部 F D は、一例として、0.1 fF ~ 1 fF オーダーの実効静電容量 C_{FD} を有する。浮遊拡散部 F D の実効静電容量 C_{FD} をこのように設定することにより、電荷 1 個当たりの出力電圧値を高めることができる。

【数 2】

$$Q = q \cdot N = C_{FD} \cdot V_{pp} \cdots (2)$$

20

【0039】

以上説明した固体撮像装置 1 A における画素 C の動作について説明する。まず、画素 C に光 H が入射すると、フォトダイオード P D において電荷が生成される。電荷が生成されると、転送スイッチ駆動線 L T を介して制御回路 7 からゲート電極 23 に所定の正電圧を有する転送信号 T X が印可される。このとき、第 1 障壁部 21 の電位障壁の高さが低下するので、フォトダイオード P D のポテンシャル井戸から浮遊拡散部 F D のポテンシャル井戸に電荷が転送される。なお、浮遊拡散部 F D のポテンシャル井戸の深さは、フォトダイオード P D のポテンシャル井戸の深さよりも深くされているので、電荷の完全転送が実現される。

30

【0040】

浮遊拡散部 F D に電荷が転送されると、浮遊拡散部 F D の実効静電容量 C_{FD} 及び浮遊拡散部 F D に転送された電荷量に対応して浮遊拡散部 F D の電位が変化する。そして、行選択スイッチ駆動線 L S を介して制御回路 7 からトランジスタ M 4 のゲートに制御信号 S C が印可される。これにより、出力部 18 のトランジスタ M 3, M 4 を介して浮遊拡散部 F D の電位が、出力部 18 を介して電気信号 S E として信号線 L E に出力される。

【0041】

次に、本実施形態の固体撮像装置 1 A による撮影の処理フローについて説明する。図 6 は、第 1 実施形態の処理フローを説明するための図である。処理フローは、マルチアパーチャ画像の撮影前に実施される前処理工程 (工程 S 1) と、マルチアパーチャ画像の撮影時に実施される後処理工程 (工程 S 3) とを含んでいる。

40

【0042】

図 7 は、処理フローを説明する為に用いる画素ユニット 6 の一例を示す図である。画素ユニット 6 は、M 個 (M は 2 以上の整数) の画素アレイ P を有している。画素ユニット 6 において、最下段且つ左端の画素アレイ P を P (1) とし、最上段且つ右端の画素アレイ P を P (M) としている。なお、この画素アレイ P の符号付けは説明の便宜上のものであり、他の規則に従って符号を付してもよい。

【0043】

図 8 は、処理フローを説明する為に用いる画素アレイ P の一例を示す図である。画素アレイ P (1) は、X × Y 個の画素 C を有している。画素アレイ P (1) において、最下段

50

且つ左端の画素Cを $C(1, 1)$ とし、最下段且つ右端の画素Cを $C(X, 1)$ とし、最上段且つ左端の画素Cを $C(1, Y)$ とし、最上段且つ右端の画素Cを $C(X, Y)$ としている。なお、この画素Cの符号付けは説明の便宜上のものであり、他の規則に従って符号を付してもよい。

【0044】

前処理工程S1では、複数の画素アレイPで取得された複数の画像を1つの画像に統合するために必要な情報を取得する。必要な情報とは、画素C单位ごとの撮像領域Tの組み合わせである。すなわち、画像の統合に用いられる撮像領域Tは、画素Cごとに選択される。本実施形態では、画素アレイPのそれぞれが1つの撮像領域Tを有しているため、必要な情報は画素Cが有するノイズが最小となる画素アレイPの組み合わせの情報となる。組み合わせの情報の一例として、画素 $C(1, 1)$ では、画素アレイ $P(1), P(3) \dots P(m)$ の画素アレイPが選択される。また、別の画素 $C(x, y)$ では、別の画素アレイPの組み合わせである画素アレイ $P(2), P(6) \dots P(M)$ が選択される。なお、これらの組み合わせ情報は、説明の便宜上のものであり、画素 $C(1, 1)$ 及び別の画素 $C(x, y)$ の画素値を統合する為に選択される画素アレイPの組み合わせは上記以外の画素アレイのPが選択されてもよい。まず、撮像部2で撮像されたマルチアパーチャ画像の歪みを除去するためのカメラキャリブレーションを実施する(工程S5)。この工程S5では、レンズ部3を構成するレンズ3aをピンホールレンズと仮定し、焦点距離、レンズ3aの光軸と画素アレイPとの交点、歪曲パラメータ等を推定する。また、この工程S5は、一般的に、市松模様状のチェスボードや水玉模様のテストパターンを用いて実施する。

10

20

【0045】

次に、固体撮像装置1Aを暗箱等に配置して、画素Cに光を入射させない状態にする。そして、この状態において所定数の暗時画像 $G(m, r)$ を取得する(図9(a)参照)。ここで、mは画素ユニット6における画素アレイPの位置を示す符号であり、rは暗時画像Gの取得数である。例えば、暗時画像Gの取得数rは、5枚以上であり、好ましくは100枚以上である。

【0046】

次に、それぞれの画素アレイPにおいて取得された暗時画像Gを、キャリブレーション(工程S5)で推定されたパラメータに基づいて標準化する(工程S7)。この工程S7は、主として画像生成部4Aの標準化部9により実行される。この工程S7では、それぞれの暗時画像Gの歪曲を補正する。また、この工程S7では、それぞれのレンズ3aが有する焦点距離の違いによる結像倍率の違いを補正する。この補正では、複数の画素アレイPにおいて基準とする画素アレイPがあらかじめ設定される。また、この工程S7では、レンズ3aの光軸と画素アレイPとの交点を暗時画像Gの中心として、同じサイズになるように暗時画像Gを切り出す。この工程S7により、標準化された暗時画像GDが得られる。標準化された暗時画像GDでは、各画素アレイPの画像の対応画素が同一の座標上にある。

30

【0047】

次に、暗時画像GDの画素C毎に暗時ノイズの分散を算出する(工程S9)。この工程S9は、画像生成部4Aの算出部11において実行される。この暗時ノイズは、フォトダイオードPDの暗電流によるショットノイズ、信号読出部17及び出力部18における読み出しノイズ等を含んでいる。暗時ノイズの分散²は、それぞれの画素Cから出力される電気信号SEのばらつきを示すものである。

40

【0048】

図9(c)は、暗時ノイズを示すグラフの一例である。図9(c)の(ア)部は、画素アレイP(1)で撮像された暗時画像GD(1)において、画素 $C(1, Y)$ (図9(b)参照)が有する画素値を縦軸とし、横軸を暗時画像GDの数としたグラフである。この画素Cは²(1)の分散を有している。図9(c)の(イ)部は、画素アレイP(2)で撮像された暗時画像GD(2)において、画素アレイP(2)に対応する画素 $C(1,$

50

Y) (図9(b)参照)が有する画素値を縦軸とし、横軸を暗時画像GDの数としたグラフである。この画素Cは $\sigma^2(2)$ の分散を有している。図9(c)の(ウ)部は、画素アレイP(M)で撮像された暗時画像GD(M)において、画素アレイP(M)に対応する画素C(1, Y) (図9(b)参照)が有する画素値を縦軸とし、横軸を暗時画像GDの数としたグラフである。この画素Cは $\sigma^2(M)$ の分散を有している。図9(c)の(ア)~(ウ)を確認すると、画素アレイP間で互いに対応する画素Cからは異なる暗時ノイズを有する電気信号SEが出力されていることがわかる。工程S9では、上述した工程を繰り返し、画素C(1, 1)~C(X, Y)のそれぞれの暗時ノイズの分散 σ^2 を算出する。

【0049】

なお、暗時画像Gを標準化する工程S7及び暗時ノイズの分散 σ^2 を算出する工程S9は、工程S9を工程S7の前に実施してもよい。

【0050】

次に、画素C単位で暗時ノイズの大きさが最小となるように画素アレイPの組み合わせを決定する(工程S11)。この工程S11は、画像生成部4Aの選択部12において実行される。以下、工程S11について、画素C(1, Y)における画素値を生成するための画素アレイPの組み合わせを決定する工程を一例として説明する。

【0051】

図10(a)に示すように、工程S9により、画素アレイPの間で互いに対応する画素C(1, Y)の分散 $\sigma^2(1) \sim \sigma^2(M)$ が算出される。画素アレイP(1)の画素Cの分散 σ^2 は、 $\sigma^2(1)$ である。画素アレイP(2)の画素Cの分散 σ^2 は、 $\sigma^2(2)$ である。画素アレイP(3)の画素Cの分散 σ^2 は、 $\sigma^2(3)$ である。画素アレイP(m)の画素Cの分散 σ^2 は、 $\sigma^2(m)$ である。画素アレイP(M)の画素Cの分散 σ^2 は、 $\sigma^2(M)$ である。

【0052】

次に、図10(b)に示すように、分散 σ^2 が小さい順に並び替える。本実施形態では、分散 σ^2 は、 $\sigma^2(m)$ が最も小さく、 $\sigma^2(3)$ 、 $\sigma^2(2)$ 、 $\sigma^2(1)$ 、 $\sigma^2(M)$ の順に大きくなるものとする。

【0053】

次に、図11に示すように、分散 σ^2 の値が小さいものから順に画素値を平均した場合の分散値Meを、下記式(3)を用いて算出する。ここで、下記式(3)において、 $A = \{1, 2, \dots, M\}$ であり、画素アレイPの集合を示す。また、下記式(3)において、 $A' \subset A$ であり、 N' は A' の要素数を示す。また、本実施形態における暗時ノイズは、ガウス分布に従うものとする。

【数3】

$$Me(m) = \tilde{A}' = \arg \min_{A'} \sum_{i \in A'} \frac{\sigma_i^2}{N'^2} \dots \quad (3)$$

【0054】

まず、上記式(3)と、分散 σ^2 が最も小さい $\sigma^2(m)$ 及びその次に小さい $\sigma^2(3)$ とを用いて分散値Me(2)を算出する。次に、上記式(3)と、 $\sigma^2(m)$ 、 $\sigma^2(3)$ 及び $\sigma^2(2)$ を用いて分散値Me(3)を算出する。以下同様に、分散値Meの算出に用いる分散 σ^2 の数を1つつ増やし、それぞれの分散値Meを算出することにより、画素値の平均値の分散値Me(1)~Me(M)が得られる。なお、画素平均値の分散値Me(1)は、分散の値が最も小さい $\sigma^2(m)$ であるとする。これら分散値Me(1)~Me(M)において最も小さい値となる画素アレイPの組み合わせが、画素C(1, Y)における画素値を生成するための画素アレイPの組み合わせとなる。選択された画素Cには、所定の方法によりフラグ付けがなされる。

【0055】

後処理工程S3では、前処理工程S1で取得された情報に基づいて、撮像部2により撮

10

20

30

40

50

像されたマルチアパーチャ画像を1つの画像に合成する。

【0056】

まず、固体撮像装置1Aを用いてマルチアパーチャ画像を撮像する(工程S13)。次に、各画素アレイPにおける画像を標準化処理する(工程S15)。この工程S15では、工程S7における処理のように、歪曲の補正、結像倍率の補正、画像サイズを統一するための切り出し、位置合わせ等の処理が実施される。そして、標準化処理されたそれぞれの画素アレイPにおける画像データと、記憶部13に記憶された画素アレイPの組み合わせ情報とに基づいて、マルチアパーチャ画像を1つの画像に統合する。この工程S17は、画像生成部4Aの統合部14において実行される。画素アレイPの画素値を P_i とすると、合成画素値は、下記式(4)により算出される。以上の工程によりノイズが低減された画像が得られる。なお、必要があれば、統合された画像に対してバイラテラルフィルタなどのノイズ低減フィルタ処理を実施して最終的な出力画像としてもよい。

10

【数4】

$$P' = \sum_{i \in A'} \frac{P_i}{N'} \dots (4)$$

【0057】

固体撮像装置1Aの効果について説明する。固体撮像装置1Aは、複数のレンズ3aを含むマルチアパーチャ構造を有しているため、被写体像が撮像された画像データからなるマルチアパーチャ画像が得られる。そして、画像生成部4Aでは、撮像領域T間で互いに対応する画素Cごとに電気信号SEを平均化するため、画素Cから提供された電気信号SEに含まれるノイズが低減される。従って、上記固体撮像装置1Aによれば、ノイズを低減した画像を得ることができる。

20

【0058】

ところで、CMOSイメージセンサの画素では、画素の読出しトランジスタが発生するノイズの影響が大きくなっている。特に、ランダムテレグラフシグナルノイズ(RTSノイズ)が観測されている。RTSノイズは、界面準位に電子が捕獲されることによりフラットバンド電圧がシフトすることに起因している。RTSノイズが発生する画素では、出力がランダムに変動する。特に、微細化されたMOSFETでは、RTSノイズが増加する虞がある。微細化MOSFETでは、不純物分布のばらつきにより一時的かつ局所的に閾値が高くなり、微小領域の特性が全体の特性を支配する。本実施形態の固体撮像装置1Aは、出力部18に微細化されたMOSFETを用いているので、帯域制限により低ノイズ化することができる。一方、固体撮像装置1Aの画素Cは、微細化されたMOSFETを用いるので、RTSノイズを生じる可能性が高まっている。しかし、RTSノイズが発生する画素Cが含まれていたとしても、平均化の過程において、RTSノイズといった比較的大きいノイズが発生する画素Cから提供される電気信号SEは、画像の統合に用いられることがない。従って、微細化MOSFETの適用によるRTSノイズの影響を抑制し、入力換算ノイズを低減することができる。

30

【0059】

本実施形態の固体撮像装置1Aは、マルチアパーチャ構造を有している。このような構成によれば、合成実効画素サイズを大きくすることができる。従って、単一の露光時間であっても、大きい飽和電子数と、超高感度とを両立させることができる。

40

【0060】

本実施形態の固体撮像装置1Aは、画素アレイPを複数備えている。このような構成によれば、一部の画素アレイPに欠陥画素が含まれている場合には、欠陥画素を含む画素アレイPの電気信号SEを用いることなく、その他の画素アレイPの電気信号SEに基づいて画像を統合する。従って、欠陥画素による補完が不要であるため、1画素サイズの極めて微弱な光を発する微小物体を検出することができる。

【0061】

ところで、レンズの開口を大きくする、即ちレンズのF値を小さくすることで、より多

50

くの光を取り込み、カメラシステムの感度を向上する手法がある。しかし、レンズの開口を大きくすると、レンズの収差補正のために複数のレンズが必要となる。従って、レンズを含む光学系の重量の増加、製造コストの増加、可搬性の低下等の問題が生じる虞がある。また、一般に、F 値を 1 以下とすることは、収差補正の点から非常に困難である。これに対して、本実施形態の固体撮像装置 1 A は、複数のレンズ 3 a を有するレンズ部 3 を備えている。軽量且つ F 値が大きいレンズ 3 a を複数用いることにより、光学系の実効的な明るさを向上させ、F 値を 0 に近づけることができる。例えば、F 値が 1.4 であるレンズ 3 a を 3 行 × 3 列配置したレンズ部 3 は、実効 F 値が 0.47 となる。

【0062】

また、固体撮像装置には暗電流の大きい欠陥画素が必ずいくつかは存在する。これらの画素から提供される電気信号は、画像の統合に利用することができない。従って、欠陥画素の周囲にある画素から提供される電気信号を用いて補完する必要があるために、情報が欠落する。情報が欠落する場合には、例えば、微小物体を検出することができない。これに対して、本実施形態の固体撮像装置 1 A は、複数の画素アレイ P を有しているので、被写体像が撮像された複数の画像データが得られる。従って、欠陥画像における電気信号を補完する必要がないため、情報の欠落を防止することができる。

【0063】

(第2実施形態)

第2実施形態に係る固体撮像装置 1 B について説明する。固体撮像装置 1 B は、選択部 1 2 に代えて係数算出部 1 5 を有する点で固体撮像装置 1 A と相違する。撮像部の構成は、第1実施形態の撮像部 2 と同様であるため、詳細な説明は省略する。以下、係数算出部 1 5 について詳細に説明する。

【0064】

図 1 2 は、二次元イメージセンサである第2実施形態の固体撮像装置 1 B の構成を示す図である。図 1 2 に示すように、固体撮像装置 1 B は、撮像部 2 と、レンズ部 3 と、画像生成部 4 B とを有している。画像生成部 4 B は、標準化部 9 と、算出部 1 1 と、係数算出部 1 5 と、記憶部 1 3 B と、統合部 1 4 B とを有している。係数算出部 1 5 は、算出部 1 1 から出力されたノイズの分散に基づいて、それぞれの撮像領域 T における互いに対応する画素 C における平均値の分散が最小となるように重み係数 w_i を算出する。算出された重み係数 w_i は記憶部 1 3 B に出力され、記憶される。記憶部 1 3 B は、撮像部 2 から出力された画像信号 S G の統合に用いる情報を記憶している。本実施形態における画像信号 S G の統合に用いる情報とは、各画素 C の電気信号に乗算される重み係数である。統合部 1 4 B は、記憶部 1 3 B に記憶されている情報に基づいて、撮像部 2 から出力された画像信号 S G を 1 つの画像データに統合する。

【0065】

図 1 3 は、第2実施形態における処理フローを説明するための図である。第2実施形態における処理フローは、前処理工程 S 2 において、第1実施形態の暗時画像 G の画素 C 毎に暗時ノイズの分散を算出する工程 (工程 S 9) に代えて、画素 C 単位で平均値の分散が最小となるように重み係数を算出する工程 (工程 S 10) を有する点で、第1実施形態の処理フローと相違する。

【0066】

第2実施形態の処理では、カメラキャリブレーションの実施 (工程 S 5)、暗時画像 G の標準化 (工程 S 7)、撮像領域 T の画素 C ごとに暗時ノイズの分散の算出 (工程 S 9) を行う。次に、重み係数 w_i を算出する (工程 S 10)。この工程 S 10 は、主として画像生成部 4 B の係数算出部 1 5 により実行される。工程 S 10 では、下記式 (5) に示すように、分散 σ_i^2 に重み係数 w_i を乗算した値を対応する全ての画素 C に亘って平均化し、平均値が最小となるそれぞれの重み係数 w_i を算出する。それぞれの画素 C の分散 σ_i^2 に乗算される重み係数 w_i は、下記式 (6) を用いて算出する。なお、重み係数 w_i は、下記式 (7) を満たすものである。

10

20

30

40

【数 5】

$$\tilde{W}' = \arg \min_{W'} \sum_{\forall i \in A'} w_i^2 \cdot \sigma_i^2 \quad \cdots (5)$$

【数 6】

$$\tilde{w}_i = \frac{1}{\sigma_i^2} \quad \cdots (6)$$

$$\sum_{\forall j \in A'} \frac{1}{\sigma_j^2}$$

【数 7】

$$\sum_{\forall i \in A'} w_i = 1 \quad \cdots (7)$$

【0067】

後処理工程 S 3 では、前処理工程 S 2 で取得された情報に基づいて、撮像部 2 により撮像されたマルチアパーチャ画像を 1 つの画像に合成する。まず、固体撮像装置 1 B を用いてマルチアパーチャ画像を撮像する（工程 S 1 3）。次に、各画素アレイ P における画像を標準化処理する（工程 S 1 5）。そして、標準化処理されたそれぞれの画素アレイ P における画像データと、記憶部 1 3 B に記憶された重み係数 w_i とに基づいて、マルチアパーチャ画像を 1 つの画像に統合する（工程 S 1 7）。この工程 S 1 7 は、主として画像生成部 4 B の統合部 1 4 B において実行される。画素アレイ P の画素値を P_i とすると、合成画素値は、下記式（8）により算出される。以上の工程によりノイズが低減された画像が得られる。

【数 8】

$$P' = \sum_{i \in A'} w_i \cdot P_i \quad \cdots (8)$$

【0068】

本実施形態の固体撮像装置 1 B においても、固体撮像装置 1 A と同様の効果を得ることができる。

【0069】

(第 3 実施形態)

第 3 実施形態に係る固体撮像装置 1 C について説明する。図 1 4 は、二次元イメージセンサである第 3 実施形態の固体撮像装置 1 C の構成を示す図である。固体撮像装置 1 C は、信号処理回路 8 が出力処理部 8 a を有している点で固体撮像装置 1 A と相違する。出力処理部 8 a は、後述する 2 つの出力部 1 8 a, 1 8 b から提供される電気信号 S E a, S E b を処理する。処理の内容は、後述する。

【0070】

図 1 5 は、第 3 実施形態の固体撮像装置 1 C に内蔵される画素 C c の構造の一例を示す図である。図 1 5 に示すように、固体撮像装置 1 C は、主として画素 3 C が 2 つの出力部 1 8 a, 1 8 b を有している点で、第 1 実施形態に係る固体撮像装置 1 A と相違する。画素 C c は、第 1 出力部 1 8 a と、第 2 出力部 1 8 b とを有している。第 1 出力部 1 8 a は、トランジスタ M 3 a, M 3 b に加え、さらにトランジスタ M 5 a を有している。このトランジスタ M 5 a は、トランジスタ M 3 a が有する寄生容量を低減する為に用いられる。トランジスタ M 5 a のゲートは後述するトランジスタ M 4 b のゲートに接続されている。トランジスタ M 5 a のドレインは高電位電源 V D D A に接続されている。トランジスタ M 5 a のソースはトランジスタ M 3 a のソースに接続されている。

【0071】

第 2 出力部 1 8 b は、3 つのトランジスタ M 3 b, M 4 b, M 5 b を有している。トランジスタ M 3 b のゲートは浮遊拡散部 F D に接続され、ドレインは高電位電源 V D D A に接続され、ソースはトランジスタ M 4 b のドレイン及びトランジスタ M 5 b のソースに接続されている。トランジスタ M 4 b のゲートはトランジスタ M 5 a のゲート及び駆動線 L

10

20

30

40

50

S bに接続され、ドレインはトランジスタM 3 bのソースに接続され、ソースは信号線L E bに接続されている。トランジスタM 5 bのゲートはトランジスタM 4 aのゲート及び駆動線L S aに接続され、ドレインは高電位電源V D D Aに接続され、ソースはトランジスタM 3 bのソース及びトランジスタM 4 bのドレインに接続されている。

【0072】

第1及び第2出力部18 a, 18 bによる電気信号S E a, S E bの読出し動作について説明する。まず、第1駆動線L S aを介して制御信号が第1出力部18 aのトランジスタM 4 aと、第2出力部18 bのトランジスタM 5 bに入力される。このとき、第1出力部18 aを介して第1電気信号S E aが信号線L E aに出力される。また、第2出力部18 bでは、読出しアンプであるトランジスタM 3 bのソースに高電圧が印可されるので、トランジスタM 3 bのゲート直下が空乏化される。次に、第2駆動線L S bを介して制御信号が第1出力部18 aのトランジスタM 5 aと、第2出力部18 bのトランジスタM 4 bに入力される。このとき、第2出力部18 bを介して第2電気信号S E bが信号線L E bに出力される。また、第1出力部18 aでは、読出しアンプであるトランジスタM 3 aのソースに高電圧が印可されるので、トランジスタM 3 aのゲート直下が空乏化される。

10

【0073】

第1及び第2出力部18 a, 18 bを構成する各トランジスタM 3 a ~ M 5 a, M 3 b ~ M 5 bは、それぞれ異なるノイズを有している。従って、第1出力部18 aから読み出された第1電気信号S E aに含まれるノイズと、第2出力部18 bから読み出された第2電気信号S E bに含まれるノイズとを取得し、ノイズを低減し得る組み合わせを決定する。例えば、第1電気信号S E aを単独で用いる場合、第2電気信号S E bを単独で用いる場合、第1及び第2電気信号S E a, S E bを算術平均等する場合がある。これらの処理内容は、画素C cごとに予め決定され、信号処理回路8に記憶される。そして、各画素C cから電気信号S E a, S E bを読み出す場合に、予め定められた処理内容が実行される。この処理は、主として信号処理回路8の出力処理部8 aにおいて実行される。

20

【0074】

従って、これら第1及び第2出力部18 a, 18 bを有する画素C cでは、第1出力部18 aから第1電気信号S E aが提供され、第2出力部18 bから第2電気信号S E bが提供される。

【0075】

図16は、読出しアンプであるトランジスタM 3 a, M 3 bを示している。M 3 a, M 3 bは、ゲート71 g、ソース71 s、ドレイン71 dを含んでいる。ここで、読出しアンプであるトランジスタM 3 a, M 3 bのゲート71 gの直下を空乏化させない場合には、ゲート71直下にチャンネル72があるため容量73がそのまま存在する。この容量73は、ノイズの低減を阻害するおそれがある(図16(a)参照)。一方、トランジスタM 3 a, M 3 bのソース71 sに電圧を印可してゲート71 gの直下を空乏化させた場合(図16(b)参照)には、ゲート71 gの容量74が空乏層76の容量に直列に結合される。容量の直列結合によれば、合成された容量は見かけ上低減する。従って、ノイズを低減することができる。このように、第3実施形態の固体撮像装置1 Cでは、読出しに用いていない出力部のトランジスタのソースに高い電圧を与えてゲート直下を空乏化させることにより、浮遊拡散部F Dの電位ノードの寄生容量が増加して変換利得が低下する、すなわち入力換算ノイズが増加することを抑制している。

30

40

【0076】

固体撮像装置1 Cの画素C cでは、第1出力部18 aから第1電気信号S E aを読み出す場合には、読出しに使用しない第2出力部18 bのトランジスタM 3 bのゲート直下を空乏化させる。従って、第1電気信号S E aのノイズを低減させることができる。また、第2出力部18 bから第2電気信号S E bを読み出す場合には、読出しに使用しない第1出力部18 aのトランジスタM 3 aのゲート直下を空乏化させる。従って、第2電気信号S E bのノイズを低減させることができる。従って、固体撮像装置1 Cによれば、さらにノイズを低減した画像を得ることができる。

50

【 0 0 7 7 】

(変形例 1)

本発明の固体撮像装置 1 A は、前述した実施形態に限定されるものではない。上述した第 1 ~ 第 3 実施形態では、画素アレイ P は 1 つの撮像領域 T を有し、撮像部 2 は画素アレイ P を複数有していた。しかし、本発明に係る固体撮像装置は、画素アレイ P が複数の撮像領域 T を有し、撮像部 2 が画素アレイ P を 1 つ有していてもよい。図 1 7 は、変形例 1 の撮像部 2 における画素アレイ P と撮像領域 T とを示す図である。変形例 1 の撮像部 8 1 は、1 つの画素アレイ P を有している。また、画素アレイ P 上には、複数のレンズ 3 a が配置されている。複数の撮像領域 T はレンズ 3 a に対応している。このような構成によれば、レンズ部 3 により被写体像が結像される撮像領域 T が 1 つの画素アレイ P に複数設定される。従って、この撮像部 2 から提供される電気信号 S E によれば、一つの画像が得られる。そして、この画像には、複数の被写体が撮影されている。すなわち、変形例 1 では、1 つのイメージセンサを分割して用いている。このような構成であっても、ノイズが低減された画像を得ることができる。

10

【 0 0 7 8 】

(変形例 2)

また、上述した第 1 ~ 第 3 実施形態では、固体撮像装置 1 A ~ 1 C と被写体との間の距離が固定であった。しかし、固体撮像装置 1 A ~ 1 C と被写体との間の距離は固定である必要はなく、任意の距離に変化してもよい。図 1 8 は、固体撮像装置 1 A ~ 1 C と被写体との間の距離が変化する場合は変形例 2 に係る処理フローを示す図である。処理フローは、撮影前に実施される前処理工程 (工程 S 2 1) と、撮影時に実施される後処理工程 (工程 S 2 3) とを含んでいる。

20

【 0 0 7 9 】

変形例 2 の処理フローは、撮像領域 T の組み合わせを決定する工程 S 1 1 が前処理工程 S 2 1 で実施されず、後処理工程 S 2 3 で実施される点で第 1 実施形態の処理フローと相違する。また、変形例 2 の処理フローは、後処理工程 S 2 3 において、固体撮像装置 1 A ~ 1 C と被写体との距離を推定する工程 S 1 4 を有する点で第 1 実施形態の処理フローと相違する。

【 0 0 8 0 】

マルチアパーチャ画像を撮影している間に固体撮像装置 1 A ~ 1 C と被写体との距離が変化する場合には、それぞれの撮像領域 T において互いに対応する画素 C は、撮影状況に依存して変化する。従って、マルチアパーチャ画像を撮影するごとに、それぞれの撮像領域 T における画素 C 同士の対応関係を算出し、その結果に基づいて、画素 C 毎に暗示ノイズの平均値の分散が最小となる撮像領域 T の組み合わせを決定する。また、工程 S 1 4 では、各撮像領域 T ごとに撮像された画像の間において、位置合わせを実施してもよい。この場合、拡大率はフーリエ変換、log - polar 変換後のスペクトルに基づいて補正する。また、位置合わせには、位相限定相関法や特徴点を用いる方法を採用することもできる。さらに、固体撮像装置 1 A ~ 1 C と被写体との距離を推定する工程 S 1 4 では、デプスマップを用いてもよい。

30

【 0 0 8 1 】

(変形例 3)

また、第 1 ~ 第 3 実施形態では、画素 C は、小容量化された浮遊拡散部 F D と、微細化されたトランジスタ M 3 , M 4 とを有していた。しかし、固体撮像装置 1 A が有する画素 C は、小容量化された浮遊拡散部 F D と、微細化されたトランジスタ M 3 , M 4 とを有する画素に限定されることはない。また、トランジスタ M 3 , M 4 には、トランジスタ M 1 , M 2 と同じチャネル長を有する M O S F E T を用いてもよい。このような画素を有する固体撮像装置においても、ノイズが低減された画像を得ることができる。

40

【 0 0 8 2 】

(変形例 4)

また、前述した第 1 ~ 第 3 実施形態では、フォトダイオード P D の暗電流によるショッ

50

トノイズや信号読出部 17 及び出力部 18 におけるアンプノイズをパワーで加算して、統一的に暗示ノイズとして処理した。このような処理によれば、画素ごとに電気信号を平均化する工程において、第 1 実施形態に記載した選択平均法、第 2 実施形態に記載した加重平均法のいずれも適用することができる。一方、アンプに起因するノイズと暗電流に起因するノイズとをそれぞれ別々に処理してもよい。まず、アンプに起因するノイズと暗電流に起因するノイズとを、蓄積時間を変更することにより分離する。次に、アンプに起因するノイズに注目して選択平均法により画像の合成に用いる画素アレイ P を選択する。また、暗電流に起因するノイズに注目して選択平均法により画像の合成に用いる画素アレイ P を選択する。そして、アンプに起因するノイズに注目して選択された画素アレイ P と、暗電流に起因するノイズに注目して選択された画素アレイ P とにおいて共通する画素アレイ P を用いて画像を合成する。

10

【0083】

(実施例 1)

本発明に係る固体撮像装置について、ノイズを低減する効果をシミュレーションにより確認した。シミュレーションに用いた固体撮像装置のモデルは、撮像部 2 が 3 行 × 3 列に配置された 9 個の画素アレイ P を有している。それぞれの画素アレイ P は、200 行 × 200 列に配置された画素 C を有している。それぞれの画素 C は、発明者らが開発した低ノイズイメージセンサが有するノイズの実測値を有するものとした。図 19 (d) は、原画像のデータに対してフォトンショットノイズと、実測したセンサノイズを加えたシミュレーション画像である。

20

【0084】

画像を統合するために実施される互いに対応する画素 C ごとに電気信号を平均化するための手法として、第 1 実施形態の固体撮像装置 1A で用いた選択平均法を用いた。ここで、選択平均法とは、電気信号 S E の平均化において、統合後の各画素 C の分散が最小になるように 1 つ以上の画素アレイ P を選択し、選択された画素アレイ P の画素値の平均値を統合画像の画素値とする方法である。さらに、比較例として、画素 C ごとに電気信号を平均化するための手法として、単純平均法及び最小ノイズ選択法を用いた。ここで、単純平均法とは、電気信号 S E の平均化において、全ての画素アレイ P の画素値を用いて画素値の平均値を統合画像の画素値とする方法である。また、最小ノイズ選択法とは、分散が最小である画素アレイの画素のみを選択して当該画素の画素値を統合画像の画素値とする方法である。

30

【0085】

図 19 (a) は、単純平均法を用いて処理した画像である。図 19 (a) を確認すると、ノイズは全体的に低減できているが、RTS ノイズ又は暗電流のショットノイズに起因するごま塩状のノイズがあることが確認された。図 19 (b) は、最小ノイズ選択法を用いて処理した画像である。図 19 (b) を確認すると、ごま塩状のノイズは無いが、全体的にノイズレベルが高いことが確認された。

【0086】

これらに対して、図 19 (c) は、選択平均法を用いて処理した画像である。図 19 (c) に示すように、選択平均法を用いて処理した場合には、比較例よりもノイズが低減され、RTS ノイズ又は暗電流のショットノイズによるごま塩状のノイズのノイズは確認されなかった。従って、比較例による方法よりもノイズを低減できることがわかった。

40

【0087】

(実施例 2)

本発明に係る固体撮像装置について、ノイズの分布をシミュレーションにより確認した。シミュレーションに用いた固体撮像装置のモデルは、実施例 1 と同様である。また、実施例 1 のように、比較例として単純平均法と最小ノイズ選択法を用いた場合のノイズの分布を確認した。

【0088】

図 20 は、入力換算ノイズの分布を示している。図 20 は、横軸が入力換算ノイズを示

50

し、縦軸が入力換算ノイズを有する画素の数を示している。ここで、入力換算ノイズとは、撮像部3から出力される電気信号SEにおけるノイズの大きさを、ソースフォロワアンプのゲイン等で割り戻して電荷の数に換算したものである。入力換算ノイズは、光電変換部16で生成された電荷から、画像信号SGとして撮像部2から出力されるまでの間のトータルゲインで、ノイズの量を割り戻すことにより算出される。

【0089】

図20のグラフH1は、平均化処理を実施する前の画像が有するノイズの分布である。グラフH1では、ノイズの分布のピークPK1は1.02電子rmsであった。また、グラフH1では、ノイズレベルが10電子rms程度の比較的大きいノイズを有する画素の存在が確認された。

10

【0090】

図20のグラフH2は、単純平均法による処理を実施した画像が有するノイズの分布である。グラフH2では、ノイズの分布のピークPK2は0.47電子rmsであり、処理前よりもノイズが低減されていることが確認された。しかしながら、グラフH2では、1~10電子rmsの大きさのノイズを有する画素の存在が確認された。

【0091】

図20のグラフH3は、最小ノイズ選択法による処理を実施した画像が有するノイズの分布である。グラフH3では、ノイズの分布のピークPK3は0.84電子rmsであり、処理前よりもノイズが低減されていることが確認された。

【0092】

図20のグラフH4は、選択平均法による処理を実施した画像が有するノイズの分布である。グラフH4では、ノイズの分布のピークPK4は0.46電子rmsであり、処理前よりもノイズが低減されていることが確認された。また、ピークの入力換算ノイズ値は単純平均法と同等であった。一方、グラフH4では、単純平均法のグラフH2では確認された1~10電子rmsの大きさのノイズは確認されなかった。従って、選択平均法による処理が最もノイズを低減できることがわかった。また、1電子rmsを下回る低ノイズ化が可能であることがわかった。

20

【0093】

(実施例3)

本発明に係る固体撮像装置について、選択平均法を用いた場合のノイズの分布を実施例2とは別のシミュレーションにより確認した。シミュレーションに用いた固体撮像装置のモデルは、実施例1と同様である。比較例として、単純平均法、最小ノイズ選択法、中央値選択法を用いた場合のノイズの分布を確認した。また、マルチアパーチャ構造により実現される合成F値と同等の明るさを有するシングルアパーチャ構造の撮像装置において想定されるノイズの分布も確認した。

30

【0094】

図21は、入力換算ノイズの分布を示している。図21は、横軸が実効的な光学ゲインで規格化した入力換算ノイズを示し、縦軸が入力換算ノイズを有する画素の数を示している。

【0095】

グラフH5は、平均化処理を実施する前の画像が有するノイズの分布である。ノイズの分布のピークPK5は0.81電子rmsであった。グラフH6は、単純平均法による処理を実施した画像が有するノイズの分布である。ノイズの分布のピークPK6は0.30電子rmsであった。グラフH7は、最小ノイズ選択法による処理を実施した画像が有するノイズの分布である。ノイズの分布のピークPK7は0.68電子rmsであった。グラフH8は、選択平均法による処理を実施した画像が有するノイズの分布である。ノイズの分布のピークPK8は0.30電子rmsであった。

40

【0096】

グラフH9は、画像の合成時に中央値を選択する中央値選択法による処理を実施した画像が有するノイズの分布である。ノイズの分布のピークPK9は0.40電子rmsであ

50

った。RTSノイズは除去されているがノイズのピークPK9は、選択平均法におけるノイズの分布のピークPK8よりも大きいことがわかった。

【0097】

グラフH10は、シングルアパーチャ構造の撮像装置において想定されるノイズの分布である。ノイズの分布のピークPK10は0.14電子rmsであった。ノイズピークPK10は最も小さいがRTSノイズが残存していることがわかった。画素の微細化が進むとこのRTSノイズ成分が大きくなり、画質が劣化することが予想される。

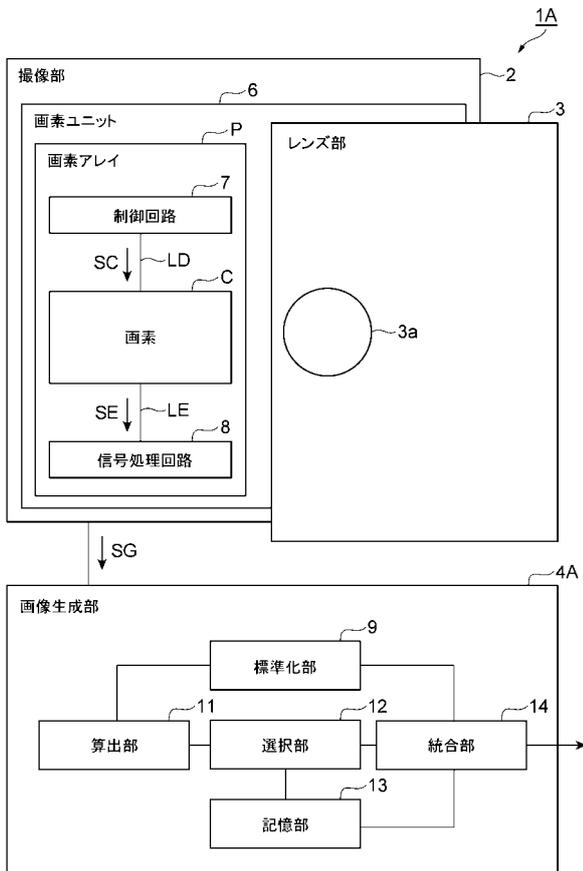
【符号の説明】

【0098】

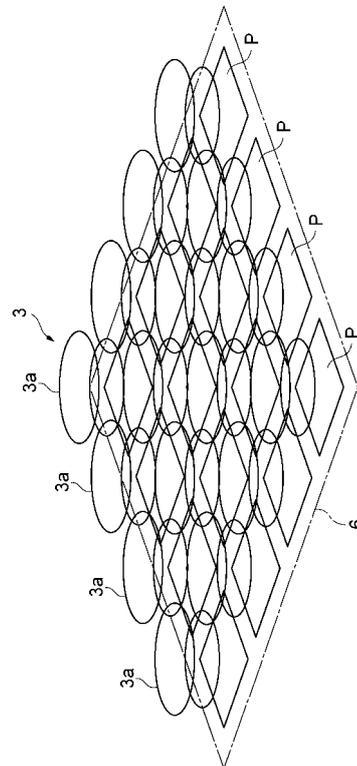
1A, 1B, 1C... 固体撮像装置、2, 81... 撮像部、3... レンズ部、3a... レンズ、4A, 4B... 画像生成部、11... 算出部、12... 選択部、13, 13B... 記憶部、14, 14B... 統合部、15... 係数算出部、16... 光電変換部、18... 出力部、18a... 第1出力部、18b... 第2出力部、C, Cc... 画素、DR... 排出部、FD... 浮遊拡散部、H... 光、M1, M2, M3, M3a, M3b, M4, M4a, M4b, M5a, M5b... トランジスタ、P... 画素アレイ、SE, SE1, SEa... 電気信号、T... 撮像領域。

10

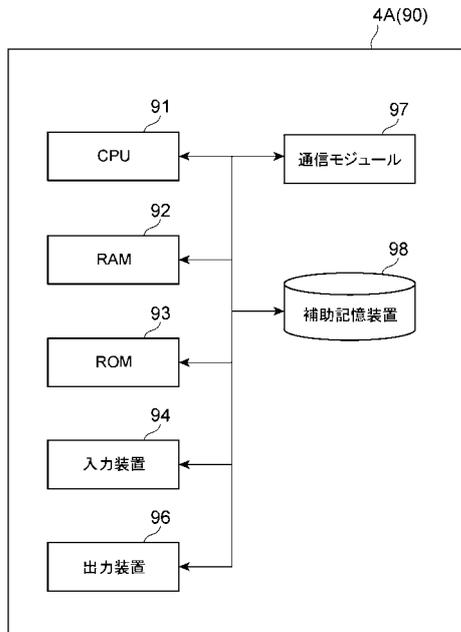
【図1】



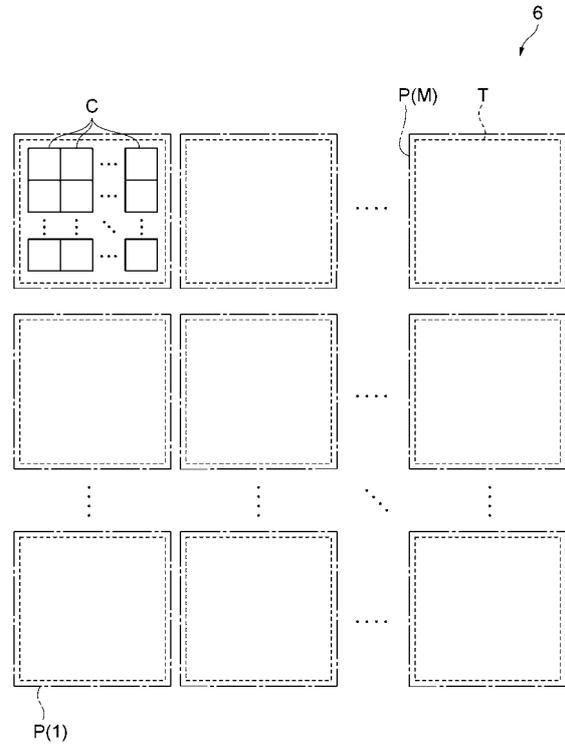
【図2】



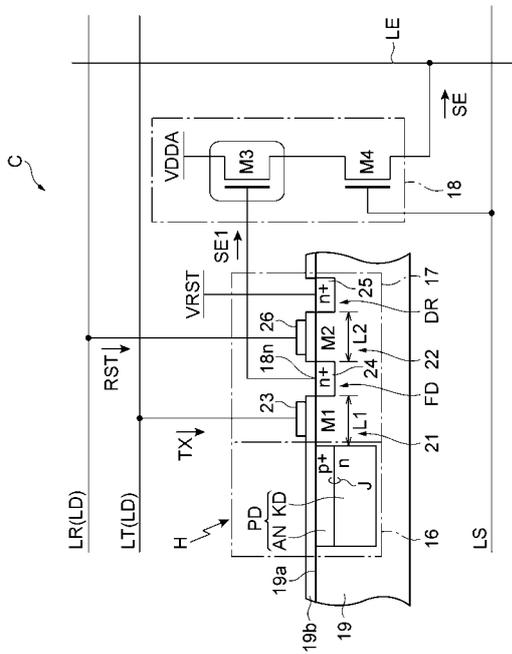
【 図 3 】



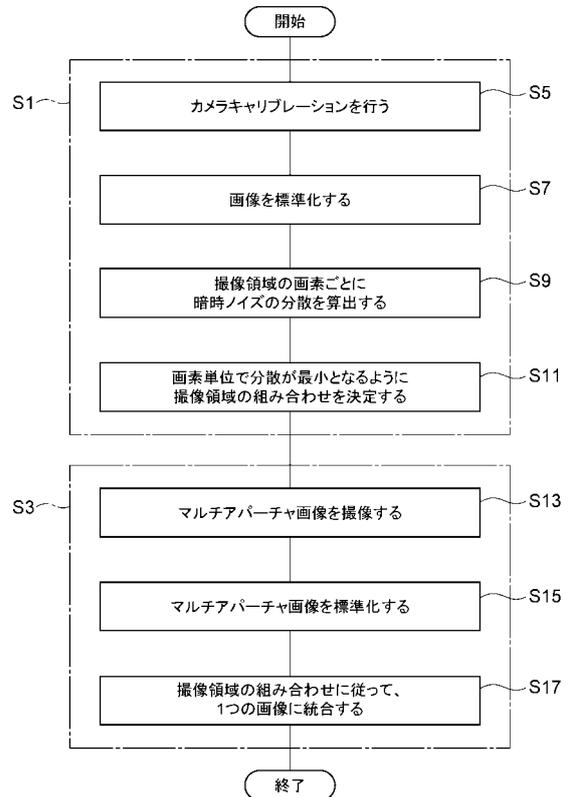
【 図 4 】



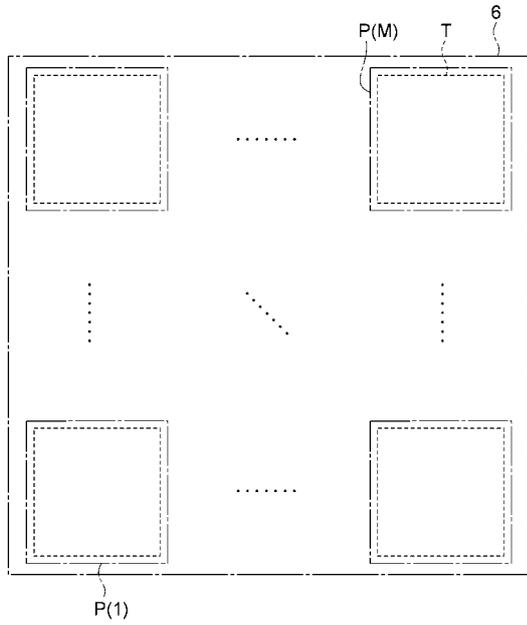
【 図 5 】



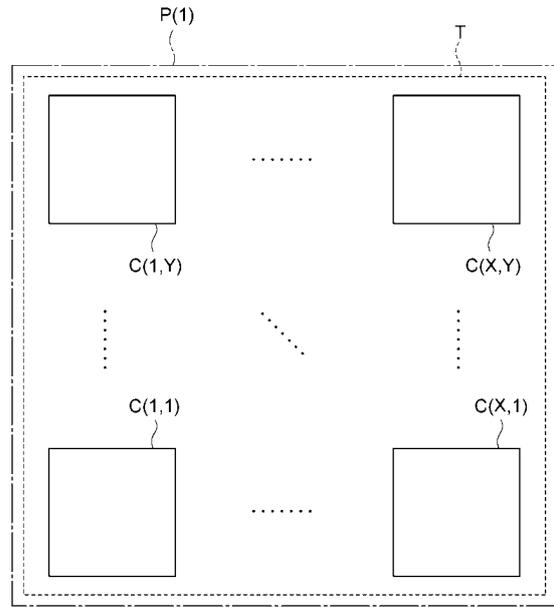
【 図 6 】



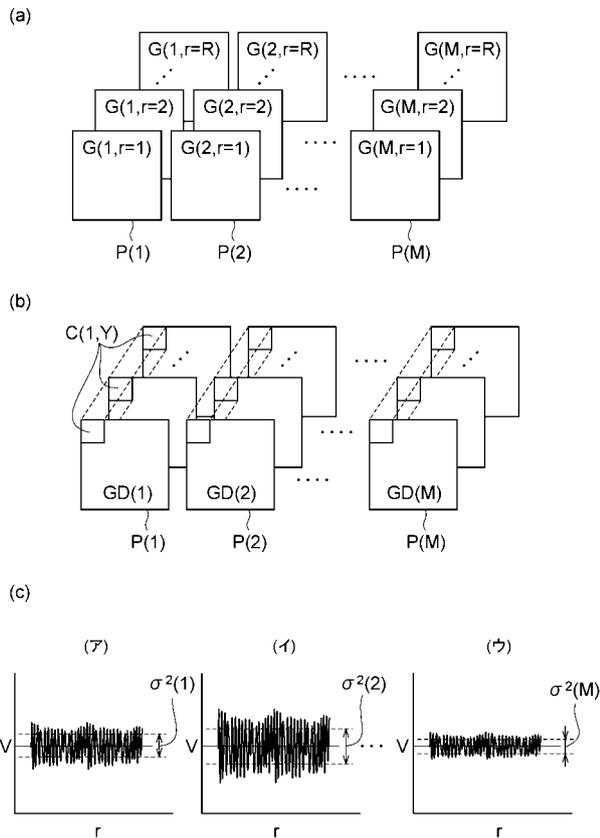
【 図 7 】



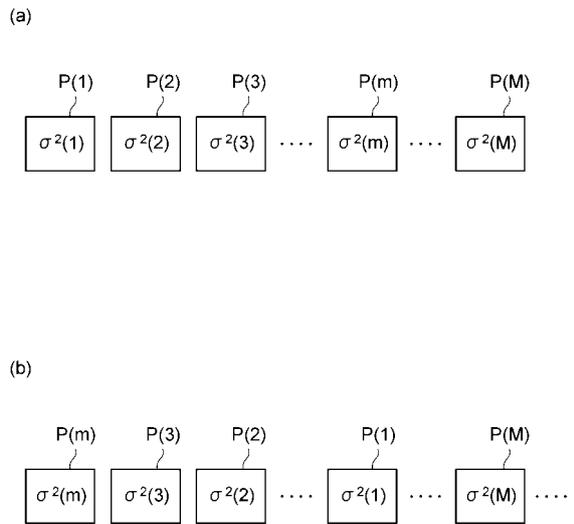
【 図 8 】



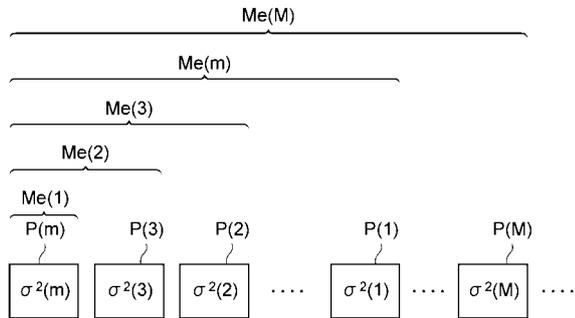
【 図 9 】



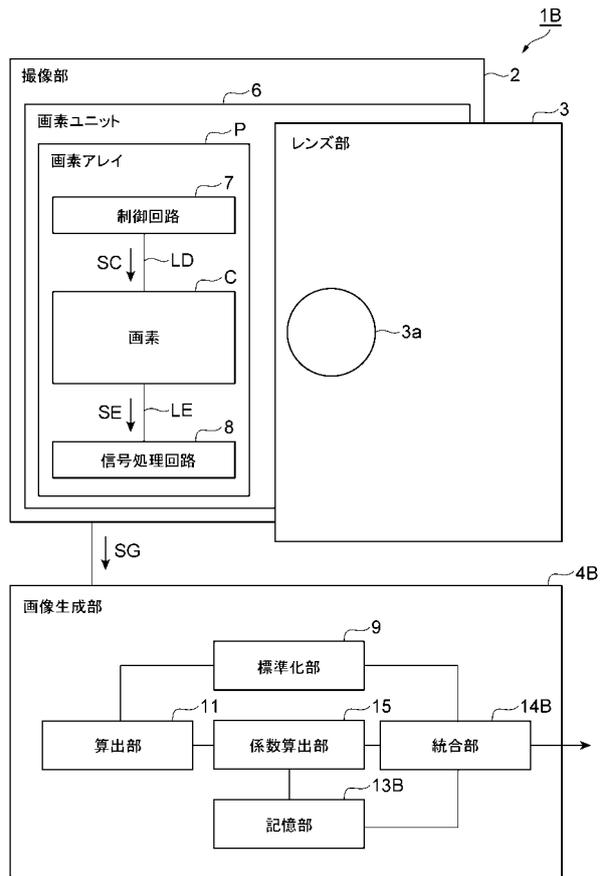
【 図 10 】



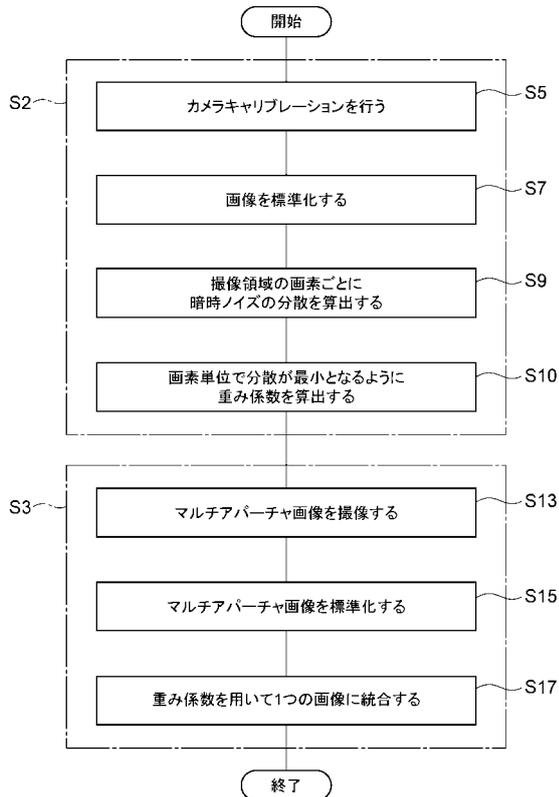
【 図 1 1 】



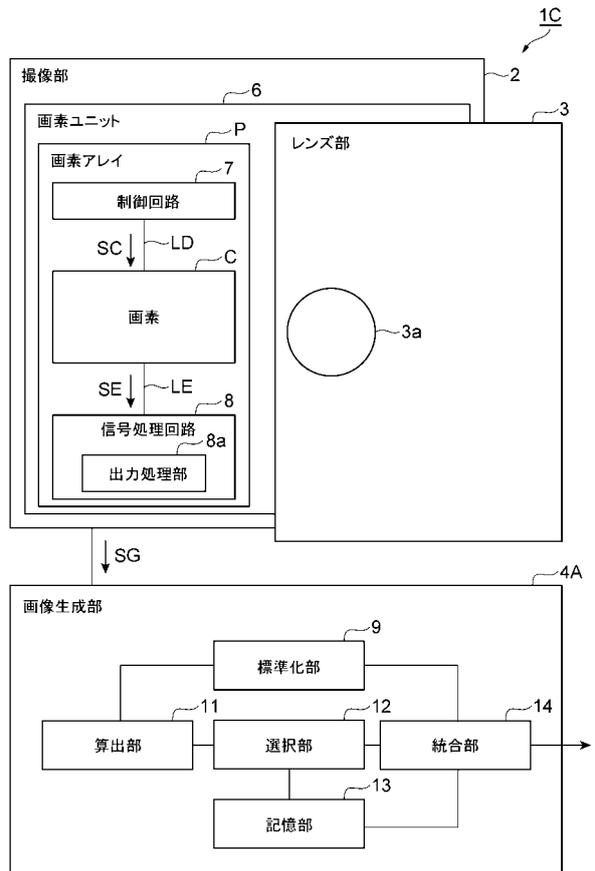
【 図 1 2 】



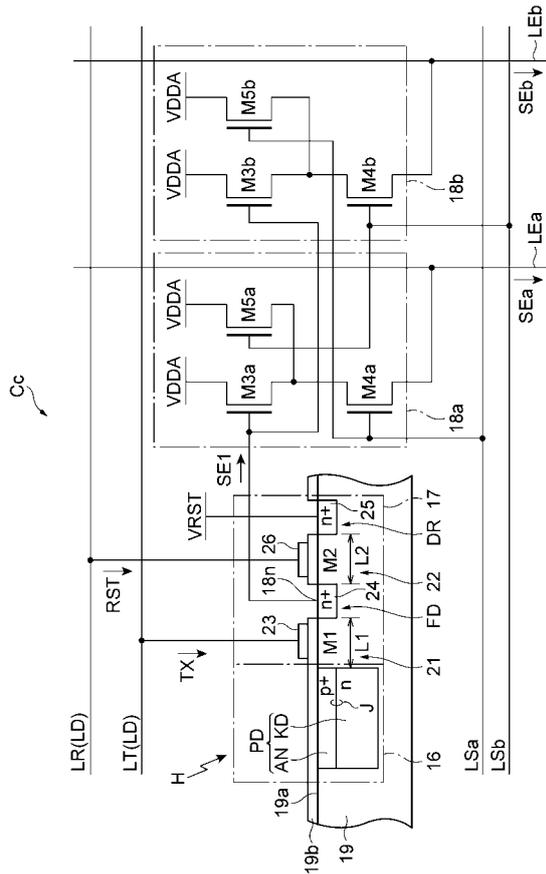
【 図 1 3 】



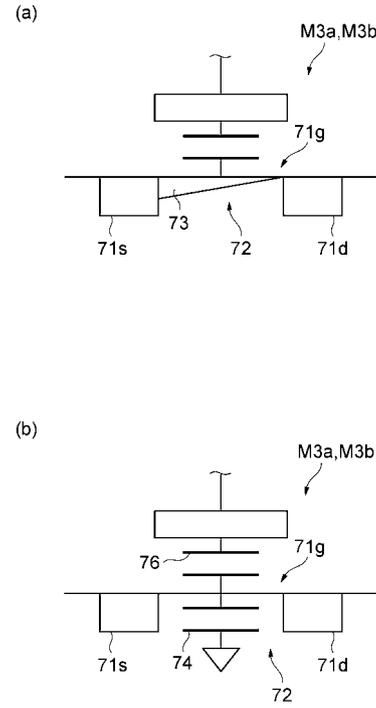
【 図 1 4 】



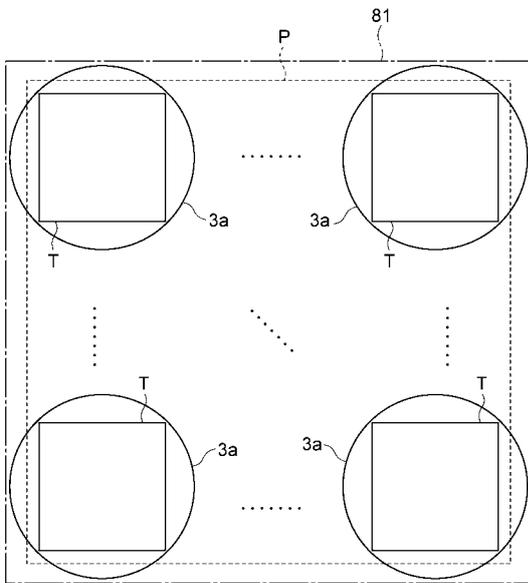
【図15】



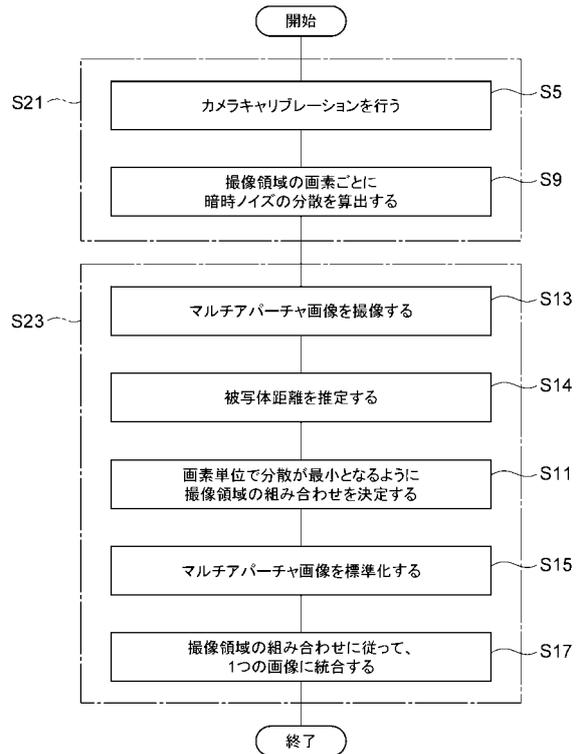
【図16】



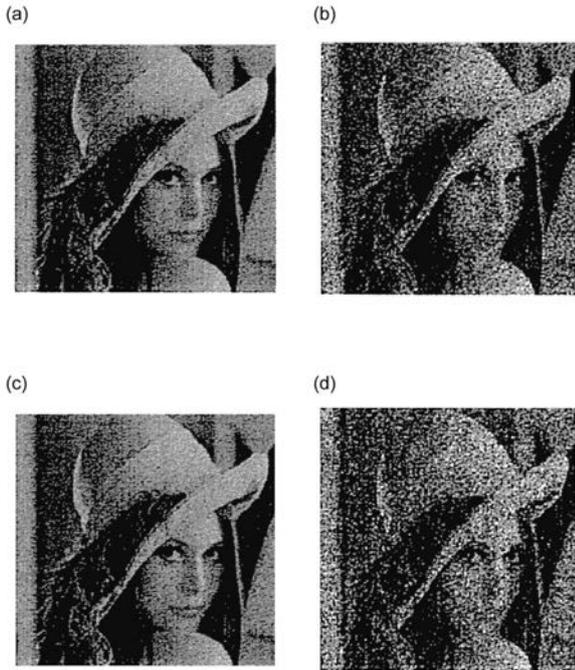
【図17】



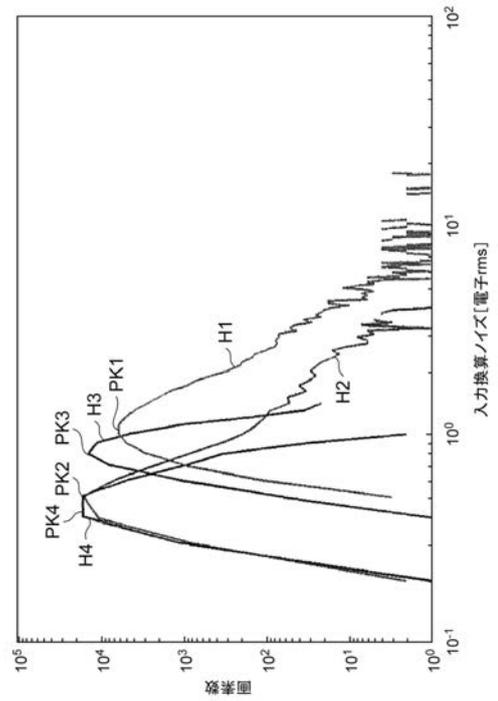
【図18】



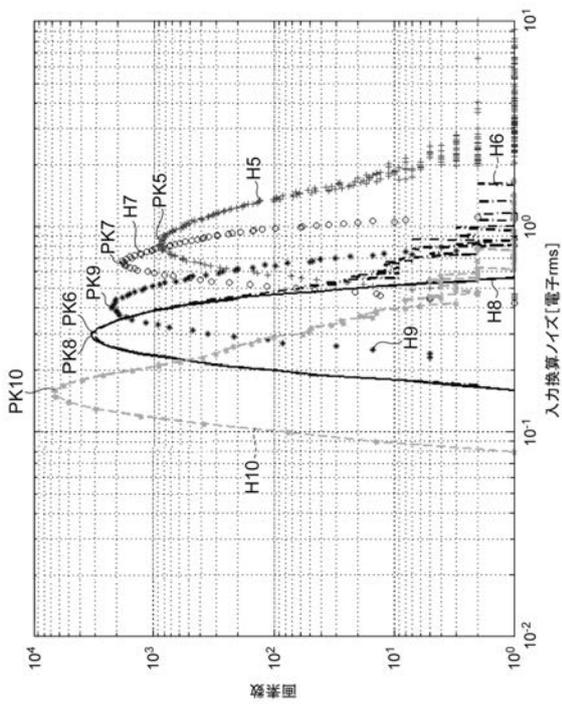
【 図 1 9 】



【 図 2 0 】



【 図 2 1 】



【手続補正書】

【提出日】平成26年5月28日(2014.5.28)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

受けた光に対応した電気信号をトランジスタを介して提供する画素が二次元配列された画素アレイを有する撮像部と、

前記画素アレイ上に配置された複数のレンズを有するレンズ部と、

前記電気信号を用いて画像を生成する画像生成部と、

を備え、

前記撮像部は、前記レンズ部により被写体像が結像される撮像領域を複数含む前記画素アレイを一つ、又は、前記撮像領域を一つ含む前記画素アレイを複数有し、

前記画像生成部は、前記電気信号が有するノイズを低減するために、前記撮像領域間で互に対応する前記画素ごとに前記電気信号を平均化して前記画像を生成し、

前記画像生成部は、

前記画素から提供された前記電気信号の分散を算出する算出部と、

前記各画素の前記分散に基づいて平均値の分散が最小となる前記撮像領域の組み合わせを選択する選択部と、

前記撮像領域の組み合わせに基づいて、前記撮像領域間で互に対応する前記画素ごとに前記電気信号を平均化して前記画像を統合する統合部と、を有する固体撮像装置。

【請求項2】

前記撮像部は、M個(Mは2以上の整数)の前記画素アレイを有し、

前記画素は、

受けた光に対応した電荷を生成する光電変換部と、

前記光電変換部に並設され前記電荷が転送される浮遊拡散部と、

前記浮遊拡散部に転送された前記電荷が排出される排出部と、

前記浮遊拡散部に接続され、前記浮遊拡散部の電位に対応した前記電気信号を前記トランジスタを介して提供する出力部と、を含み、

前記画素アレイを複数有する前記撮像部における変換利得は、前記画素アレイを一つ有する前記撮像部における前記変換利得のM倍以上に設定する、請求項1に記載の固体撮像装置。

【請求項3】

前記トランジスタは、MOSFETであり、

前記MOSFETのチャンネル長は、前記光電変換部と前記浮遊拡散部との間の長さ、又は、前記浮遊拡散部と前記排出部との間の長さよりも小さい、請求項2に記載の固体撮像装置。

【請求項4】

(削除)

【請求項5】

(削除)

【請求項6】

受けた光に対応した電気信号をトランジスタを介して提供する画素が二次元配列された画素アレイを有する撮像部と、

前記画素アレイ上に配置された複数のレンズを有するレンズ部と、

前記電気信号を用いて画像を生成する画像生成部と、

を備え、

前記撮像部は、前記レンズ部により被写体像が結像される撮像領域を複数含む前記画素アレイを一つ、又は、前記撮像領域を一つ含む前記画素アレイを複数有し、

前記画像生成部は、前記電気信号が有するノイズを低減するために、前記撮像領域間で互いに対応する前記画素ごとに前記電気信号を平均化して前記画像を生成し、

前記撮像部は、 M 個 (M は2以上の整数)の前記画素アレイを有し、

前記画素は、

受けた光に対応した電荷を生成する光電変換部と、

前記光電変換部に並設され前記電荷が転送される浮遊拡散部と、

前記浮遊拡散部に転送された前記電荷が排出される排出部と、

前記浮遊拡散部に接続され、前記浮遊拡散部の電位に対応した前記電気信号を前記トランジスタを介して提供する出力部と、を含み、

前記画素アレイを複数有する前記撮像部における変換利得は、前記画素アレイを一つ有する前記撮像部における前記変換利得の M 倍以上に設定する、固体撮像装置。

【請求項7】

前記トランジスタは、MOSFETであり、

前記MOSFETのチャンネル長は、前記光電変換部と前記浮遊拡散部との間の長さ、又は、前記浮遊拡散部と前記排出部との間の長さよりも小さい、請求項6に記載の固体撮像装置。

【請求項8】

前記画像生成部は、

前記画素から提供されたそれぞれの前記電気信号に適用される重み係数を提供する係数算出部と、

前記重み係数を前記画素から提供された前記電気信号の値に乗じて得た値を前記撮像領域間で互いに対応する前記画素ごとに平均化して前記画像を統合する統合部と、を有する請求項6に記載の固体撮像装置。

【請求項9】

前記画像生成部は、

前記画素から提供されたそれぞれの前記電気信号に適用される重み係数を提供する係数算出部と、

前記重み係数を前記画素から提供された前記電気信号の値に乗じて得た値を前記撮像領域間で互いに対応する前記画素ごとに平均化して前記画像を統合する統合部と、を有する請求項7に記載の固体撮像装置。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2013/071372
A. CLASSIFICATION OF SUBJECT MATTER H04N5/374(2011.01)i, H04N5/357(2011.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H04N5/374, H04N5/357 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2013 Kokai Jitsuyo Shinan Koho 1971-2013 Toroku Jitsuyo Shinan Koho 1994-2013 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2003-283907 A (Japan Science and Technology Corp.), 03 October 2003 (03.10.2003), paragraphs [0009] to [0041]; fig. 1 to 7 (Family: none)	1, 5 2-4
Y A	JP 2003-333416 A (Minolta Co., Ltd.), 21 November 2003 (21.11.2003), paragraphs [0060] to [0119], [0141] to [0156]; fig. 7 to 16, 20 to 22 & US 2003/0214600 A1	1, 5 2-4
A	JP 2011-229120 A (Sony Corp.), 10 November 2011 (10.11.2011), paragraphs [0046] to [0055]; fig. 2 & US 2011/0242381 A1 & CN 102209210 A & KR 10-2011-0109891 A	2, 3
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 07 October, 2013 (07.10.13)		Date of mailing of the international search report 15 October, 2013 (15.10.13)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

国際調査報告		国際出願番号 PCT/J P 2 0 1 3 / 0 7 1 3 7 2									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H04N5/374(2011.01)i, H04N5/357(2011.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H04N5/374, H04N5/357											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2013年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2013年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2013年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2013年	日本国実用新案登録公報	1996-2013年	日本国登録実用新案公報	1994-2013年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2013年										
日本国実用新案登録公報	1996-2013年										
日本国登録実用新案公報	1994-2013年										
国際調査で使用了電子データベース (データベースの名称、調査に使用了用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
Y A	JP 2003-283907 A (科学技術振興事業団) 2003.10.03, 段落【0009】 - 【0041】, 第1-7図 (ファミリーなし)	1,5 2-4									
Y A	JP 2003-333416 A (ミノルタ株式会社) 2003.11.21, 段落【0060】 - 【0119】, 【0141】 - 【0156】, 第7-16, 20-22図 & US 2003/0214600 A1	1,5 2-4									
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。											
* 引用文献のカテゴリー		の日の後に公表された文献									
「A」特に関連のある文献ではなく、一般的技術水準を示すもの		「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの									
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの									
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)		「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの									
「O」口頭による開示、使用、展示等に言及する文献		「&」同一パテントファミリー文献									
「P」国際出願日前で、かつ優先権の主張の基礎となる出願											
国際調査を完了した日 07.10.2013		国際調査報告の発送日 15.10.2013									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 藤原 敬利	5 P 3354								
		電話番号 03-3581-1101 内線 3581									

国際調査報告		国際出願番号 PCT/JP2013/071372
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2011-229120 A (ソニー株式会社) 2011.11.10, 段落【0046】 - 【0055】, 第2図 & US 2011/0242381 A1 & CN 102209210 A & KR 10-2011-0109891 A	2, 3

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ

(72)発明者 川人 祥二

静岡県浜松市中区城北3丁目5-1 国立大学法人静岡大学電子工学研究所内

Fターム(参考) 4M118 AA05 AB01 BA14 CA04 CA05 DD04 FA06 GD04

5C024 AX01 CX03 CX41 CX43 EX43 GX16 GX18 GY31 GZ02 HX17

HX21 HX28 HX29 HX30 HX40

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。