

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5557180号
(P5557180)

(45) 発行日 平成26年7月23日(2014.7.23)

(24) 登録日 平成26年6月13日(2014.6.13)

(51) Int.Cl.		F I	
HO 1 L	33/32 (2010.01)	HO 1 L	33/00 1 8 6
HO 1 L	33/16 (2010.01)	HO 1 L	33/00 1 6 0
HO 1 S	5/343 (2006.01)	HO 1 S	5/343 6 1 0
HO 1 L	21/205 (2006.01)	HO 1 L	21/205

請求項の数 10 (全 16 頁)

(21) 出願番号	特願2009-117791 (P2009-117791)	(73) 特許権者	304020177 国立大学法人山口大学
(22) 出願日	平成21年5月14日(2009.5.14)		山口県山口市吉田1677-1
(65) 公開番号	特開2010-267798 (P2010-267798A)	(74) 代理人	110001427 特許業務法人前田特許事務所
(43) 公開日	平成22年11月25日(2010.11.25)	(74) 代理人	100077931 弁理士 前田 弘
審査請求日	平成24年1月30日(2012.1.30)	(74) 代理人	100110939 弁理士 竹内 宏
		(74) 代理人	100110940 弁理士 嶋田 高久
		(74) 代理人	100113262 弁理士 竹内 祐二
		(74) 代理人	100117581 弁理士 二宮 克也

最終頁に続く

(54) 【発明の名称】 半導体発光素子の製造方法

(57) 【特許請求の範囲】

【請求項1】

主面がc面であり且つ該主面とは異なる結晶成長面が露出したGaN層からなる第1半導体層を有する基板を用い、該基板の該第1半導体層の露出した結晶成長面を起点としてInGaNを結晶成長させることにより、該第1半導体層上にInGaN層からなる第2半導体層を形成する半導体発光素子の製造方法であって、

上記基板を、ベース基板上にストライプ状に複数のマスク層を設け、該マスク層間から幅1~10μmで露出したベース基板の主面を起点としてアンドープのGaNを結晶成長させて上記第1半導体層を形成することにより作製し、

上記第2半導体層を、上記基板における上記第1半導体層の主面に対して傾斜したファセットを上記結晶成長面とし、該結晶成長面を起点としてInGaNを結晶成長させ、該基板の主面の法線方向に進展するように形成し、

上記第2半導体層上にエピタキシャル成長させることによりInGaN層からなる量子井戸層とGaN層からなる障壁層とが交互積層された多重量子井戸層を形成する半導体発光素子の製造方法。

【請求項2】

請求項1に記載された半導体発光素子の製造方法において、

上記多重量子井戸層が緑色発光層である半導体発光素子の製造方法。

【請求項3】

請求項1又は2に記載された半導体発光素子の製造方法において、

10

20

上記多重量子井戸層を形成する前に、上記第2半導体層の表面を平坦化する処理を施す半導体発光素子の製造方法。

【請求項4】

請求項1乃至3のいずれかに記載された半導体発光素子の製造方法において、上記基板から上記第1及び第2半導体層又は上記第2半導体層を分離した半導体基板とする半導体発光素子の製造方法。

【請求項5】

請求項1乃至4のいずれかに記載された半導体発光素子の製造方法において、上記第2半導体層の厚さが2～20μmである半導体発光素子の製造方法。

【請求項6】

請求項1乃至5のいずれかに記載された半導体発光素子の製造方法において、上記結晶成長面のファセットが(11-22)面である半導体発光素子の製造方法。

【請求項7】

主面がc面であり且つ該主面とは異なる結晶成長面が露出したGaN層からなる第1半導体層を有する基板と、

上記基板の上記第1半導体層の露出した結晶成長面を起点としてInGaNが結晶成長することにより、該第1半導体層上に形成されたInGaN層からなる第2半導体層と、を備えた半導体発光素子用基板であって、

上記基板は、ベース基板上にストライプ状に複数のマスク層を設け、該マスク層間から幅1～10μmで露出した該ベース基板の主面を起点としてアンドープのGaNが結晶成長して上記第1半導体層が形成されたものであり、

上記第2半導体層は、上記基板における上記第1半導体層の主面に対して傾斜したファセットを上記結晶成長面とし、該結晶成長面を起点としてInGaNが結晶成長し、該基板の主面の法線方向に進展するように形成したものである半導体発光素子用基板。

【請求項8】

主面がc面であり且つ該主面とは異なる結晶成長面が露出したGaN層からなる第1半導体層を有する基板における該第1半導体層の露出した結晶成長面を起点としてInGaNが結晶成長することにより、該第1半導体層上にInGaN層からなる第2半導体層を形成させ、該基板から該第1及び第2半導体層を分離した半導体基板からなる半導体発光素子用基板であって、

上記基板は、ベース基板上にストライプ状に複数のマスク層を設け、該マスク層間から幅1～10μmで露出した該ベース基板の主面を起点としてアンドープのGaNが結晶成長して上記第1半導体層が形成されたものであり、

上記第2半導体層は、上記基板における上記第1半導体層の主面に対して傾斜したファセットを上記結晶成長面とし、該結晶成長面を起点としてInGaNが結晶成長し、該基板の主面の法線方向に進展するように形成したものである半導体発光素子用基板。

【請求項9】

主面がc面であり且つ該主面とは異なる結晶成長面が露出したGaN層からなる第1半導体層を有する基板と、

上記基板の上記第1半導体層の露出した結晶成長面を起点としてInGaNが結晶成長することにより、該第1半導体層上に形成された第2半導体層と、

上記第2半導体層上にエピタキシャル成長することにより形成された、InGaN層からなる量子井戸層とGaN層からなる障壁層とが交互積層された多重量子井戸層と、を備えた半導体発光素子であって、

上記基板は、ベース基板上にストライプ状に複数のマスク層を設け、該マスク層間から幅1～10μmで露出した該ベース基板の主面を起点としてアンドープのGaNが結晶成長して上記第1半導体層が形成されたものであり、

上記第2半導体層は、上記基板における上記第1半導体層の主面に対して傾斜したファセットを上記結晶成長面とし、該結晶成長面を起点としてInGaNが結晶成長し、該基板の主面の法線方向に進展するように形成したものである半導体発光素子。

10

20

30

40

50

【請求項10】

主面がc面であり且つ該主面とは異なる結晶成長面が露出したGaN層からなる第1半導体層を有する基板における該第1半導体層の露出した結晶成長面を起点としてInGaNが結晶成長することにより、該第1半導体層上に第2半導体層を形成させ、該基板から該第1及び第2半導体層を分離した半導体基板と、

上記半導体基板の上記第2半導体層上にエピタキシャル成長することにより形成された、InGaN層からなる量子井戸層とGaN層からなる障壁層とが交互積層された多重量子井戸層と、

を備えた半導体発光素子であって、

上記基板は、ベース基板上にストライプ状に複数のマスク層を設け、該マスク層間から幅1～10μmで露出した該ベース基板の主面を起点としてアンドープのGaNが結晶成長して上記第1半導体層が形成されたものであり、

上記第2半導体層は、上記基板における上記第1半導体層の主面に対して傾斜したファセットを上記結晶成長面とし、該結晶成長面を起点としてInGaNが結晶成長し、該基板の主面の法線方向に進展するように形成したものである半導体発光素子。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体発光素子の製造方法、並びにそれによって得られる半導体発光素子用基板及び半導体発光素子に関する。

20

【背景技術】

【0002】

発光ダイオード(LED)や半導体レーザ(LD)などの半導体発光素子として、サファイア基板上に、n型GaN層、InGaN層からなる量子井戸層とGaN層からなる障壁層とが交互積層された多重量子井戸層(Multi Quantum Wells: MQWs)、及びp型GaN層が順に積層形成された構造を有するものが量産化されている。

【0003】

このような半導体発光素子において、結晶成長面が(0001)面(c面)であるGaN層では、図10に示すように、Ga原子のみを含むGa原子面とN原子のみを含むN原子面とがc軸方向、つまり、層厚さ方向に交互に積層された結晶構造を有し、また、Ga原子とN原子とが互いに異なる電気陰性度を有することから、Ga原子面が僅かにプラスに帯電する一方、N原子面が僅かにマイナスに帯電し、結果としてc軸方向(層厚さ方向)に自発分極が発生する。また、GaN層上に異種半導体層をヘテロエピタキシャル成長させた場合、格子定数差に基づいてGaN結晶に圧縮歪や引っ張り歪が生じ、GaN結晶内でc軸方向に圧電分極(ピエゾ分極)が発生する(特許文献1及び2参照)。

30

【0004】

そして、多重量子井戸層において、InGaN量子井戸層に固定電荷に起因する自発分極に加えて、InGaN量子井戸層に加わる圧縮歪により生じたピエゾ分極が重畳されると、そのためc軸方向に大きな内部分極電場が発生することとなる。ここで、自発分極は-c面方向に働き、ピエゾ分極は+c面方向に働くが、InGaN井戸層においては圧倒的にピエゾ分極が大きい。そして、その影響によって、発光効率(特に緑領域の発光効率)の低下や必要な注入電流の増大にともなう発光のピーク波長シフトなどの問題が生じる。なお、かかる問題の原因としては、分極電場に起因して量子井戸層中の電子と正孔との波動関数が空間的に分離されて発光確率が激減する量子閉じ込めシュタルク効果(Quantum-confined Stark effect: QCSE)が考えられる。

40

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2008-53593号公報

50

【特許文献2】特開2008-53594号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

上記問題の解決手段として、InGa_Nの結晶成長面を有する基板を用いることが考えられる。しかしながら、まず、InGa_Nのバルク基板は存在しない。また、主面が(0001)面であるGa_N基板上にInGa_Nを結晶成長させた場合、それらの格子定数の大きな差により、InGa_Nは多くの転位を有する非常に荒れた結晶表面となり、膜厚1μm以上に結晶成長させることができない。さらに、主面が(1-100)面或いは(11-20)面の分極を無視できる基板であるGa_N基板上にLED構造を作製した場合、その発光効率が、主面が(0001)面であるGa_N基板上に結晶成長させたInGa_Nを有するものと比べて小さい。

10

【0007】

本発明の目的は、第1半導体層上へのそれとは異なる第2半導体層を形成する新規な半導体発光素子の製造方法を提供することである。

【課題を解決するための手段】

【0008】

本発明の半導体発光素子の製造方法は、主面がc面であり且つ該主面とは異なる結晶成長面が露出したGa_N層からなる第1半導体層を有する基板を用い、該基板の該第1半導体層の露出した結晶成長面を起点としてInGa_Nを結晶成長させることにより、該第1半導体層上にInGa_N層からなる第2半導体層を形成するものであって、

20

上記基板を、ベース基板上にストライプ状に複数のマスク層を設け、該マスク層間から幅1~10μmで露出したベース基板の主面を起点としてアンドープのGa_Nを結晶成長させて上記第1半導体層を形成することにより作製し、

上記第2半導体層を、上記基板における上記第1半導体層の主面に対して傾斜したファセットを上記結晶成長面とし、該結晶成長面を起点としてInGa_Nを結晶成長させ、該基板の主面の法線方向に進展するように形成し、

上記第2半導体層上にエピタキシャル成長させることによりInGa_N層からなる量子井戸層とGa_N層からなる障壁層とが交互積層された多重量子井戸層を形成する。

【0009】

30

本発明の半導体発光素子用基板は、

主面がc面であり且つ該主面とは異なる結晶成長面が露出したGa_N層からなる第1半導体層を有する基板と、

上記基板の上記第1半導体層の露出した結晶成長面を起点としてInGa_Nが結晶成長することにより、該第1半導体層上に形成されたInGa_N層からなる第2半導体層と、を備えたものであって、

上記基板は、ベース基板上にストライプ状に複数のマスク層を設け、該マスク層間から幅1~10μmで露出した該ベース基板の主面を起点としてアンドープのGa_Nが結晶成長して上記第1半導体層が形成されたものであり、

上記第2半導体層は、上記基板における上記第1半導体層の主面に対して傾斜したファセットを上記結晶成長面とし、該結晶成長面を起点としてInGa_Nが結晶成長し、該基板の主面の法線方向に進展するように形成したものである。

40

【0010】

本発明の別の半導体発光素子用基板は、

主面がc面であり且つ該主面とは異なる結晶成長面が露出したGa_N層からなる第1半導体層を有する基板における該第1半導体層の露出した結晶成長面を起点としてInGa_Nが結晶成長することにより、該第1半導体層上にInGa_N層からなる第2半導体層を形成させ、該基板から該第1及び第2半導体層を分離した半導体基板からなるものであって、

上記基板は、ベース基板上にストライプ状に複数のマスク層を設け、該マスク層間から

50

幅 1 ~ 10 μm で露出した該ベース基板の主面を起点としてアンドープの G a N が結晶成長して上記第 1 半導体層が形成されたものであり、

上記第 2 半導体層は、上記基板における上記第 1 半導体層の主面に対して傾斜したファセットを上記結晶成長面とし、該結晶成長面を起点として I n G a N が結晶成長し、該基板の主面の法線方向に進展するように形成したものである。

【 0 0 1 1 】

本発明の半導体発光素子は、

主面が c 面であり且つ該主面とは異なる結晶成長面が露出した G a N 層からなる第 1 半導体層を有する基板と、

上記基板の上記第 1 半導体層の露出した結晶成長面を起点として I n G a N が結晶成長することにより、該第 1 半導体層上に形成された第 2 半導体層と、

上記第 2 半導体層上にエピタキシャル成長することにより形成された、I n G a N 層からなる量子井戸層と G a N 層からなる障壁層とが交互積層された多重量子井戸層と、
を備えたものであって、

上記基板は、ベース基板上にストライプ状に複数のマスク層を設け、該マスク層間から幅 1 ~ 10 μm で露出した該ベース基板の主面を起点としてアンドープの G a N が結晶成長して上記第 1 半導体層が形成されたものであり、

上記第 2 半導体層は、上記基板における上記第 1 半導体層の主面に対して傾斜したファセットを上記結晶成長面とし、該結晶成長面を起点として I n G a N が結晶成長し、該基板の主面の法線方向に進展するように形成したものである。

【 0 0 1 2 】

本発明の別の半導体発光素子は、

主面が c 面であり且つ該主面とは異なる結晶成長面が露出した G a N 層からなる第 1 半導体層を有する基板における該第 1 半導体層の露出した結晶成長面を起点として I n G a N が結晶成長することにより、該第 1 半導体層上に第 2 半導体層を形成させ、該基板から該第 1 及び第 2 半導体層を分離した半導体基板と、

上記半導体基板の上記第 2 半導体層上にエピタキシャル成長することにより形成された、I n G a N 層からなる量子井戸層と G a N 層からなる障壁層とが交互積層された多重量子井戸層と、
を備えたものであって、

上記基板は、ベース基板上にストライプ状に複数のマスク層を設け、該マスク層間から幅 1 ~ 10 μm で露出した該ベース基板の主面を起点としてアンドープの G a N が結晶成長して上記第 1 半導体層が形成されたものであり、

上記第 2 半導体層は、上記基板における上記第 1 半導体層の主面に対して傾斜したファセットを上記結晶成長面とし、該結晶成長面を起点として I n G a N が結晶成長し、該基板の主面の法線方向に進展するように形成したものである。

【発明の効果】

【 0 0 1 3 】

本発明によれば、基板の第 1 半導体層の c 面の主面とは異なる露出した結晶成長面を起点として、第 1 半導体層を構成する半導体とは異なる半導体をヘテロ成長させ、それによって第 1 半導体層上に第 2 半導体層を形成する、つまり、結晶成長面からの横方向の結晶成長により第 2 半導体層を形成する。このような半導体発光素子の製造方法は従来にはない新規なものである。

【図面の簡単な説明】

【 0 0 1 4 】

【図 1】(a) は構成例 1 及び (b) は構成例 2 のそれぞれの基板の断面図である。

【図 2】(a) は構成例 1 及び (b) は構成例 2 のそれぞれの基板を用いた第 2 半導体層の形成を示す説明図である。

【図 3】第 1 実施形態の基板の断面図及び平面図である。

【図 4】(a) ~ (d) は第 1 実施形態の基板の準備工程を示す説明図である。

10

20

30

40

50

【図5】第1実施形態のInGaNの結晶成長を示す説明図である。

【図6】(a)~(d)は第1実施形態の半導体発光素子の製造工程を示す説明図である。

【図7】第1実施形態の半導体発光素子の断面図である。

【図8】第2実施形態の基板の断面図である。

【図9】第2実施形態の基板の準備工程を示す説明図である。

【図10】GaN結晶を示す模式図である。

【発明を実施するための形態】

【0015】

以下、実施形態について図1~9に基づいて説明する。

10

【0016】

(実施形態の要旨)

本実施形態に係る半導体発光素子Lの製造方法の要旨について図1及び2に基づいて説明する。

【0017】

本実施形態に係る半導体発光素子Lの製造方法では、図1(a)及び(b)に示すような半導体発光素子Lを作り込むための基板10を用いる。なお、図1(a)が構成例1の基板10及び図1(b)が構成例2の基板10をそれぞれ示す。基板10は第1半導体層12を有し、そして、その第1半導体層12は、c面の主面12aとは異なる結晶成長面12bが表面露出している。ここで、本出願において「主面」とは、基板主面或いはそれに平行な半導体層の表面を意味する。

20

【0018】

基板10としては、例えば、ベース基板11上に第1半導体層12が設けられた構成のものが挙げられる。基板10は、ベース基板11と第1半導体層12とが同一の半導体で形成され、全体として単一半導体で形成された構成であってもよい。基板10は、例えば、直径によっても変わるが厚さが0.3~3.0mm、及び直径が50~300mmである。なお、直径50mmの基板10の場合では、1枚の基板10に5000~12000個の半導体発光素子Lを作り込むことができる。

【0019】

ベース基板11としては、例えば、サファイア基板、GaN基板等が挙げられる。これらのうち汎用性の観点からAl₂O₃のコランダム構造の単結晶基板であるサファイア基板が好ましい。ベース基板11としてのサファイア基板の主面は、a面<{11-20}面>、c面<{0001}面>であってもよく、又は他の面方位の結晶面であってもよい。また、サファイア基板の主面は、a軸が主面の法線方向に対して所定の角度(例えば45°や60°、あるいは数度以内の微小角)傾斜したミスカット面であってもよい。つまり、サファイア基板はミスカット基板であってもよい。なお、a面、c面、及びm面は面方位が相互に直交する。

30

【0020】

第1半導体層12としては、例えば、GaN層、InGaN層、AlGaN層、InN層、AlN層等が挙げられる。第1半導体層12の主面12aはc面<{0001}面>である。第1半導体層12の厚さは例えば0.5~10μmである。

40

【0021】

第1半導体層12の主面12aとは異なる表面露出した結晶成長面12bとしては、図1(a)に示す構成例1のように、基板10上に形成された凹部13の側面における第1半導体層12の露出面が挙げられる。この場合、凹部13は、均一な結晶成長面12bが露出するという観点から、基板10上において延びるように形成された凹溝13で構成されていることが好ましい。

【0022】

凹溝13は、側面を有せば、コの字溝であってもよく、V字溝であってもよく、台形溝であってもよい。凹溝13は、例えば、溝開口幅が0.5~10μm、溝深さが0.75

50

～100 μm、及び溝側面の主面12aに対してなす角度が70～120°である。但し、この角度は上記側面における第1半導体層12の露出面からの後述の第2半導体層14を形成する半導体の結晶成長ができればその限りではない。また、凹溝13が底面を有する場合、底面からの半導体の結晶成長を抑制する観点から、溝深さは溝開口幅の1.5倍以上であることが好ましい。

【0023】

凹溝13は、1本だけが形成されていてもよく、また、複数本が相互に間隔をおいて並行に延びるように形成されていてもよい。後者の場合、凹溝13間の間隔は例えば1～100 μmである。

【0024】

凹溝13の側面の結晶成長面12bは、例えば、(11-20)面、(1-100)面、(1-101)面であってもよく、又は他の面方位の結晶面であってもよい。

【0025】

第1半導体層12は、主面12a部分からの結晶成長を阻止して結晶成長面12bのみから結晶成長させる観点から、主面12a部分が結晶成長阻止層15で被覆されていることが好ましい。なお、第1半導体層12の主面12a部分が表面露出している場合には、主面12a部分から結晶成長しない成長条件を選択することにより、主面12a部分からの結晶成長を阻止することができる。

【0026】

結晶成長阻止層15としては、例えば、Si、Ti、Ta、Zr等の酸化物膜や窒化物膜、具体的には、SiO₂膜、SiN_x膜、SiO_{1-x}N_x膜、TiO₂膜、ZrO₂膜等が挙げられる。結晶成長阻止層15の厚さは例えば0.01～3 μmである。かかる結晶成長阻止層15は、例えば、真空蒸着、スパッタリング、CVD (Chemical Vapor Deposition) 等の方法により形成することができる。なお、結晶成長阻止層15を単一層で構成してもよく、また、複数層で構成してもよい。

【0027】

凹溝13及び結晶成長阻止層15を有する上記構成例1の基板10は、ベース基板11上に第1半導体層12を結晶成長させ、その上に結晶成長阻止層15を形成した後、凹溝13形成予定部分だけが開口部となるフォトレジストのパターニング形成を行い、フォトレジストをエッチングレジストとして結晶成長阻止層15及び第1半導体層12を反応性イオンエッチング (Reactive Ion Etching: RIE) 等のドライエッチング或いはウェットエッチングをすることにより作製することができる。

【0028】

第1半導体層12の主面12aとは異なる表面露出した結晶成長面12bとしては、図1(b)に示す構成例2のように、基板10上に結晶成長して形成された、各々、断面三角形の複数の突条17によって構成された第1半導体層12の主面12aに対して傾斜したファセットが挙げられる。なお、この場合、第1半導体層12の主面12a、つまり、第1半導体層12表面は、複数の突条17の頂部を含む平面である。

【0029】

ファセットの結晶成長面12bは、例えば、(11-22)面であってもよく、又は他の面方位の結晶面であってもよい。

【0030】

断面三角形の複数の突条17によって構成された第1半導体層12を有する基板10は、ベース基板11上にストライプ状に複数のマスク層18を設け、マスク層18間から露出したベース基板11の主面を起点として第1半導体層12を構成する半導体を結晶成長させることにより作製することができる。

【0031】

マスク層18としては、例えば、Si、Ti、Ta、Zr等の酸化物膜や窒化物膜、具体的には、SiO₂膜、SiN_x膜、SiO_{1-x}N_x膜、TiO₂膜、ZrO₂膜等が挙げられる。マスク層18は、厚さが例えば0.01～3 μm、及び幅が1～10 μmで

10

20

30

40

50

ある。マスク層 18 間の間隔、つまり、ベース基板 11 の露出幅は例えば $1 \sim 10 \mu\text{m}$ である。かかるマスク層 18 は、例えば、真空蒸着、スパッタリング、CVD (Chemical Vapor Deposition) 等の方法により形成することができる。なお、マスク層 18 を単一層で構成してもよく、また、複数層で構成してもよい。

【0032】

本実施形態に係る半導体発光素子 L の製造方法では、図 1 (a) 及び (b) にそれぞれ対応して図 2 (a) 及び (b) に示すように、基板 10 の第 1 半導体層 12 の露出した結晶成長面 12b を起点として、第 1 半導体層 12 を構成する半導体とは異なる半導体を結晶成長させることにより、第 1 半導体層 12 上に第 2 半導体層 14 を形成する。

【0033】

第 1 半導体層 12 を構成する半導体とは異なる半導体で構成される第 2 半導体層 14 としては、例えば、InGa_N層、AlGa_N層等が挙げられる。第 2 半導体層 14 の厚さは例えば $2 \sim 20 \mu\text{m}$ である。なお、構成例 1 の場合、第 2 半導体層 14 の形成後に凹溝 13 に空洞が残ってもよい。また、第 2 半導体層 14 は、ファセット等により表面が平坦化されていない場合は研磨などによって平坦化することが好ましい。

【0034】

以上の本実施形態に係る半導体発光素子 L の製造方法によれば、基板 10 の第 1 半導体層 12 の主面 12a とは異なる表面露出した結晶成長面 12b を起点として、第 1 半導体層 12 を構成する半導体とは異なる半導体をヘテロ成長させ、それによって第 1 半導体層 12 上に第 2 半導体層 14 を形成する、つまり、結晶成長面 12b からの横方向の結晶成長により第 2 半導体層 14 を形成する。このような半導体発光素子 L の製造方法は従来にない新規なものである。

【0035】

そして、このようにして得られた第 2 半導体層 14 が結晶成長した基板 10 を半導体発光素子用基板として用いることができる。この場合、成長モードによって表面が平坦化されていない場合は研磨などによって平坦化することによりテンプレートとすることができる。そして、その上に発光層を成長させ、さらに電極を設けることにより半導体発光素子 L を製造することができる。また、基板 10 から第 1 及び第 2 半導体層 12, 14 又は第 2 半導体層 14 を分離した半導体基板を半導体発光素子用基板として用い、その上に発光層を成長させ、さらに電極を設けることにより半導体発光素子 L を製造することもできる。

【0036】

(第 1 実施形態)

第 1 実施形態に係る具体的な半導体発光素子 L の製造方法について説明する。

【0037】

なお、以下の説明において、半導体層の形成方法としては、有機金属気相成長法 (Metal Organic Vapor Phase Epitaxy: MOVPE)、分子線エピタキシ法 (Molecular Beam Epitaxy: MBE)、ハイドライド気相成長法 (Hydride Vapor Phase Epitaxy: HVPE) が挙げられるが、これらのうち有機金属気相成長法が最も一般的であることから、有機金属気相成長法を利用した半導体層の形成方法について説明する。

【0038】

半導体層の形成に用いられる MOVPE 装置は、大きくは基板搬送系、基板加熱系、ガス供給系、及びガス排気系から構成され、全て電子制御されている。基板加熱系は、熱電対及び抵抗加熱ヒータ、その上に設けられた炭素製あるいは SiC 製のサセプタで構成される。サセプタの上に基板をセットした石英トレイが搬送され、半導体層の成長が行われる。これらの基板加熱系は水冷機構を備えた石英製の二重管内あるいはステンレス製の反応容器内に設置され、その二重管あるいは反応容器内にキャリアガス及び各種原料ガスが供給される。特にステンレス反応容器を使う場合は、基板上に層流のガスの流れを実現するために、石英製のフローチャネルを用いる。

【0039】

キャリアガスとしては、例えば、 H_2 、 N_2 が挙げられる。V族元素供給源としては、例えば、 NH_3 が挙げられる。III族元素供給源としては、例えば、トリメチルガリウム(TMG)、トリメチルインジウム(TMI)、トリメチルアルミニウム(TMA)等が挙げられる。n型ドーピング元素供給源としては、例えば、 SiH_4 (シラン)、 Si_2H_6 (ジシラン)、 GeH_4 (ゲルマン)等が挙げられる。p型ドーピング元素供給源としては、例えば、 Cp_2Mg (ビスシクロペンタジエニルマグネシウム)が挙げられる。

【0040】

<基板の準備>

以下のようにして、図3に示すような凹溝13の側面に主面12aとは異なる結晶成長面12bが露出したu-GaN層12を有する基板10を調製準備する。

10

【0041】

- ベース基板の準備 -

第1実施形態に係る半導体発光素子Lの製造方法では、ベース基板11として主面が(11-20)面(a面)又は(0001)面(c面)であるサファイア基板11を準備する。

【0042】

- u-GaN層の形成 -

まず、サファイア基板11を石英トレイ上にセットした後、サファイア基板11を1050~1150に加熱すると共に反応容器内の圧力を10k~100kPaとし、また、反応容器内に設置したフローチャネル内にキャリアガスとして H_2 を流通させ、その状態を数分間保持することによりサファイア基板11をサーマルクリーニングする。

20

【0043】

次いで、サファイア基板11の温度を1050~1150とすると共に反応容器内の圧力を10k~100kPaとし、また、反応容器内にキャリアガス H_2 を10L/minの流量で流通させながら、そこにV族元素供給源(NH_3)及びIII族元素供給源1(TMG)を、それぞれの供給量が0.1~5L/min、及び50~150 $\mu\text{mol/min}$ となるように流す。

【0044】

このとき、図4(a)に示すように、サファイア基板11上にアンドープのGaNが結晶成長し、サファイア基板11上に第1半導体層12として主面12aがc面であるu-GaN層12(アンドープGaN層)が形成される。なお、u-GaN層12を形成させる前に、サファイア基板11上に厚さ20~30nm程度の低温バッファ層を形成することが好ましい。

30

【0045】

- SiO_2 膜の形成 -

続いて、図4(b)に示すように、u-GaN層12上に、例えば、真空蒸着、スパッタリング、CVD(Cheical Vapor Deposition)等の方法により、結晶成長阻止層15として SiO_2 膜15を形成する。

【0046】

- 凹溝の形成 -

そして、図4(c)に示すように、 SiO_2 膜15上に、凹溝形成予定部分だけが開口部となるフォトレジスト16のパターニング形成を行い、図4(d)に示すように、フォトレジスト16をエッチングレジストとして SiO_2 膜15及びu-GaN層12を反応性イオンエッチング(Reactive Ion Etching: RIE)等のドライエッチング或いはウェットエッチングをすることにより、複数の断面コの字状の凹溝13を相互に間隔をおいて並列して配設されるように形成した後、フォトレジスト16を除去する。

40

【0047】

凹溝13の延びる方向としては、例えば、u-GaN層12のm軸方向或いはa軸方向が挙げられる。前者の場合、凹溝13の側面に表面露出するu-GaN層12は(11-20)面となり、後者の場合、凹溝13の側面に表面露出するu-GaN層12は(1-

50

100)面となる。そして、これらの(11-20)面或いは(1-100)面が結晶成長面12bとなる。

【0048】

<半導体層の形成>

- u-InGa_N層の形成 -

上記で準備した基板10をu-GaN層12側が上方を向くように石英トレイ上にセットした後、基板10を700~1000 に加熱すると共に反応容器内の圧力を10k~100kPaとし、また、反応容器内に設置したフローチャネル内にキャリアガスとしてH₂を流通させ、その状態を数分間保持することにより基板10をサーマルクリーニングする。

10

【0049】

次いで、基板10の温度を1050~1150 とすると共に反応容器内の圧力を10k~100kPaとし、また、反応容器内にキャリアガスH₂を10L/minの流量で流通させながら、そこにV族元素供給源(NH₃)、III族元素供給源1(TM_G)、及びIII族元素供給源2(TM_I)を、それぞれの供給量が0.5~20L/min、10~150μmol/min、及び10~150μmol/minとなるように流す。

【0050】

このとき、図5に示すように、u-GaN層12の主面12a部分はSiO₂膜15で表面被覆されているためInGa_Nの結晶成長は起こらないが、一方、表面露出したu-GaN層12の結晶成長面12bには、そこを起点としてアンドープのInGa_Nがヘテロエピタキシャル成長し、その結晶成長が主面12aの法線方向に進展し、図6(a)に示すように、u-GaN層12上に第2半導体層14として成長方向がc軸であるu-InGa_N層14(アンドープInGa_N層)が形成される。

20

【0051】

従来、Ga_Nのc面を起点としてInGa_Nを結晶成長させた場合、In組成にもよるが、In組成10%のInGa_Nは厚さが500nm程度でも欠陥が非常に多く、表面平坦性は劣悪であった。しかしながら、上記のようにu-GaN層12の主面12aとは異なる結晶成長面12bを起点としてInGa_Nをヘテロエピタキシャル成長させることにより、主面12aの法線方向に厚さ10μm以上のu-InGa_N層14を形成させることができる。

30

【0052】

また、上記従来の方法では、InGa_Nは、主面にGa_NとInGa_Nとの格子定数の相異により生じる転位が非常に多く現れ、また、表面平坦性に乏しいものであった。しかしながら、上記のようにu-GaN層12の主面12aとは異なる結晶成長面12bを起点としてInGa_Nをヘテロエピタキシャル成長させることにより、転位のうち主面方向に延びるものが少なく、従って、主面に現れる転位が少ない。

【0053】

なお、u-GaN層12上にu-InGa_N層14ではなく、n型のInGa_N層を形成してもよい。

【0054】

- n型InGa_N層の形成 -

まず、ファセット構造が残ってu-InGa_N層14の表面が平坦でない場合には、u-InGa_N層14を形成したベース基板11を一旦反応容器から取り出して表面研磨等の処理を施し、それによって表面を平坦化して結晶の再成長が可能な状態にする。

40

【0055】

そして、反応容器内の圧力を10k~100kPaとし、また、反応容器内にキャリアガスH₂を5~15L/min(以下、ガス流量は基準状態(0、1気圧)での値とする)の流量で流通させながら、そこにV族元素供給源(NH₃)、III族元素供給源1(TM_G)、III族元素供給源2(TM_I)、及びn型ドーピング元素供給源(SiH₄)を、それぞれの供給量が0.5~20L/min、10~150μmol/min、10

50

～150 μmol/min、及び5～20 μmol/minとなるように流す。

【0056】

このとき、図6(b)に示すように、u-InGaN層14に連続してn型InGaNが、u-InGaN層14と同様、主面がc面となるようにエピタキシャル成長して上層側のn型InGaN層21が形成される。上層側のn型InGaN層21の層厚さは約2～10 μmである。

【0057】

なお、u-GaN層12上にu-InGaN層14ではなく、n型のInGaN層を形成した場合には、この層の形成は必ずしも必要ではない。

【0058】

- 多重量子井戸層の形成 -

基板10の温度を650～800 程度とすると共に反応容器内の圧力を10k～100kPaとし、また、反応容器内にキャリアガスN₂を5～15L/minの流量で流通させながら、そこにV族元素供給源(NH₃)、III族元素供給源1(TM₁G)、及びIII族元素供給源2(TM₂I)を、それぞれの供給量が0.1～5L/min、5～15 μmol/min、及び2～30 μmol/minとなるように流す。このとき、n型InGaN層21に連続してInGaNが、n型InGaN層21及びu-InGaN層14と同様、主面がc面となるようにエピタキシャル成長してInGaN層22a(井戸層)が形成される。InGaN層22aの層厚さは1～10nmである。

【0059】

次いで、V族元素供給源(NH₃)、及びIII族元素供給源(TM₁G)を、それぞれの供給量が0.1～5L/min、及び5～15 μmol/minとなるように流す。このとき、InGaN層22aに連続してGaNが、InGaN層22a、n型InGaN層21、及びu-InGaN層14と同様、主面がc面となるようにエピタキシャル成長してGaN層22b(障壁層)が形成される。GaN層22bの層厚さは5～20nmである。

【0060】

そして、上記と同様の操作を交互に繰り返し、図6(c)に示すように、InGaN層22aとGaN層22bとを交互に形成することにより多重量子井戸層22を構成する。なお、多重量子井戸層22の発光波長はInGaN層22aのInN混晶比に依存し、InN混晶比が高いほど発光波長は長波長となる。

【0061】

なお、活性層内から後述のp型GaN層23への電流リークを防ぐために活性層形成後にp型AlGaN層からなる電流ブロック層を挿入してもよい。

【0062】

- p型GaN層の形成 -

基板10の温度を900～1100 とすると共に反応容器内の圧力を10k～100kPaとし、また、反応容器内にキャリアガスのH₂を5～15L/minの流量で流通させながら、そこにV族元素供給源(NH₃)、III族元素供給源(TM₁G)、及びp型ドーピング元素供給源(Cp₂Mg)を、それぞれの供給量0.1～5L/min、50～150 μmol/min、及び0.03～30 μmol/min流す。

【0063】

このとき、図6(d)に示すように、多重量子井戸層22に連続してGaNがエピタキシャル成長してp型GaN層23が形成される。p型GaN層23の層厚さは約100nmである。

【0064】

なお、p型GaN層23をドーピング元素の濃度が相異なる複数の層で構成してもよい。

【0065】

< 半導体発光素子の形成 >

10

20

30

40

50

図7に示すように、半導体層を積層形成した基板10を部分的に反応性イオンエッチングすることによりn型InGa_N層21を露出させた後、真空蒸着、スパッタリング、CVD (Chemical Vapor Deposition) 等の方法によりn型InGa_N層21上にn型電極24及びp型Ga_N層23上にp型電極25をそれぞれ形成する。

【0066】

ここで、n型電極24の電極材料としては、例えば、Ti/Al、Ti/Al/Mo/Au、Hf/Au等の積層構造、あるいは合金等が挙げられる。p型電極25としては、例えば、Pd/Pt/Au、Ni/Au、Pd/Mo/Au等の積層構造、あるいは合金等、またはITO (酸化インジウム錫) などの酸化物系透明導電材料が挙げられる。

【0067】

そして、基板10を劈開することにより矩形板状の各半導体発光素子Lに分断する。各半導体発光素子Lは、約300×300μmである。

【0068】

以上のようにして製造した半導体発光素子Lは、主面12aとは異なる結晶成長面12bが露出したu-GaN層12を有する基板10と、その基板10のu-GaN層12の露出した結晶成長面12bを起点として、InGa_Nが結晶成長することによりu-GaN層12上に形成されたu-InGa_N層14とを備えたものとなり、例えばGa_N系発光ダイオードやGa_N系半導体レーザとして使用される。また、基板10からu-InGa_N層14を分離してInGa_N基板とし、その上に半導体層を作り込んで半導体発光素子Lを構成することもできる。

【0069】

以上のようにして製造された半導体発光素子Lは、ピエゾ効果低減に有利な主面がc面であるu-InGa_N層14及びn型InGa_N層21を有しているので、ピエゾ効果に起因する発光効率の低下を抑止することができる。特に、多重量子井戸層22がInGa_N層22aのIn_N混晶比の高い緑色発光層(発光波長約520nmの発光層)である場合、ピエゾ分極による影響を強く受けるので、顕著な効果を得ることができる。

【0070】

(第2実施形態)

第2実施形態に係る具体的な半導体発光素子Lの製造方法について説明する。第2実施形態では、半導体層の形成工程及び半導体発光素子Lの形成工程が実施形態1と同一であるので、それらの説明を省略し、基板10の準備工程のみを説明する。

【0071】

<基板の準備>

以下のようにして、図8に示すような基板10表面の突条17のファセットが主面12aとは異なる結晶成長面12bとして露出したu-GaN層12を有する基板10を調製準備する。

【0072】

- ベース基板の準備 -

第2実施形態に係る半導体発光素子Lの製造方法では、ベース基板として主面が(001)面(c面)であるGa_N基板11を準備する。

【0073】

- マスク層の形成 -

まず、図9に示すように、Ga_N基板11上に、例えば、真空蒸着、スパッタリング、CVD (Chemical Vapor Deposition) 等の方法により、ストライプ状に複数のマスク層18としてSiO₂膜18を形成する。

【0074】

ストライプ状のSiO₂膜18の延びる方向としては、例えば、Ga_N基板11のm軸方向或いはa軸方向が挙げられる。

【0075】

- ファセットの形成 -

10

20

30

40

50

そして、マスク層 18 を設けた GaN 基板 11 をマスク層 18 が上方を向くように石英トレイ上にセットした後、GaN 基板 11 を 1050 ~ 1150 に加熱すると共に反応容器内の圧力を 10 k ~ 100 kPa とし、また、反応容器内に設置したフローチャンネル内にキャリアガスとして H₂ を流通させ、その状態を数分間保持することにより GaN 基板 11 をサーマルクリーニングする。

【0076】

次いで、GaN 基板 11 の温度を 900 ~ 1050 とすると共に反応容器内の圧力を 10 k ~ 100 kPa とし、また、反応容器内にキャリアガス H₂ 及び N₂ をそれぞれ 5 ~ 10 L/min の流量で流通させながら、そこに V 族元素供給源 (NH₃) 及び III 族元素供給源 1 (TMG) を、それぞれの供給量が 0.1 ~ 5 L/min、及び 50 ~ 150 μmol/min となるように流す。なお、結果的にファセットが形成されれば、上記結晶成長条件でなくてもよい。

10

【0077】

このとき、マスク層 18 間から露出した GaN 基板 11 を起点として GaN が結晶成長し、GaN 基板 11 上に、第 1 半導体層 12 として、各々、断面三角形の複数の突条 17 によって構成された主面 12a が c 面である u-GaN 層 12 が形成される。そして、各突条 17 の主面 12a に対して傾斜したファセットが結晶成長面 12b となる。例えば、ストライプ状の SiO₂ 膜 18 の伸びる方向が GaN 基板 11 の m 軸方向の場合、各突条 17 も同じ方向に伸びるように形成され、ファセットは (11 - 22) 面となる。

【産業上の利用可能性】

20

【0078】

本発明は、半導体発光素子の製造方法、並びにそれによって得られる半導体発光素子用基板及び半導体発光素子について有用である。

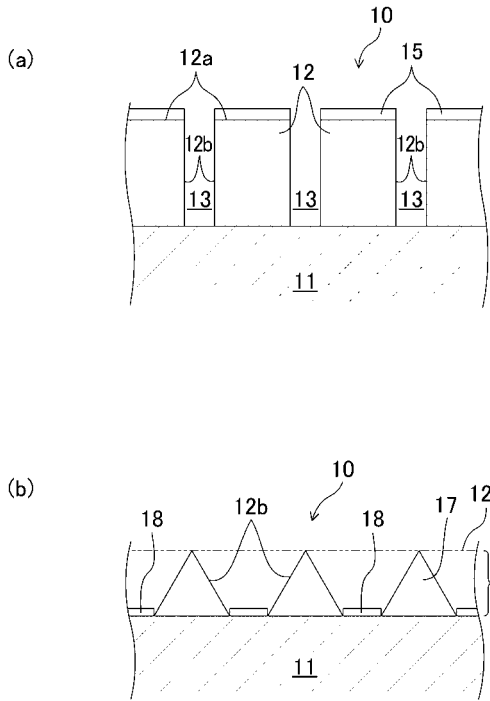
【符号の説明】

【0079】

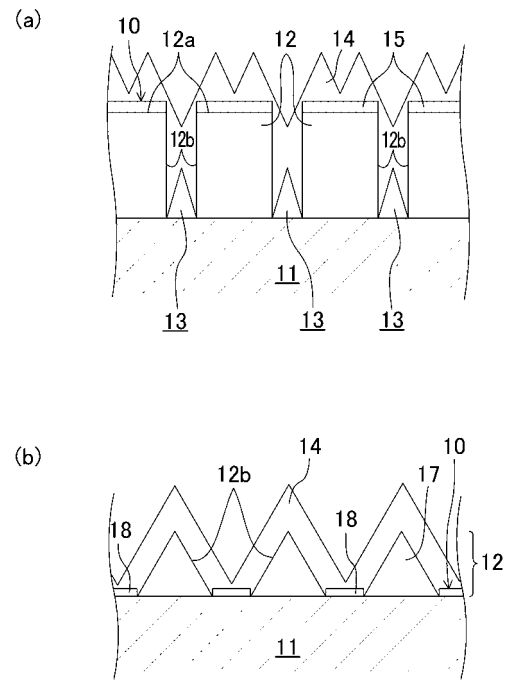
- L 半導体発光素子
- 10 基板
- 11 ベース基板 (サファイア基板、GaN 基板)
- 12 第 1 半導体層 (u-GaN 層)
- 12a 主面
- 12b 結晶成長面
- 13 凹部 (凹溝)
- 14 第 2 半導体層 (u-InGaN 層)
- 15 結晶成長阻止層 (SiO₂ 膜)
- 22 多重量子井戸層
- 22a InGaN 層 (量子井戸層)
- 22b GaN 層 (障壁層)

30

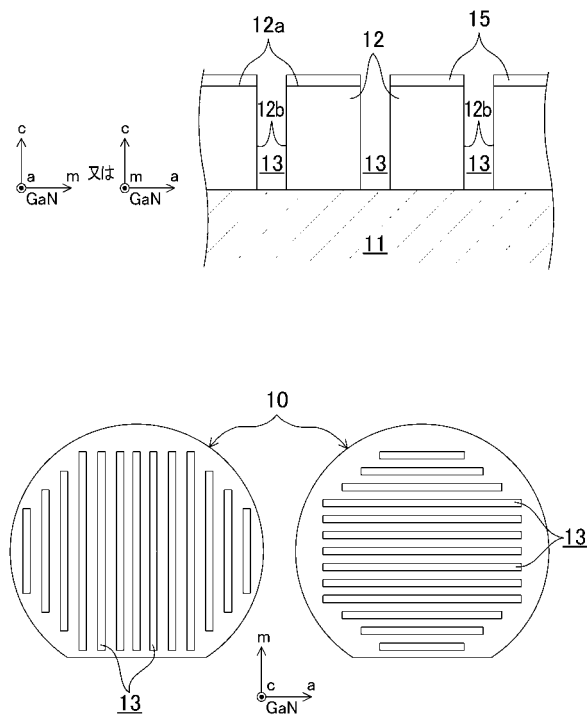
【 図 1 】



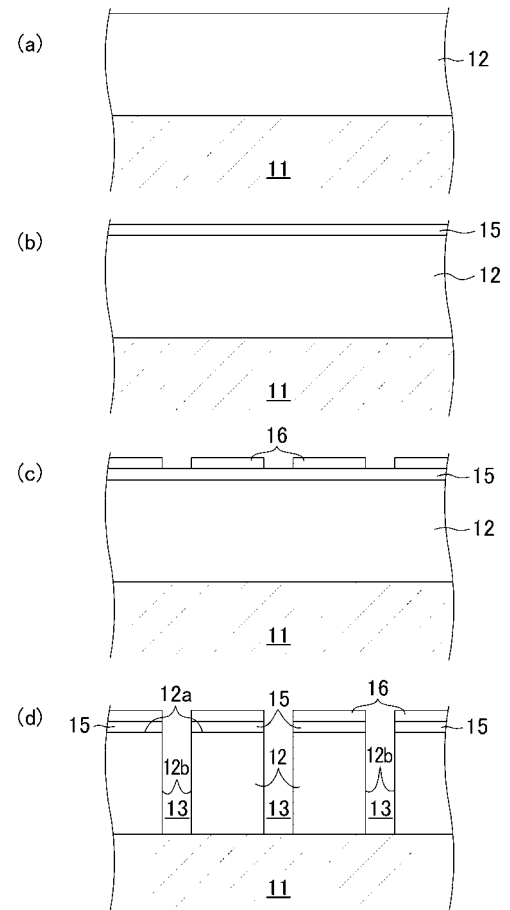
【 図 2 】



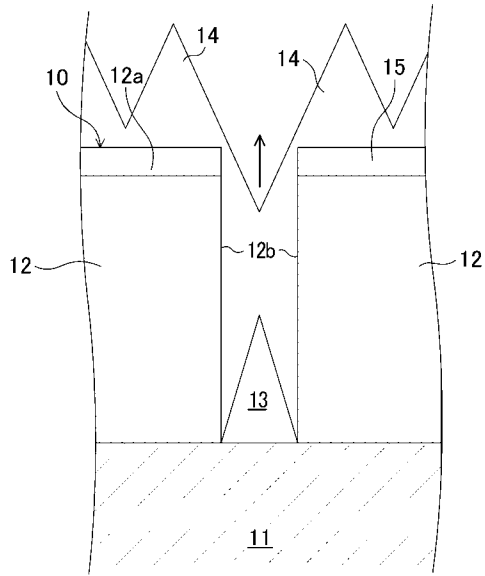
【 図 3 】



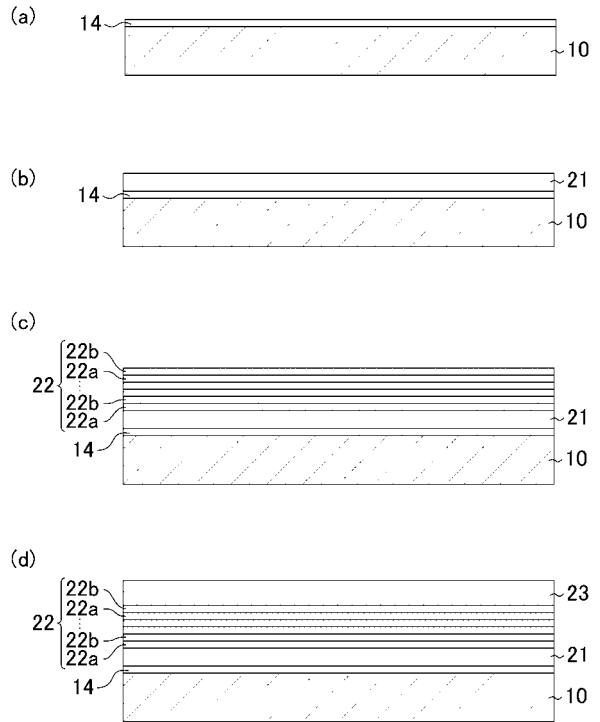
【 図 4 】



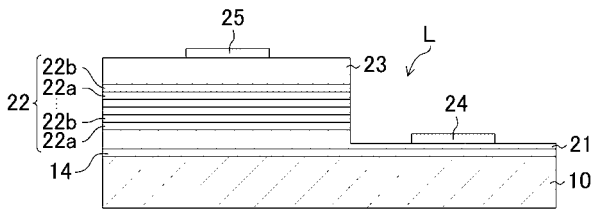
【 図 5 】



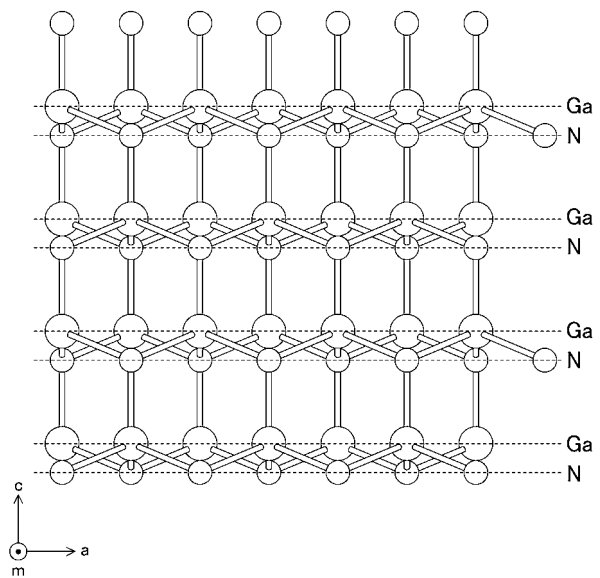
【 図 6 】



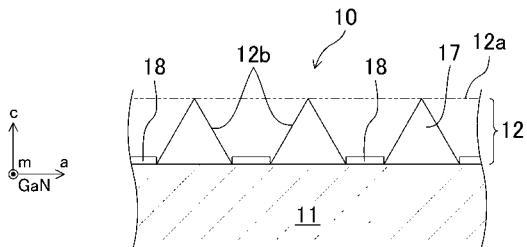
【 図 7 】



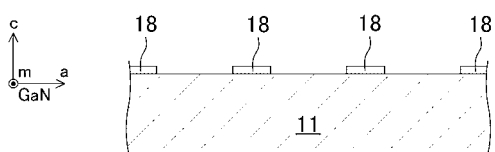
【 図 10 】



【 図 8 】



【 図 9 】



フロントページの続き

- (74)代理人 100117710
弁理士 原田 智雄
- (74)代理人 100121728
弁理士 井関 勝守
- (74)代理人 100124671
弁理士 関 啓
- (74)代理人 100131060
弁理士 杉浦 靖也
- (72)発明者 只友 一行
山口県宇部市常盤台2 - 16 - 1 国立大学法人 山口大学内
- (72)発明者 岡田 成仁
山口県宇部市常盤台2 - 16 - 1 国立大学法人 山口大学内

審査官 下村 一石

- (56)参考文献 特開2005 - 235911 (JP, A)
特開2001 - 267692 (JP, A)
特開2006 - 120841 (JP, A)
特開2003 - 069159 (JP, A)
特開2003 - 115636 (JP, A)
特開2001 - 345266 (JP, A)
特開2003 - 051636 (JP, A)
特開2008 - 063221 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L33/00 - 33/64

H01S 5/00 - 5/50