

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5474488号
(P5474488)

(45) 発行日 平成26年4月16日 (2014. 4. 16)

(24) 登録日 平成26年2月14日 (2014. 2. 14)

(51) Int. Cl.

H02M 3/155 (2006.01)

F I

H02M 3/155 W
H02M 3/155 C

請求項の数 4 (全 13 頁)

(21) 出願番号 特願2009-249308 (P2009-249308)
(22) 出願日 平成21年10月29日 (2009. 10. 29)
(65) 公開番号 特開2011-97744 (P2011-97744A)
(43) 公開日 平成23年5月12日 (2011. 5. 12)
審査請求日 平成24年9月11日 (2012. 9. 11)

(73) 特許権者 304028726
国立大学法人 大分大学
大分県大分市大字旦野原 700番地
(74) 代理人 100074550
弁理士 林 實
(72) 発明者 西嶋 仁浩
大分市大字旦野原 700番地 国立大学法
人大分大学工学部内
(72) 発明者 阿部 孔介
神奈川県足柄上郡中井町境 781番地 日
立コンピュータ機器株式会社内

審査官 松本 泰典

最終頁に続く

(54) 【発明の名称】 DC-DCコンバータ

(57) 【特許請求の範囲】

【請求項 1】

直流電圧を異なった直流電圧に変換する DC - DC コンバータであって、
第 1 のスイッチングトランジスタ、第 1 のコンデンサ、第 1 のインダクタ、第 2 のコン
デンサの順に直列接続された第 1 直列回路部分と、
前記第 1 直列回路部分における前記第 1 のコンデンサ、前記第 1 のインダクタに並列に
接続される第 2 直列回路部分であって、第 2 のスイッチングトランジスタ、第 2 のインダ
クタの順に直列接続された前記第 2 直列回路部分とを有しており、
前記第 1 のインダクタと、前記第 2 のインダクタとは、互いに磁気結合してカップルド
インダクタを構成し、
前記第 1 直列回路部分と前記第 2 直列回路部分とから構成される回路を複数並列接続し

、
当該回路に含まれる複数のインダクタのうち少なくとも 2 つが互いに磁気結合してカッ
プルドインダクタを構成することを特徴とする DC - DC コンバータ。

【請求項 2】

直流電圧を異なった直流電圧に変換する DC - DC コンバータであって、
第 1 のスイッチングトランジスタ、第 1 のコンデンサ、第 1 のインダクタ、第 2 のコン
デンサの順に直列接続された第 1 直列回路部分と、
前記第 1 直列回路部分における前記第 1 のコンデンサ、前記第 1 のインダクタに並列に
接続される第 2 直列回路部分であって、第 2 のスイッチングトランジスタ、第 3 のコンデ

ンサ、第2のインダクタの順に直列接続された前記第2直列回路部分と

前記第2直列回路部分における前記第3のコンデンサ、前記第2のインダクタに並列に接続される第3直列回路部分であって、第3のスイッチングトランジスタ、第3のインダクタの順に直列接続された前記第3直列回路部分とを有しており、

前記第1から第3のインダクタのうち少なくとも2つが互いに磁気結合してカップルドインダクタを構成し、

前記第1直列回路部分と、前記第2直列回路部分、前記第3直列回路部分とから構成される回路を複数並列接続し、

当該回路に含まれる複数のインダクタのうち少なくとも2つが互いに磁気結合してカップルドインダクタを構成することを特徴とするDC-DCコンバータ。

10

【請求項3】

直流電圧を異なった直流電圧に変換するDC-DCコンバータであって、

第1のスイッチングトランジスタ、第1のコンデンサ、第1のインダクタ、第2のコンデンサの順に直列接続された第1直列回路部分と、

前記第1直列回路部分における前記第1のコンデンサ、前記第1のインダクタに並列に接続される第2直列回路部分であって、第2のスイッチングトランジスタ、第3のコンデンサ、第2のインダクタの順に直列接続された前記第2直列回路部分と

前記第2直列回路部分における前記第3のコンデンサ、前記第2のインダクタに並列に接続される第3直列回路部分であって、第3のスイッチングトランジスタ、第4のコンデンサ、第3のインダクタの順に直列接続された前記第3直列回路部分と、

20

前記第3直列回路部分における前記第4のコンデンサ、前記第3のインダクタに並列に接続される第4直列回路部分であって、第4のスイッチングトランジスタ、第4のインダクタの順に直列接続された前記第4直列回路部分とを有しており、

前記第1から第4のインダクタのうち少なくとも2つが互いに磁気結合してカップルドインダクタを構成し、

前記第1直列回路部分と、前記第2直列回路部分、前記第3直列回路部分、前記第4直列回路部分とから構成される回路を複数並列接続し、

当該回路に含まれる複数のインダクタのうち少なくとも2つが互いに磁気結合してカップルドインダクタを構成することを特徴とするDC-DCコンバータ。

30

【請求項4】

前記スイッチングトランジスタは、MOSFETであることを特徴とする請求項1から3のいずれか1項に記載のDC-DCコンバータ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、DC-DCコンバータに関し、特に電力損失の低減が可能なDC-DCコンバータに関する。

【背景技術】

【0002】

近年、マイクロプロセッサなどのLSIにおいては、駆動電圧、駆動電流の低電圧大電流化が進んでいる。CPU等においては、最大消費電流が100Aに達しているものもある。これらの低電圧大電流を必要とするLSIに電力を供給するために、電源の電圧を低電圧に変換し大電流出力を可能とするDC-DCコンバータが採用されている。

40

スイッチング損失の少ないDC-DCコンバータとして、「多相式のスイッチングコンバータとその制御方法」(特許文献1)が提案されている。

特許文献1に記載されたDC-DCコンバータは、追加したコンデンサ C_i を、第1の降圧形コンバータの第1メインスイッチング素子 S_a に直列接続し、この接続点に第2の降圧形コンバータの入力正側端子を接続する。この構成により、コンデンサ C_i が入力電源電圧 E_i を半分に分圧するため、見かけ上、半分の入力電圧で各コンバータが動作しているように作用する。これにより、スイッチング損失が低減するとしている。

50

一方で近年、特許文献2に記載されているように、共通の磁心に複数の巻き線を巻きつけた一対のカップルドインダクタを用いたDC-DCコンバータが提案されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2006-223088号公報

【特許文献2】米国特許第6362986号明細書

【発明の概要】

【発明が解決しようとする課題】

【0004】

第1の課題

しかしながら、特許文献2に記載のカップルドインダクタを用いたDC-DCコンバータ(以下、「カップルドインダクタコンバータ」という)においては、定常状態でもトランス偏磁が発生してしまうという問題点があった。

第2の課題

一方で、特許文献1に記載のDC-DCコンバータにおいては、追加したコンデンサC_iの影響により、回路起動時に各回路部分を通る電流にアンバランスが生じ、起ち上がり(定常状態に至ること)が遅れるという現象が確認されている。CPU等の性能上は、可能な限り起動時の電流のアンバランスが小さく、起ち上がりが早いのが好ましい。さらに、インダクタを通る電流が大きく振れるために消費電力が大きくなり、回路を構成するMOSFETに高い負荷がかかるという問題があった。

【0005】

本発明は、このような実情に鑑みてなされたものであり、カップルドインダクタを用いたDC-DCコンバータであって、定常状態にトランス偏磁が発生しないようなDC-DCコンバータを提供しようとするものである。また一方で、回路起動時に電流のアンバランスが小さく、起ち上がりが早いDC-DCコンバータを提供しようとするものである。

【課題を解決するための手段】

【0006】

本発明の課題は、下記の各発明によって解決することができる。

即ち、本発明は直流電圧を異なった直流電圧に変換するDC-DCコンバータであって、第1のスイッチングトランジスタ、第1のコンデンサ、第1のインダクタ、第2のコンデンサの順に直列接続された第1直列回路部分と、前記第1直列回路部分における前記第1のコンデンサ、前記第1のインダクタに並列に接続される第2直列回路部分であって、第2のスイッチングトランジスタ、第2のインダクタの順に直列接続された第2直列回路部分とを有しており、前記第1のインダクタと、前記第2のインダクタとは、互いに磁気結合してカップルドインダクタを構成することを特徴とするDC-DCコンバータを提供するものである。

【0007】

本発明は、また、直流電圧を異なった直流電圧に変換するDC-DCコンバータであって、第1のスイッチングトランジスタ、第1のコンデンサ、第1のインダクタ、第2のコンデンサの順に直列接続された第1直列回路部分と、前記第1直列回路部分における前記第1のコンデンサ、前記第1のインダクタに並列に接続される第2直列回路部分であって、第2のスイッチングトランジスタ、第3のコンデンサ、第2のインダクタの順に直列接続された第2直列回路部分と前記第2直列回路部分における前記第3のコンデンサ、前記第2のインダクタに並列に接続される第3直列回路部分であって、第3のスイッチングトランジスタ、第3のインダクタの順に直列接続された第3直列回路部分とを有しており、前記第1から第3のインダクタのうち少なくとも2つが互いに磁気結合してカップルドインダクタを構成することを特徴とするDC-DCコンバータを提供するものである。

【0008】

本発明は、また、直流電圧を異なった直流電圧に変換するDC-DCコンバータであっ

10

20

30

40

50

て、第1のスイッチングトランジスタ、第1のコンデンサ、第1のインダクタ、第2のコンデンサの順に直列接続された第1直列回路部分と、前記第1直列回路部分における前記第1のコンデンサ、前記第1のインダクタに並列に接続される第2直列回路部分であって、第2のスイッチングトランジスタ、第3のコンデンサ、第2のインダクタの順に直列接続された第2直列回路部分と前記第2直列回路部分における前記第3のコンデンサ、前記第2のインダクタに並列に接続される第3直列回路部分であって、第3のスイッチングトランジスタ、第4のコンデンサ、第3のインダクタの順に直列接続された第3直列回路部分と、前記第3直列回路部分における前記第4のコンデンサ、前記第3のインダクタに並列に接続される第4直列回路部分であって、第4のスイッチングトランジスタ、第4のインダクタの順に直列接続された第4直列回路部分とを有しており、前記第1から第4のインダクタのうち少なくとも2つが互いに磁気結合してカップルドインダクタを構成することを特徴とするDC-DCコンバータを提供するものである。

10

【0009】

本発明のDC-DCコンバータにおいて、前記第1直列回路部分と第2直列回路部分とから構成される回路を複数並列接続し、当該回路に含まれる複数のインダクタのうち少なくとも2つが互いに磁気結合してカップルドインダクタを構成するようにしてもよい。

あるいは、本発明のDC-DCコンバータにおいて、前記第1直列回路部分と、前記第2直列回路部分、第3直列回路部分、第4直列回路部分のうち1以上の回路部分とから構成される回路を複数並列接続し、当該回路に含まれる複数のインダクタのうち少なくとも2つが互いに磁気結合してカップルドインダクタを構成することとしてもよい。

20

本発明のDC-DCコンバータにおいて、前記スイッチングトランジスタは、MOSFETであることを特徴とする。

【0010】

このように構成された本発明のDC-DCコンバータは、カップルドインダクタを用いたDC-DCコンバータでありながら、定常状態にトランス偏磁が発生しないものである。

一方で、上記の本発明のDC-DCコンバータは、初動時におけるインダクタ L_1 、 L_2 に流れる電流の変動を抑制するとともに起ち上がりを早めることができ、また、全スイッチングトランジスタの過負荷を抑えることができる。また、励磁電流の増加に伴うスイッチの電力損失の増大を防いで、スイッチの破損を防ぐことができる。

30

【発明の効果】

【0011】

以上説明したように、本発明によれば、カップルドインダクタを用いたDC-DCコンバータにおいて、定常状態にトランス偏磁が発生しないことを特徴とするDC-DCコンバータが提供される。また、本発明の別の側面によれば、回路起動時に電流のアンバランスが小さく、起ち上がりが早いDC-DCコンバータが提供される。

また、励磁電流の増加に伴うスイッチの電力損失の増大を防いで、スイッチの破損を防ぐことができる。

【図面の簡単な説明】

【0012】

40

【図1】本発明の一実施形態に係るDC-DCコンバータの構成を示す回路図である。

【図2】従来のコンバータ回路図と本発明のコンバータ回路図及びシミュレーション結果を表した図である。

【図3】コンデンサ C_1 を削除しカップルドインダクタを備えた回路と、本発明の回路の回路図、及び、それぞれの回路におけるシミュレーション結果を示した図である。

【図4】 $T_1 = T_3$ のときと、 $T_1 > T_3$ のときのA点、B点の電圧と、インダクタの励磁電流のシミュレーション結果を示した図である。

【図5】 $T_1 = T_3$ のときと、 $T_1 > T_3$ のときのインダクタの励磁電流のシミュレーション結果を示した図である。

【図6】本発明の他の実施形態に係るDC-DCコンバータの構成を示す回路図である。

50

【図 7】本発明の他の実施形態に係る DC - DC コンバータの構成を示す回路図である。

【図 8】本発明の他の実施形態に係る DC - DC コンバータの構成を示す回路図である。

【図 9】本発明の他の実施形態に係る DC - DC コンバータの構成を示す回路図である。

【図 10】本発明の他の実施形態に係る DC - DC コンバータの構成を示す回路図である。

【図 11】本発明の他の実施形態に係る DC - DC コンバータの構成を示す回路図である。

【発明を実施するための最良の形態】

【0013】

以下、添付図面を参照しながら、本発明の DC - DC コンバータを実施するための最良の形態を詳細に説明する。

10

< 構成 >

本発明の一実施形態に係る DC - DC コンバータの構成について図を用いて説明する。図 1 は、本実施形態に係る DC - DC コンバータの構成を示す回路図である。

図 1 に示すように、本実施形態の DC - DC コンバータは、直流電源 V1 と、スイッチングトランジスタ Q1、Q2、Q3、Q4 と、コンデンサ C1、C2 と、複数の巻き線と共通の磁心とからなりカップルドインダクタを構成するインダクタ L1、L2 とで構成されている。

【0014】

直列に接続されたスイッチングトランジスタ Q1、コンデンサ C1、インダクタ L1、コンデンサ C2 は、直流電源 V1 に接続されている。コンデンサ C1 とインダクタ L1 との接続点と、GND との間にスイッチングトランジスタ Q2 が接続されている。

20

直列に接続されたスイッチングトランジスタ Q3、インダクタ L2 は、コンデンサ C1、インダクタ L1 に並列に接続されている。スイッチングトランジスタ Q3 とインダクタ L2 との接続点と、GND との間にスイッチングトランジスタ Q4 が接続されている。

【0015】

スイッチングトランジスタ Q1、Q2、Q3、Q4 としては、MOSFET を使用することができるがこれに限定されるものではなく、その他のスイッチングトランジスタを使用することも可能である。

尚、インダクタ L1 と L2 とは共通の磁心を有していなくとも、互いに磁気結合しているのみであってもよい。以下においては、カップルドインダクタを構成する複数のインダクタ同士が共通の磁心を有する場合も、互いに磁気結合しているのみである場合も含めて、「共通の磁心を有する」と表現する。

30

【0016】

< 動作 >

次に、本実施形態の DC - DC コンバータの動作について、図 2 から図 5 を参照して説明する。

まず、図 2 を参照して説明する。図 2 は、従来のコンバータ回路図と本実施形態のコンバータ回路図及びシミュレーション結果を表した図である。

【0017】

40

図 2 (a) は、特許文献 1 に記載されたコンバータ回路の回路図である。図 2 (b) は、図 2 (a) のコンバータ回路の L1、L2 に流れる電流をシミュレーションした結果を表している。特許文献 1 にも記載されているように、コンデンサ C1 が直流電源 V1 の電圧を分圧するため、コンバータは直流電源 V1 の半分の電圧で動作する。これにより、出力電流リップルを小さくすることができる。

【0018】

図 2 (b) に示すように、初動ときにおいては L1、L2 に流れる電流 i_{L1} 、 i_{L2} が大きく変動するように動作する。図 2 (b) においては、 i_{L1} は 200 A のピーク電流を示している。即ち、L1、L2 がカップルドインダクタを構成しない通常のインダクタである場合は、実際に L1、L2 に流れる電流が初動ときにおいては大きく変動し、このため

50

、全てのスイッチングトランジスタに過負荷がかかるため、全てのスイッチングトランジスタが破壊される恐れがあった。

【 0 0 1 9 】

発明者の鋭意研究の結果、初動時においては、コンデンサ C 1 の影響によりインダクタ L 1、L 2 に流れる電流が大きく変動する方向に動作することが判明した。本実施形態の回路において、コンデンサ C 1 を省いた回路では、どのような変動が発生しないことからこれもこれは明らかである。

【 0 0 2 0 】

図 2 (c) は、本実施形態のコンバータ回路の回路図である。図 2 (d) は、本実施形態のコンバータ回路の L 1、L 2 に流れる電流をシミュレーションした結果を表している。図 2 (c) に示すように、本実施形態では、複数の巻き線と共通の磁心とからなりカップルドインダクタを構成するインダクタ L 1、L 2 を使用している。これにより、カップルドインダクタのうち片側のインダクタの電流が増加すると、もう片側のインダクタも影響を受けて電流を増加させるように動作するため、お互いに影響しあって、電流変動を抑え、早く電流変動を収束させるように動作する。

【 0 0 2 1 】

実際に、図 2 (d) に示すように、 i_{L1} のピーク電流は図 2 (b) と比較して半分の 1 0 0 A となっている。

【 0 0 2 2 】

このように、本実施形態の DC - DC コンバータにおいては、初動ときにおけるインダクタ L 1、L 2 に流れる電流変動を抑制することができるとともに、全スイッチングトランジスタの過負荷を抑え破壊を防ぐことができる。

【 0 0 2 3 】

次に、本実施形態の DC - DC コンバータの別の効果について説明する。図 3 は、コンデンサ C 1 を削除しカップルドインダクタを備えた回路と、本実施形態の回路の回路図、及び、それぞれの回路におけるシミュレーション結果を示した図である。

【 0 0 2 4 】

図 3 (a) で示すように、コンデンサ C 1 を削除し、インダクタ L 1、L 2 をカップルドインダクタとした回路においては、図 3 (b) に示すように、電源電圧が 1 2 V のときは、A 点、B 点の電圧も 1 2 V となる。これは、コンデンサ C 1 がいないため、コンデンサ C 1 による電圧の分割が行われなためである。

【 0 0 2 5 】

これに対して、図 3 (c) に示す本実施形態の回路においては、図 3 (d) に示すように、コンデンサ C 1 によって電源電圧が分割されるので、A 点、B 点での電圧は、図 3 (b) で示す電圧の半分である、6 V となっている。

【 0 0 2 6 】

ここで、スイッチ Q 1、Q 3 の ON 時間をそれぞれ T 1、T 3 としたとき、T 1 = T 3 のときと、T 1 > T 3 のときのそれぞれの回路の動作について、図 4、図 5 を参照して説明する。図 4 は、T 1 = T 3 のときと、T 1 > T 3 のときの A 点、B 点の電圧と、インダクタの励磁電流のシミュレーション結果を示した図であり、図 5 は、T 1 = T 3 のときと、T 1 > T 3 のときのインダクタの励磁電流のシミュレーション結果を示した図である。

【 0 0 2 7 】

図 4 (a)、図 4 (b)、図 5 (a)、図 5 (b) は、コンデンサ C 1 を削除し、インダクタ L 1、L 2 をカップルドインダクタとした回路のシミュレーション結果を表した図であり、図 4 (c)、図 4 (d)、図 5 (c)、図 5 (d) は、本実施形態の回路のシミュレーション結果を表した図である。

【 0 0 2 8 】

図 4 (a)、図 4 (c) に示すように、T 1 = T 3 のときは、どちらも励磁電流 i_{Lm} のピークは同じ値 (1 A) を示す。ところが、T 1 > T 3 のときは、コンデンサ C 1 を削除した回路においては、図 4 (b) に示すように、励磁電流 i_{Lm} のピークが 1 2 0 A と

10

20

30

40

50

なっている。これは、発明者の鋭意研究の結果、カップルドインダクタを構成するインダクタ L_1 、 L_2 のコアが飽和することが原因であると判明した。

これに対して、本実施形態の回路では、図 4 (d) に示すように、 $T_1 > T_3$ であっても励磁電流 i_{L_m} のピークに変換はなく $1A$ である。

【0029】

更に説明すると、図 4 (a) に示すコンデンサ C_1 の無い回路においては、A 点、B 点における電圧は電源電圧と同じなので、 Q_1 と Q_3 の ON 時間が異なれば、電源電圧 × 時間が A 点、B 点で異なってくる。インダクタ L_1 、 L_2 にかかる、電源電圧 × 時間が異なると、コアが飽和しインダクタ L_1 、 L_2 に流れる励磁電流が大幅に増加する。このため、全てのスイッチの電力損失が増大し、スイッチに高負荷がかかる恐れがある。

10

これに対して、図 4 (c) に示す本実施形態の回路では、コンデンサ C_1 があるため、 Q_1 と Q_3 の ON 時間が異なっても、A 点、B 点にかかる電圧が変化することによって電源電圧 × 時間を一定の値に調整できる。これにより、インダクタ L_1 、 L_2 にかかる、電源電圧 × 時間が異なることないので、コアが飽和せず、励磁電流もほぼ変動しない。

【0030】

すなわち、本実施形態の回路は、カップルドインダクタを用いた DC - DC コンバータにおいて、コンデンサ C_1 を追加することにより、励磁電流の変動を大幅に低減した回路であると言えることができる。これにより、本実施形態の回路では、定常状態においてトランス偏磁が発生しないという作用効果が得られることとなる。

【0031】

20

これをシミュレーションで調べてみると、図 5 (a)、図 5 (c) に示すように、 $T_1 = T_3$ のときは、コンデンサ C_1 が無い回路のシミュレーション結果 (a) も、本実施形態の回路のシミュレーション結果 (c) も励磁電流は増加していない。しかしながら、 $T_1 > T_3$ の場合においては、コンデンサ C_1 が無い回路のシミュレーション結果 (b) では、励磁電流が大幅に増加している。これに対して、本実施形態の回路のシミュレーション結果 (d) では、励磁電流は増加していない。

【0032】

< 他の実施形態 >

続いて、本発明の他の実施形態に係る DC - DC コンバータの構成について図を用いて説明する。図 6 は、本発明の他の実施形態に係る DC - DC コンバータの構成を示す回路図である。

30

図 6 に示すように、本実施形態の DC - DC コンバータは、図 1 に示す DC - DC コンバータの回路に加えて、直列に接続されたスイッチングトランジスタ Q_5 、インダクタ L_3 を、コンデンサ C_3 及びインダクタ L_2 と並列に接続した構成となっている。また、スイッチングトランジスタ Q_5 とインダクタ L_3 との接続点と、GND との間にスイッチングトランジスタ Q_6 が接続されている。インダクタ L_1 、 L_2 、 L_3 は共通の磁心を有することによりカップルドインダクタを構成している。

すなわち、本実施形態の DC - DC コンバータは、図 1 に示す DC - DC コンバータの回路のうち、並列回路の下側一列に相当する部分をさらにその下側に並列接続した多相化 (3 相) 回路であると言えることができる。

40

【0033】

このように多相化された回路からなる本実施形態の DC - DC コンバータは、上記した図 1 に示す DC - DC コンバータと同様の回路特性を有するものであり、初動時における立ち上がりが高く、かつ、定常時における偏磁が極めて小さいという作用効果を有するものである。

尚、図 6 に示す例に限られず、さらに下側に並列回路を任意の数接続した 4 列以上の多相化回路とすることもできる。

図 7 は、図 6 に示す実施形態の DC - DC コンバータにおいて更なる回路の多相化を行った DC - DC コンバータの構成を示す回路図である。図 7 に示すように、本実施形態の DC - DC コンバータは、図 6 に示す DC - DC コンバータの回路に加えて、直列に接続

50

されたスイッチングトランジスタQ7、インダクタL4を、コンデンサC4及びインダクタL3と並列に接続した構成となっている。また、スイッチングトランジスタQ7とインダクタL4との接続点と、GNDとの間にスイッチングトランジスタQ8が接続されている。インダクタL1、L2、L3、L4は共通の磁心を有することによりカップルドインダクタを構成している。

すなわち、本実施形態のDC-DCコンバータは、図1に示すDC-DCコンバータの回路のうち、並列回路の下側一列に相当する部分をさらに2列その下側に並列接続した多相化(4相)回路であると言える。

同様に、直列のスイッチングトランジスタ及びカップルドインダクタ並びにこれらの接続点とGNDとの間のスイッチングトランジスタをさらに下位に接続することにより、更なる回路の多相化を行うことが可能である。

【0034】

図8は、図7に示す実施形態のDC-DCコンバータにおける回路構成の変形例であるDC-DCコンバータの構成を示す回路図である。

図8に示すように、本実施形態のDC-DCコンバータは、図7に示すDC-DCコンバータの回路と同様の回路構成を有するが、インダクタL1~L4が一体としてカップルドインダクタを構成するのではなく、インダクタL1、L2の組、インダクタL3、L4の組のそれぞれがカップルドインダクタを構成している。

この他にも、2以上の任意のインダクタの組がカップルドインダクタを構成するように回路を構成することができる。

【0035】

図9は、図1に示す実施形態のDC-DCコンバータにおける回路構成の変形例であるDC-DCコンバータの構成を示す回路図である。

図9に示すように、本実施形態のDC-DCコンバータは、図1に示すDC-DCコンバータの回路における直流電源V1と接地されたコンデンサC2との間において、スイッチングトランジスタQ1~Q4、コンデンサC1、カップルドインダクタL1及びL2からなる回路部分と同等な構成を有する回路を当該回路部分に対して並列接続したものである。本実施形態では、インダクタL1~L4が一体としてカップルドインダクタを構成するのではなく、インダクタL1、L2の組、インダクタL3、L4の組のそれぞれがカップルドインダクタを構成している。

この他にも、2以上の任意のインダクタの組がカップルドインダクタを構成するように回路を構成することができる。

【0036】

図10は、図9に示す実施形態のDC-DCコンバータにおける回路構成の変形例であるDC-DCコンバータの構成を示す回路図である。

図10に示すように、本実施形態のDC-DCコンバータは、図9に示すDC-DCコンバータの回路と同様の回路構成を有するが、インダクタL1~L4が一体としてカップルドインダクタを構成している。

【0037】

図11は、本発明のさらに他の実施形態に係るDC-DCコンバータの構成を示す回路図である。

図11に示すように、本実施形態のDC-DCコンバータは、図8に示す4相のDC-DCコンバータの回路において2つのカップルドインダクタを省略するとともに回路構成をコンパクト化したものである。

【0038】

以上、本発明のDC-DCコンバータについて、具体的な実施の形態を示して説明したが、本発明はこれに限定されるものではない。当業者であれば、本発明の要旨を逸脱しない範囲内において、上記実施形態におけるDC-DCコンバータの構成及び機能に様々な変更・改良を加えることが可能である。

【産業上の利用可能性】

10

20

30

40

50

【 0 0 3 9 】

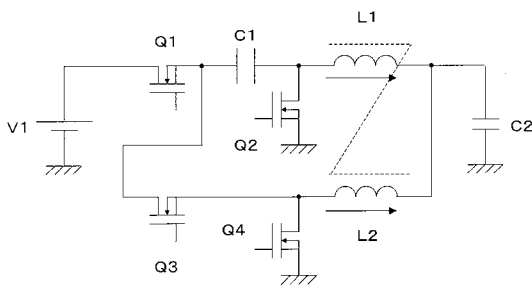
本発明のDC - DCコンバータは、スイッチングトランジスタ、コンデンサ、カップルドインダクタ等によって実現されるものであり、直流の電圧変換が上記電子部品を用いて実現されるものであるから、自然法則を利用した技術的思想に該当するものであり、低電圧大電流を必要とするCPUなどのLSIを使用する分野においては、どの分野においても利用することができるものである。

【符号の説明】

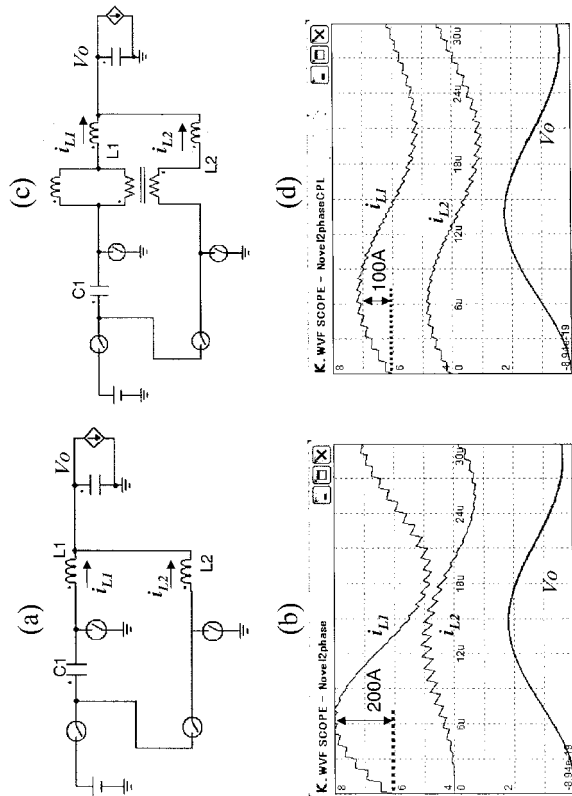
【 0 0 4 0 】

- V 1 直流電源
- Q 1 ~ Q 8 スwitchングトランジスタ
- C 1 ~ C 4 コンデンサ
- L 1 ~ 4 インダクタ

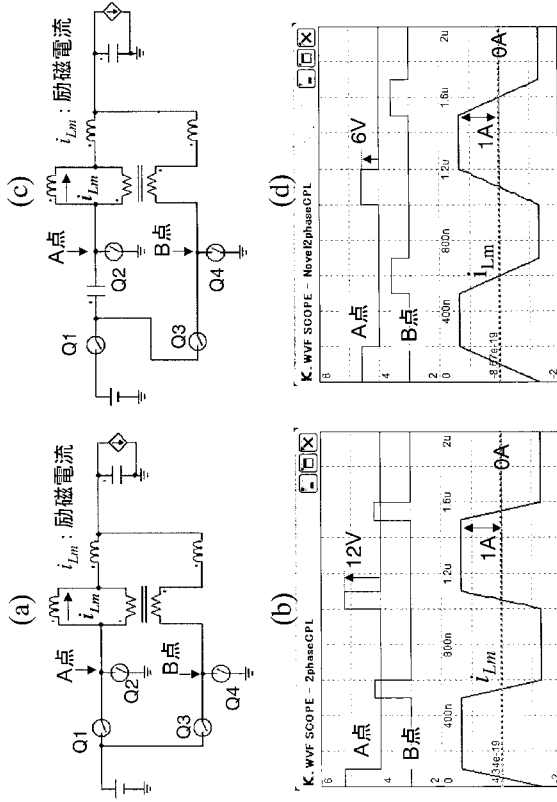
【 図 1 】



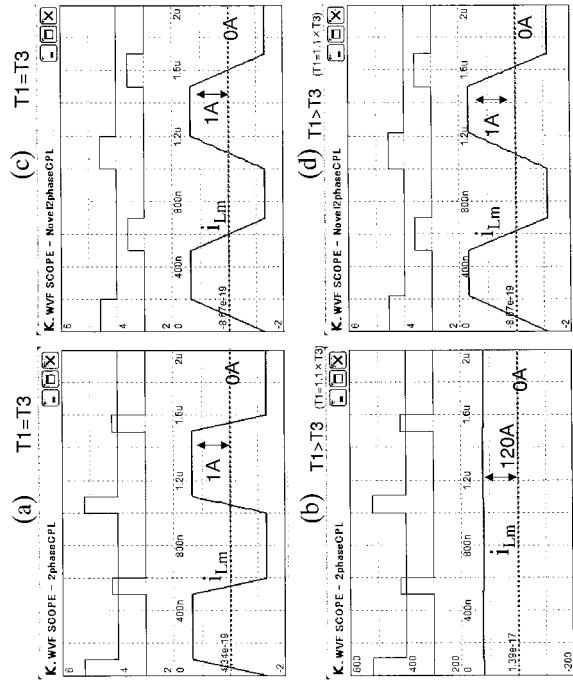
【 図 2 】



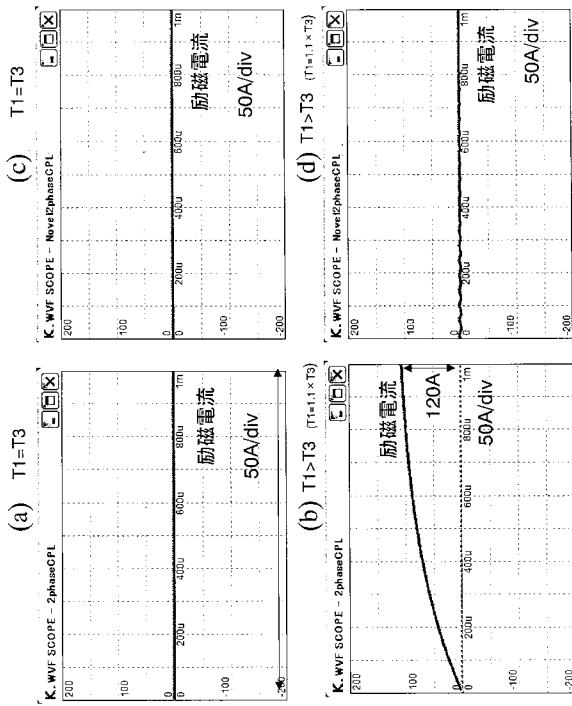
【 図 3 】



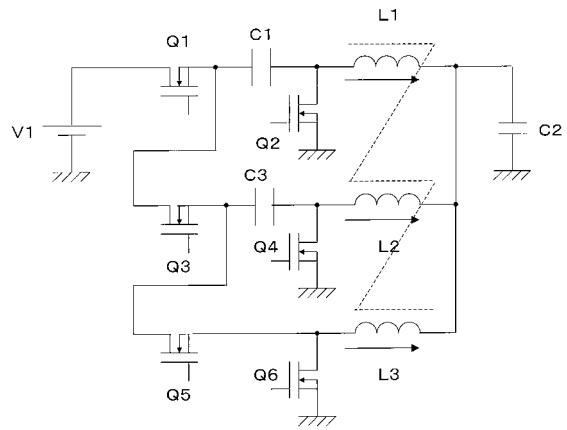
【 図 4 】



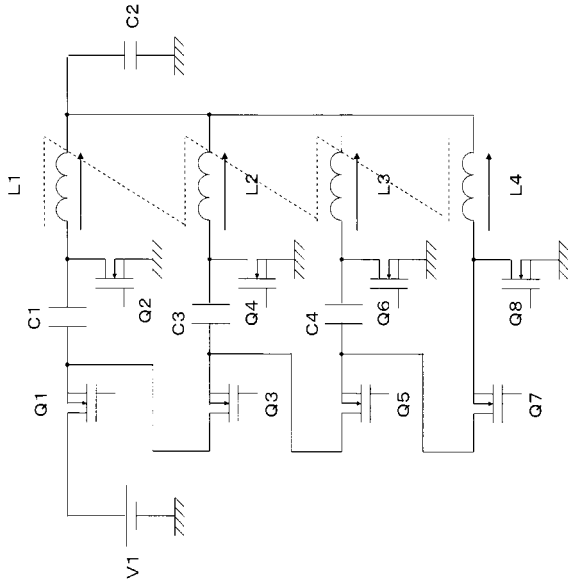
【 図 5 】



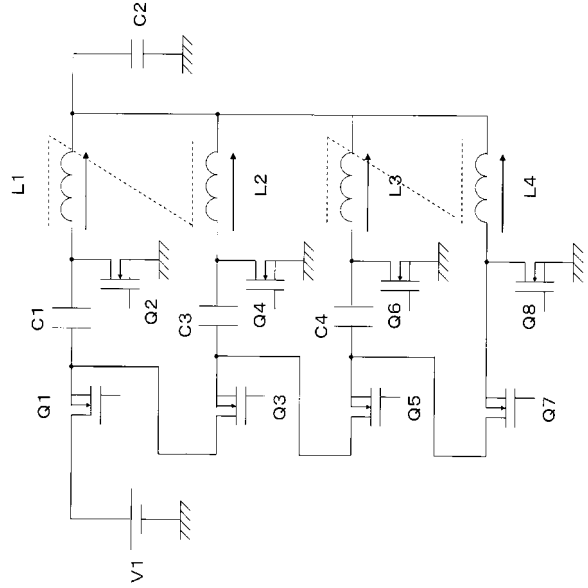
【 図 6 】



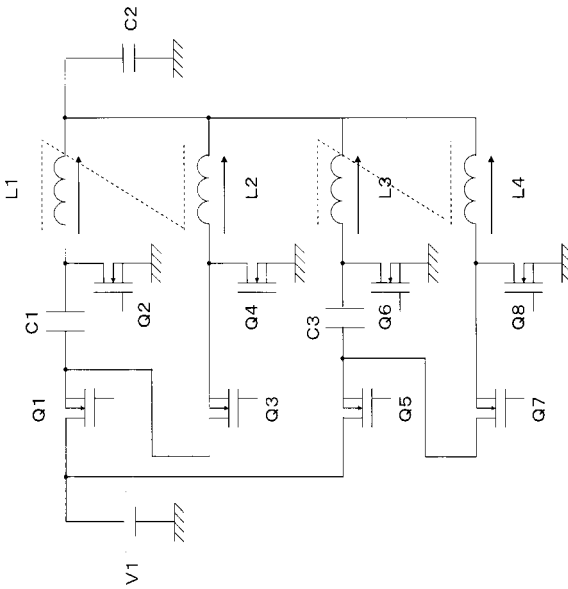
【 図 7 】



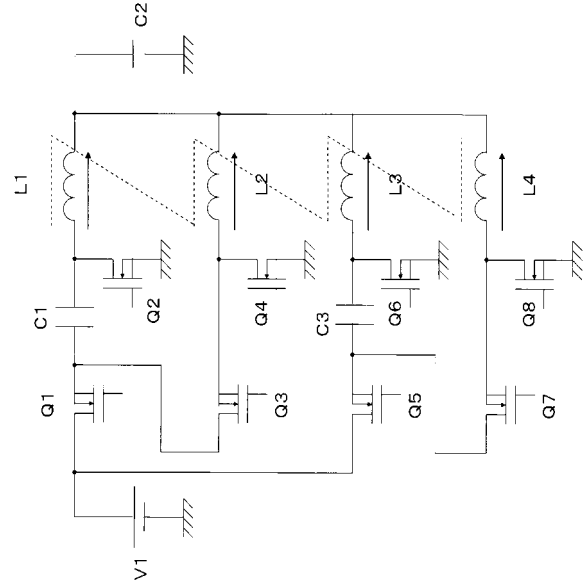
【 図 8 】



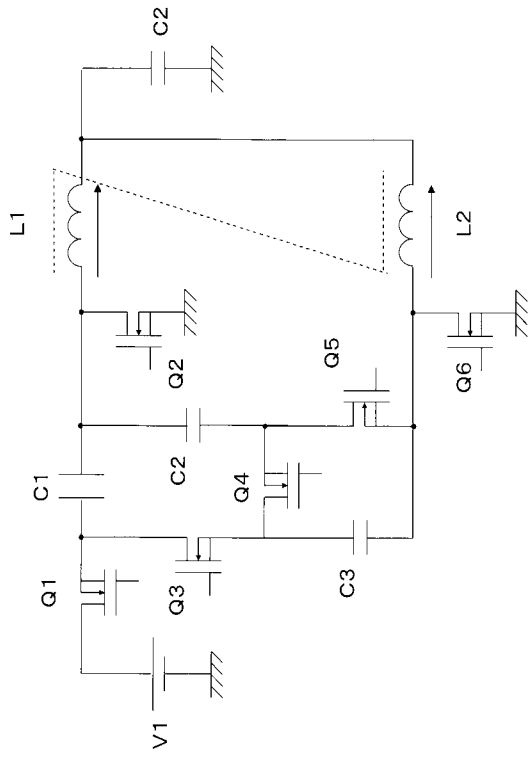
【 図 9 】



【 図 10 】



【 図 1 1 】



フロントページの続き

- (56)参考文献 特開平08 - 168240 (JP, A)
特開2006 - 223088 (JP, A)
特開2008 - 072834 (JP, A)
特開2010 - 148288 (JP, A)
特開2008 - 235773 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H02M 3 / 155