

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6265346号
(P6265346)

(45) 発行日 平成30年1月24日(2018.1.24)

(24) 登録日 平成30年1月5日(2018.1.5)

(51) Int. Cl.	F 1	
GO 1 S 7/486 (2006.01)	GO 1 S	7/486
GO 1 S 17/10 (2006.01)	GO 1 S	17/10
GO 1 S 17/89 (2006.01)	GO 1 S	17/89
GO 1 C 3/06 (2006.01)	GO 1 C	3/06 1 2 0 Q
HO 4 N 5/225 (2006.01)	GO 1 C	3/06 1 4 0
請求項の数 6 (全 17 頁) 最終頁に続く		

(21) 出願番号	特願2015-515821 (P2015-515821)	(73) 特許権者	304023318 国立大学法人静岡大学 静岡県静岡市駿河区大谷836
(86) (22) 出願日	平成26年4月4日(2014.4.4)	(74) 代理人	100088155 弁理士 長谷川 芳樹
(86) 国際出願番号	PCT/JP2014/059947	(74) 代理人	100124800 弁理士 諏澤 勇司
(87) 国際公開番号	W02014/181619	(74) 代理人	100183438 弁理士 内藤 泰史
(87) 国際公開日	平成26年11月13日(2014.11.13)	(72) 発明者	川人 祥二 静岡県浜松市中区城北3丁目5-1 国立 大学法人静岡大学電子工学研究所内
審査請求日	平成29年3月14日(2017.3.14)	(72) 発明者	安富 啓太 静岡県浜松市中区城北3丁目5-1 国立 大学法人静岡大学電子工学研究所内 最終頁に続く
(31) 優先権主張番号	特願2013-100657 (P2013-100657)		
(32) 優先日	平成25年5月10日(2013.5.10)		
(33) 優先権主張国	日本国(JP)		

(54) 【発明の名称】 距離計測装置

(57) 【特許請求の範囲】

【請求項1】

入射光を電荷に変換する受光部と、電荷を蓄積する電荷蓄積部と、前記電荷を排出する電荷排出部と、前記受光部から前記電荷蓄積部への電荷の転送、及び前記受光部から前記電荷排出部への電荷の転送を制御するゲート電極とを有する光電変換素子と、

対象物に向けた前記受光部の応答時間よりも十分短いパルス幅のパルス光の照射タイミングを制御し、前記照射タイミングを基準にして少なくとも2種類の位相の制御パルス電圧を生成し前記ゲート電極に印加するように制御する制御部と、

前記2種類の位相の制御パルス電圧のそれぞれの印加に伴って前記電荷蓄積部に蓄積された第1及び第2の電荷を、第1及び第2の電気信号としてそれぞれ読み出す電荷読出部と、

前記第1及び第2の電気信号を基に前記対象物までの距離を算出する算出部と、
を備える距離計測装置。

【請求項2】

前記算出部は、前記受光部のインパルス応答特性を近似することにより、前記第1及び前記第2の電気信号の比を基に前記距離を算出する、
請求項1記載の距離計測装置。

【請求項3】

前記算出部は、前記受光部のインパルス応答特性を1次関数或いは2次関数で近似する、

10

20

請求項 2 記載の距離計測装置。

【請求項 4】

前記制御部は、前記 2 種類の位相と異なる位相の制御パルス電圧をさらに生成するように制御し、

前記電荷読出部は、該制御パルスの印加に伴って電荷蓄積部に蓄積された第 3 の電荷を、第 3 の電気信号としてさらに読み出し、

前記算出部は、前記第 3 の電気信号によって補正された前記第 1 及び第 2 の電気信号を基に前記対象物までの距離を算出する、

請求項 1 ~ 3 のいずれか 1 項に記載の距離計測装置。

【請求項 5】

前記光電変換素子は、前記受光部が複数配列されて構成されている、
請求項 1 ~ 4 のいずれか 1 項に記載の距離計測装置。

【請求項 6】

前記光電変換素子は、バッファ回路をさらに有し、
前記制御パルス電圧は、前記バッファ回路を介して前記ゲート電極に印加されるように構成されている、

請求項 1 ~ 5 のいずれか 1 項に記載の距離計測装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光の飛行時間を計測することで対象物までの距離を検出する距離計測装置に関する。

【背景技術】

【0002】

従来から、光の飛行時間を計測することで距離計測が可能な TOF (Time Of Flight) 法を用いた CCD (Charge Coupled Device) イメージセンサや CMOS (Complementary Metal Oxide Semiconductor) イメージセンサ等の距離計測画像センサが実現されている。従来の距離計測画像センサの多くは数メートルから数十メートルまでの範囲での計測を目的とし、計測の分解能は数ミリから数センチメートルに留まっている。

【0003】

これらの距離計測画像センサにおける変調方式は、パルス変調方式(下記非特許文献 1 参照。)及び正弦波変調方式(下記非特許文献 2 参照。)に大別される。両者の方式は、光の遅れ時間に依存した信号をセンサ上でロックイン検出を行うことで検出し、複数の位相の信号から距離を算出する方式である。前者の場合では、距離分解能は、光源のパルス幅に比例し、蓄積電子数の平方根に反比例する。後者の場合では、距離分解能は、正弦波変調の周波数及び蓄積電子数の平方根に反比例する。従って、光源のパルス幅を短くし蓄積電子数を多くすること、或いは変調周波数を高くし蓄積電子数を多くすることで高分解能化を図ることができる。

【先行技術文献】

【非特許文献】

【0004】

【非特許文献 1】S. Kawahito et al., "A CMOS time-of-flight range image sensor with gates-on-field-oxide structure"; IEEE Sensors Journal, Vol. 7, No. 12, pp.1578-1586, Dec 2007.

【非特許文献 2】T. Spirig et al., "The lock-in CCD-two-dimensional synchronous detection of light", IEEE Journal of Quantum Electronics, Vol. 31, No. 9, pp.1705-1708, Sep. 1995.

【発明の概要】

【発明が解決しようとする課題】

【0005】

10

20

30

40

50

しかしながら、上記の従来のパルス変調方式において100万個の蓄積電子数で10 μ m以下の分解能を実現するためには100ps以下のパルス幅が必要となり、精度の高い光源のパルス波形やセンサの応答波形を生成することは困難である。また、上記従来の正弦波変調方式においても、同様に3GHz以上の変調周波数が必要となり、ロックイン検出時の復調のためのパルス信号の供給が困難である。その結果、従来の変調方式では分解能を高めた精度の高い距離検出が困難である。

【0006】

そこで、本発明は、かかる課題に鑑みて為されたものであり、分解能を高めた精度の高い距離検出を可能にする距離計測装置を提供することを目的とする。

【課題を解決するための手段】

【0007】

上記課題を解決するため、本発明の一側面にかかる距離計測装置は、入射光を電荷に変換する受光部と、電荷を蓄積する電荷蓄積部と、電荷を排出する電荷排出部と、受光部から電荷蓄積部への電荷の転送、及び受光部から電荷排出部への電荷の転送を制御するゲート電極とを有する光電変換素子と、対象物に向けた受光部の応答時間よりも十分短いパルス幅のパルス光の照射タイミングを制御し、照射タイミングを基準にして少なくとも2種類の位相の制御パルス電圧を生成しゲート電極に印加するように制御する制御部と、2種類の位相の制御パルス電圧のそれぞれの印加に伴って電荷蓄積部に蓄積された第1及び第2の電荷を、第1及び第2の電気信号としてそれぞれ読み出す電荷読出部と、第1及び第2の電気信号を基に対象物までの距離を算出する算出部と、を備える。

【0008】

このような距離計測装置によれば、受光部の応答時間よりも十分短いパルス幅のパルス光の対象物に向けた照射タイミングが制御され、その照射タイミングを基準とした2種類の位相の制御パルス電圧がゲート電極に印加されることにより、受光部においてパルス光の入射に応じて変換された電荷を、電荷蓄積部に変調させて蓄積させることができる。そして、2種類の位相の制御パルス電圧によって変調された第1及び第2の電荷が電荷読出部によって第1及び第2の電気信号として読み出され、算出部によって第1及び第2の電気信号を基に対象物までの距離が算出される。このようにすれば、受光部のインパルス光の応答特性を利用して距離が算出されるので、入射光の波形の時間幅の変化に伴ったセンサ応答波形の劣化による計測精度の低下を防止することができる。その結果、分解能を高めた精度の高い距離検出を実現することができる。

【0009】

算出部は、受光部のインパルス応答特性を近似することにより、第1及び第2の電気信号の比を基に距離を算出してもよい。このような算出部を備えれば、受光部の蓄積電荷数と受光部の応答時間により計測距離の分解能が決定される。これにより、入射光の波形の時間幅の変化に伴ったセンサ応答波形の劣化による計測精度の低下を確実に防止できる。

【0010】

例えば、算出部は受光部のインパルス応答特性を1次関数或いは2次関数で近似することでもよい。

【0011】

また、制御部は、2種類の位相と異なる位相の制御パルス電圧をさらに生成するように制御し、電荷読出部は、該制御パルスの印加に伴って電荷蓄積部に蓄積された第3の電荷を、第3の電気信号としてさらに読み出し、算出部は、第3の電気信号によって補正された第1及び第2の電気信号を基に対象物までの距離を算出してもよい。この場合、第1及び第2の電荷に含まれるオフセット電荷を第3の電荷としてキャンセルすることができるので、算出される距離の精度をさらに向上できる。

【0012】

さらに、光電変換素子は受光部が複数配列されて構成されていることでもよい。このような構成を採れば、受光部で変換されてから蓄積部に蓄積されるまでの電荷の走行距離を短くすることができ、受光感度と高速変調とを両立させることができる。その結果、距離

10

20

30

40

50

計測装置の感度及び応答速度を向上させることができる。

【 0 0 1 3 】

またさらに、光電変換素子は、バッファ回路をさらに有し、制御パルス電圧は、バッファ回路を介してゲート電極に印加されるように構成されていてもよい。かかるバッファ回路を備えれば、ゲート電極に負荷の小さいバッファ回路を介して制御パルス電圧が印加されるので、制御パルス電圧の波形の劣化が防止され、計測される距離の精度を高めることができる。

【 発明の 効果 】

【 0 0 1 4 】

本発明の一側面によれば、分解能を高めた精度の高い距離検出を可能にする距離計測装置を提供することができる。

10

【 図面の 簡単な 説明 】

【 0 0 1 5 】

【 図 1 】 本発明の一実施形態に係る距離計測装置であるカメラ装置 1 を含む測定システム 1 0 0 の概略構成を示す図である。

【 図 2 】 図 1 のカメラ装置 1 の概略構成を示すブロック図である。

【 図 3 】 図 2 の画素アレイ部 5 内の画素 X_{ij} の構成を示す回路図である。

【 図 4 】 図 3 の画素 X_{ij} に設けられた半導体素子 1 5 の積層構造を示す斜視図である。

【 図 5 】 図 4 の半導体素子 1 5 において、ゲート電極 3 1 に電圧を印加した際の垂直断面におけるポテンシャル分布を示す図である。

20

【 図 6 】 図 2 のタイミング発生回路 8 によって制御された発光タイミング及び画素における電荷蓄積タイミングを示すタイミングチャートである。

【 図 7 】 図 1 のカメラ装置 1 を含む測定システム 2 0 0 の概略構成を示す図である。である。

【 図 8 】 図 7 の測定システム 2 0 0 を用いて評価したカメラ装置 1 による計測距離の精度及び計測距離の分解能を示すグラフである。

【 図 9 】 本発明の変形例における発光タイミング及び画素における電荷蓄積タイミングを示すタイミングチャートである。

【 図 1 0 】 本発明の変形例における発光タイミング及び画素における電荷蓄積タイミングを示すタイミングチャートである。

30

【 図 1 1 】 従来の正弦波変調方式の距離計測画像センサにおいて対象物に照射される照射光 L_e 及び検出される受信光 L_r の時間波形を示すタイミングチャートである。

【 図 1 2 】 従来のパルス変調方式の距離計測画像センサにおいて扱われる各種信号の時間波形を示すタイミングチャートである。

【 発明を実施するための 形態 】

【 0 0 1 6 】

以下、図面を参照しつつ本発明に係る距離計測装置の一実施形態について詳細に説明する。なお、図面の説明においては同一又は相当部分には同一符号を付し、重複する説明を省略する。また、各図面は説明用のために作成されたものであり、説明の対象部位を特に強調するように描かれている。そのため、図面における各部材の寸法比率は、必ずしも実際のものとは一致しない。

40

【 0 0 1 7 】

図 1 は、本発明の一実施形態に係る距離計測装置であるカメラ装置 1 を含む測定システム 1 0 0 の概略構成を示す図である。この測定システム 1 0 0 は、対象物 S_a までの距離を T O F (Time Of Flight) 法を用いて測定するために用いられ、対象物 S_a に向けて光を照射するレーザ光源 3 と、対象物 S_a からの反射光を検出して距離を算出するカメラ装置 1 とを含んで構成されている。レーザ光源 3 は、後述するカメラ装置 1 の受光部の応答時間よりも十分短いパルス幅のパルス光を照射可能な光源装置であり、例えば、中心波長 445nm、パルス幅 1 0 0 p s e c のパルス光を照射可能に構成されている。なお、レーザ光源 3 の照射する光の中心波長及びパルス幅は上記値には限定されず、様々な値に設定さ

50

れ得る。

【 0 0 1 8 】

図 2 は、カメラ装置 1 の構成を示すブロック図である。カメラ装置 1 は、同図に示すように、画素アレイ部 5 と周辺回路部 6, 7, 8, 9, 10 とが同一の半導体チップ上に集積化されて構成され、回路部 11 が半導体チップの外部のカメラ装置 1 内部の別回路上に構成されている。なお、回路部 11 が画素アレイ部 5 と周辺回路部 6, 7, 8, 9, 10 とともに同一の半導体チップ上に集積化されていてもよい。

【 0 0 1 9 】

画素アレイ部 5 には、2次元マトリクス状に多数の画素（光電変換素子） X_{ij} （ i は 1 ~ m の整数、 j は 1 ~ n の整数）が配列されており、方形状の撮像領域を構成している。そして、この画素アレイ部 5 の周辺部には、複数の画素 X_{ij} の水平方向の画素行に沿って水平走査回路 6 が設けられるとともに、複数の画素 X_{ij} の垂直方向の画素列に沿って垂直走査回路 7 が設けられている。これらの水平走査回路 6 及び垂直走査回路 7 にはタイミング発生回路（制御部）8 が接続されている。

【 0 0 2 0 】

タイミング発生回路 8、水平走査回路 6 及び垂直走査回路 7 によって画素アレイ部 5 内の画素 X_{ij} が順次走査され、画素信号の読み出しや初期化が実行される。すなわち、画素アレイ部 5 を垂直走査回路 7 によって各画素行単位で垂直方向に走査することにより、走査された画素列に含まれる各画素列の画素信号を各画素列毎に設けられた垂直信号線によって読み出す構成となっている。各画素列の画素信号の読み出しは、垂直信号線毎に設けられたノイズキャンセル回路 9、及び出力バッファ回路 10 を経由して出力することにより行われる。さらに、各画素列の画素信号の読み出し時には、水平走査回路 6 によって画素 X_{ij} の水平方向の走査が行われる。タイミング発生回路 8 は、上述したような画素アレイ部 5 の画素 X_{ij} の垂直走査及び水平走査のタイミングの制御を行うと共に、測定システム 100 に設けられたレーザ光源 3 のパルス光の照射タイミングの制御、及びその照射タイミングを基準にした各画素 X_{ij} における電荷蓄積及び電荷排出のタイミングの制御を行う。

【 0 0 2 1 】

図 3 は、画素アレイ部 5 内の画素 X_{ij} の構成を示す回路図であり、図 4 は、画素 X_{ij} に設けられた半導体素子 15 の積層構造を示す斜視図である。これらの図に示すように、画素 X_{ij} 内には画素回路として機能する半導体素子 15 が複数配列されて設けられている。半導体素子 15 は、第 1 導電型（ p 型）の半導体領域 21 と、半導体領域 21 の上部の一部に埋め込まれ、光が入射される第 2 導電型（ n 型）の受光用表面埋込領域（受光部）23 と、半導体領域 21 の上部の一部に受光用表面埋込領域（受光部）23 に隣接して設けられ、受光用表面埋込領域（受光部）23 が生成した電荷を蓄積する第 2 導電型（ n^+ 型）の電荷蓄積領域（電荷蓄積部）25 と、半導体領域 21 の上部の一部に受光用表面埋込領域 23 の近傍に分離して埋め込まれた第 2 導電型（ n^+ 型）の排出ドレイン領域（電荷排出部）27 とが形成されている。この排出ドレイン領域 27 は、受光用表面埋込領域 23 で生成された電子を排出するための部位であり、受光用表面埋込領域 23 の電荷蓄積領域 25 と接する境界線と略垂直に交わる境界線の近傍に設けられている。これらの受光用表面埋込領域 23 とその領域の直下の半導体領域 21 とで、対象物 S_a からの反射光（入射光）を電荷（電子）に変換する埋め込みフォトダイオード D_1 を構成している。なお、第 1 導電型の半導体領域 21 の代わりに、第 1 導電型の半導体基板上に形成した半導体基板よりも低不純物濃度の第 1 導電型のエピタキシャル成長層を用いてもよい。

【 0 0 2 2 】

また、半導体素子 15 の受光用表面埋込領域 23 の上部には、 p^+ 型のピニング層 29 が更に配置されている。ピニング層 29 は、ダーク時の埋め込みフォトダイオード D_1 の表面での電荷の形成を抑制するための層であり、ダーク電流削減のためには設けられていてもよい。ダーク電流が問題とならない用途では、ピニング層 29 が省略されてもよい。さらに、半導体領域 21 上の埋め込みフォトダイオード D_1 と排出ドレイン領域 27 との

10

20

30

40

50

間には、埋め込みフォトダイオードD1と排出ドレイン領域27との間に形成される転送チャネルの電位を制御して、埋め込みフォトダイオードD1から排出ドレイン領域27への電荷の排出を制御するためのゲート電極31が形成されている。

【0023】

図5(a)及び(b)には、ゲート電極31に電圧を印加した際の半導体素子15の垂直断面におけるポテンシャル分布を示している。具体的には、図5(a)には、埋め込みフォトダイオードD1の領域から電荷蓄積領域25にかけてのX-X'線に沿った垂直断面におけるポテンシャル分布を示しており、埋め込みフォトダイオードD1の領域から電荷蓄積領域25にかけて電位勾配が形成されている。また、図5(b)には、埋め込みフォトダイオードD1の領域から排出ドレイン領域27にかけてのY-Y'線に沿った垂直断面におけるポテンシャル分布を示しており、実線がゲート電極31に低電圧を印加した際の分布、点線がゲート電極31に高電圧を印加した際の分布をそれぞれ示している。このように、ゲート電極31に低電圧を印加した際には、埋め込みフォトダイオードD1の領域と排出ドレイン領域27との間に電位障壁が形成されることにより埋め込みフォトダイオードD1の領域と排出ドレイン領域27との間の転送チャネルが閉じられ、入射光 L_{in} の入射に伴って生成される電子 e^- は全てが電荷蓄積領域25に転送される。その一方で、ゲート電極31に高電圧を印加した際には、埋め込みフォトダイオードD1の領域と排出ドレイン領域27との間の電位障壁が無くなり電位勾配が形成されることにより埋め込みフォトダイオードD1の領域と排出ドレイン領域27との間の転送チャネルが開かれ、入射光 L_{in} の入射に伴って生成される電子 e^- は全てが排出ドレイン領域27に転送される。すなわち、ゲート電極31に高電圧を印加した際には、埋め込みフォトダイオードD1の領域と排出ドレイン領域27との間の転送チャネルの電荷転送効果の方が、埋め込みフォトダイオードD1の領域と電荷蓄積領域25との間の電荷転送効果よりも支配的であるため、発生する電子 e^- は全てが排出ドレイン領域27に転送される。このように、ゲート電極31は、埋め込みフォトダイオードD1から電荷蓄積領域25への電荷の転送を制御するためのバーチャルスイッチ33としての機能も併せ持つ。

【0024】

図3に戻って、画素 X_{ij} には、タイミング発生回路8から印加される制御パルス電圧TWを反転させて制御パルス電圧TDとしてゲート電極31に与えるバッファ回路35をさらに備えている。具体的には、バッファ回路35は、インバータ回路である。このバッファ回路35を備えることにより、画素 X_{ij} のゲート電極31に直接接続される負荷を小さくすることができ、制御パルス電圧TWの波形の劣化を防止できる。

【0025】

さらに、画素 X_{ij} には、制御パルス電圧TWの印加に伴って電荷蓄積領域25に蓄積された電荷を電気信号として読み出す読出回路(電荷読出部)37が設けられている。この読出回路37は、信号読み出しトランジスタ37aと、スイッチングトランジスタ37bと、リセットトランジスタ37cとを含んで構成されている。信号読み出しトランジスタ37aのゲート電極は電荷蓄積領域25に接続され、信号読み出しトランジスタ37aのドレイン電極はバイアス電源に接続され、信号読み出しトランジスタ37aのソース電極は、画素選択用のスイッチングトランジスタ37bのドレイン電極に接続されている。スイッチングトランジスタ37bのソース電極は垂直信号線に接続され、スイッチングトランジスタ37bのゲート電極には、画素列の選択用制御信号Sが垂直走査回路7から与えられる。選択用制御信号Sをハイレベルに設定することにより、スイッチングトランジスタ37bが導通され、信号読み出しトランジスタ37aで増幅された電荷蓄積領域25に蓄積された電荷量に対応する電位の電気信号が垂直信号線に出力される。リセットトランジスタ37cは、そのソース電極が電荷蓄積領域25に接続され、そのドレイン電極はバイアス電源に接続され、そのゲート電極には垂直走査回路7からリセット信号Rが与えられる。このリセットトランジスタ37cは、リセット信号Rがハイレベルに設定された際に、電荷蓄積領域25に蓄積された電荷を吐き出すことにより電荷蓄積領域25をリセットする。

10

20

30

40

50

【 0 0 2 6 】

図 2 に示す算出回路（算出部）11 は、タイミング発生回路 8 によるタイミング制御により画素 X_{ij} から読み出された電気信号を基に、対象物 S_a までの距離を算出する。

【 0 0 2 7 】

以下、タイミング発生回路 8 及び算出回路 11 による距離算出動作の手順を説明する。図 6 は、タイミング発生回路 8 によって制御された発光タイミング及び電荷蓄積タイミングを示すタイミングチャートであり、図 6 (a) は、レーザ光源 3 から照射されるパルス光の時間波形、図 6 (b) は、画素 X_{ij} によって受光される反射光の時間波形、図 6 (c) は、画素 X_{ij} の反射光に対する応答特性である光電流 I_{ph} の時間波形、図 6 (d) は、画素 X_{ij} のゲート電極 31 に印加される制御パルス電圧 TW の時間波形である。

10

【 0 0 2 8 】

まず、タイミング発生回路 8 により所定周波数で繰り返し発光するように発光タイミングが決定され、その発光タイミングでレーザ光源 3 からパルス光が照射されるように、タイミング発生回路 8 からトリガー信号が供給される。それに応じて、発光タイミング後に対象物 S_a までの距離に対応した時間差 t_d で画素 X_{ij} に反射光が入射することになる。ここで画素 X_{ij} に入射する反射光のパルス幅は、画素 X_{ij} の受光部の応答時間よりも十分短い値（例えば、パルス幅 100 psec 以下）に設定されている。その結果、画素 X_{ij} の受光部における入射光に対する応答波形はインパルス応答とほぼ等しくなる。すなわち、発光タイミング基準とした反射光の入射時刻 t_d から受光部の応答時間 T_0 で極大値 I_M まで立ち上がり、その後応答時間 T_0 で立ち下がるような単一の三角波に近い応答波形となる。

20

【 0 0 2 9 】

このような画素 X_{ij} の応答波形に対応して、タイミング発生回路 8 により、発光タイミングを基準にして 3 種類の位相差を有する制御パルス電圧 $TW(1)$ 、 $TW(2)$ 、 $TW(3)$ を繰り返し生成するように制御される。具体的には、制御パルス電圧 $TW(1)$ は、発光タイミング後の所定期間だけハイレベルとなるような矩形パルス波に設定される。また、制御パルス電圧 $TW(2)$ は、発光タイミングから発光タイミング後の時刻 T_1 までハイレベルとなり、制御パルス電圧 $TW(1)$ とハイレベル区間が一部重複するような矩形パルス波に設定される。また、制御パルス電圧 $TW(3)$ は、制御パルス電圧 $TW(1)$ を反転させたような矩形パルス波に設定される。

30

【 0 0 3 0 】

このようにして、タイミング発生回路 8 により、発光タイミング後に繰り返し制御パルス電圧 $TW(1)$ が印加されるように制御された後に、画素 X_{ij} から制御パルス電圧 $TW(1)$ の印加に伴って電荷蓄積領域 25 に蓄積された第 1 の電荷を第 1 の電気信号として読み出すように制御される。また、タイミング発生回路 8 により、発光タイミング後に繰り返し制御パルス電圧 $TW(2)$ が印加されるように制御された後に、画素 X_{ij} から制御パルス電圧 $TW(2)$ の印加に伴って電荷蓄積領域 25 に蓄積された第 2 の電荷を第 2 の電気信号として読み出すように制御される。同様に、タイミング発生回路 8 により、発光タイミング後に繰り返し制御パルス電圧 $TW(3)$ が印加されるように制御された後に、画素 X_{ij} から制御パルス電圧 $TW(3)$ の印加に伴って電荷蓄積領域 25 に蓄積された第 3 の電荷を第 3 の電気信号として読み出すように制御される。

40

【 0 0 3 1 】

その後、算出回路 11 は、読み出された第 1 ~ 第 3 の電気信号の値をそれぞれ正規化することにより蓄積電子数 N_1 、 N_2 、 N_3 に変換する。ここで、画素 X_{ij} の光電流のインパルス応用波形を、下記式 (1) に示す 1 次関数により近似する。

【数 1】

$$I_{ph} = \begin{cases} 0 & (t < t_d) \\ \frac{I_M}{T_0}(t - t_d) & (t_d \leq t < T_0 + t_d) \\ I_M - \frac{I_M}{T_0}(t - t_d - T_0) & (T_0 + t_d \leq t < 2T_0 + t_d) \end{cases} \quad \dots(1)$$

この 1 次関数によれば、理想的には各制御パルス電圧 TW (1) , TW (2) , TW (3) の印加に応じて蓄積される電子数は、時間差 t_d が $T_1 - T_0 < t_d < T_1$ の範囲で、下記式 (2) によって計算できる。

10

【数 2】

$$\begin{aligned} N_1 &= \int_{t_d}^{t_d+2T_0} \frac{I_M}{qT_0}(t - t_d)dt \\ &= \frac{I_M \cdot T_0}{q} \\ N_2 &= \int_{t_d}^{T_1} \frac{I_M}{qT_0}(t - t_d)dt \\ &= \frac{I_M}{2qT_0}(T_1 - t_d)^2 \\ N_3 &= 0 \end{aligned} \quad \dots(2)$$

20

【 0 0 3 2 】

そこで、算出回路 1 1 は、上記式 (2) の関係を利用することにより、光の飛行時間である時間差 t_d を、下記式 (3) を用いて算出する。このとき、算出回路 1 1 は、蓄積電子数 N_1 , N_2 のそれぞれを蓄積電子数 N_3 で補正した値の比 r を計算する。

【数 3】

$$\begin{aligned} t_d &= T_1 - T_0\sqrt{2r} \\ r &= \frac{N_2 - N_3}{N_1 - N_3} \end{aligned} \quad \dots(3)$$

30

さらに、算出回路 1 1 は、算出された時間差 t_d を基に対象物 S a までの距離 L を、光の速さを c [m / s] として、下記式 (4) により算出して出力する。

【数 4】

$$L = \frac{c}{2} (T_1 - \sqrt{2r}T_0) \quad \dots(4)$$

40

なお、上記式 (4) によって測定可能な距離 L の範囲は、下記式 (5) で計算される値の範囲となり、画素 Xij のインパルス応答の応答時間 T_0 に比例する。

【数 5】

$$\frac{c}{2}T_0 \left(\frac{c}{2}(T_1 - T_0) < L \leq \frac{c}{2}T_1 \right) \quad \dots(5)$$

また、ショットノイズが支配的な状態において測定可能な距離 L の分解能 ΔL は、下記式

50

(6) で計算される値となり、蓄積電子数 N_1 の平方根に反比例し、画素 X_{ij} のインパルス応答の応答時間 T_0 に比例する。例えば、蓄積電子数 $N_1 = 10^6$ 、応答時間 $T_0 = 100 \text{ psec}$ 、パラメータ r の取りうる値を $0 \sim 0.5$ とした場合は、測定可能な距離 L の範囲は 15 mm 、測定可能な分解能 L は $10.6 \text{ } \mu\text{m} \sim 13 \text{ } \mu\text{m}$ となる。

【数6】

$$\sigma_L = \frac{cT_0}{2} \sqrt{\frac{1+r}{2N_1}} \quad \dots(6)$$

10

【0033】

以上説明したカメラ装置 1 によれば、画素 X_{ij} の受光部の応答時間よりも十分短いパルス幅のパルス光の対象物 S_a に向けた照射タイミングが制御され、その照射タイミングを基準とした 2 種類の位相の制御パルス電圧 $TW(1)$ 、 $TW(2)$ がゲート電極 31 に印加されることにより、画素 X_{ij} の受光部においてパルス光の入射に応じて変換された電荷を、電荷蓄積領域 25 に変調させて蓄積させることができる。そして、2 種類の位相の制御パルス電圧 $TW(1)$ 、 $TW(2)$ によって変調された第 1 及び第 2 の電荷が読出回路 37 によって第 1 及び第 2 の電気信号として読み出され、第 1 及び第 2 の電気信号を基に対象物 S_a までの距離が算出される。このようにすれば、画素 X_{ij} の受光部のインパルス光の応答特性を利用して距離が算出されるので、入射光の波形の時間幅の変化に伴ったセンサ応答波形の劣化による計測精度の低下を防止することができる。その結果、分解能を高めた精度の高い距離検出を実現することができる。

20

【0034】

カメラ装置 1 における計測精度の向上の効果を、従来方式と比較して具体的に説明する。図 11 には、従来の正弦波変調方式の距離計測画像センサにおいて対象物に照射される照射光 L_e 及び検出される受信光 L_r の時間波形を示している。この従来の正弦波変調方式では、受信光 L_r の照射光 L_e に対する位相遅れ $\Delta\varphi$ が検出され、対象物までの距離 d が、この位相遅れ $\Delta\varphi$ を基に、下記式 (7)；

【数7】

$$d = \frac{c\Delta\varphi}{4\pi f_m} \quad \dots(7)$$

30

により算出される (f_m は変調周波数)。ここで、この場合の計測可能な距離 d の範囲 L 及び分解能 L は、下記式 (8) により計算される。距離 d の範囲 L は、変調周波数 f_m に反比例する。また、計測可能な距離 d の分解能 L は、変調周波数 f_m に反比例し、蓄積電子数 N_s の平方根に反比例する。

【数8】

$$\text{Range: } L = \frac{c}{2f_m}$$

$$\sigma_L = \frac{L}{4\sqrt{N_s}} = \frac{c}{2 \cdot 4f_m\sqrt{N_s}} \quad \dots(8)$$

40

例えば、蓄積電子数 $N_s = 10^6$ の場合で、距離分解能を $10 \text{ } \mu\text{m}$ 以下にしたい場合には、変調周波数 f_m を 3.75 GHz に設定する必要がある。このような変調周波数の実現は、ロックイン検出のための変調ゲートパルスの供給が困難になるために現実的ではない。

50

【 0 0 3 5 】

また、図 1 2 には、従来のパルス変調方式の距離計測画像センサにおいて扱われる各種信号の時間波形を示しており、(a) には対象物に照射される照射光の時間波形、(b) には検出される反射光の時間波形、(c) にはセンサで検出される電荷量の時間波形、(d) 及 (e) にはセンサに印加される 2 種類の位相の変調ゲートパルスの時間波形がそれぞれ示されている。この場合の計測可能な距離の範囲 L 及び分解能 σ_L は、下記式 (9) により計算される。距離の範囲 L は、照射光のパルス幅 T_0 に比例する。また、計測可能な距離の分解能 σ_L は、照射光のパルス幅 T_0 に比例し、蓄積電子数 N_S の平方根に反比例する。

【 数 9 】

$$\text{Range: } L = \frac{cT_0}{2}$$

$$\sigma_L = \frac{L}{\sqrt{N_S}} = \frac{c}{2} \frac{T_0}{\sqrt{N_S}} \quad \dots (9)$$

例えば、蓄積電子数 $N_S = 10^6$ の場合で、距離分解能を $10 \mu\text{m}$ 以下にしたい場合には、照射光のパルス幅 T_0 を 67 psec 以下に設定する必要がある。このような狭いパルス幅の照明光を精度よく生成することは困難である。その結果、従来方式の正弦波変調方式及びパルス変調方式では、計測の分解能を小さくしながら測定精度を保つことは困難である。

【 0 0 3 6 】

これに対して本実施形態のカメラ装置 1 によれば、画素 X_{ij} の受光部の応答時間よりも十分短いパルス幅の照射光を用い、受光部のインパルス応答を利用して距離を算出するため、分解能を高めるために変調周波数を高める必要が無い。その結果、光源からの照射光の波形の歪や、受光部の応答波形の歪の影響が少なく、同時に変調ゲートパルスの供給も容易に実現できる。

【 0 0 3 7 】

特に、カメラ装置 1 の算出回路 1 1 は、画素 X_{ij} の受光部のインパルス応答特性を 1 次関数に近似することにより距離を算出するので、画素 X_{ij} の受光部の蓄積電子数 N_1 と受光部の応答時間 T_0 により計測距離の分解能が決定される。これにより、入射光の波形の時間幅の変化に伴ったセンサ応答波形の劣化や、変調周波数の変化に伴った応答波形の劣化による計測精度の低下を確実に防止できる。

【 0 0 3 8 】

また、算出回路 1 1 は、蓄積電子数 N_1 , N_2 を蓄積電子数 N_3 で補正した後に距離を算出する。この場合、蓄積電子数 N_1 , N_2 に含まれるオフセット電荷の分をキャンセルすることができるので、算出される距離の精度をさらに向上できる。

【 0 0 3 9 】

さらに、画素 X_{ij} には、半導体素子 1 5 が複数配列されて含まれているので、画素 X_{ij} の受光面積を変えずに電荷の走行距離を短くすることができる。その結果、受光感度と高速変調を両立することができ、距離計測の感度及び応答速度を向上させることができる。

【 0 0 4 0 】

またさらに、画素 X_{ij} はバッファ回路 3 5 をさらに有しているので、ゲート電極 3 1 に負荷の小さいバッファ回路 3 5 を介して制御パルス電圧が印加されるので、制御パルス電圧の波形の劣化が防止され、計測される距離の精度を高めることができる。

【 0 0 4 1 】

ここで、カメラ装置 1 による距離計測の評価結果を示す。図 7 には、評価に用いた測定システム 2 0 0 の構成を示している。測定システム 2 0 0 には、カメラ装置 1 とレーザ光

10

20

30

40

50

源 3 の他、デジタル遅延生成器 1 0 1 及びミラー 1 0 2 を用いた。カメラ装置 1 から出力されたトリガー信号を、デジタル遅延生成器 1 0 1 を介してレーザ光源 3 に様々な遅延時間で遅延させて入力させ、それに伴ってレーザ光源 3 から照射されたレーザ光を、ミラー 1 0 2 によって反射させることによってカメラ装置 1 によって受光させた。このような測定システム 2 0 0 によって、対象物までの距離を等価的に変化させ、それに対してカメラ装置 1 によって算出された計測距離を評価した。図 8 は、測定システム 2 0 0 によって評価された計測距離の精度及び計測距離の分解能を示すグラフである。この結果により、距離が 0 ~ 5 0 mm の範囲で非線形性が 5 % 以下の精度に保たれており、距離が 0 ~ 5 0 m m の範囲で約 4 0 0 μ m 以下の距離分解能が実現できていることが分かった。

【 0 0 4 2 】

なお、本発明は上述した実施形態に限定されるものではない。

【 0 0 4 3 】

例えば、カメラ装置 1 の算出回路 1 1 は、画素 X_{ij} の受光部の応答特性を 1 次関数で近似して距離を算出していたが、その他の 2 次以上の高次関数によって近似してもよい。図 9 には、2 次関数による近似を利用したカメラ装置 1 による発光タイミング及び電荷蓄積タイミングを示すタイミングチャートであり、図 9 (a) は、レーザ光源 3 から照射されるパルス光の時間波形、図 9 (b) は、画素 X_{ij} によって受光される反射光の時間波形、図 9 (c) は、画素 X_{ij} の反射光に対する応答特性として近似された光電流 I_{ph} の時間波形、図 9 (d) は、画素 X_{ij} のゲート電極 3 1 に印加される制御パルス電圧 TW の時間波形である。この場合、光電流 I_{ph} の応答波形は、下記式 (1 0) に示すような 2 次関数によって近似される。

【 数 1 0 】

$$I_{ph} = \begin{cases} 0 & (t < t_d) \\ \frac{I_M}{T_0^2}(t - t_d)^2 & (t_d \leq t < T_0 + t_d) \\ I_M - \frac{I_M}{T_0^2}(t - t_d - T_0)^2 & (T_0 + t_d \leq t < 2T_0 + t_d) \end{cases} \quad \dots(10)$$

この 2 次関数によれば、理想的には各制御パルス電圧 $TW(1)$, $TW(2)$, $TW(3)$ の印加に応じて蓄積される電子数は、下記式 (1 1) によって計算できる。

【 数 1 1 】

$$\begin{aligned} N_1 &= \int_{t_d}^{t_d+2T_0} \frac{I_M}{qT_0^2}(t - t_d)^2 dt \\ N_2 &= \int_{t_d}^{T_1} \frac{I_M}{qT_0^2}(t - t_d)^2 dt \\ N_3 &= 0 \end{aligned} \quad \dots(11)$$

この関係を利用して、算出回路 1 1 は、光の飛行時間である時間差 t_d を、下記式 (1 2) を用いて算出する。

【 数 1 2 】

$$\begin{aligned} t_d &= T_1 - T_0 \left(\frac{3}{2} r \right)^{\frac{1}{3}} \\ r &= \frac{N_2 - N_3}{N_1 - N_3} \end{aligned} \quad \dots(12)$$

10

20

30

40

50

さらに、算出回路 11 は、対象物 S a までの距離 L を、下記式 (13) により算出して出力することができる。

【数 13】

$$L = \frac{c}{2} \left(T_1 - T_0 \left(\frac{3}{2} r \right)^{\frac{1}{3}} \right) \quad \dots (13)$$

【0044】

また、カメラ装置 1 の算出回路 11 は、画素 Xij のゲート電極 31 に印加される 2 種類の制御パルス電圧 TW (1), TW (2) の遅延差 T を利用して距離を算出してもよい。図 10 には、遅延差 T を利用したカメラ装置 1 による発光タイミング及び電荷蓄積タイミングを示すタイミングチャートであり、図 10 (a) は、レーザ光源 3 から照射されるパルス光の時間波形、図 10 (b) は、画素 Xij によって受光される反射光の時間波形、図 10 (c) は、画素 Xij の反射光に対する応答特性である光電流 I_{ph} の時間波形、図 10 (d) は、画素 Xij のゲート電極 31 に印加される制御パルス電圧 TW の時間波形である。この場合、制御パルス電圧 TW (2) が制御パルス電圧 TW (1) に対して遅延差 T の時間で遅れるように設定される。また、制御パルス電圧 TW (3) は、反射光の応答特性がゼロとなるような区間でハイレベルとされるように設定される。このとき、光電流 I_{ph} の応答波形は、上記式 (1) に示すような 1 次関数によって近似される。この 1 次関数によれば、理想的には各制御パルス電圧 TW (1), TW (2), TW (3) の印加に応じて蓄積される電子数は、下記式 (14) によって計算できる。

【数 14】

$$N_1 = \int_{t_d}^{T_1} \frac{I_M}{qT_0} (t - t_d) dt$$

$$N_2 = \int_{t_d}^{T_1 + \Delta T} \frac{I_M}{qT_0} (t - t_d) dt$$

$$N_3 = 0 \quad \dots (14)$$

この関係を利用して、算出回路 11 は、光の飛行時間である時間差 t_d を、下記式 (15) を用いて算出する。

【数 15】

$$t_d = T_1 + \frac{\Delta T}{1 - r^{1/2}}$$

$$r = \frac{N_1 - N_3}{N_2 - N_3} \quad \dots (15)$$

さらに、算出回路 11 は、対象物 S a までの距離 L を、下記式 (16) により算出して出力することができる。

【数 16】

$$L = \frac{c}{2} \left(T_1 + \frac{\Delta T}{1 - r^{1/2}} \right) \quad \dots (16)$$

この場合の計測可能な距離の分解能 ΔL は、下記式 (17) により計算される。計測可能

10

20

30

40

50

な距離の分解能 σ_L は、遅延差 T に比例し、蓄積電子数 N_2 の平方根に反比例する。

【数 17】

$$\sigma_L = \frac{c \Delta T}{4 \sqrt{N_2}} \left(\frac{(1+r)^{1/2}}{(1-r^{1/2})} \right) \dots (17)$$

【0045】

上記のような応答特性として2次関数を利用して距離を算出するカメラ装置1、及び遅延差 T を利用して距離を算出するカメラ装置1によっても、分解能を高めた精度の高い距離検出を実現することができる。

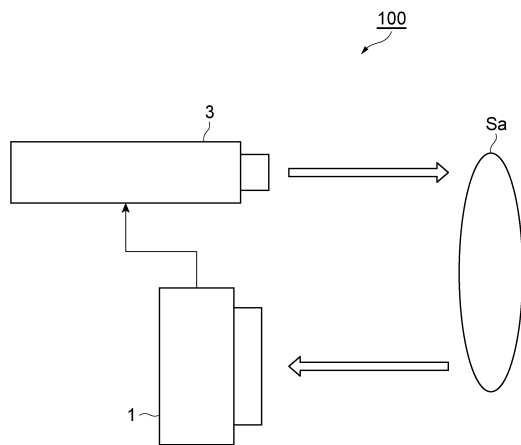
10

【符号の説明】

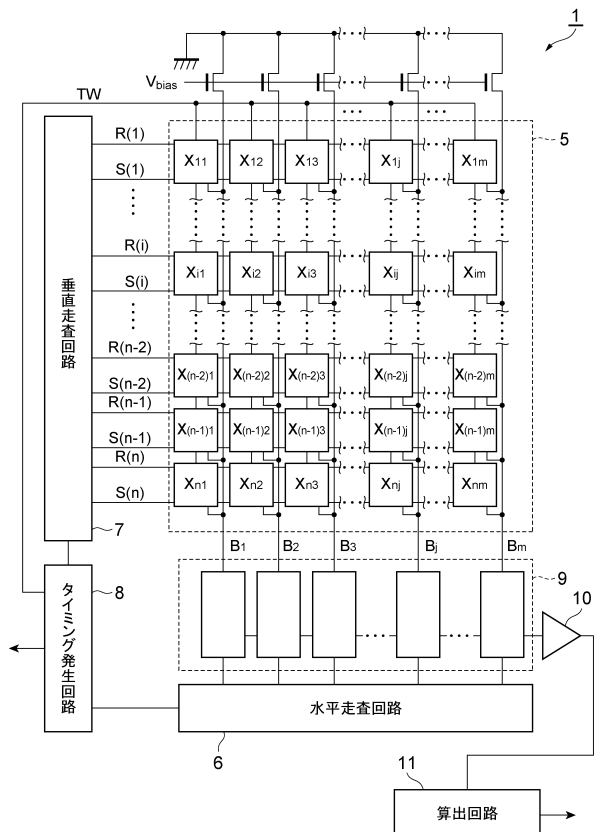
【0046】

D1...埋め込みフォトダイオード(受光部)、Sa...対象物、1...カメラ装置(距離計測装置)、3...レーザ光源、5...画素アレイ部、6...水平走査回路、7...垂直走査回路、8...タイミング発生回路(制御部)、10...出力バッファ回路、11...算出回路(算出部)、15...半導体素子、23...受光用表面埋込領域(受光部)、25...電荷蓄積領域(電荷蓄積部)、27...排出ドレイン領域(電荷排出部)、31...ゲート電極、35...バッファ回路、37...読出回路(電荷読出部)、100...測定システム、Xij...画素(光電変換素子)。

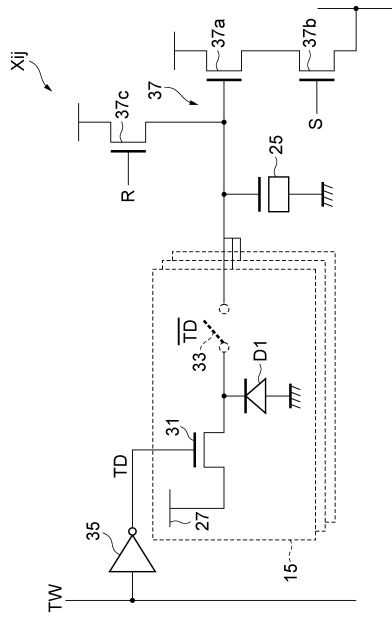
【図1】



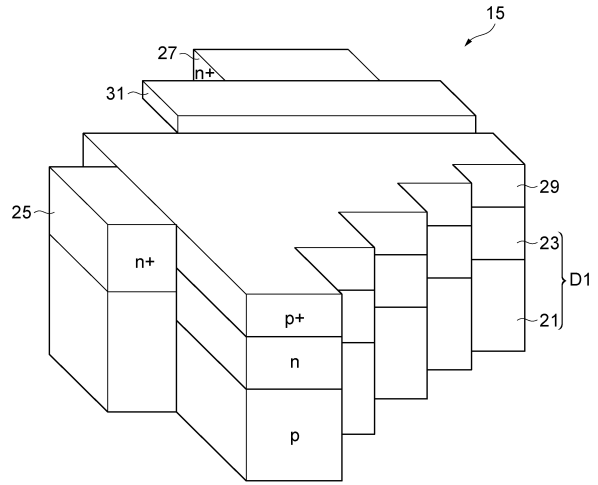
【図2】



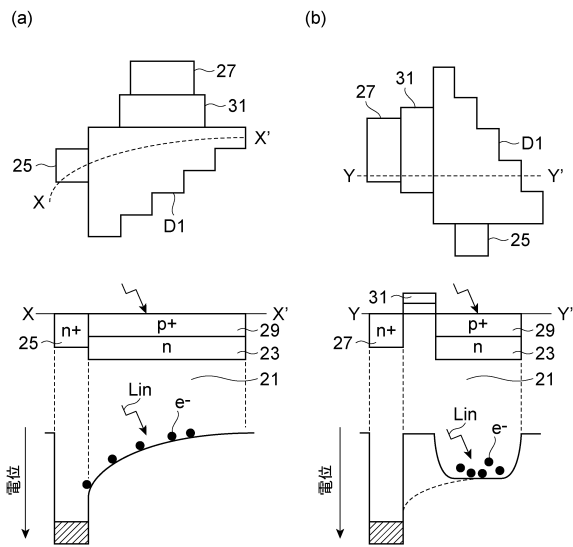
【 図 3 】



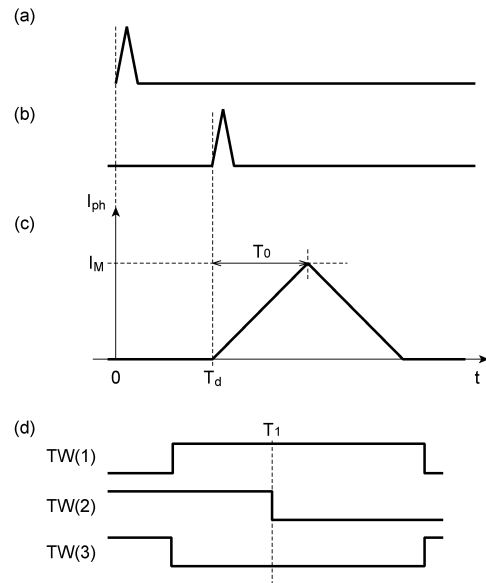
【 図 4 】



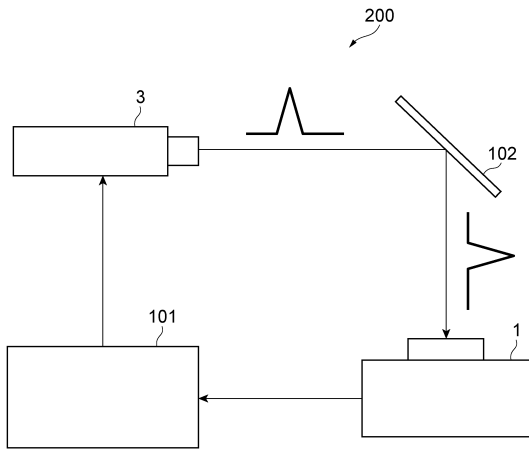
【 図 5 】



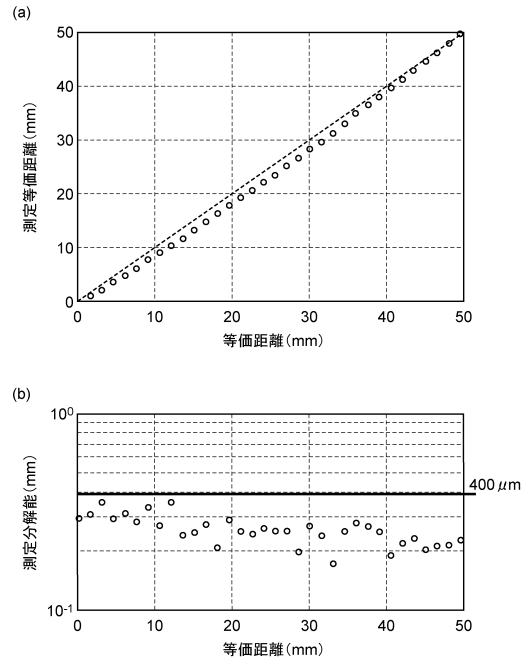
【 図 6 】



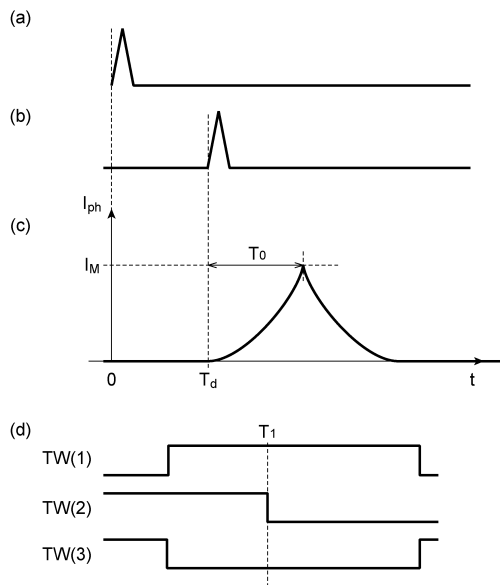
【 図 7 】



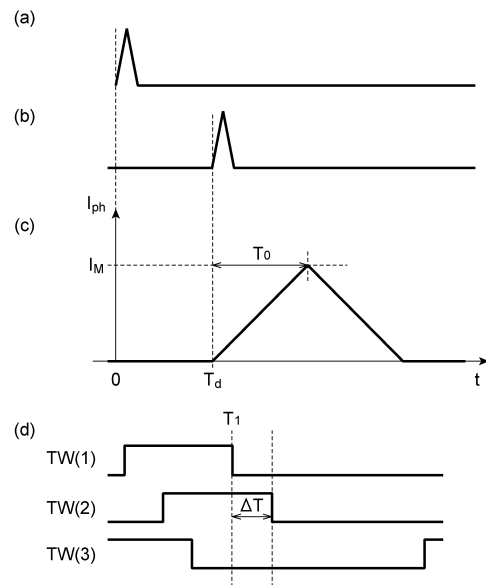
【 図 8 】



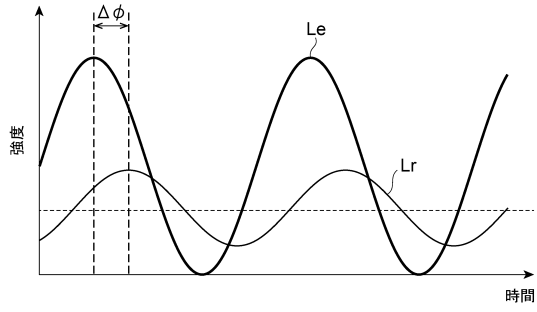
【 図 9 】



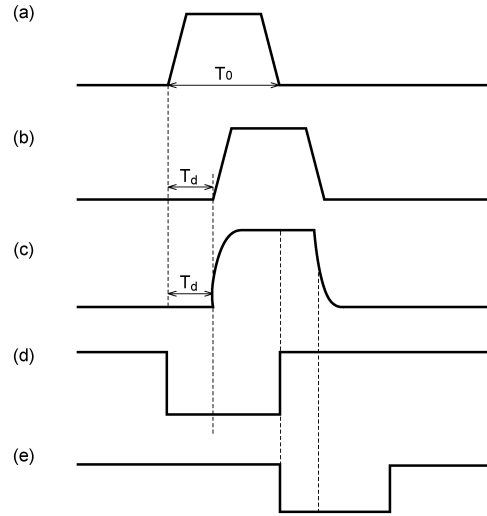
【 図 10 】



【 図 1 1 】



【 図 1 2 】



フロントページの続き

(51)Int.Cl.			F I		
H 0 4 N	5/374	(2011.01)	H 0 4 N	5/225	
H 0 1 L	27/146	(2006.01)	H 0 4 N	5/374	
			H 0 1 L	27/146	A

審査官 藤田 都志行

(56)参考文献 特開2012-215481(JP,A)
特開2007-121116(JP,A)
特開2012-217060(JP,A)
国際公開第2008/069141(WO,A1)
米国特許出願公開第2013/0307968(US,A1)

(58)調査した分野(Int.Cl., DB名)

G 0 1 S 7 / 4 8 - 7 / 5 1
G 0 1 S 1 7 / 0 0 - 1 7 / 9 5
G 0 1 C 3 / 0 0 - 3 / 3 2
H 0 1 L 2 7 / 1 4
H 0 1 L 2 9 / 7 6
H 0 4 N 5 / 2 2 2 - 5 / 2 5 7
H 0 4 N 5 / 3 0 - 5 / 3 3 5