

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6322835号
(P6322835)

(45) 発行日 平成30年5月16日(2018.5.16)

(24) 登録日 平成30年4月20日(2018.4.20)

(51) Int. Cl. F I
 HO2J 1/00 (2006.01) HO2J 1/00 3O1Z
 HO2J 13/00 (2006.01) HO2J 13/00 B

請求項の数 8 (全 37 頁)

(21) 出願番号	特願2015-518260 (P2015-518260)	(73) 特許権者	504132272 国立大学法人京都大学 京都府京都市左京区吉田本町36番地1
(86) (22) 出願日	平成26年5月20日(2014.5.20)	(74) 代理人	110000280 特許業務法人サンクレスト国際特許事務所
(86) 国際出願番号	PCT/JP2014/063363	(72) 発明者	引原 隆士 京都府京都市左京区吉田本町 国立大学法人京都大学大学院工学研究科内
(87) 国際公開番号	W02014/189051	(72) 発明者	東 俊一 京都府京都市左京区吉田本町 国立大学法人京都大学大学院情報学研究科内
(87) 国際公開日	平成26年11月27日(2014.11.27)	(72) 発明者	高橋 亮 京都府京都市左京区吉田本町 国立大学法人京都大学大学院工学研究科内
審査請求日	平成28年12月1日(2016.12.1)		
(31) 優先権主張番号	特願2013-107393 (P2013-107393)		
(32) 優先日	平成25年5月21日(2013.5.21)		
(33) 優先権主張国	日本国(JP)		
(出願人による申告)平成21年度、独立行政法人情報通信研究機構「高度通信・放送研究開発委託研究/情報通信・エネルギー統合技術の研究開発」産業技術力強化法第19条の適用を受ける特許出願			

最終頁に続く

(54) 【発明の名称】 電力パケット生成装置、電力ルータおよび電力ネットワーク

(57) 【特許請求の範囲】

【請求項1】

少なくとも1つの直流電源の供給する電力から複数の負荷に供給する電力パケットを生成し、前記複数の負荷それぞれに目標電圧が印加されるように、生成した電力パケットを主伝送路に送出する電力パケット生成装置であって、

前記直流電源と前記主伝送路とを結合する複数の副伝送路それぞれに介挿された複数のスイッチと、

前記複数の負荷それぞれについて、前記電力パケットが供給されている第1状態および前記電力パケットが供給されていない第2状態それぞれにおいて印加されていると推定される電圧と、前記目標電圧とに基づいて、前記スイッチをオンオフ動作させることにより前記電力パケットを生成する複数のパケット生成器と、

前記パケット生成器が前記スイッチをオンオフ動作させる状態と、前記パケット生成器が前記スイッチをオフで維持する状態とを切り替える切替器と、を備え、

前記複数のパケット生成器は、前記複数のスイッチそれぞれに対応して設けられ、

前記切替器は、複数のパケット生成器のいずれか1つを、前記スイッチをオンオフ動作させて前記電力パケットを生成する生成状態とし、他のパケット生成器全てを、前記スイッチをオフで維持することにより前記電力パケットを生成しない非生成状態とすることを特徴とする電力パケット生成装置。

【請求項2】

前記切替器は、

10

20

前記複数の負荷それぞれにおいて、印加されていると推定される電圧と前記目標電圧との差分電圧が生じている場合、

前記複数の負荷それぞれにおける、印加されていると推定される電圧と前記目標電圧との差分電圧に基づいて、各パケット生成器を前記生成状態および前記非生成状態のいずれかにする

ことを特徴とする請求項 1 記載の電力パケット生成装置。

【請求項 3】

前記パケット生成器は、過去に取得した目標電圧に基づいて前記スイッチをオンオフ動作させるための制御信号を生成する制御信号生成部を備える

ことを特徴とする請求項 1 又は請求項 2 に記載の電力パケット生成装置。

10

【請求項 4】

請求項 1 乃至 3 のいずれか 1 項に記載の電力パケット生成装置を含む

ことを特徴とする電力ネットワーク。

【請求項 5】

受信した電力パケットの電力を蓄電する少なくとも 1 つの蓄電部と、

前記少なくとも 1 つの蓄電部の供給する電力から複数の負荷に供給する電力パケットを生成し、前記複数の負荷それぞれに目標電圧が印加されるように、生成した電力パケットを主伝送路に送出する電力パケット生成部と、を備える電力ルータであって、

前記電力パケット生成部は、

前記蓄電部と前記主伝送路とを結合する複数の副伝送路それぞれに介挿された複数のスイッチと、

20

前記複数の負荷それぞれについて、前記電力パケットが供給されている第 1 状態および前記電力パケットが供給されていない第 2 状態それぞれにおいて印加されていると推定される電圧と、前記目標電圧とに基づいて、前記スイッチをオンオフ動作させることにより前記電力パケットを生成する少なくとも 1 つのパケット生成器と、

前記パケット生成器が前記スイッチをオンオフ動作させる状態と、前記パケット生成器が前記スイッチをオフで維持する状態とを切り替える切替器と、を有し、

前記複数のパケット生成器は、前記複数のスイッチそれぞれに対して 1 個ずつ存在し、

前記切替器は、複数のパケット生成器のいずれか 1 つを、前記スイッチをオンオフ動作させて前記電力パケットを生成する生成状態とし、他のパケット生成器全てを、前記スイッチをオフで維持することにより前記電力パケットを生成しない非生成状態とする

30

ことを特徴とする電力ルータ。

【請求項 6】

前記切替器は、

前記複数の負荷それぞれにおいて、印加されていると推定される電圧と前記目標電圧との差分電圧が生じている場合、

前記複数の負荷それぞれにおける、印加されていると推定される電圧と前記目標電圧との差分電圧に基づいて、各パケット生成器を前記生成状態および前記非生成状態のいずれかにする

ことを特徴とする請求項 5 記載の電力ルータ。

40

【請求項 7】

前記パケット生成器は、過去に取得した目標電圧に基づいて前記スイッチをオンオフ動作させるための制御信号を生成する制御信号生成部を備える

ことを特徴とする請求項 5 又は請求項 6 に記載の電力ルータ。

【請求項 8】

請求項 5 乃至 7 のいずれか 1 項に記載の電力ルータを含む

ことを特徴とする電力ネットワーク。

【発明の詳細な説明】

【技術分野】

【0001】

50

本発明は、電力パケット生成装置、電力ルータおよび電力ネットワークに関する。

【背景技術】

【0002】

従来、電力をパケット化して送配電するシステムが提案されている（例えば、特許文献1参照）。

この種のシステムで用いられる電力パケットは、伝送される電力を担うペイロード部と、電力パケットの送信先を示すヘッダとを含んで構成されるものが一般的である。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2011-142771号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

ところで、近年では、複数の負荷がある場合、負荷に応じて異なる電源から電力パケットの供給を受けるようにしたいとの要請がある。例えば、太陽光発電等の再生可能エネルギーによる発電を行う発電所からの電力供給を受けたい需要者と、比較的電力供給が安定している火力発電所からの電力供給を受けたい需要者とが混在するような場合である。

一方、各需要者へ電力を供給するための送電線の数は限られており、複数の電源から1つの伝送路に対して電力パケットを供給せざるを得ない。

この場合、複数の電源から同時に1つの伝送路に対して電力パケットが送出されると、電力パケット同士が干渉してしまい、電力パケットの送信先を示すヘッダの波形が崩れてしまう場合がある。この場合、電力パケットが所望の送信先に供給されない虞がある。

【0005】

本発明は、上記事由に鑑みてなされたものであり、1つの伝送路に対して複数の電力パケットが送出される構成としながらも、各電力パケット同士が衝突して波形が崩れるのを防止できる電力パケット生成装置を提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明に係る電力パケット生成装置は、少なくとも1つの直流電源の供給する電力から複数の負荷に供給する電力パケットを生成し、前記複数の負荷それぞれに目標電圧が印加されるように、生成した電力パケットを主伝送路に送出する電力パケット生成装置であって、前記直流電源と前記主伝送路とを結合する複数の副伝送路それぞれに介挿された複数のスイッチと、前記複数の負荷それぞれについて、前記電力パケットが供給されている第1状態および前記電力パケットが供給されていない第2状態それぞれにおいて印加されていると推定される電圧と前記目標電圧とに基づいて、前記スイッチをオンオフ動作させることにより前記電力パケットを生成する複数のパケット生成器と、前記パケット生成器が前記スイッチをオンオフ動作させる状態と、前記パケット生成器が前記スイッチをオフで維持する状態とを切り替える切替器と、を備える。

【0007】

本構成によれば、切替器が、パケット生成器がスイッチのオンオフ制御を行う状態と、パケット生成器がスイッチのオンオフ制御を行わない状態とを切り替える。これにより、電力パケット生成装置は、電力パケットを主伝送路に送出している状態と、電力パケットを主伝送路に送出していない状態とをとりうる。従って、パケット生成器が、複数のスイッチのいずれか1つをオンオフ動作させているときに、他のスイッチをオフで維持させることができる。これにより、1つの主伝送路に対して複数の電力パケットが送出される構成としながらも、電力パケット同士が衝突するのを防ぎ、各電力パケットの波形が崩れるのを防止できる。

【0008】

また、本発明に係る電力パケット生成装置は、上記複数のパケット生成器が、上記複数

10

20

30

40

50

のスイッチそれぞれに対応して設けられ、上記切替器が、複数のパケット生成器のいずれか1つを、スイッチをオンオフ動作させて電力パケットを生成する生成状態とし、他のパケット生成器全てを、スイッチをオフで維持することにより電力パケットを生成しない非生成状態とするものであってもよい。

本構成によれば、切替器が、複数のパケット生成器のいずれか1つを、スイッチをオンオフ動作させて電力パケットを生成する生成状態とし、他のパケット生成器全てを、スイッチをオフで維持することにより電力パケットを生成しない非生成状態とする。これにより、各パケット生成器から送出された電力パケット同士が干渉し合うことがないので、電力パケットの送信先を示すヘッダの波形が崩れるのを防止できる。しかして、電力パケットが所望の負荷に送信されないという不具合を防止することができる。

10

【0009】

また、本発明に係る電力パケット生成装置は、上記切替器が、上記複数の負荷それぞれにおいて、印加されていると推定される電圧と上記目標電圧との差分電圧が生じている場合、複数の負荷それぞれにおける、印加されていると推定される電圧と目標電圧との差分電圧に基づいて、各パケット生成器を上記生成状態および上記非生成状態のいずれかにするものであってもよい。

本構成によれば、切替器が、複数の負荷それぞれについて、印加されていると推定される電圧と目標電圧との差分電圧のより大きい方に電力パケットが供給されるように、各パケット生成器を生成状態および非生成状態のいずれかにする。これにより、2つの負荷それぞれに印加される電圧を、目標電圧に比較的近い電圧で推移させることができる。

20

【0010】

また、本発明に係る電力パケット生成装置は、上記パケット生成器が、現在の目標電圧と過去に取得した目標電圧とに基づいて上記スイッチをオンオフ動作させるための制御信号を生成する制御信号生成部を備えるものであってもよい。

本構成によれば、目標電圧が経時的に変化する場合において、実際に負荷に印加される電圧を目標電圧の変化に追従させやすくできる。

【0011】

また、本発明に係る電力ネットワークは、上記電力パケット生成装置を含むものである。

【0012】

また、本発明に係る電力ルータは、受信した電力パケットの電力を蓄電する少なくとも1つの蓄電部と、少なくとも1つの蓄電部の供給する電力から複数の負荷に供給する電力パケットを生成し、複数の負荷それぞれに目標電圧が印加されるように、生成した電力パケットを主伝送路に送出する電力パケット生成部とを備える。電力パケット生成部は、複数のスイッチと、複数のパケット生成器と、切替器とを有する。複数のスイッチは、蓄電部と主伝送路とを結合する複数の副伝送路それぞれに介挿されている。複数のパケット生成器は、複数の負荷それぞれについて、電力パケットが供給されている第1状態および電力パケットが供給されていない第2状態それぞれにおいて印加されていると推定される電圧と、目標電圧とに基づいて、スイッチをオンオフ動作させる。これにより、複数のパケット生成器は、電力パケットを生成する。切替器は、パケット生成器がスイッチをオンオフ動作させる状態と、パケット生成器がスイッチをオフで維持する状態とを切り替える切替器と、を有するものであってもよい。

30

40

【0013】

また、本発明に係る電力ルータは、上記複数のパケット生成器が、上記複数のスイッチそれぞれに対して1個ずつ存在し、上記切替器が、複数のパケット生成器のいずれか1つを、スイッチをオンオフ動作させて上記電力パケットを生成する生成状態とし、他のパケット生成器全てを、スイッチをオフで維持することにより電力パケットを生成しない非生成状態とするものであってもよい。

【0014】

また、本発明に係る電力ルータは、上記切替器が、上記複数の負荷それぞれにおいて、

50

印加されていると推定される電圧と上記目標電圧との差分電圧が生じている場合、複数の負荷それぞれにおける、印加されていると推定される電圧と目標電圧との差分電圧に基づいて、各パケット生成器を前記生成状態および前記非生成状態のいずれかにするものであってもよい。

【0015】

また、本発明に係る電力ルータは、上記パケット生成器が、現在の目標電圧と過去に取得した目標電圧とに基づいて前記スイッチをオンオフ動作させるための制御信号を生成する制御信号生成部を備えるものであってもよい。

【0016】

また、本発明に係る電力ネットワークは、上記電力ルータを含むものであってもよい。

【発明の効果】

【0017】

本発明によれば、切替器が、パケット生成器がスイッチのオンオフ制御を行う状態と、パケット生成器がスイッチのオンオフ制御を行わない状態とを切り替える。これにより、パケット生成器が、複数のスイッチのいずれか1つのオンオフ制御を行っている状態にあるときに、他のスイッチのオンオフ制御を行わない状態とすることができる。従って、1つの主伝送路に対して複数の電力パケットが送出される構成としながらも、各電力パケットの波形が崩れるのを防止できる。

【図面の簡単な説明】

【0018】

【図1】実施の形態1に係る電力ネットワークの構成図である。

【図2】実施の形態1に係る電力ネットワークの一部のブロック図である。

【図3】実施の形態1に係る電力パケットを示し、(a)は波形図、(b)はヘッダの構成図である。

【図4】実施の形態1に係る制御部のブロック図である。

【図5】実施の形態1に係る量子化器のブロック図である。

【図6】実施の形態1に係るセレクタのブロック図である。

【図7】実施の形態1に係る負荷の回路図である。

【図8】実施の形態1に係るパケット生成器の動作を示すタイムチャートである。

【図9】実施の形態1に係る制御部の動作説明図である。

【図10】実施の形態1に係る制御部の動作説明図である。

【図11】実施の形態1に係る制御部の動作説明図である。

【図12】実施の形態1に係る制御部の動作説明図である。

【図13】実施の形態1に係る制御部の動作説明図である。

【図14】実施の形態2に係る電力ネットワークの構成図である。

【図15】実施の形態2に係る電力ネットワークの一部のブロック図である。

【図16】コンピュータシミュレーションによって各負荷に電力パケットを供給したときの当該各負荷における電圧の経時変化を示すグラフであり、(a)は第1条件のグラフ、(b)は第2条件のグラフである。

【発明を実施するための形態】

【0019】

<実施の形態1>

<1> 構成

<1-1> 全体構成

図1に、本実施の形態に係る電力ネットワークの構成図を示す。

電力ネットワークは、電源1A、1Bと、ミキサ2と、電力ルータ3A、3B、3Cと、負荷4A、4Bと、負荷電圧指令部5とを備える。

電源1A、1B(以下、場合によって「第1電源1A」、「第2電源1B」とも称する。)は、直流電力を出力する。電源1A、1Bは、例えば、発電設備や電池等から構成される。発電設備としては、例えば、火力発電所等が挙げられる。電池としては、例えば、

10

20

30

40

50

バッテリーや電気二重層キャパシタ等が挙げられる。

ミキサ2は、電源1A, 1Bから供給される直流電力を基に、負荷4A, 4B向けの電力パケットを生成して電力ルータ3Aに向けて送信する。ミキサ2は、2つの受信ポートIn1, In2を有しており、電源1の出力は当該2つの受信ポートIn1, In2に分離して入力される。ここで、ミキサ2で生成される電力パケットの送信先は、負荷4A, 4Bそれぞれのアドレスに設定される。ミキサ2の構成や電力パケットの構成の詳細は後述する。

【0020】

電力ルータ3A, 3B, 3Cは、受信ポートIn1, In2のいずれかで電力パケットを受信すると、受信した電力パケットの送信先に応じてルーティングを行う。そして、電力ルータ3A, 3B, 3Cは、ルーティング結果に応じて送信ポートOut1, Out2から電力パケットを送信する。ここで、電力ルータ3A, 3B, 3Cは、蓄電部(図示せず)を備えており、受信した電力パケットを一旦蓄電部に充電し、その後、蓄電部に充電した電力を基に電力パケットを再構成して送信する。なお、電力ルータ3A, 3B, 3Cは、電力パケットを再構成する特性に注目すれば、内部にミキサ2と同様の機能を備えていると看做することができる。この意味において、蓄電部は、ミキサ2における電源1A, 1Bと同じ位置づけにあると言える。

10

負荷4A, 4B(以下、場合によって「第1負荷4A」、「第2負荷4B」とも称する。)は、例えば、家電製品やコンピュータ、照明機器等が挙げられる。

負荷電圧指令部5は、各負荷4A, 4Bに印加すべき電圧(目標電圧)を出力する。負荷電圧指令部5は、例えば、パーソナルコンピュータ等から構成される。負荷電圧指令部5から出力された目標電圧は、ミキサ2に入力される。

20

【0021】

図2は、本実施の形態に係る電力ネットワークの一部のブロック図である。

ミキサ2は、スイッチ21A, 21Bと、ドライバ23A, 23Bと、制御部25と、ダイオード27A, 27Bとを備える。

スイッチ21Aは、一端が第1電源1Aに接続され、他端がダイオード27Aを介して送信ポートOutに接続されている。言い換えると、スイッチ21Aは、電源1Aと、送信ポートOutを通る主伝送路L1とを結合する、副伝送路L2中に介挿されている。

スイッチ21Bは、一端が第2電源1Bに接続され、他端がダイオード27Bを介して送信ポートOutに接続されている。言い換えると、スイッチ21Bは、第2電源1Bと、送信ポートOutを通る主伝送路L1とを結合する、副伝送路L3中に介挿されている。

30

【0022】

ここで、スイッチ21A, 21Bは、ノーマリオン型のSiC-JFET等から構成される。スイッチ21A, 21Bは、ゲート電圧がターンオン電圧以下の場合、オン状態となり、ゲート電圧がターンオン電圧よりも大きい場合、オフ状態となる。

ダイオード27Aは、スイッチ21A側がアノード、送信ポートOut側がカソードとなるように接続されている。ダイオード27Bは、スイッチ21B側がアノード、送信ポートOut側がカソードとなるように接続されている。

40

これらのダイオード27A, 27Bは、送信ポートOUTから受信ポートIn1, In2に向かって電流が流れるのを防止するためである。

【0023】

ドライバ23A, 23Bは、制御部25から入力される制御信号に応じて、スイッチ21A, 21Bのゲート電圧を変化させる。ここで、制御信号は、「High」レベルと「Low」レベルの2種類の電圧から構成される。そして、ドライバ23A, 23Bは、制御信号が「High」レベルの場合、スイッチ21A, 21Bのゲート電圧をターンオン電圧以下にし、「Low」レベルの場合、ゲート電圧をターンオン電圧よりも大きい電圧にする。

【0024】

50

制御部 25 は、パケット生成器 28 A , 28 B と、セレクタ 29 と、を備える。パケット生成器 28 A , 28 B およびセレクタ 29 は、例えば、タイマ、FPGA (Field Programmable Gate Array) およびメモリ等を組み合わせて実現されている。この制御部 25 の構成の詳細は、後述する。

制御部 25 は、負荷電圧指令部 5 から入力端子 De 1 , De 2 に入力される指令値 (目標電圧) に基づいて、ドライバ 23 A , 23 B に制御信号を入力する。これにより、スイッチ 21 A , 21 B が動作して、第 1 電源 1 A または第 2 電源 1 B から供給される電力を基にした電力パケットが生成される。

【 0025 】

図 3 (a) に、本実施の形態に係る電力パケットの波形図を示し、図 3 (b) に電力パケットのヘッダの構成図を示す。

スイッチ 21 A , 21 B が動作することにより、図 3 (a) に示す波形の電力パケットが生成される。電力パケットは、伝送される電力を担うペイロード部と、ペイロード部の前に付加されたヘッダと、ペイロード部の後に付加されたフッタとから構成される。

ヘッダおよびフッタは、電力パケットにおける制御情報を示すフィールドである。図 3 (b) に示すように、ヘッダは、制御情報として、例えば、電力パケットの開始を示すスタート信号、送信元情報および送信先アドレスを含んで構成される。フッタは、制御情報として、電力パケットの終了を示すエンド信号を含んで構成される。

ここで、送信元情報とは、電力パケットの送信元 (電源 1 A , 1 B) である電源の種別を示す情報である。電源の種別は、商用電源か自家発電電源かの違いに基づく種別である。なお、電源の種別としては、例えば、火力発電等の発電形態の違いに基づく種別であってもよい。また、送信元情報として、例えば、電源 1 A , 1 B をユニークに識別可能な識別情報 (アドレス) を採用してもよい。

【 0026 】

< 1 - 2 > 制御部の構成

次に、制御部 25 の構成の詳細について説明する。

図 4 に、制御部 25 のブロック図を示す。

制御部 25 は、前述のように、パケット生成器 28 A , 28 B と、セレクタ 29 と、を備える。セレクタ 29 の構成の詳細は後述する。

【 0027 】

< パケット生成器 >

パケット生成器 28 A , 28 B は、負荷電圧司令部 5 から与えられる目標電圧に基づいて、ドライバ 23 A , 23 B に与える制御信号を生成する。この制御信号は、スイッチ 21 A , 21 B のオンオフ動作のパターンを定めるように構成されている。

つまり、パケット生成器 28 A , 28 B は、制御信号によってドライバ 23 A , 23 B 及びスイッチ 21 A , 21 B の動作を制御し、主伝送路 L 1 に対する両電源 1 A , 1 B による直流電力の供給を断続制御することができる。

パケット生成器 28 A , 28 B は、図 3 に示すような電力パケットを生成するための制御信号を生成し、ドライバ 23 A , 23 B に与える。ドライバ 23 A , 23 B 及びスイッチ 21 A , 21 B は、制御信号に従って動作することで電力パケットを生成する。

このように、パケット生成器 28 A , 28 B は、電力パケットを生成するための制御信号をドライバ 23 A , 23 B に与えることで、電力パケットを生成する機能を有している。

パケット生成器 28 A は、量子化器 51 A と、比較器 53 A と、ヘッダ/フッタ付加部 55 A と、増幅器 57 A とからなる。また、パケット生成器 28 B は、量子化器 51 B と、比較器 53 B と、ヘッダ/フッタ付加部 55 B と、増幅器 57 B とからなる。

【 0028 】

量子化器 51 A (51 B) は、スイッチ 21 A (21 B) をオンオフ動作させるための制御信号を生成する制御信号生成部を構成している。この量子化器 51 A (51 B) は、いわゆる動的量子化器である。動的量子化器とは、過去の入力情報を利用して現在の量子

10

20

30

40

50

化出力を定めるものであり、現在の入力値から現在の量子化出力値が定まるいわゆる静的量子化器とは区別されるものである。この量子化器51A(51B)は、過去に取得した目標電圧に基づいて制御信号を生成する。これにより、目標電圧が経時的に変化する場合において、実際に負荷4A,4Bに印加される電圧を目標電圧の変化に追従させることができる。

【0029】

この量子化器51A(51B)は、Dem1(Dem2)端子と、Pac1(Pac2)端子と、PacE1(PacE2)端子と、StaE1(StaE2)端子と、Act1(Act2)端子とを備える。Dem1(Dem2)端子には、負荷電圧指令部5から入力端子De1(De2)を通じて目標電圧が入力される。Pac1(Pac2)端子は、ヘッダ/フッタ付加部55A(55B)および増幅器57A(57B)を介して出力端子Out1(Out2)に接続されており、量子化器51A,51Bは、生成した制御信号をPac1(Pac2)端子から出力する。PacE1(PacE2)端子、StaE1(StaE2)端子は、セレクタ29に接続されている。量子化器51A(51B)は、セレクタ29が量子化器51A,51Bの内のどちらに制御信号を出力させるのかを判定するための信号をPacE1(PacE2)端子、StaE1(StaE2)端子から出力する。Act1(Act2)端子には、比較器53A(53B)が接続されており、比較器53A(53B)から所定の閾値以上の電圧(以下、「Hレベル電圧」と称する。)が入力されると、量子化器51A(51B)は、制御信号を出力する。

以上のように、量子化器51A,51Bは、セレクタ29による選択に基づいて、量子化器51A,51Bの内の一方が制御信号を出力するように制御されるとともに、負荷電圧指令部5から与えられる目標電圧に基づいて、制御信号をPac1(Pac2)端子から出力する。

【0030】

図5に、量子化器51A(51B)のブロック図を示す。

量子化器51Aは、離散化器511A(511B),517A(517B)と、差分器512A(512B)と、増幅器5131A(5131B),5132A(5132B),518A(518B)とを備える。更に、量子化器51A(51B)は、スイッチ514A(514B),516A(516B),521A(521B)と、加算器519A(519B)と、2値化器520A(520B)と、Lレベル電圧出力部522A(522B)と、遅延器523A(523B),524A(524B)とを備える。

【0031】

離散化器511A(511B)は、Dem1(Dem2)端子から与えられる目標電圧を離散化してなる電圧を出力する。また、離散化器517A(517B)は、スイッチ521A,521BからPac1(Pac2)端子に向けて出力される制御信号または増幅器518A(518B)から出力される電圧を受け取り、これらを離散化してなる電圧を出力する。

差分器512A(512B)は、離散化器517A(517B)の出力電圧から離散化器511A(511B)の出力電圧を差し引いて得られる差分電圧x(例えば、後述図9の「x1」、「x2」参照)を出力する。

増幅器5131A(5131B),5132A(5132B)は、差分器512A(512B)の出力電圧を増幅して出力する。ここで、増幅器5131A(5131B),5132A(5132B)は、互いに増幅率が異なる。また、増幅器518A(518B)は、離散化器517A(517B)からの出力電圧を増幅してスイッチ516A(516B)に入力する。

【0032】

スイッチ514A(514B),516A(516B),521A(521B)は、2つの入力端子と1つの駆動端子とを有する。図5において、3つの端子のうち、最も上側の端子と最も下側の端子が入力端子であり、中央の端子が駆動端子である。以下、スイッチ514A(514B),516A(516B),521A(521B)について、図面

における上側の入力端子を上側入力端子、下側の入力端子を下側入力端子と称する。スイッチ 5 1 4 A (5 1 4 B) , 5 1 6 A (5 1 6 B) , 5 2 1 A (5 2 1 B) は、駆動端子の電圧に応じて、出力端子の接続先を上側入力端子または下側入力端子に切り替える。具体的には、駆動端子の電圧が H レベル電圧であれば、出力端子の接続先を上側入力端子に切り替え、駆動端子の電圧が約 0 V の電圧 (以下、「L レベル電圧」と称する。) であれば、出力端子の接続先を下側入力端子に切り替える。

【 0 0 3 3 】

スイッチ 5 1 4 A (5 1 4 B) の上側入力端子は、増幅器 5 1 3 1 A (5 1 3 1 B) の出力端子に接続され、下側入力端子は、増幅器 5 1 3 2 A (5 1 3 2 B) の出力端子に接続されている。また、スイッチ 5 1 4 A (5 1 4 B) の駆動端子は、遅延器 5 2 3 A (5 2 3 B) を介してスイッチ 5 2 1 A (5 2 1 B) の出力端子に接続されている。そして、スイッチ 5 1 4 A (5 1 4 B) の出力端子は、S t a E 1 (S t a E 2) 端子に接続されている。このスイッチ 5 1 4 A (5 1 4 B) から出力される信号は、負荷 4 A (4 B) に印加されていると推定される電圧と、目標電圧との差分電圧 V を反映した電圧に相当する。

10

なお、量子化器 5 1 A (5 1 B) は、スイッチ 5 1 4 A (5 1 4 B) から出力される信号を絶対値とした信号を S t a E 1 (S t a E 2) 端子から出力する。つまり、前記差分電圧 V は、スイッチ 5 1 4 A (5 1 4 B) から出力される信号を絶対値とした信号である。

「印加されていると推定される電圧」、及び「差分電圧 V 」については、後に詳述する。

20

【 0 0 3 4 】

スイッチ 5 1 6 A (5 1 6 B) の上側入力端子は、遅延器 5 2 4 A (5 2 4 B) を介してスイッチ 5 2 1 A (5 2 1 B) の出力端子に接続され、下側入力端子は、増幅器 5 1 8 A (5 1 8 B) の出力端子に接続されている。また、駆動端子も、遅延器 5 2 4 A (5 2 4 B) を介してスイッチ 5 2 1 A (5 2 1 B) の出力端子に接続されている。遅延器 5 2 3 A (5 2 3 B) , 5 2 4 A (5 2 4 B) は、スイッチ 5 1 4 A (5 1 4 B) , 5 1 6 A (5 1 6 B) の入力端子の切り替えタイミングを合わせるためのものである。そして、遅延器 5 2 3 A (5 2 3 B) , 5 2 4 A (5 2 4 B) は、スイッチ 5 2 1 A , 5 2 1 B から P a c 1 (P a c 2) 端子 (及びスイッチ 5 1 6 A , 5 1 6 B) に向けて出力される制御信号に対して電力パケット 1 つ分に相当する時間だけ時間遅延を与える。

30

つまり、スイッチ 5 1 4 A (5 1 4 B) , 5 1 6 A (5 1 6 B) は、互いに一致したタイミングで上側入力端子又は下側端子に切り替わるように構成されている。

【 0 0 3 5 】

スイッチ 5 2 1 A (5 2 1 B) の上側入力端子は、2 値化器 5 2 0 A (5 2 0 B) の出力端子に接続され、下側入力端子は、L レベル電圧を出力する L レベル電圧出力部 5 2 2 に接続されている。この L レベル電圧出力部 5 2 2 は、例えば、下側入力端子を接地することにより実現できる。そして、スイッチ 5 2 1 A (5 2 1 B) の出力端子は、P a c 1 (P a c 2) 端子に接続されている。また、スイッチ 5 2 1 A (5 2 1 B) の駆動端子は、A c t 1 (A c t 2) 端子に接続されている。

40

量子化器 5 1 A (5 1 B) は、スイッチ 5 2 1 A (5 2 1 B) が上側入力端子に切り替えられている状態のときに、P a c 1 (P a c 2) 端子から制御信号を出力する。

A c t 1 (A c t 2) 端子には、後述するように、比較器 5 3 A (5 3 B) が出力する H レベル電圧又は L レベル電圧が与えられる。スイッチ 5 1 2 A は、比較器 5 3 A (5 3 B) からの H レベル電圧又は L レベル電圧によって制御される。

【 0 0 3 6 】

加算器 5 1 9 A (5 1 9 B) は、D e m 1 (D e m 2) 端子から入力される目標電圧と、スイッチ 5 1 4 A (5 1 4 B) の出力電圧とを加算してなる電圧を出力する。

2 値化器 5 2 0 A (5 2 0 B) は、加算器 5 1 9 A (5 1 9 B) の出力電圧を 2 値化して出力する。そして、2 値化器 5 2 0 A (5 2 0 B) の出力端子は、P a c E 1 (P a c

50

E 2) 端子に接続されている。

以上の構成によって、量子化器 5 1 A , 5 1 B は、Dem 1 (Dem 2) 端子から目標電圧が与えられるとこの目標電圧値に基づいて制御信号を生成する。また、量子化器 5 1 A , 5 1 B は、セクタ 2 9 の判定に応じて、生成した制御信号を Pac 1 (Pac 2) 端子から出力し、又は制御信号の出力を停止する。

【 0 0 3 7 】

図 4 に戻って、比較器 5 3 A , 5 3 B は、セクタ 2 9 から入力される電圧に応じて量子化器 5 1 A , 5 1 B の Act 1 , Act 2 端子に与える電圧を変化させる。

比較器 5 3 A は、量子化器 5 1 A の Act 1 端子に接続されている。そして、比較器 5 3 A は、セクタ 2 9 から入力される電圧が電圧 V 1 であるか否かを判定し、電圧 V 1 に等しければ H レベル電圧を Act 1 端子に入力し、電圧 V 1 に等しくなければ L レベルの電圧を Act 1 端子に入力する。ここで、「電圧 V 1 に等しい」とは、厳密に等しいことまでを要求するものではなく、セクタ 2 9 から入力される電圧が、電圧 V 1 を含む所定の電圧範囲内 (例えば、電圧 V 1 に対して $\pm 25\%$ の範囲内) であればよいことを意味する。

【 0 0 3 8 】

また、比較器 5 3 B は、量子化器 5 1 B の Act 2 端子に接続されている。そして、比較器 5 3 B は、セクタ 2 9 から入力される電圧が電圧 $2 * V 1$ であるか否かを判定し、電圧 $2 * V 1$ に等しければ H レベル電圧を Act 2 端子に出力し、電圧 $2 * V 1$ に等しくなければ L レベルの電圧を Act 2 端子に出力する。ここで、「電圧 $2 * V 1$ に等しい」とは、厳密に等しいことまでを要求するものではなく、セクタ 2 9 から入力される電圧が、電圧 $2 * V 1$ を含む所定の電圧範囲内 (例えば、電圧 $2 * V 1$ に対して $\pm 25\%$ の範囲内) であればよいことを意味する。また、「*」は乗算を示している。

量子化器 5 1 A , 5 1 B (パケット生成器 2 8 A , 2 8 B) は、H レベル電圧が与えられると制御信号を出力し、L レベル電圧が与えられると制御信号の出力を停止する。

セクタ 2 9 は、比較器 5 3 A , 5 3 B に上記電圧を与えることで、量子化器 5 1 A , 5 1 B (パケット生成器 2 8 A , 2 8 B) の内の一方が制御信号を出力し、他方が L レベル電圧を出力するように制御している。

【 0 0 3 9 】

ヘッダ/フッタ付加部 5 5 A , 5 5 B は、量子化器 5 1 A , 5 1 B から出力される制御信号にヘッダおよびフッタを付加する。このヘッダ/フッタ付加部 5 5 A は、ヘッダとして、例えば、第 1 電源 1 A の種別を示す送信元情報と、第 1 負荷 4 A を示す送信先アドレスとを含んで構成されたものを付加する。また、ヘッダ/フッタ付加部 5 5 B は、ヘッダとして、例えば、第 2 電源 1 B の種別を示す送信元情報と、第 2 負荷 4 B を示す送信先アドレスとを含んで構成されたものを付加する。

これによって、パケット生成器 2 8 A , 2 8 B は、図 3 に示すような電力パケットを生成することができる制御信号を生成する。

増幅器 5 7 A , 5 7 B は、制御信号をドライバ 2 3 A , 2 3 B の駆動電圧まで引き上げる。この増幅器 5 7 A , 5 7 B は、それぞれヘッダ/フッタ付加部 5 5 A , 5 5 B から入力される制御信号を増幅して出力端子 Out 1 , Out 2 に出力する。

【 0 0 4 0 】

< セクタ >

セクタ 2 9 は、パケット生成器 2 8 A (2 8 B) がスイッチ 2 1 A (2 1 B) をオンオフ動作させる状態と、パケット生成器 2 8 A (2 8 B) がスイッチ 2 1 A (2 1 B) をオフで維持する状態とを切り替える。

つまり、セクタ 2 9 は、パケット生成器 2 8 A (2 8 B) に制御信号を出力させてスイッチ 2 1 A をオンオフ動作させることで電力パケットを生成する状態 (生成状態)、又は、パケット生成器 2 8 A (2 8 B) に L レベル電圧を出力させてスイッチ 2 1 B をオフで維持することにより電力パケットを生成しない状態 (非生成状態) のいずれかの状態となるように切り替える。

10

20

30

40

50

セレクタ 29 は、パケット生成器 28 A が生成状態のときは、パケット生成器 28 B が非生成状態となるように切り替え、パケット生成器 28 A が非生成状態のときは、パケット生成器 28 B が生成状態となるように切り替える。

このセレクタ 29 は、P a c E 1 端子と、S t a E 1 端子と、P a c E 2 端子と、S t a E 2 端子と、A c t 端子とを備える。P a c E 1 端子、S t a E 1 端子は、それぞれ量子化器 51 A の P a c E 1 端子、S t a E 1 端子に接続されている。P a c E 2 端子、S t a E 2 端子は、それぞれ量子化器 51 B の P a c E 2 端子、S t a E 2 端子に接続されている。A c t 端子は、比較器 53 A、53 B に接続されている。

図 6 に、セレクタ 29 のブロック図を示す。

【0041】

セレクタ 29 は、比較器 291、293 A、293 B、296 と、スイッチ 292 と、AND 回路 294 と、差分器 295 と、加算器 297 と、定電圧源 298 とを備える。

【0042】

比較器 291 は、2つの入力端子の一方が S t a E 1 端子に接続され、他方が S t a E 2 端子に接続されている。ここで、S t a E 1 端子の電圧は、負荷 4 A に印加されていると推定される電圧と目標電圧との差分電圧 V_1 を反映したものである。また、S t a E 2 端子の電圧は、負荷 4 B に印加されていると推定される電圧と、目標電圧との差分電圧 V_2 を反映したものである。以下、量子化器 51 A が S t a E 1 端子に与える差分電圧 V を差分電圧 V_1 と、量子化器 51 B が S t a E 2 端子に与える差分電圧 V を差分電圧 V_2 と表す。

そして、比較器 291 は、S t a E 1 端子の電圧が S t a E 2 端子の電圧以上、即ち、負荷 4 A に対応する差分電圧 V_1 が負荷 4 B に対応する差分電圧 V_2 以上の場合、低レベル電圧を出力する。一方、比較器 291 は、S t a E 1 端子の電圧が S t a E 2 端子の電圧未満、即ち、負荷 4 A に対応する差分電圧 V_1 が負荷 4 B に対応する差分電圧 V_2 よりも小さい場合、低レベル電圧の電圧値よりも高い電圧値の高レベル電圧を出力する。なお、セレクタ 29 における各機能部は、互いに前記高レベル電圧及び低レベル電圧を授受するように構成されている。

【0043】

比較器 293 A、293 B は、それぞれ P a c E 1 端子、P a c E 2 端子に接続されている。そして、各比較器 293 A、293 B は、P a c E 1 端子、P a c E 2 端子の電圧が所定の閾値電圧 V_{th} を超える場合に高レベル電圧を出力する。ここで、閾値電圧 V_{th} は、低レベル電圧よりも高く且つ高レベル電圧よりも低い電圧に相当する。例えば、閾値電圧 V_{th} は、0 V に設定される。

ここで、P a c E 1 端子の電圧が閾値電圧 V_{th} を超える場合は、量子化器 51 A が制御信号を生成している場合に相当する。また、P a c E 2 端子の電圧が閾値電圧 V_{th} を超える場合は、量子化器 51 B が制御信号を生成している場合に相当する。即ち、比較器 293 A、293 B は、それぞれ量子化器 51 A、51 B が制御信号を生成しているか否かを判定している。

【0044】

AND 回路 294 は、2つの入力端子が比較器 293 A、293 B の出力端子にそれぞれ接続されている。ここで、AND 回路 294 の出力電圧が高レベル電圧にある場合、比較器 293 A、293 B の両方の出力電圧が高レベル電圧にあることに相当する。即ち、AND 回路 294 の出力電圧が高レベル電圧の場合、量子化器 51 A および量子化器 51 B の両方が制御信号を生成している場合に相当する。一方、AND 回路 294 の出力電圧が低レベル電圧にある場合、比較器 293 A、293 B の少なくとも一方の出力電圧が低レベル電圧にあることに相当する。即ち、AND 回路 294 の出力電圧が低レベル電圧の場合、量子化器 51 A および量子化器 51 B の少なくとも一方が制御信号を生成していない場合に相当する。つまり、AND 回路 294 は、量子化器 51 A および量子化器 51 B の両方が制御信号を生成しているか否かを判定している。

【0045】

10

20

30

40

50

差分器 295 は、P a c E 1 端子の電圧から P a c E 2 端子の電圧を差し引いて得られる差分電圧 ($x_{1q} - x_{2q}$) を出力する。

比較器 296 は、差分器 295 の出力電圧が 0 V 以下であれば高レベル電圧を出力し、0 V を超える場合は低レベル電圧を出力する。即ち、比較器 296 は、P a c E 1 端子の電圧が P a c E 2 端子の電圧以下の場合、高レベル電圧を出力する。一方、比較器 296 は、P a c E 1 端子の電圧が P a c E 2 端子の電圧を超える場合、低レベル電圧を出力する。

つまり、比較器 296 は、量子化器 51 A が制御信号を生成しかつ量子化器 51 B が制御信号を生成していない場合、低レベル電圧を出力する。また、比較器 296 は、量子化器 51 A が制御信号を生成しておらずかつ量子化器 51 B が制御信号を生成している場合、高レベル電圧を出力する。

10

【0046】

スイッチ 292 は、2つの入力端子と1つの駆動端子とを有する。図6において、3つの端子のうち、最も上側の端子と最も下側の端子が入力端子であり、中央の端子が駆動端子である。以下、スイッチ 292 について、図面における上側の入力端子を上側入力端子、下側の入力端子を下側入力端子と称する。スイッチ 292 は、駆動端子の電圧に応じて、出力端子の接続先を上側入力端子または下側入力端子に切り替える。具体的には、駆動端子の電圧が高レベル電圧であれば、出力端子の接続先を上側入力端子に切り替え、駆動端子の電圧が低レベル電圧であれば、出力端子の接続先を下側入力端子に切り替える。

【0047】

20

スイッチ 292 の上側入力端子は、比較器 291 の出力端子に接続され、下側入力端子は、比較器 296 の出力端子に接続されている。また、スイッチ 292 の駆動端子は、AND 回路 294 の出力端子に接続されている。そして、スイッチ 292 の出力端子は、加算器 297 に接続されている。

スイッチ 292 は、AND 回路 294 の出力電圧が高レベル電圧、即ち、量子化器 51 A, 51 B の両方が制御信号を生成している場合は、出力端子の接続先を上側入力端子に切り替える。一方、スイッチ 292 は、AND 回路 294 の出力電圧が低レベル電圧、即ち、量子化器 51 A, 51 B の少なくとも一方が制御信号を生成していない場合は、出力端子の接続先を下側入力端子に切り替える。

【0048】

30

加算器 297 は、スイッチ 292 の出力電圧と、基準電圧源 298 の出力電圧とを加算して得られる電圧を A c t 端子に出力する。基準電圧源 298 の出力電圧は、電圧 V 1 である。この電圧 V 1 は、比較器 291 から出力される高レベル電圧に相当する。

【0049】

以上の構成を有することにより、セレクタ 29 は、量子化器 51 A, 51 B の両方が制御信号を生成している場合、比較器 291 から出力される電圧に電圧 V 1 を加えた電圧が A c t 端子から出力される。

ここで、比較器 291 は、量子化器 51 A の S t a E 1 端子から入力される電圧 (差分電圧 V 1) が量子化器 51 B の S t a E 2 端子から入力される電圧 (差分電圧 V 2) 以上であれば、低レベル電圧を出力する。すると、セレクタ 29 の A c t 端子からは、大きさ V 1 の電圧が出力される。

40

一方、比較器 291 は、量子化器 51 A の S t a E 1 端子から入力される電圧 (差分電圧 V 1) が量子化器 51 B の S t a E 2 端子から入力される電圧 (差分電圧 V 2) 未満であれば、高レベル電圧を出力する。すると、セレクタ 29 の A c t 端子からは、大きさ $2 * V 1$ の電圧が出力される。

【0050】

量子化器 51 A, 51 B の両方が制御信号を生成している場合、AND 回路 294 は、高レベル電圧をスイッチ 292 に与えるので、スイッチ 292 は上側入力端子に切り替わる。よって、セレクタ 29 は、上述のように、比較器 291 から出力される電圧に電圧 V 1 を加えた電圧を A c t 端子から出力する。

50

この場合、量子化器 5 1 A の差分電圧 V_1 が量子化器 5 1 B の差分電圧 V_2 以上であれば、セレクトア 2 9 は、上述のように、大きさ V_1 の電圧を A c t 端子から出力する。

また、量子化器 5 1 A の差分電圧 V_1 が量子化器 5 1 B の差分電圧 V_2 よりも小さければ、セレクトア 2 9 は、上述のように、大きさ $2 * V_1$ の電圧を A c t 端子から出力する。

【 0 0 5 1 】

一方、量子化器 5 1 A , 5 1 B の少なくとも一方が制御信号を生成していない場合、A N D 回路 2 9 4 は、低レベル電圧をスイッチ 2 9 2 に与えるので、スイッチ 2 9 2 は下側入力端子に切り替わる。よって、セレクトア 2 9 は、比較器 2 9 6 から出力される電圧に電圧 V_1 を加えた電圧を A c t 端子から出力する。

ここで、比較器 2 9 6 は、量子化器 5 1 A が制御信号を生成しかつ量子化器 5 1 B が制御信号を生成していない場合、低レベル電圧を出力する。この場合、セレクトア 2 9 は、A c t 端子から大きさ V_1 の電圧を出力する。

また、比較器 2 9 6 は、量子化器 5 1 A が制御信号を生成しておらずかつ量子化器 5 1 B が制御信号を生成している場合、高レベル電圧を出力する。この場合、セレクトア 2 9 は、A c t 端子から大きさ $2 * V_1$ の電圧を出力する。

【 0 0 5 2 】

これにより、セレクトア 2 9 は、パケット生成器 2 8 A , 2 8 B を上述の生成状態又は非生成状態のいずれかの状態にする。具体的には、セレクトア 2 9 は、パケット生成器 2 8 A を生成状態にし、パケット生成器 2 8 B を非生成状態にする。或いは、セレクトア 2 9 は、パケット生成器 2 8 A を非生成状態にし、パケット生成器 2 8 B を生成状態にする。

【 0 0 5 3 】

量子化器 5 1 A , 5 1 B の少なくとも一方が制御信号を生成していない場合は、主伝送路 L 1 に送出される電力パケットが互いに衝突することはないので、セレクトア 2 9 は、量子化器 5 1 A , 5 1 B のいずれかが生成した制御信号をそのまま出力するように制御する。

一方、パケット生成器 2 8 A 及び 2 8 B それぞれに対して目標電圧が与えられることで、量子化器 5 1 A , 5 1 B の両方が制御信号を生成している場合、互いの電力パケットが衝突する可能性が生じる。

このような場合、本実施形態のセレクトア 2 9 は、量子化器 5 1 A , 5 1 B の内のいずれか一方から制御信号が出力されるように制御する。

【 0 0 5 4 】

ここで、A c t 端子の電圧が V_1 であれば、比較器 5 3 A は、H レベル電圧を量子化器 5 1 A に与えるので、量子化器 5 1 A は制御信号を出力する。また、A c t 端子の電圧が V_1 であれば、比較器 5 3 B は、L レベル電圧を量子化器 5 1 B に与えるので、量子化器 5 1 B は制御信号を出力しない。

一方、A c t 端子の電圧が $2 * V_1$ であれば、比較器 5 3 A は、L レベル電圧を量子化器 5 1 A に与えるので、量子化器 5 1 A は制御信号を出力しない。また、A c t 端子の電圧が $2 * V_1$ であれば、比較器 5 3 B は、H レベル電圧を量子化器 5 1 B に与えるので、量子化器 5 1 B は制御信号を出力する。

【 0 0 5 5 】

上述のように、量子化器 5 1 A , 5 1 B の両方が制御信号を生成している場合、セレクトア 2 9 は、量子化器 5 1 A の差分電圧 V_1 が量子化器 5 1 B の差分電圧 V_2 以上であれば、大きさ V_1 の電圧を A c t 端子から出力し、量子化器 5 1 A の差分電圧 V_1 が量子化器 5 1 B の差分電圧 V_2 よりも小さければ、大きさ $2 * V_1$ の電圧を A c t 端子から出力する。

よって、セレクトア 2 9 は、量子化器 5 1 A の差分電圧 V_1 が量子化器 5 1 B の差分電圧 V_2 以上の場合、量子化器 5 1 A に制御信号を出力させ、量子化器 5 1 A の差分電圧 V_1 が量子化器 5 1 B の差分電圧 V_2 よりも小さい場合、量子化器 5 1 B に制御信号を出力させる。

10

20

30

40

50

【0056】

つまり、セレクタ29は、量子化器51A, 51Bの両方が制御信号を生成している場合、量子化器51A, 51Bのうち、印加されていると推定される電圧と目標電圧との差分電圧 V_1 (V_2) が大きい方の負荷4A (4B) に対応する量子化器51A (51B) のみから制御信号が出力されるようにAct端子の電圧を変化させる。

【0057】

つまり、負荷1A, 1Bそれぞれにおいて、印加されていると推定される電圧と目標電圧との差分電圧 V_1 (V_2) が生じているとする。この場合、セレクタ29は、負荷1A, 1Bそれぞれにおける、印加されていると推定される電圧と目標電圧との差分電圧 V_1 (V_2) に基づいて、各パケット生成器28A, 28Bを生成状態および非生成状態のいずれかにする。具体的には、セレクタ29は、2つの負荷4A, 4Bそれぞれについて、印加されていると推定される電圧と、目標電圧との差分電圧 V_1 (V_2) のより大きい方に電力パケットが供給されるように、各パケット生成器28A, 28Bを生成状態および非生成状態のいずれかにする。

これにより、2つの負荷4A, 4Bそれぞれに印加される電圧を、目標電圧に比較的近い電圧で推移させることができる。

【0058】

以上のように、パケット生成器28A及び28B両方に対して目標電圧が与えられることで量子化器51A, 51Bの両方が制御信号を生成している場合、セレクタ29は、量子化器51A, 51Bのうち、差分電圧 V_1 (V_2) が大きい方の量子化器51A (51B) のみから制御信号が出力されるように量子化器51A, 51Bを制御する。

これによって、セレクタ29は、量子化器51A, 51Bの両方が制御信号を生成している場合であっても、制御信号を出力させる量子化器を、量子化器51Aと量子化器51Bとの間で適切に切り替えることができる。この結果、両パケット生成器28A, 28Bそれぞれが生成する電力パケットの衝突を回避しつつ、各負荷4A, 4Bに対して目標電圧に近似させるように電力パケットを供給することができる。

【0059】

<2> 制御部の動作

以下、本実施の形態に係る制御部25の動作について説明する。

制御部25は、負荷4A, 4Bに電力パケットが供給されている状態(第1状態)と、負荷4A, 4Bに電力パケットが供給されていない状態(第2状態)とで、負荷4A, 4Bに印加されている電圧を推定する。このとき、制御部25は、例えば、負荷4A, 4Bと、負荷4A, 4Bに対して並列接続されたバッファ用のコンデンサと、接続抵抗とを含む等価回路に基づいて負荷4A, 4Bに印加されている電圧を推定する。

【0060】

図7(a)および(b)に、本実施の形態に係る制御部25が想定する負荷4A(4B)の等価回路の一例を示す。等価回路は、例えば、抵抗RLと、抵抗RLに並列に接続されたコンデンサCと、抵抗RLに直列に接続された抵抗Rとから構成される。ここで、抵抗RLは、負荷4A, 4Bに相当し、コンデンサCは、バッファ用のコンデンサに相当し、抵抗Rは、接続抵抗に相当する。そして、図7(a)は、負荷4A(4B)に電力パケットが供給されている状態を示している。ここでは、等価回路の入力端間に電圧Vが印加されている状態で表されている。また、図7(b)は、負荷4A(4B)に電力パケットが供給されていない状態を示している。ここでは、等価回路の入力端間が開放されている状態で表されている。

この図7(a)および(b)で示す2つの状態それぞれは、負荷4A(4B)に電力パケットが供給されている場合とされていない場合とで取り得る状態である。

【0061】

制御部25は、当該制御部25が有するスイッチ521A(512B)の出力に基づいて負荷4A(4B)の状態が、図7(a)に示す状態であるのか、図7(b)に示す状態であるのかを判定する。

つまり、スイッチ 5 2 1 A (5 2 1 B) は、パケット生成器 2 8 A (2 8 B) が生成状態であるときは制御信号を出力する。一方、パケット生成器 2 8 A (2 8 B) が非生成状態であるときは、制御信号を出力しない。

よって、制御部 2 5 は、スイッチ 5 2 1 A (5 1 2 B) が制御信号を出力しているか否かによって、負荷 4 A (4 B) に電力パケットが与えられたか否かを判定することができる。

制御部 2 5 は、負荷 4 A (4 B) に電力パケットが与えられたか否かの判定に応じて後述する処理を切り替える。

【 0 0 6 2 】

図 8 に、2つのパケット生成器 2 8 A , 2 8 B の動作のタイムチャートを示す。以下の説明では、図 8 に示すように、2つのパケット生成器 2 8 A , 2 8 B それぞれに目標電圧が与えられることで、2つのパケット生成器 2 8 A , 2 8 B が動作するものとする。ここでは、時間間隔 K を時間単位として、2つのパケット生成器 2 8 A , 2 8 B の動作が変化するものとする。この時間間隔 K は、電力パケット 1 つ分に相当する。以下、時間間隔 K を「1パケット時間」と称する。

【 0 0 6 3 】

まず、図 8 における期間 I N T 1 における動作について説明する。この期間 I N T 1 は、スイッチ 5 1 4 A の出力値 (差分電圧 V_1) がスイッチ 5 1 4 B の出力値 (差分電圧 V_2) に比べて大きいと、セレクタ 2 9 が判定したときに開始する。即ち、負荷 4 A に印加されていると推定される電圧と目標電圧との差分電圧 V_1 が、負荷 4 B に印加されていると推定される電圧と目標電圧との差分電圧 V_2 に比べて大きいと判定されたときに開始する。

また、期間 I N T 1 は、パケット生成器 2 8 A , 2 8 B の両方が 1 パケット時間前に制御信号を出力していない期間に相当する。即ち、1パケット時間前に、負荷 4 A , 4 B の両方に対して電力パケットが供給されていない期間に相当する。

【 0 0 6 4 】

図 9 は、図 8 における期間 I N T 1 における制御部 2 5 の状態を示すブロック図である。ここで、 u_1 , u_2 は、目標電圧を示しており、 $x_1 R$, $x_2 R$ は、離散化器 5 1 1 A , 5 1 1 B から出力される信号を示している。また、 $x_1 L q$, $x_2 L q$ は、離散化器 5 1 7 A , 5 1 7 B から出力される信号を示しており、 x_1 , x_2 は、差分器 5 1 2 A , 5 1 2 B から出力される信号を示す。また、 $x_1 q$, $x_2 q$ は、2値化器 5 2 0 A , 5 2 0 B から出力される信号を示しており、 y_1 , y_2 は、スイッチ 5 2 1 A , 5 2 1 B から出力される信号を示す。K 2 , K 4 は、増幅器 5 1 3 1 A (5 1 3 1 B) , 5 1 3 2 A (5 1 3 2 B) の増幅率を表す。なお、図 9 では、比較器 5 3 A , 5 3 B、ヘッダ/フッタ付加部 5 5 A , 5 5 B、増幅器 5 7 A , 5 7 B は、図示を省略している。また、量子化器 5 1 A , 5 1 B における遅延器 5 2 3 A (5 2 3 B) , 5 2 4 A (5 2 4 B) も、図示を省略している。

【 0 0 6 5 】

期間 I N T 1 では、セレクタ 2 9 からパケット生成器 2 8 A , 2 8 B の比較器 5 3 A , 5 3 B に向けて電圧 V_1 が与えられ (図 4)、さらに、比較器 5 3 A , 5 3 B が電圧 V_1 に応じた電圧 (H レベル電圧又は L レベル電圧) を量子化器 5 1 A の A c t 1 端子および量子化器 5 1 B の A c t 2 端子に与えることにより、スイッチ 5 2 1 A は、出力端子の接続先が上側入力端子に設定され、スイッチ 5 2 1 B は、出力端子の接続先が下側入力端子に設定されている。これにより、パケット生成器 2 8 A は、制御信号を出力し、パケット生成器 2 8 B は、制御信号の出力を停止する。

【 0 0 6 6 】

また、期間 I N T 1 以前は、パケット生成器 2 8 A , 2 8 B の両方が制御信号を出力していないので、スイッチ 5 1 4 A , 5 1 4 B およびスイッチ 5 1 6 A , 5 1 6 B の駆動端子は L レベル電圧に維持されている。従って、スイッチ 5 1 4 A , 5 1 4 B は、共に出力端子の接続先が下側入力端子に設定され、スイッチ 5 1 6 A , 5 1 6 B も、共に出力端子

10

20

30

40

50

の接続先が下側入力端子に設定されている。

【 0 0 6 7 】

ところで、量子化器 5 1 A (5 1 B) において、増幅器 5 1 3 1 A (5 1 3 1 B) の増幅率を $K 2$ とし、増幅器 5 1 3 2 A (5 1 3 2 B) の増幅率を $K 4$ とする。この場合、 $K 2 = - (C 1 \cdot B 1)^{-1} \cdot C 1 \cdot A 1$ 、 $K 4 = - (C 1 \cdot B 1)^{-1} \cdot C 1 \cdot A 2$ の関係が成立する。なお、「 \cdot 」は乗算を示している。

ここで、上記 $K 2$ を定義するために用いられている $A 1$ 、 $B 1$ 、 $C 1$ は、負荷 4 A (4 B) に電力パケットが供給されている状態 (図 7 (a) の状態) にあるとした場合に導出されるパラメータである。また、上記 $K 4$ を定義するために用いられている $A 2$ は、負荷 4 A (4 B) に電力パケットが供給されていない状態 (図 7 (b) の状態) にあるとした場合に導出されるパラメータである。

パラメータ $A 1$ 、 $B 1$ 、 $C 1$ は、図 7 (a) における、バッファ用のコンデンサの容量を C 、接続抵抗の大きさを R 、負荷 4 A (4 B) の大きさを R_L とすると、下記式 (1) のように表される。

【 0 0 6 8 】

【数 1】

$$A1 = -\frac{R + R_L}{CRR_L}$$

$$B1 = \frac{1}{CR} \quad \dots \text{式 (1)}$$

$$C1 = 1$$

【 0 0 6 9 】

また、パラメータ $A 2$ は、図 7 (b) における、バッファ用のコンデンサの容量を C 、負荷 4 A (4 B) の大きさを R_L とすると、下記式 (2) のように表される。

【 0 0 7 0 】

【数 2】

$$A2 = -\frac{1}{CR_L} \quad \dots \text{式 (2)}$$

【 0 0 7 1 】

以上のように、増幅器 5 1 3 1 A (5 1 3 1 B) は、その増幅率が $K 2$ となるように設定され、増幅器 5 1 3 2 A (5 1 3 2 B) は、その増幅率が $K 4$ となるように設定されている。

【 0 0 7 2 】

期間 $I N T 1$ では、各信号 $u 1$ 、 $u 2$ 、 $x 1 R$ 、 $x 2 R$ 、 $x 1 L q$ 、 $x 2 L q$ 、 $x 1$ 、 $x 2$ 、 $x 1 q$ 、 $x 2 q$ 、 $y 1$ 、 $y 2$ の間には、下記式 (3) および式 (4) の関係式が成立する。ここで、 $Q []$ は、2 値化関数を表す。また、 k は、0 乃至 $S - 1$ (S は正の整数) の間の値を取り得るパラメータである。ここで、 S の値は例えば 1 0 0 に設定される。そして、パラメータ k の値は、時間間隔 K / S 毎にインクリメントされていく。ここで、 S の値は、例えば 1 0 0 に設定される。なお、後述の式 (5) 乃至式 (1 2) においても同様である。

【 0 0 7 3 】

【数3】

$$x1(k) = x1Lq(k) - x1R(k) \quad \dots (3-1)$$

$$x1Lq(k+1) = A2 \cdot x1Lq(k) \quad \dots (3-2)$$

$$x1R(k+1) = A1 \cdot x1R(k) + B1 \cdot u1(k) \quad \dots (3-3) \quad \dots \text{式 (3)}$$

$$x1q(k) = Q[K4 \cdot x1(k) + u1(k)] \quad \dots (3-4)$$

$$y1(k) = x1q(k) \quad \dots (3-5)$$

10

【数4】

$$x2(k) = x2Lq(k) - x2R(k)$$

$$x2Lq(k+1) = A2 \cdot x2Lq(k)$$

$$x2R(k+1) = A1 \cdot x2R(k) + B1 \cdot u2(k) \quad \dots \text{式 (4)}$$

$$x2q(k) = Q[K4 \cdot x2(k) + u2(k)]$$

$$y2(k) = 0$$

20

【0074】

ここで、上記各式に関連して、量子化器51Aの各部について説明する。

離散化器511Aは、上記式(3-3)に示す処理を実行する。離散化器511Aから出力される信号 $x1R(k+1)$ は、負荷4Aに対して目標電圧を与えたときにおける負荷4Aの電圧を示しており、負荷4Aに電力を与えていない状態から電力を与え始めて目標電圧に到達するまでの過渡状態を含んだ電圧を示している。

離散化器511Aは、目標電圧 $u1(k)$ と、 $x1R(k)$ (過去の値)とに基づいて、信号 $x1R(k+1)$ を出力する。

【0075】

30

図9において、増幅器518A及び離散化器517Aは、上記式(3-2)に示す処理を実行する。増幅器518A及び離散化器517Aによって処理された信号 $x1Lq(k+1)$ は、負荷4Aに印加されていると推定される電圧を示している。

つまり、信号 $x1Lq(k+1)$ は、電力パッケージが供給されることによって、負荷4Aに印加されていると推定される電圧を示している。

【0076】

離散化器517Aは、下記式(3-6)に示す処理を実行する。式(3-6)中、「P」は、現状よりも1つ前の期間(INT単位)において量子化器51Aが制御信号を出力している場合、「1」に設定され、現状よりも1つ前の期間(INT単位)において量子化器51Aが制御信号を出力していない場合、「0」が設定される。

40

言い換えると、「P」が「1」に設定されている場合、現状よりも1つ前の期間(INT単位)において量子化器51Aが生成状態であったことを示しており、「P」が「0」に設定されている場合、現状よりも1つ前の期間(INT単位)において量子化器51Aが非生成状態であったことを示している。

【0077】

【数5】

$$x1Lq(k+1) = \{(A1 - A2)P + A2\}x1Lq(k) + B1y1(k) \quad \dots (3-6)$$

【0078】

ここで、スイッチ521Aからの制御信号の出力は、遅延器524A(図5)を介して

50

スイッチ 5 1 6 A に与えられる。遅延器 5 2 4 A は、上述のように、INT 単位の期間 1 つ分（電力パケット 1 つ分）だけ遅延させた上で与えられた制御信号をスイッチ 5 1 6 A に与える。よって、現状よりも 1 つ前の期間（INT 単位）において量子化器 5 1 A が制御信号を出力していた場合、スイッチ 5 1 6 A は、上側入力端子に切り替わる。それ以外の場合、スイッチ 5 1 6 A は、下側入力端子に切り替わる。

【 0 0 7 9 】

つまり、式 (3 - 6) 中の「 P 」は、スイッチ 5 1 6 A の状態を示している。

現状よりも 1 つ前の期間（INT 単位）において量子化器 5 1 A が非生成状態であった場合、スイッチ 5 1 6 A は、下側入力端子に切り替わるので、増幅器 5 1 8 A と、離散化器 5 1 7 A とを接続する。

ここで離散化器 5 1 7 A は、スイッチ 5 1 6 A が下側入力端子に切り替わることで、「 P 」を「 0 」に設定する。また、期間 1 つ分だけ前における制御信号 ($y(k)$) は「 0 」である。

また、増幅器 5 1 8 A の増幅率は、 $(A_2 - A_1) / B_1$ 倍に設定されている。

よって、離散化器 5 1 7 A は、直前まで出力していた信号 ($x_{1Lq}(k)$) に対して $(A_2 - A_1) / B_1$ を乗算し、上記式 (3 - 6) に示す処理を実行する。これにより、離散化器 5 1 7 A と増幅器 5 1 8 A は、結果的に上記式 (3 - 2) に示す処理を実行して信号 $x_{1Lq}(k+1)$ を出力する。

【 0 0 8 0 】

また、現状よりも 1 つ前の期間（INT 単位）において量子化器 5 1 A が生成状態であった場合、スイッチ 5 1 6 A は、上側入力端子に切り替わるので、スイッチ 5 2 1 A の後段と、離散化器 5 1 7 A とを接続する。

離散化器 5 1 7 A は、スイッチ 5 1 6 A が上側入力端子に切り替わることで、「 P 」を「 1 」に設定する。

よって、離散化器 5 1 7 A は、上記式 (3 - 6) に示す処理を実行する。これにより、離散化器 5 1 7 A は、結果的に後述の式 (5 - 2) に示す処理を実行して信号 $x_{1Lq}(k+1)$ を出力する。

【 0 0 8 1 】

ここで、現状よりも 1 つ前の期間（INT 単位）において量子化器 5 1 A が生成状態であった場合とは、現状よりも 1 つ前の期間（INT 単位）において負荷 4 A に電力パケットが与えられたことを示している。

また、現状よりも 1 つ前の期間（INT 単位）において量子化器 5 1 A が非生成状態であった場合とは、現状よりも 1 つ前の期間（INT 単位）において負荷 4 A に電力パケットが与えられなかったことを示している。

【 0 0 8 2 】

このように本実施形態の離散化器 5 1 7 A は、スイッチ 5 2 1 A からの制御信号の出力の有無によって、負荷 4 A に電力パケットが供給されている状態か否かを判定し、それに応じて、信号 $x_{1Lq}(k+1)$ を求めるための処理を切り替えている。

つまり、離散化器 5 1 7 A は、負荷 4 A における電力パケットの供給状態を判定し、その判定結果に応じて、電力パケットが供給されている状態（第 1 状態）および電力パケットが供給されていない状態（第 2 状態）それぞれにおける信号 $x_{1Lq}(k+1)$ を出力する。

【 0 0 8 3 】

図 9 では、現状よりも 1 つ前の期間（INT 単位）において量子化器 5 1 A が非生成状態であった場合を示しており、量子化器 5 1 A は、現状よりも 1 つ前の期間（INT 単位）において負荷 4 A の状態が電力パケットが供給されていない状態であると判定する。

量子化器 5 1 A は、その判定に基づいて、上記式 (3 - 2) に示す処理を実行して信号 $x_{1Lq}(k+1)$ を出力する。つまり、式 (3 - 2) は、負荷 4 A に電力パケットが供給されていない状態（図 7 (b)) を想定した場合の負荷 4 A に印加されていると推定される電圧を求めるための式である。

10

20

30

40

50

【0084】

差分器512A(512B)から出力される信号 $x_1(x_2)$ は、増幅器5132A(5132B)により増幅されて加算器519A(519B)にされる。また、離散化器517A(517B)から出力される信号 $x_{1Lq}(x_{2Lq})$ は、増幅器518A(518B)にされる。これにより、信号 x_{1Lq} は、パラメータ k が1ずつインクリメントされていく毎に $(A_2 - A_1) / B_1$ 倍ずつ増幅されて差分器512A(512B)にされる。

【0085】

上記式(3-1)は、差分器512Aにおいて実行される処理を示している。すなわち、差分器512Aは、信号 $x_{1Lq}(k)$ と、信号 $x_{1R}(k)$ との間の差分を求めて、信号 $x_1(k)$ を出力する。つまり、信号 $x_1(k)$ は、信号 $x_{1Lq}(k)$ と、信号 $x_{1R}(k)$ との間の差分である。

10

【0086】

ここで、信号 $x_{1R}(k)$ は、上述したように、負荷4Aに対して目標電圧を与えたときにおける負荷4Aの電圧を示している。

また、信号 $x_{1Lq}(k)$ は、上述したように、電力パケットが供給されることによつて、負荷4Aに印加されていると推定される電圧を示している。

つまり、信号 $x_{1R}(k)$ は、負荷4Aに対して目標電圧を与えたときにおける理想状態の電圧値を示しており、信号 $x_{1Lq}(k)$ は、断続的に電力パケットが供給されることによつて変動する負荷4Aにおける現実の電圧値(の推定値)を示している。

20

よつて、信号 $x_{1Lq}(k)$ と、信号 $x_{1R}(k)$ との間の差分である信号 $x_1(k)$ は、負荷4Aにおける現実の電圧値と、理想状態の電圧値との差分を示している。

【0087】

以上より、信号 $x_{1R}(k)$ は、負荷4Aにおける目標電圧と言える。

なお、本明細書における目標電圧とは、上述の目標電圧 $u_1(k)$ と、信号 $x_{1R}(k)$ とを含んでいる。

また、信号 $x_1(k)$ は、負荷4Aに印加されていると推定される電圧である信号 $x_{1Lq}(k)$ と、目標電圧である信号 $x_{1R}(k)$ との差分電圧であると言える。

【0088】

信号 $x_1(k)$ は、増幅器5131A、又は増幅器5132Aに与えられる。

30

信号 $x_1(k)$ は、増幅器5131A、又は増幅器5132Aによつて、上述の増幅率である K_2 、又は K_4 が乗算された後、スイッチ514Aに与えられる。

スイッチ514Aは、 K_2 、又は K_4 が乗算された信号 $x_1(k)$ を、差分電圧 V_1 として、加算器519A、及びセレクタ29に与える。

【0089】

図9では、スイッチ514Aは、下側入力端子に切り替えられている。よつて、スイッチ514Aは、 K_4 が乗算された信号 $x_1(k)$ を、差分電圧 V_1 として、加算器519A、及びセレクタ29に与える。

【0090】

差分電圧 V_1 は、負荷4Aにおける現実の電圧値と理想状態の電圧値との差分を示している信号 $x_1(k)$ を量子化器51A側における制御用の信号として変換した電圧(信号)である。

40

つまり、差分電圧 V_1 は、負荷4Aにおける現実の電圧値と理想状態の電圧値との差分の割合を示している。よつて、差分電圧 V_1 がより大きければ、負荷4Aにおける現実の電圧値が理想状態の電圧値からより大きく乖離していると判断でき、差分電圧 V_1 がより小さければ、負荷4Aにおける現実の電圧値が理想状態の電圧値により則していると判断することができる。

【0091】

上述したように、セレクタ29は、量子化器51A、51Bのうち、差分電圧 $V_1(V_2)$ が大きい方の量子化器51A(51B)のみから制御信号が出力されるように量

50

量子化器 5 1 A , 5 1 B を制御する。

よって、セレクタ 2 9 は、現実の電圧値が理想状態の電圧値からより大きく乖離していると判断できる負荷 4 A (4 B) に対応する量子化器 5 1 A (5 1 B) のみから制御信号が出力されるように制御することができる。

この結果、制御部 2 5 は、2 つの負荷 4 A , 4 B それぞれに印加される電圧が、目標電圧にできるだけ近い電圧で推移するように制御することができる。

【 0 0 9 2 】

加算器 5 1 9 A は、差分電圧 V_1 に対して目標電圧 $u(k)$ を加算した値 (電圧) を 2 値化器 5 2 0 A に与える。

【 0 0 9 3 】

図 9 における 2 値化器 5 2 0 A は、上記式 (3 - 4) に示す処理を行うことで、信号 $x_1 q(k)$ を出力する。

2 値化器 5 2 0 A は、差分電圧 V_1 に対して目標電圧 $u(k)$ を加算した値 (電圧) が、所定の閾値より小さい場合、信号 $x_1 q(k)$ を、L レベル電圧を出力する。

一方、2 値化器 5 2 0 A は、差分電圧 V_1 に対して目標電圧 $u(k)$ を加算した値 (電圧) が、所定の閾値以上である場合、信号 $x_1 q(k)$ を、所定の電圧値に設定された信号を出力する。

なお、前記所定の閾値は、例えば、目標電圧又は目標電圧よりも僅かに高い電圧値に設定される。また、所定の電圧値は、例えば、目標電圧以上の電圧値に設定される。

【 0 0 9 4 】

また、図 9 では、スイッチ 5 2 1 A が上側入力端子に切り替えられているので、量子化器 5 1 A は、上記式 (3 - 5) に示すように、信号 $x_1 q(k)$ を、信号 $y_1(k)$ として出力する。この信号 $y_1(k)$ は、制御信号として出力され、後段のヘッダ/フッタ付加部 5 5 A (図 4) に与えられる。

【 0 0 9 5 】

以上によって、図 9 のパケット生成器 2 8 A (量子化器 5 1 A) は、制御信号を出力する。

なお、パケット生成器 2 8 B (量子化器 5 1 B) の各部も、パケット生成器 2 8 A (量子化器 5 1 A) と同様の処理を行う。

図 9 では、パケット生成器 2 8 B (量子化器 5 1 B) は、スイッチ 5 2 1 B が出力端子の接続先が下側入力端子に設定されているので、制御信号の出力を停止している。

パケット生成器 2 8 B は、上記点以外、スイッチ 5 1 4 B 及びスイッチ 5 1 6 B の設定がパケット生成器 2 8 A と同じ設定となっている。

【 0 0 9 6 】

次に、図 8 における期間 INT_2 における動作について説明する。この期間 INT_2 は、期間 INT_1 と同様に、スイッチ 5 1 4 A の出力値 (差分電圧 V_1) がスイッチ 5 1 4 B の出力値 (差分電圧 V_2) 以上とセレクタ 2 9 が判定したときに開始する。即ち、負荷 4 A に印加されていると推定される電圧と目標電圧との差分電圧 V_1 が、負荷 4 B に印加されていると推定される電圧と目標電圧との差分電圧 V_2 以上と判定されたときに開始する。

また、期間 INT_2 は、パケット生成器 2 8 A が 1 パケット時間前に制御信号を出力し且つパケット生成器 2 8 B が 1 パケット時間前に制御信号を出力していない期間に相当する。即ち、1 パケット時間前に、負荷 4 A に対して電力パケットが供給され且つ負荷 4 B に対して電力パケットが供給されていない期間に相当する。

【 0 0 9 7 】

図 1 0 は、図 8 における期間 INT_2 における制御部 2 5 の状態を示すブロック図である。なお、図 1 0 では、比較器 5 3 A , 5 3 B 、ヘッダ/フッタ付加部 5 5 A , 5 5 B 、増幅器 5 7 A , 5 7 B は、図示を省略している。また、量子化器 5 1 A , 5 1 B における遅延器 5 2 3 A (5 2 3 B) , 5 2 4 A (5 2 4 B) も、図示を省略している。

【 0 0 9 8 】

10

20

30

40

50

期間 I N T 2 では、セクタ 2 9 からパケット生成器 2 8 A , 2 8 B の比較器 5 3 A , 5 3 B に向けて電圧 V 1 が与えられ (図 4)、さらに、比較器 5 3 A , 5 3 B が電圧 V 1 に応じた電圧 (H レベル電圧又は L レベル電圧) を量子化器 5 1 A の A c t 1 端子および量子化器 5 1 B の A c t 2 端子に与えることにより、スイッチ 5 2 1 A は、出力端子の接続先が上側入力端子に設定され、スイッチ 5 2 1 B は、出力端子の接続先が下側入力端子に設定されている。これにより、パケット生成器 2 8 A は、制御信号を出力し、パケット生成器 2 8 B は、制御信号の出力を停止する。

【 0 0 9 9 】

また、期間 I N T 1 では、パケット生成器 2 8 A が制御信号を出力し、パケット生成器 2 8 B が制御信号を出力していないので、スイッチ 5 1 4 A およびスイッチ 5 1 6 A の駆動端子は H レベル電圧に設定される。また、スイッチ 5 1 4 B およびスイッチ 5 1 6 B の駆動端子は L レベル電圧に維持されている。従って、スイッチ 5 1 4 A , 5 1 6 A は、共に出力端子の接続先が上側入力端子に設定されている。一方、スイッチ 5 1 4 B , 5 1 6 B は、出力端子の接続先が下側入力端子に設定されている。

【 0 1 0 0 】

期間 I N T 2 では、各信号 u_1 , u_2 , x_{1R} , x_{2R} , x_{1Lq} , x_{2Lq} , x_1 , x_2 , x_{1q} , x_{2q} , y_1 , y_2 の間には、下記式 (5) および式 (6) の関係式が成立する。

【 0 1 0 1 】

【 数 6 】

$$x1(k) = x1Lq(k) - x1R(k) \quad \cdot \cdot \cdot (5-1)$$

$$x1Lq(k+1) = A1 \cdot x1Lq(k) + B1 \cdot y1(k) \quad \cdot \cdot \cdot (5-2)$$

$$x1R(k+1) = A1 \cdot x1R(k) + B1 \cdot u1(k) \quad \cdot \cdot \cdot (5-3) \quad \cdot \cdot \cdot \text{式 (5)}$$

$$x1q(k) = Q[K2 \cdot x1(k) + u1(k)] \quad \cdot \cdot \cdot (5-4)$$

$$y1(k) = x1q(k) \quad \cdot \cdot \cdot (5-5)$$

【 数 7 】

$$x2(k) = x2Lq(k) - x2R(k)$$

$$x2Lq(k+1) = A2 \cdot x2Lq(k)$$

$$x2R(k+1) = A1 \cdot x2R(k) + B1 \cdot u2(k) \quad \cdot \cdot \cdot \text{式 (6)}$$

$$x2q(k) = Q[K4 \cdot x2(k) + u2(k)]$$

$$y2(k) = 0$$

【 0 1 0 2 】

ここにおいて、差分器 5 1 2 A から出力される信号 x_1 は、増幅器 5 1 3 1 A により増幅されて加算器 5 1 9 A に入力される。一方、差分器 5 1 2 B から出力される信号 x_2 は、増幅器 5 1 3 2 B により増幅されて加算器 5 1 9 B に入力される。

また、離散化器 5 1 7 A は、スイッチ 5 2 1 A から出力される信号 y_1 を離散化してなる信号 x_{1Lq} を差分器 5 1 2 A に入力する。一方、離散化器 5 1 7 B から出力される信号 x_{2Lq} は、増幅器 5 1 8 B に入力される。これにより、信号 x_{2Lq} は、パラメータ k が 1 ずつインクリメントされていく毎に $(A2 - A1) / B1$ 倍ずつ増幅されて差分器 5 1 2 B に入力される。

【 0 1 0 3 】

期間 I N T 2 のパケット生成器 2 8 A は、以下の点において、期間 I N T 1 のパケット生成器 2 8 A と相違している。すなわち、期間 I N T 2 のパケット生成器 2 8 A は、スイッチ 5 1 4 A 及びスイッチ 5 1 6 A が下側入力端子から上側入力端子に切り替わっている。

スイッチ 5 1 6 A が上側入力端子に切り替わることで、スイッチ 5 2 1 A の後段と、離散化器 5 1 7 A とが接続される。

このため、離散化器 5 1 7 A は、上記式 (3 - 6) に示す処理を実行し、結果的に上記式 (5 - 2) に示す処理を実行して信号 $x 1 L q (k + 1)$ を出力する。

上記式 (5 - 2) は、負荷 4 A に電力パケットが供給されている状態 (図 7 (a)) を想定した場合の負荷 4 A に印加されていると推定される電圧を求めるための式である。

【 0 1 0 4 】

また、スイッチ 5 1 4 A が上側入力端子に切り替わることで、信号 $x 1 (k)$ は、増幅器 5 1 3 1 A に与えられて上記 K 2 が乗算される。その後の処理は、図 8 の量子化器 5 1 A と同様である。よって、図 1 0 における 2 値化器 5 2 0 A は、上記式 (5 - 4) に示す処理を行うことで、信号 $x 1 q (k)$ を出力する。

【 0 1 0 5 】

このように、スイッチ 5 1 4 B は、スイッチ 5 1 6 A と同じタイミングで切り替わることで、離散化器 5 1 7 A が実行する処理に応じて、信号 $x 1 (k)$ が与えられる対象を増幅器 5 1 3 1 A、又は増幅器 5 1 3 2 A のいずれかに切り替える。

これによって、量子化器 5 1 A は、期間 I N T 1 における上記式 (3 - 2)、(5 - 2) と上記式 (5 - 2)、(5 - 4) とを切り替えて処理することができる。

【 0 1 0 6 】

なお、期間 I N T 2 のパケット生成器 2 8 A が実行する上記式 5 の内、式 (5 - 2)、式 (5 - 4) 以外の各式 (5 - 1)、(5 - 3)、(5 - 5) は、上記式 (3 - 1)、(3 - 3)、(3 - 5) と同一である。

また、期間 I N T 2 のパケット生成器 2 8 B は、各スイッチ 5 1 4 B、5 1 6 B、5 2 1 B の設定が、期間 I N T 1 のパケット生成器 2 8 B と同じ設定である。よって、上記式 (6) に含まれる各式は、上記式 (4) に含まれる各式と同一である。

【 0 1 0 7 】

次に、図 8 における期間 I N T 3 における動作について説明する。この期間 I N T 3 は、スイッチ 5 1 4 A の出力値 (差分電圧 $V 1$) がスイッチ 5 1 4 B の出力値 (差分電圧 $V 2$) に比べて小さいとセレクタ 2 9 が判定したときに開始する。即ち、負荷 4 A に印加されていると推定される電圧と目標電圧との差分電圧 $V 1$ が、負荷 4 B に印加されていると推定される電圧と目標電圧との差分電圧 $V 2$ に比べて小さいと判定されたときに開始する。

また、期間 I N T 3 は、パケット生成器 2 8 A が 1 パケット時間前に制御信号を出力し且つパケット生成器 2 8 B が 1 パケット時間前に制御信号を出力していない期間に相当する。即ち、1 パケット時間前に、負荷 4 A に対して電力パケットが供給され且つ負荷 4 B に対して電力パケットが供給されていない期間に相当する。

【 0 1 0 8 】

図 1 1 は、図 8 における期間 I N T 3 における制御部 2 5 の状態を示すブロック図である。なお、図 1 1 では、比較器 5 3 A、5 3 B、ヘッダ/フッタ付加部 5 5 A、5 5 B、増幅器 5 7 A、5 7 B は、図示を省略している。また、量子化器 5 1 A、5 1 B における遅延器 5 2 3 A (5 2 3 B)、5 2 4 A (5 2 4 B) も、図示を省略している。

【 0 1 0 9 】

期間 I N T 3 では、セレクタ 2 9 からパケット生成器 2 8 A、2 8 B の比較器 5 3 A、5 3 B に向けて電圧 $2 * V 1$ が与えられ (図 4)、さらに、比較器 5 3 A、5 3 B が電圧 $2 * V 1$ に応じた電圧 (L レベル電圧又は H レベル電圧) を量子化器 5 1 A の A c t 1 端子及び量子化器 5 1 B の A c t 2 端子に与えることにより、スイッチ 5 2 1 A の出力端子の接続先が下側入力端子に設定され、スイッチ 5 2 1 B の出力端子の接続先が上側入力端

10

20

30

40

50

子に設定されている。これにより、パケット生成器 28A は、制御信号の出力を停止し、パケット生成器 28B は、制御信号を出力する。

【0110】

また、期間 INT2 では、パケット生成器 28A が制御信号を出力し、パケット生成器 28B が制御信号を出力していないので、スイッチ 514A およびスイッチ 516A の駆動端子は H レベル電圧に設定される。また、スイッチ 514B およびスイッチ 516B の駆動端子は L レベル電圧に維持されている。従って、スイッチ 514A, 516A は、共に出力端子の接続先が上側入力端子に設定されている。一方、スイッチ 514B, 516B は、出力端子の接続先が下側入力端子に設定されている。この状態は、遅延器 523A (523B), 524A (524B) の作用により期間 INT3 の間維持される。

10

【0111】

期間 INT3 では、各信号 $u1$, $u2$, $x1R$, $x2R$, $x1Lq$, $x2Lq$, $x1$, $x2$, $x1q$, $x2q$, $y1$, $y2$ の間には、下記式 (7) および式 (8) の関係式が成立する。

【0112】

【数 8】

$$x1(k) = x1Lq(k) - x1R(k) \quad \dots (7-1)$$

$$x1Lq(k+1) = A1 \cdot x1Lq(k) + B1 \cdot y1(k) \quad \dots (7-2)$$

$$x1R(k+1) = A1 \cdot x1R(k) + B1 \cdot u1(k) \quad \dots (7-3) \quad \dots \text{式 (7)}$$

$$x1q(k) = Q[K2 \cdot x1(k) + u1(k)] \quad \dots (7-4)$$

$$y1(k) = 0 \quad \dots (7-5)$$

20

【数 9】

$$x2(k) = x2Lq(k) - x2R(k)$$

$$x2Lq(k+1) = A2 \cdot x2Lq(k)$$

$$x2R(k+1) = A1 \cdot x2R(k) + B1 \cdot u2(k) \quad \dots \text{式 (8)}$$

$$x2q(k) = Q[K4 \cdot x2(k) + u2(k)]$$

$$y2(k) = x2q(k)$$

30

【0113】

差分器 512A から出力される信号 $x1$ は、増幅器 5131A により増幅されて加算器 519A に入力される。一方、差分器 512B から出力される信号 $x2$ は、増幅器 5132B により増幅されて加算器 519B に入力される。

40

また、離散化器 517A に入力される信号はゼロとなり、これにより、離散化器 517A から差分器 512A に入力される信号 $x1Lq$ は減衰していく。一方、離散化器 517B から出力される信号 $x2Lq$ は、増幅器 518B に入力される。これにより、信号 $x2Lq$ は、パラメータ k が 1 ずつインクリメントされていく毎に $(A2 - A1) / B1$ 倍ずつ増幅されて差分器 512B に入力される。

【0114】

期間 INT3 のパケット生成器 28A は、以下の点において、期間 INT2 のパケット生成器 28A と相違している。すなわち、期間 INT3 のパケット生成器 28A は、スイッチ 521A が上側入力端子から下側入力端子に切り替わることで、制御信号の出力が停止されている。

50

よって、上記式(7-5)に示すように、信号 $y_1(k)$ は、「0」となる。

なお、期間INT3の packets 生成器28Aが実行する上記式7の内、式(7-5)以外の各式は、上記式(5)に含まれる各式と同一である。

【0115】

また、期間INT3の packets 生成器28Bは、各スイッチ514B, 516B, 521Bの設定が、期間INT1の packets 生成器28Aの設定と同一である。よって、期間INT3の packets 生成器28Bが実行する上記式(8)に含まれる各式は、上記式(3)に含まれる各式と同一である。

【0116】

次に、図8における期間INT4における動作について説明する。この期間INT4は、期間INT3と同様に、スイッチ514Aの出力値(差分電圧 V_1)がスイッチ514Bの出力値(差分電圧 V_2)に比べて小さいとセレクタ29が判定したときに開始する。即ち、負荷4Aに印加されていると推定される電圧と目標電圧との差分電圧 V_1 が、負荷4Bに印加されていると推定される電圧と目標電圧との差分電圧 V_2 に比べて小さいと判定されたときに開始する。

また、期間INT4は、packets 生成器28Aが1 packets 時間前に制御信号を出力せず且つ packets 生成器28Bが1 packets 時間前に制御信号を出力している期間に相当する。即ち、1 packets 時間前に、負荷4Aに対して電力 packets が供給されず且つ負荷4Bに対して電力 packets が供給されている期間に相当する。

【0117】

図12は、図8における期間INT4における制御部25の状態を示すブロック図である。なお、図12では、比較器53A, 53B、ヘッダ/フッタ付加部55A, 55B、増幅器57A, 57Bは、図示を省略している。また、量子化器51A, 51Bにおける遅延器523A(523B), 524A(524B)も、図示を省略している。

【0118】

期間INT4では、セレクタ29から packets 生成器28A, 28Bの比較器53A, 53Bに向けて電圧 $2 * V_1$ が与えられ(図4)、さらに、比較器53A, 53Bが電圧 $2 * V_1$ に応じた電圧(Lレベル電圧又はHレベル電圧)を量子化器51AのAct1端子及び量子化器51BのAct2端子に与えることにより、スイッチ521Aの出力端子の接続先が下側入力端子に設定され、スイッチ521Bの出力端子の接続先が上側入力端子に設定されている。これにより、packets 生成器28Aは、制御信号の出力を停止し、packets 生成器28Bは、制御信号を出力する。

【0119】

また、期間INT3では、packets 生成器28Aが制御信号を出力せず、packets 生成器28Bが制御信号を出力しているので、スイッチ514Aおよびスイッチ516Aの駆動端子はLレベル電圧に設定される。また、スイッチ514Bおよびスイッチ516Bの駆動端子はHレベル電圧に維持されている。従って、スイッチ514A, 516Aは、共に出力端子の接続先が下側入力端子に設定されている。一方、スイッチ514B, 516Bは、出力端子の接続先が上側入力端子に設定されている。この状態は、遅延器523A(523B), 524A(524B)により期間INT4の間維持される。

【0120】

期間INT4では、各信号 $u_1, u_2, x_1R, x_2R, x_1Lq, x_2Lq, x_1, x_2, x_1q, x_2q, y_1, y_2$ の間には、下記式(9)および式(10)の関係式が成立する。

【0121】

10

20

30

40

【数 1 0】

$$x1(k) = x1Lq(k) - x1R(k) \quad \dots (9-1)$$

$$x1Lq(k+1) = A2 \cdot x1Lq(k) \quad \dots (9-2)$$

$$x1R(k+1) = A1 \cdot x1R(k) + B1 \cdot u1(k) \quad \dots (9-3) \quad \dots \text{式 (9)}$$

$$x1q(k) = Q[K4 \cdot x1(k) + u1(k)] \quad \dots (9-4)$$

$$y1(k) = 0 \quad \dots (9-5)$$

10

【数 1 1】

$$x2(k) = x2Lq(k) - x2R(k)$$

$$x2Lq(k+1) = A1 \cdot x2Lq(k) + B1 \cdot y2(k)$$

$$x2R(k+1) = A1 \cdot x2R(k) + B1 \cdot u2(k) \quad \dots \text{式 (10)}$$

$$x2q(k) = Q[K2 \cdot x2(k) + u2(k)]$$

$$y2(k) = x2q(k)$$

20

【0 1 2 2】

ここにおいて、差分器 5 1 2 A から出力される信号 x 1 は、増幅器 5 1 3 2 A により増幅されて加算器 5 1 9 A に入力される。一方、差分器 5 1 2 B から出力される信号 x 2 は、増幅器 5 1 3 1 B により増幅されて加算器 5 1 9 B に入力される。

また、離散化器 5 1 7 A から出力される信号 x 1 L q は、増幅器 5 1 8 A に入力される。これにより、信号 x 1 L q は、パラメータ k が 1 ずつインクリメントされていく毎に (A 2 - A 1) / B 1 倍ずつ増幅されて差分器 5 1 2 A に入力される。一方、離散化器 5 1 7 B は、スイッチ 5 2 1 B から出力される信号 y 2 を離散化してなる信号 x 2 L q を差分器 5 1 2 B に入力する。

30

【0 1 2 3】

期間 I N T 4 のパケット生成器 2 8 A は、以下の点において、期間 I N T 3 のパケット生成器 2 8 A と相違している。すなわち、期間 I N T 4 のパケット生成器 2 8 A は、スイッチ 5 1 4 A 及びスイッチ 5 1 6 A が上側入力端子から下側入力端子に切り替わっている。

スイッチ 5 1 6 A が下側入力端子に切り替わることで、増幅器 5 1 8 A と、離散化器 5 1 7 A とが接続される。

このため、離散化器 5 1 7 A は、上記式 (3 - 6) に示す処理を実行し、結果的に上記式 (9 - 2) に示す処理を実行して信号 x 1 L q (k + 1) を出力する。

上記式 (9 - 2) は、上記式 (3 - 2) と同一であり、負荷 4 A に電力パケットが供給されていない状態 (図 7 (b)) を想定した場合の負荷 4 A に印加されていると推定される電圧を求めるための式である。

40

【0 1 2 4】

また、スイッチ 5 1 4 A が下側入力端子に切り替わることで、信号 x 1 (k) は、増幅器 5 1 3 2 A に与えられて上記 K 4 が乗算される。その後の処理は、図 8 の量子化器 5 1 A と同様である。よって、図 1 0 における 2 値化器 5 2 0 A は、上記式 (9 - 4) に示す処理を行うことで、信号 x 1 q (k) を出力する。

【0 1 2 5】

なお、式 (9 - 4) は、上記式 (3 - 2) と同一である。

また、期間 I N T 4 のパケット生成器 2 8 A が実行する上記式 (9) の内、式 (9 - 2

50

)、式(9-4)以外の各式(9-1)、(9-3)、(9-5)は、上記式(7-1)、(7-3)、(7-5)と同一である。

また、期間INT4の packets 生成器28Bは、各スイッチ514B、516B、521Bの設定が、期間INT2の packets 生成器28Aと同じ設定である。よって、上記式(10)に含まれる各式は、上記式(5)に含まれる各式と同一である。

【0126】

次に、図8における期間INT5における動作について説明する。この期間INT5は、スイッチ514Aの出力値(差分電圧V1)がスイッチ514Bの出力値(差分電圧V2)以上とセレクタ29が判定したときに開始する。即ち、負荷4Aに印加されると推定される電圧と目標電圧との差分電圧V1が、負荷4Bに印加されていると推定される電圧と目標電圧との差分電圧V2以上と判定されたときに開始する。

10

また、期間INT5は、packets 生成器28Aが1 packets 時間前に制御信号を出力せず且つ packets 生成器28Bが1 packets 時間前に制御信号を出力している期間に相当する。即ち、1 packets 時間前に、負荷4Aに対して電力 packets が供給されず且つ負荷4Bに対して電力 packets が供給されている期間に相当する。

【0127】

図13は、図8における期間INT5における制御部25の状態を示すブロック図である。なお、図13では、比較器53A、53B、ヘッダ/フッタ付加部55A、55B、増幅器57A、57Bは、図示を省略している。また、量子化器51A、51Bにおける遅延器523A(523B)、524A(524B)も、図示を省略している。

20

【0128】

期間INT5では、セレクタ29から packets 生成器28A、28Bの比較器53A、53Bに向けて電圧V1が与えられ(図4)、さらに、比較器53A、53Bが電圧V1に応じた電圧(Hレベル電圧又はLレベル電圧)を量子化器51AのAct1端子及び量子化器51BのAct2端子に与えることにより、スイッチ521Aの出力端子の接続先が上側入力端子に設定され、スイッチ521Bの出力端子の接続先が下側入力端子に設定されている。これにより、packets 生成器28Aは、制御信号を出力し、packets 生成器28Bは、制御信号の出力を停止する。

また、期間INT4では、packets 生成器28Aが制御信号を出力せず、packets 生成器28Bが制御信号を出力しているので、スイッチ514Aおよびスイッチ516Aの駆動端子はLレベル電圧に設定される。また、スイッチ514Bおよびスイッチ516Bの駆動端子はHレベル電圧に維持されている。従って、スイッチ514A、516Aは、共に出力端子の接続先が下側入力端子に設定されている。一方、スイッチ514B、516Bは、出力端子の接続先が上側入力端子に設定されている。この状態は、遅延器523A(523B)、524A(524B)の作用により期間INT4の間維持される。

30

【0129】

期間INT5では、各信号 u_1 、 u_2 、 x_{1R} 、 x_{2R} 、 x_{1Lq} 、 x_{2Lq} 、 x_1 、 x_2 、 x_{1q} 、 x_{2q} 、 y_1 、 y_2 の間には、下記式(11)および式(12)の関係式が成立する。

【0130】

【数12】

$$x_{1l}(k) = x_{1Lq}(k) - x_{1R}(k) \quad \dots (11-1)$$

$$x_{1Lq}(k+1) = A_2 \cdot x_{1Lq}(k) \quad \dots (11-2)$$

$$x_{1R}(k+1) = A_1 \cdot x_{1R}(k) + B_1 \cdot u_1(k) \quad \dots (11-3) \quad \dots \text{式(11)}$$

$$x_{1q}(k) = Q[K_4 \cdot x_{1l}(k) + u_1(k)] \quad \dots (11-4)$$

$$y_1(k) = x_{1q}(k) \quad \dots (11-5)$$

40

50

【数 1 3】

$$x2(k) = x2Lq(k) - x2R(k)$$

$$x2Lq(k+1) = A1 \cdot x2Lq(k) + B1 \cdot y2(k)$$

$$x2R(k+1) = A1 \cdot x2R(k) + B1 \cdot u2(k) \quad \cdot \cdot \cdot \text{式 (12)}$$

$$x2q(k) = Q[K2 \cdot x2(k) + u2(k)]$$

$$y2(k) = 0$$

10

【0 1 3 1】

ここにおいて、差分器 5 1 2 A から出力される信号 $x 1$ は、増幅器 5 1 3 2 A により増幅されて加算器 5 1 9 A に入力される。一方、差分器 5 1 2 B から出力される信号 $x 2$ は、増幅器 5 1 3 1 B により増幅されて加算器 5 1 9 B に入力される。

また、離散化器 5 1 7 A から出力される信号 $x 1 L q$ は、増幅器 5 1 8 A に入力される。これにより、信号 $x 1 L q$ は、パラメータ k が 1 ずつインクリメントされていく毎に $(A 2 - A 1) / B 1$ 倍ずつ増幅されて差分器 5 1 2 A に入力される。一方、離散化器 5 1 7 B に入力される信号はゼロとなり、これにより、離散化器 5 1 7 B から差分器 5 1 2 B に入力される信号 $x 2 L q$ は減衰していく。

20

【0 1 3 2】

期間 I N T 5 のパケット生成器 2 8 A は、以下の点において、期間 I N T 4 のパケット生成器 2 8 A と相違している。すなわち、期間 I N T 5 のパケット生成器 2 8 A は、スイッチ 5 2 1 A が下側入力端子から上側入力端子に切り替わることで、制御信号が出力されている。

よって、期間 I N T 5 のパケット生成器 2 8 A は、各スイッチ 5 1 4 B , 5 1 6 B , 5 2 1 B の設定が、期間 I N T 1 のパケット生成器 2 8 A の設定と同一である。よって、期間 I N T 5 のパケット生成器 2 8 A が実行する上記式 (1 1) に含まれる各式は、上記式 (3) に含まれる各式と同一である。

【0 1 3 3】

また、期間 I N T 5 のパケット生成器 2 8 B は、各スイッチ 5 1 4 B , 5 1 6 B , 5 2 1 B の設定が、期間 I N T 3 のパケット生成器 2 8 A の設定と同一である。よって、期間 I N T 5 のパケット生成器 2 8 B が実行する上記式 (1 2) に含まれる各式は、上記式 (7) に含まれる各式と同一である。

30

【0 1 3 4】

次に、図 8 における期間 I N T 6 における動作について説明する。この期間 I N T 6 は、スイッチ 5 1 4 A の出力値 (差分電圧 $V 1$) がスイッチ 5 1 4 B の出力値 (差分電圧 $V 2$) よりも小さいとセレクタ 2 9 が判定したときに開始する。即ち、負荷 4 A に印加されていると推定される電圧と目標電圧との差分電圧 $V 1$ が、負荷 4 B に印加されていると推定される電圧と目標電圧との差分電圧 $V 2$ よりも小さいと判定されたときに開始する。

40

また、期間 I N T 6 は、パケット生成器 2 8 A が 1 パケット時間前に制御信号を出力しており且つパケット生成器 2 8 B が 1 パケット時間前に制御信号を出力していない期間に相当する。即ち、1 パケット時間前に、負荷 4 A に対して電力パケットが供給され且つ負荷 4 B に対して電力パケットが供給されていない期間に相当する。

期間 I N T 6 では、図 1 1 に示す状態と同様になる。即ち、制御部 2 5 は、期間 I N T 3 と同様の動作をする。

【0 1 3 5】

以上のように、本実施の形態に係る制御部 2 5 では、セレクタ 2 9 が、1 パケット時間 K 前における負荷 4 A , 4 B に印加されていると推定される電圧の挙動を考慮して、各パ

50

ケット生成器 28A, 28B の生成状態および非生成状態のいずれかにする。具体的には、セクタ 29 は、パケット生成器 28A を生成状態にするとともにパケット生成器 28B を非生成状態にしたり、パケット生成器 28A を非生成状態にするとともにパケット生成器 28B を生成状態にしたりする。

また、式 (3) 乃至式 (12) に示すように、量子化器 51A (51B) は、ある時刻 (k+1) における制御信号を過去に取得した目標電圧に基づいて生成する。

【0136】

<3>まとめ

結局、本実施の形態に係るミキサ 2 によれば、セクタ 29 が、パケット生成器 28A, 28B がスイッチ 21A, 21B をオンオフ動作させる状態と、パケット生成器 28A, 28B がスイッチ 21A, 21B をオフで維持する状態とを切り替える。これにより、パケット生成器 28A, 28B が、2つのスイッチ 21A, 21B のいずれか1つをオンオフ動作させているときに、他のスイッチをオフで維持させることができる。これにより、1つの主伝送路 L1 に対して複数の電力パケットが送出される構成としながらも、電力パケット同士が衝突するのを防ぎ、各電力パケットの波形が崩れるのを防止できる。

しかして、2つの電源 1A, 1B を用いる構成としながらも、電力パケットが所望の負荷に送信されないという不具合を防止することができる。

【0137】

<実施の形態 2>

図 14 に、本実施の形態に係る電力ネットワークの構成図を示す。

電力ネットワークは、電源 1A, 1B と、ミキサ 202 と、電力ルータ 203A, 3B, 3C と、負荷 4A, 4B と、負荷電圧指令部 5 とを備える。なお、実施の形態 1 と同様の構成については同一の符号を付して適宜説明を省略する。

本実施の形態に係る電力ネットワークでは、ミキサ 202 および電力ルータ 203A の動作が実施の形態 1 とは相違する。具体的には、ミキサ 202 が、まず、電力ルータ 203A のアドレス宛に電力パケットを送信する。そして、電力ルータ 203A が、負荷電圧指令部 5 から入力される指令値 (電圧目標値) に基づいて、電力パケットの送信先を負荷 4A, 4B のいずれかのアドレスに設定する。

【0138】

電力ルータ 203A は、複数の蓄電部を備えている。そして、電力ルータ 203A は、受信ポート In1, In2 のいずれかで電力パケットを受信すると、受信した電力パケットの送信元に応じて複数の蓄電部に振り分けて各蓄電部に充電する。その後、電力ルータ 203A は、負荷電圧指令部 5 から入力される指令値 (電圧目標値) に基づいて、送信ポート Out1, Out2 の両方から電力パケットを送信する。電力ルータ 203A の構成の詳細については後述する。

負荷電圧指令部 5 は、各負荷 4A, 4B に印加すべき電圧の指令値 (電圧目標値) を電力ルータ 203A に入力する。

【0139】

図 15 は、本実施の形態に係る電力ネットワークの一部のブロック図である。

電力ルータ 203A は、スイッチ 221A 乃至 221D と、ドライバ 223A 乃至 223D と、蓄電部 201A, 201B と、制御部 25 と、ダイオード 227A, 227B とを備える。これらの構成は、2つの蓄電部 201A, 201B のいずれかから電力パケットを生成するための構成であり、電力パケット生成部に相当する。

【0140】

また、電力ルータ 203A は、更に、スイッチ 231A 乃至 231D と、ドライバ 233 と、制御部 235 と、信号分離器 239 と、ダイオード 237A 乃至 237D とを備える。これらの構成は、2つの受信ポート In1, In2 の両方で受信した電力パケットを、当該電力パケットの送信元に応じて、2つの蓄電部 201A, 201B に振り分けて充電するための構成である。

【0141】

10

20

30

40

50

スイッチ 221A は、一端がダイオード D227A を介して蓄電部 201A に接続され、他端が送信ポート Out1 に接続されている。言い換えると、スイッチ 221A は、蓄電部 201A と、送信ポート Out1 を通る主伝送路 L11 とを結合する、副伝送路 L12 中に介挿されている。

スイッチ 221B は、一端がダイオード D227A を介して蓄電部 201A に接続され、他端が送信ポート Out2 に接続されている。言い換えると、スイッチ 221B は、蓄電部 201A と、送信ポート Out2 を通る主伝送路 L21 とを結合する、副伝送路 L22 中に介挿されている。

スイッチ 221C は、一端がダイオード D227B を介して蓄電部 201B に接続され、他端が送信ポート Out2 に接続されている。言い換えると、スイッチ 221C は、蓄電部 201B と、送信ポート Out2 を通る主伝送路 L21 とを結合する、副伝送路 L23 中に介挿されている。

スイッチ 221D は、一端がダイオード D227B を介して蓄電部 201B に接続され、他端が送信ポート Out1 に接続されている。言い換えると、スイッチ 221D は、蓄電部 201B と、送信ポート Out1 を通る主伝送路 L11 とを結合する、副伝送路 L13 中に介挿されている。

【0142】

ここで、ダイオード 227A は、蓄電部 201A 側がアノード、スイッチ 221A, 221B 側がカソードとなるように接続されている。

また、ダイオード 227B は、蓄電部 201B 側がアノード、スイッチ 221C, 221D 側がカソードとなるように接続されている。

これらのダイオード 227A, 227B は、送信ポート Out1, Out2 から蓄電部 201A, 201B に向かって電流が流れるのを防止するためである。

【0143】

ドライバ 223A 乃至 223D は、制御部 25 から入力される制御信号に応じて、スイッチ 221A 乃至 221D のゲート電圧を変化させる。ドライバ 223A とドライバ 223B とには、同一の制御信号が入力される。また、ドライバ 223C とドライバ 223D とにも、同一の制御信号が入力される。これにより、スイッチ 221A とスイッチ 221B とが連動し、スイッチ 221C とスイッチ 221D とが連動する。

【0144】

制御部 25 は、パケット生成器 28A, 28B と、セレクタ 29 と、を備える。この制御部 25 は、実施形態 1 の制御部 25 と同じである。

なお、制御部 25 の動作の詳細は、実施の形態 1 の <2> で説明した内容と同様なのでここでは省略する。

【0145】

スイッチ 231A は、一端がダイオード 237A を介して受信ポート In1 に接続され、他端がダイオード 237B を介して蓄電部 201A に接続されている。

スイッチ 231B は、一端がダイオード 237A を介して受信ポート In1 に接続され、他端がダイオード 237D を介して蓄電部 201B に接続されている。

スイッチ 231C は、一端がダイオード 237C を介して受信ポート In2 に接続され、他端がダイオード 237D を介して蓄電部 201B に接続されている。

スイッチ 231D は、一端がダイオード 237C を介して受信ポート In2 に接続され、他端がダイオード 237B を介して蓄電部 201A に接続されている。

【0146】

ここで、ダイオード 237A は、受信ポート In1 側がアノード、スイッチ 231A, 231B 側がカソードとなるように接続されている。

ダイオード 237B は、スイッチ 231A, 231D 側がアノード、蓄電部 201A 側がカソードとなるように接続されている。

ダイオード 237C は、受信ポート In2 側がアノード、スイッチ 231C, 231D 側がカソードとなるように接続されている。

ダイオード 237D は、スイッチ 231B, 231C 側がアノード、蓄電部 201B 側がカソードとなるように接続されている。

ダイオード 237A, 237C は、スイッチ 231A 乃至 231D から受信ポート In1, In2 に向かって電流が流れるのを防止するためである。

ダイオード 237B, 237D は、蓄電部 201A, 201B からスイッチ 231A 乃至 231D に向かって電流が流れるのを防止するためのものである。

【0147】

ドライバ 233 は、制御部 235 から入力される制御信号に応じて、スイッチ 231A 乃至 231D のゲート電圧を個別に変化させる。

制御部 235 は、信号分離器 239 から入力される信号波形から、受信ポート In1, In2 で受信した電力パケットの送信元を特定する。そして、制御部 235 は、特定した電力パケットの送信元に応じてドライバ 233 を制御する。ここで、制御部 235 は、ドライバ 233 に対してスイッチ 231A 乃至 231D それぞれに対応した制御信号を入力する。

【0148】

例えば、蓄電部 201A に、送信元が商用発電設備である電力パケットが充電され、蓄電部 201B に、送信元が自家発電設備である電力パケットが充電されるとする。

そして、受信ポート In1, In2 両方が、送信元が商用発電設備である電力パケットを受信したとする。この場合、制御部 235 は、スイッチ 231A, 231D がオンし、スイッチ 231B, 231C がオフするように、ドライバ 233 を制御する。

一方、受信ポート In1, In2 両方が、送信元が自家発電設備である電力パケットを受信したとする。この場合、制御部 235 は、スイッチ 231B, 231C がオンし、スイッチ 231A, 231D がオフするように、ドライバ 233 を制御する。

しかして、制御部 235 は、電力パケットがその送信元に応じて 2 つの蓄電部 201A, 201B に振り分けて充電されるように、ドライバ 233 を制御する。

【0149】

信号分離器 239 は、例えば、フォトプラ等を用いて構成されており、受信ポート In1, In2 で受信した電力パケットそれぞれについて個別に信号波形を抽出する。そして、信号分離器 239 は、抽出した信号波形を制御部 235 に入力する。

【0150】

< 検証試験について >

本発明者らは、上記電力ネットワークについて、その効果を確認するための検証試験を実施した。

試験方法としては、上記実施の形態 1 に示す電力ネットワークをコンピュータ上に構築し、コンピュータシミュレーションによって各負荷 4A, 4B に電力パケットを同時に供給したときの状態を再現し、そのときに各負荷 4A, 4B における電力について評価した。

試験条件としては、第 1 条件として、第 1 電源 1A の電圧を 15V、第 2 電源 1B の電圧を 12V とし、第 1 電源 1A から第 1 負荷 4A に対して目標電圧 8V の電力を供給し、第 2 電源 1B から第 2 負荷 4B に対して目標電圧 8V の電力を供給する場合を設定した。

また、第 2 条件として、第 1 電源 1A の電圧を 14V、第 2 電源 1B の電圧を 12V とし、第 1 電源 1A から第 1 負荷 4A に対して目標電圧 10V の電力を供給し、第 2 電源 1B から第 2 負荷 4B に対して目標電圧 8V の電力を供給する場合を設定した。

また、電力パケットは、1 つ当たり 2×10^{-4} 秒に設定した。

評価方法としては、各負荷 4A, 4B に対して電力パケットの供給を同時に供給したときの各負荷 4A, 4B における電圧の経時変化を求め、この経時変化の状態に基づいて評価した。

【0151】

図 16 は、コンピュータシミュレーションによって各負荷 4A, 4B に電力パケットを供給したときの各負荷 4A, 4B における電圧の経時変化を示すグラフであり、(a) は

第1条件のグラフ、(b)は第2条件のグラフである。

図16中、縦軸は、各負荷4A, 4Bにおける電圧値(V)を示している。また、横軸は、経過時間(秒)を示している。

図16では、各負荷4A, 4Bに電力パケットを与えていない状態である各負荷4A, 4Bの電圧が「0V」の状態から、電力を与え始めて目標電圧に到達するまでの過渡状態を含んだ電圧の経時変化を示している。

【0152】

図16(a)に示すように、各負荷4A, 4Bに対してそれぞれ目標電圧8Vに設定して電力を供給した結果、各負荷4A, 4B共に、目標電圧付近で安定して供給できていることが確認できる。

10

また、図16(b)においても、負荷4Aに対して目標電圧10V、負荷4Bに対して目標電圧8Vに設定して電力を供給した結果、各グラフを見ると、各負荷4A, 4B共に、目標電圧付近で安定して供給できていることが確認できる。

【0153】

この結果から、実施形態に係る電力パケット生成装置を備えた電力ネットワークによれば、複数の負荷に向けた電力パケットを生成し供給したとしても、送出先の異なる電力パケットの送出のタイミングを適切に調整できることで、適切に各負荷に対して電力パケットを送出されていることが確認できた。

【0154】

<変形例>

20

(1)実施の形態1では、電力ネットワークが2つの電源1A, 1Bと、2つの負荷4A, 4Bを備える例について説明したが、電源と負荷の数はこれに限定されるものではない。例えば、3つ以上の電源と3つ以上の負荷を備える構成であってもよい。この場合、ミキサは、3つ以上のパケット生成器と、これらのパケット生成器で互いに排他的に電力パケットを生成させるセクタとを備える構成とすればよい。

特に、負荷が3つ以上ある場合、各パケット生成器は、複数の負荷のうち、指令値と負荷に印加されている電圧値との差分絶対値が最も大きい負荷を送信先に決定するようにすればよい。

【0155】

(2)実施の形態1では、ミキサ2が、負荷電圧指令部5から入力される指令値に基づいて電力パケットの送信先を設定する例について説明した。但し、ミキサ2の構成は、必ずしも電力パケットの送信先を設定する機能を有する構成に限定されるものではない。例えば、ミキサ2が、電力パケットの生成に用いる電源1A, 1Bを選択する機能のみを有し、電力パケットの送信先を設定する機能は有しないものであってもよい。具体的には、以下の構成が挙げられる。

30

ミキサ2が、2つのパケット生成器とセクタを備える。そして、2つのパケット生成器が、予め送信先として設定された負荷のアドレスを、生成した電力パケットの送信先に設定する。

【0156】

(3)実施の形態2では、電力ルータ203Aが、負荷電圧指令部5から入力される指令値に基づいて電力パケットの送信先を設定する例について説明した。但し、電力ルータ203Aの構成は、必ずしも電力パケットの送信先を設定する機能を有する構成に限定されるものではない。例えば、電力ルータが、電力パケットの再構成に用いる蓄電部201A, 201Bを選択する機能のみを有し、電力パケットの送信先を設定する機能は有しないものであってもよい。具体的には、以下の構成が挙げられる。

40

電力ルータが、2つのパケット生成器とセクタを備える。そして、2つのパケット生成器が、受信ポートIn1, In2で受信した電力パケットの送信先アドレスを、そのまま再構成した電力パケットの送信先に設定する。

【0157】

(4)なお、今回開示された実施の形態および変形例はすべての点で例示であって制限的

50

なものではないと考えられるべきである。本発明の範囲は特許請求の範囲によって示され、特許請求の範囲と均等の意味及び範囲内での全ての変更が含まれることが意図される。

【産業上の利用可能性】

【0158】

本発明に係る電力パケット生成装置、電力ルータおよび電力ネットワークは、送配電システム、家庭内配電システムに適用できる。或いは、複数のセンサーや複数の駆動アクチュエータを含むシステムへの電力供給や、複数の照明機器や複数のバッテリーを含むシステムへの電力供給、複数の太陽電池と複数の負荷とを含むシステムへの電力供給にも好適である。また、電気機器内蔵の基板上的電力マネジメントにも好適である。

【符号の説明】

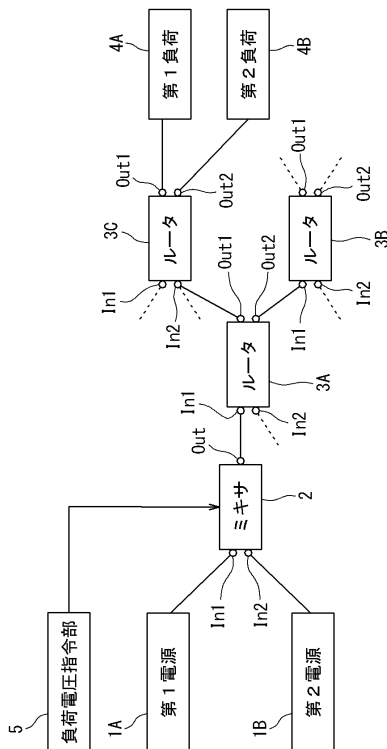
【0159】

- 1 A , 1 B 電源 (直流電源)
- 2 , 2 0 2 ミキサ (電力パケット生成装置)
- 3 A , 3 B , 3 C , 2 0 3 A 電力ルータ
- 4 A , 4 B 負荷 (第 1、第 2 負荷)
- 5 負荷電圧指令部
- 2 1 A , 2 1 B , 2 2 1 A , 2 2 1 B , 2 2 1 C , 2 2 1 D , 2 3 1 A , 2 3 1 B , 2 3 1 C , 2 3 1 D スイッチ
- 2 8 A , 2 8 B パケット生成器
- 2 9 セレクタ
- 5 1 A , 5 1 B 量子化器 (制御信号生成部)
- L 1 , L 1 1 , L 2 1 主伝送路
- L 2 , L 3 , L 1 2 , L 1 3 , L 2 2 , L 2 3 副伝送路

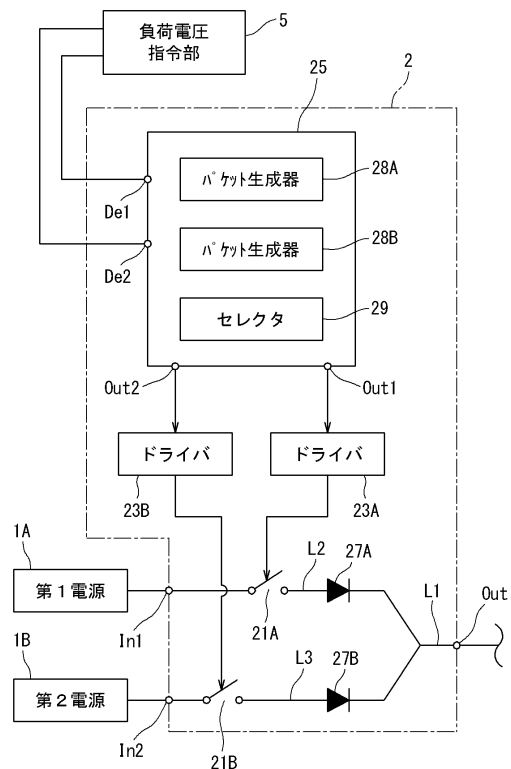
10

20

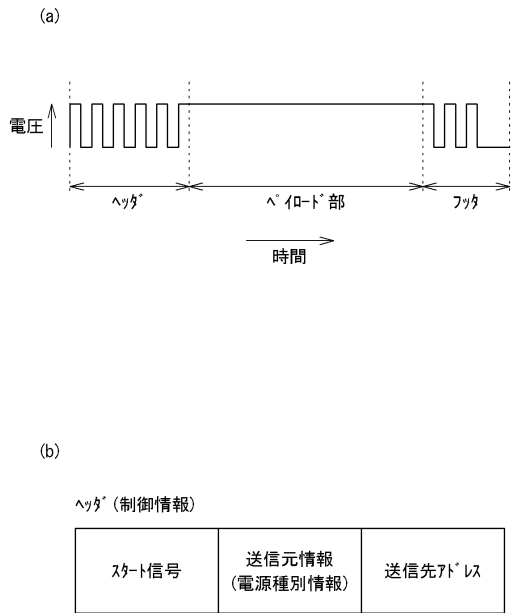
【図 1】



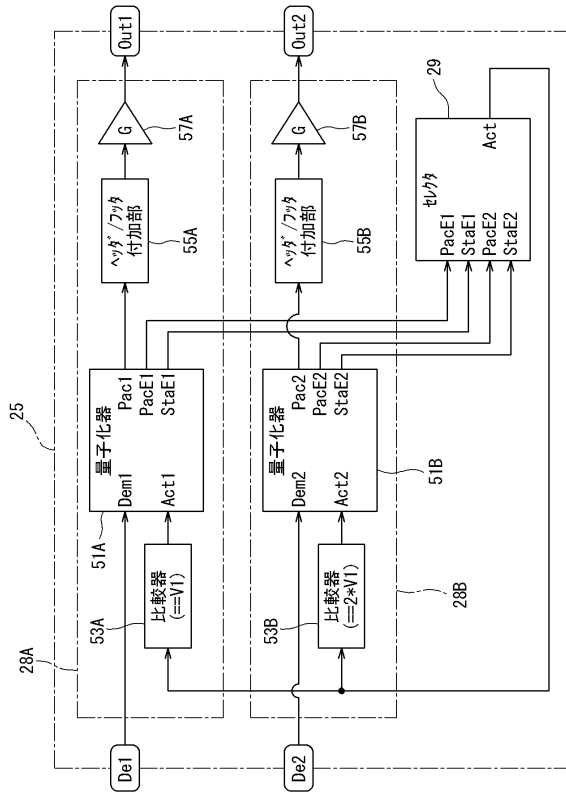
【図 2】



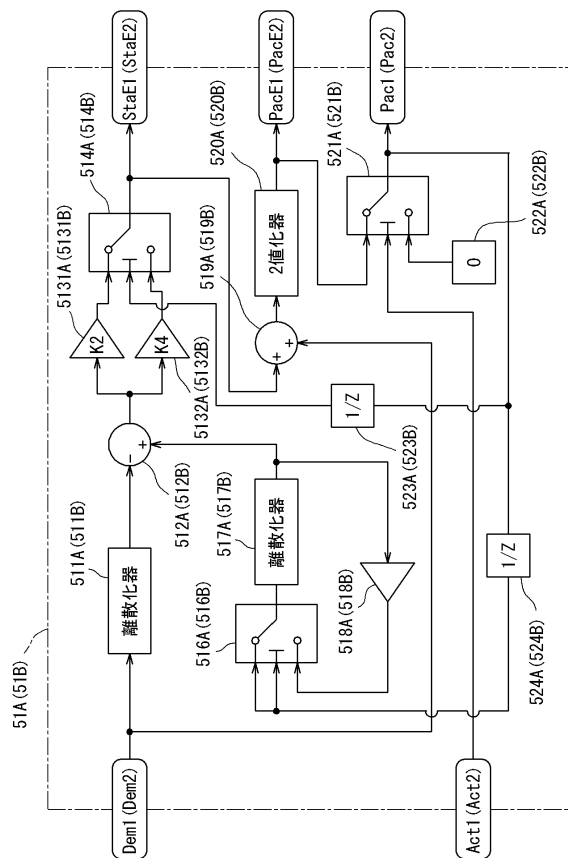
【図3】



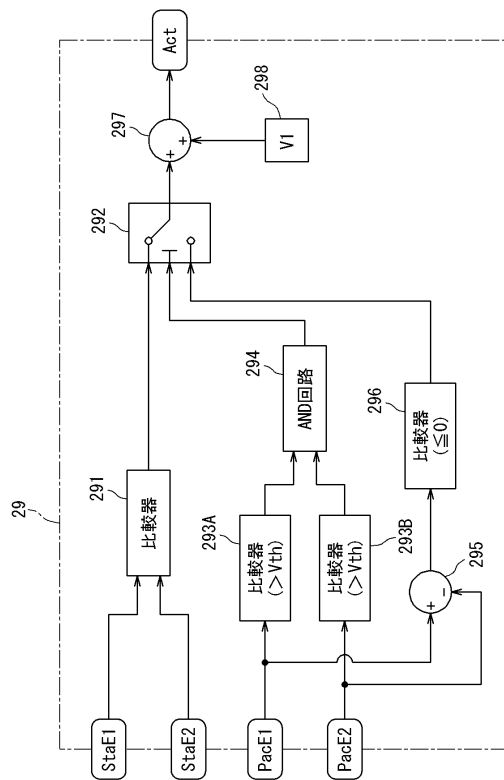
【図4】



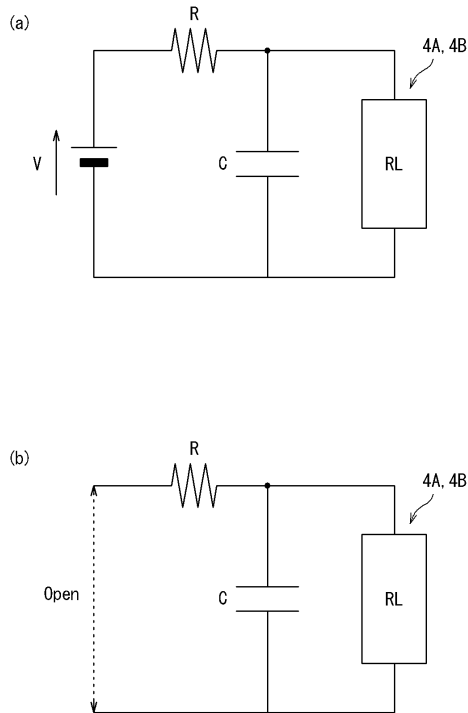
【図5】



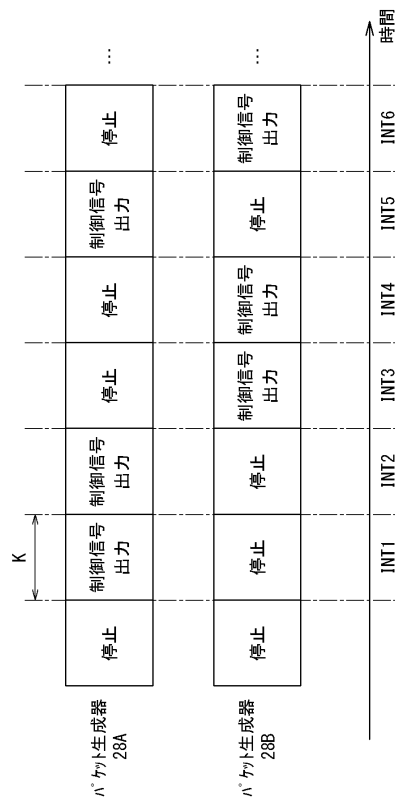
【図6】



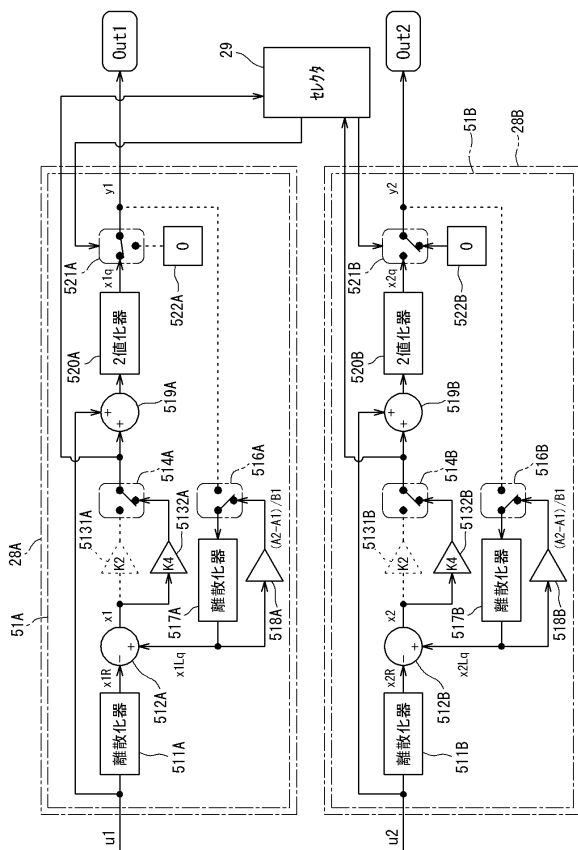
【図7】



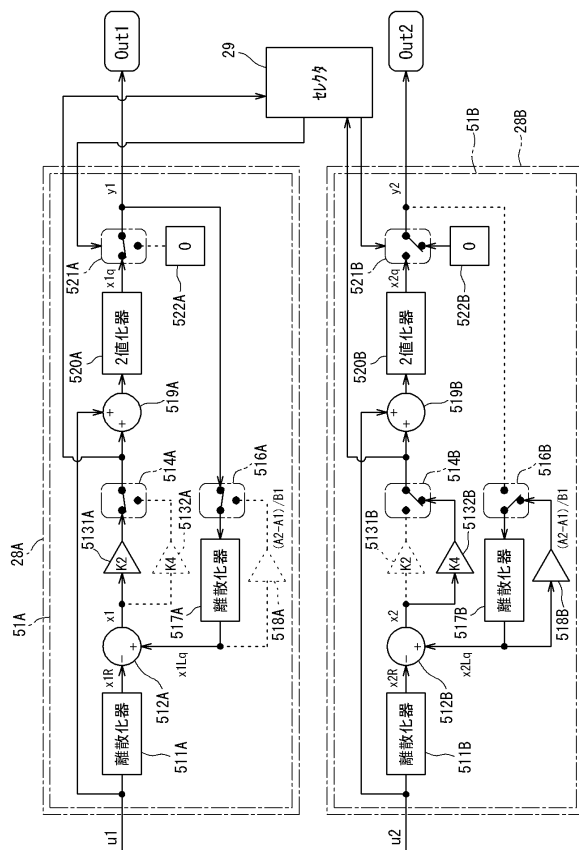
【図8】



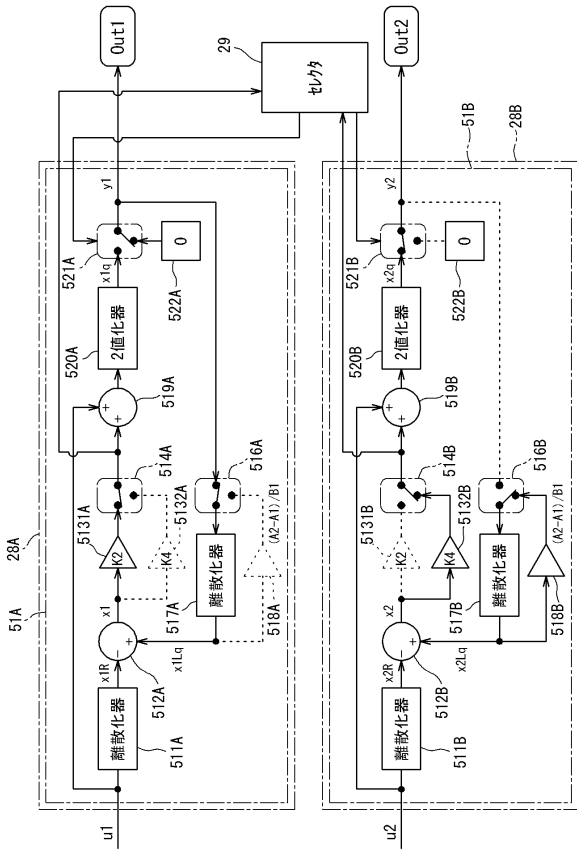
【図9】



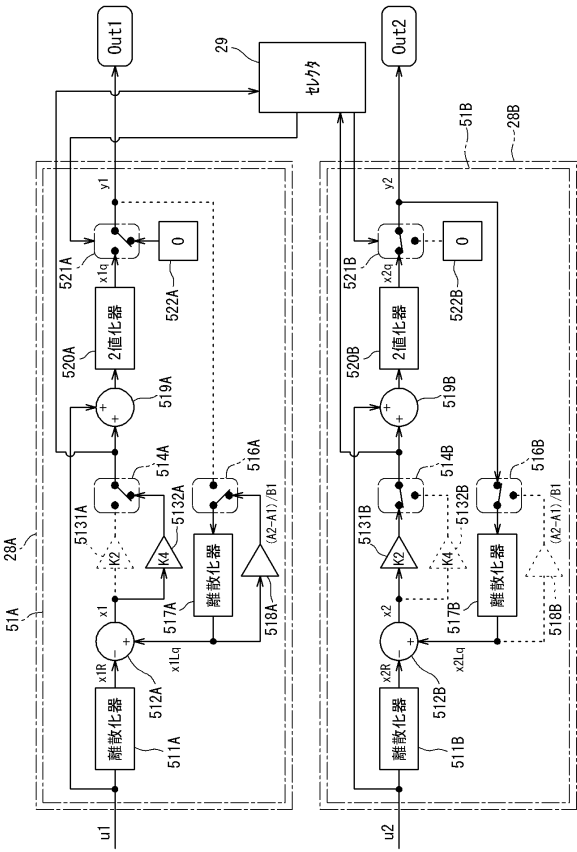
【図10】



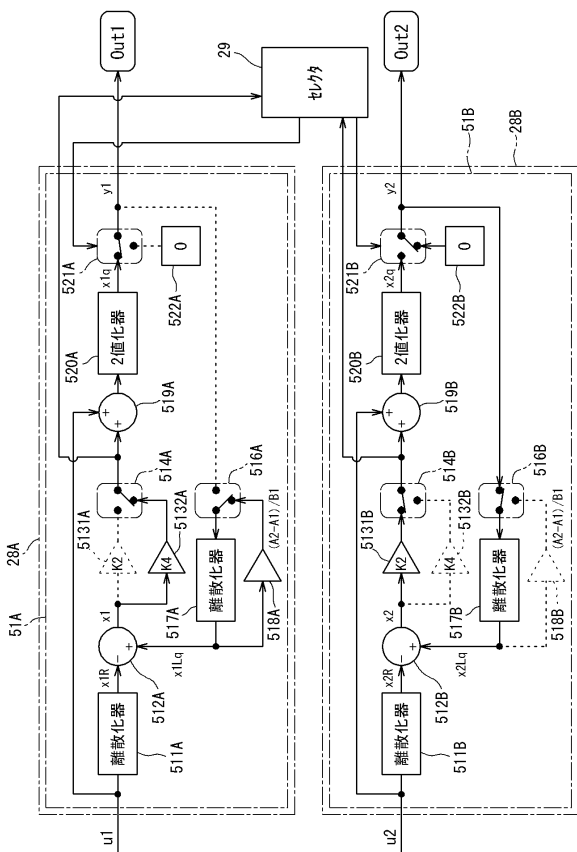
【図 1 1】



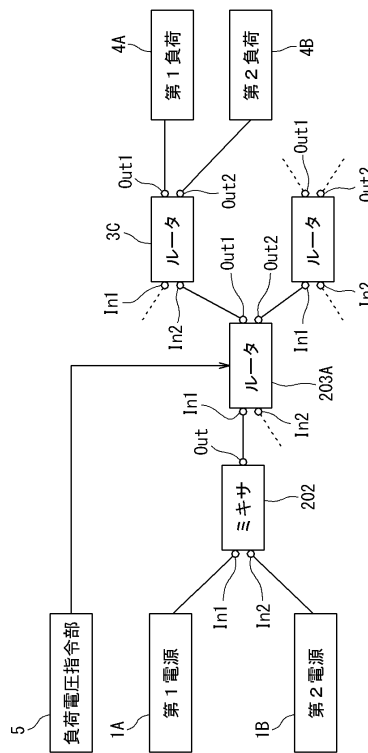
【図 1 2】



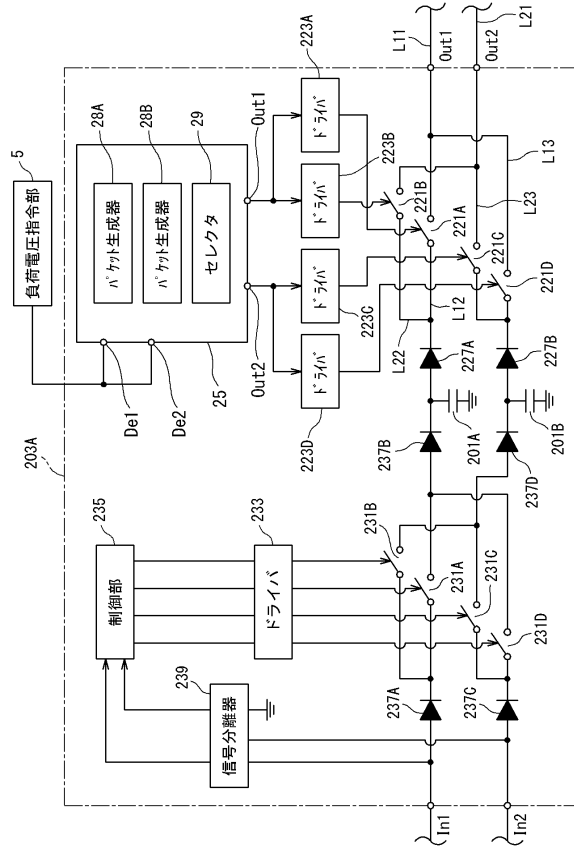
【図 1 3】



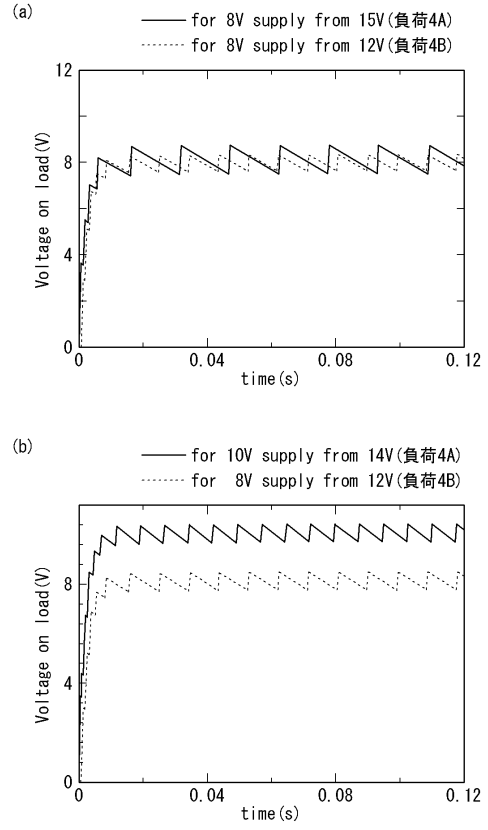
【図 1 4】



【図 15】



【図 16】



フロントページの続き

(72)発明者 田代 圭司

京都府京都市左京区吉田本町 国立大学法人京都大学大学院工学研究科内

審査官 坂本 聡生

(56)参考文献 特開2010-148172(JP,A)

特開2011-142771(JP,A)

引原隆士, 電力のパケット化とルーティング技術, 情報処理, 日本, 一般社団法人情報処理学会, 2010年 8月15日, 第51巻, 第8号, p.943-950

宅野嗣大, 外2名, 多入力多出力電力変換回路による電力パケットルーティング, 電子情報通信学会2010年総合大会講演論文集, 日本, 社団法人電子情報通信学会, 2010年 3月 2日, p.S-140~S-141

Tsuguhiro TAKUNO et al., In-home Power Distribution Systems by Circuit Switching and Power Packet Dispatching, 2010 First IEEE International Conference on Smart Grid Communications, IEEE, 2010年10月, p.427-430

(58)調査した分野(Int.Cl., DB名)

H02J 1/00 - 5/00

13/00