

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6212124号  
(P6212124)

(45) 発行日 平成29年10月11日(2017.10.11)

(24) 登録日 平成29年9月22日(2017.9.22)

|                         |                      |
|-------------------------|----------------------|
| (51) Int.Cl.            | F I                  |
| HO 1 L 29/786 (2006.01) | HO 1 L 29/78 6 1 8 B |
| HO 1 L 21/336 (2006.01) | HO 1 L 29/78 6 2 6 C |
|                         | HO 1 L 29/78 6 1 8 A |
|                         | HO 1 L 29/78 6 1 8 E |

請求項の数 13 (全 22 頁)

|               |                              |           |                      |
|---------------|------------------------------|-----------|----------------------|
| (21) 出願番号     | 特願2015-533999 (P2015-533999) | (73) 特許権者 | 503360115            |
| (86) (22) 出願日 | 平成26年8月28日 (2014.8.28)       |           | 国立研究開発法人科学技術振興機構     |
| (86) 国際出願番号   | PCT/JP2014/004419            |           | 埼玉県川口市本町四丁目1番8号      |
| (87) 国際公開番号   | W02015/029435                | (74) 代理人  | 230104019            |
| (87) 国際公開日    | 平成27年3月5日 (2015.3.5)         |           | 弁護士 大野 聖二            |
| 審査請求日         | 平成28年4月1日 (2016.4.1)         | (74) 代理人  | 100117444            |
| (31) 優先権主張番号  | 特願2013-179984 (P2013-179984) |           | 弁理士 片山 健一            |
| (32) 優先日      | 平成25年8月30日 (2013.8.30)       | (74) 代理人  | 100149076            |
| (33) 優先権主張国   | 日本国(JP)                      |           | 弁理士 梅田 慎介            |
|               |                              | (72) 発明者  | 藤岡 洋                 |
|               |                              |           | 東京都文京区小石川1-10-5-1207 |
|               |                              | (72) 発明者  | 小林 篤                 |
|               |                              |           | 埼玉県朝霞市栄町1-5-53-712   |

最終頁に続く

(54) 【発明の名称】 InGaAlN系半導体素子

(57) 【特許請求の範囲】

【請求項1】

一般式  $In_xGa_yAl_zN$  (但し、 $x + y + z = 1.0$ ) で表記される多結晶若しくは非晶質の窒化物半導体層が基板上に設けられている半導体素子であって、  
前記窒化物半導体層の組成は、 $0.3 < x < 0.99$ 、且つ、 $0 < z < 0.4$  の範囲にあり、且つ、厚みが1nm以上10nm以下であり、  
前記窒化物半導体層をチャネルとして備えている、  
ことを特徴とするInGaAlN系半導体素子。

【請求項2】

前記窒化物半導体層の組成は、 $0.3 < x < 0.7$  の場合に  $0 < z < 0.2$ 、 $0.7 < x < 0.99$  の場合に  $0 < z < 0.1$  の範囲にある、  
請求項1に記載のInGaAlN系半導体素子。

【請求項3】

前記窒化物半導体層の組成は、 $0.5 < x < 0.99$ 、且つ、 $0 < z < 0.1$  の範囲にある、  
請求項2に記載のInGaAlN系半導体素子。

【請求項4】

前記基板と前記窒化物半導体層の間に絶縁層を備え、  
該絶縁層は、 $HfO_2$ 層、 $Al_2O_3$ 層、 $SiO_2$ 層の何れかである、  
請求項1～3の何れか1項に記載のInGaAlN系半導体素子。

## 【請求項 5】

前記窒化物半導体層は、スパッタリング法により堆積された膜である、  
請求項 1 ~ 3 の何れか 1 項に記載の InGaAlN 系半導体素子。

## 【請求項 6】

前記窒化物半導体層は、パルススパッタ堆積法 (PSD 法) により堆積された膜である、  
請求項 5 に記載の InGaAlN 系半導体素子。

## 【請求項 7】

前記窒化物半導体層は、600 未満の温度で成膜された膜である、  
請求項 5 に記載の InGaAlN 系半導体素子。

10

## 【請求項 8】

前記基板は非単結晶基板である、  
請求項 1 ~ 3 の何れか 1 項に記載の InGaAlN 系半導体素子。

## 【請求項 9】

前記基板は絶縁性基板である、  
請求項 1 ~ 3 の何れか 1 項に記載の InGaAlN 系半導体素子。

## 【請求項 10】

前記基板は合成石英基板である、  
請求項 9 に記載の InGaAlN 系半導体素子。

## 【請求項 11】

前記窒化物半導体層の少なくとも一方の主面に、該窒化物半導体層と組成の異なる第 2  
の窒化物半導体層が接合した積層構造を備えている、  
請求項 1 ~ 3 の何れか 1 項に記載の InGaAlN 系半導体素子。

20

## 【請求項 12】

前記第 2 の窒化物半導体層は、請求項 1 ~ 3 の何れかにおいて規定した組成の窒化物半  
導体層である、  
請求項 11 に記載の InGaAlN 系半導体素子。

## 【請求項 13】

前記半導体素子は、前記窒化物半導体層をチャネルとする電界効果トランジスタであり、  
オンオフ比が  $10^2$  以上である、  
請求項 1 ~ 3 の何れか 1 項に記載の InGaAlN 系半導体素子。

30

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は半導体素子に関し、より詳細には、多結晶若しくは非晶質であっても良好な素  
子特性を示す InGaAlN 系窒化物半導体層を備えた半導体素子に関する。

## 【背景技術】

## 【0002】

InGaAlN 系窒化物半導体は高い電子移動度や飽和電子速度を示すことから、従来  
のトランジスタより高い周波数にも応答する高速電子素子用材料として注目を集めている  
。

40

## 【0003】

例えば、InN に関しては、これまでに電気的特性に関して多くの報告例があり、電子  
移動度で  $3570 \text{ [cm}^2/\text{Vs}]$ 、飽和電子速度で  $2.6 \times 10^7 \text{ [cm/s]}$  という  
優れた特性を示す一方、伝導帯中にフェルミレベルを固定化する欠陥をつくりやすく (非  
特許文献 1)、外部信号によって電流を制御するという基本的なトランジスタ動作の実現  
も容易ではなかった。

## 【0004】

非特許文献 2 が示すように、InN は、一般に、膜厚を薄くするほど移動度などの電気

50

特性が劣化することが知られており、これは、欠陥が、InN薄膜中よりも表面や界面に集中的に存在するためと解釈されている。つまり、InNを用いたトランジスタが動作しない原因のひとつは、InN層に接合する層や基板との界面に多量の欠陥が生じることにありと考えられ、この欠陥の密度はInN層を成長させる際の下地層や基板の格子定数とInNのそれとの差（格子定数差）に依存することは容易に想像できる。

【0005】

ところで、通常、InNのようなInGaAlN系窒化物半導体をチャネルとするトランジスタは、半導体層が単結晶のものでないと動作しないと考えられており、そのため、成膜基板としては単結晶基板が用いられてきた。なお、特許文献1（特開2000-22205号公報）には、窒化物半導体のようなp型化の難しいワイドギャップ半導体において、比較的容易に得られるn型半導体からなる層と有機化合物からなるホール輸送層を積層することとし、pn接合型のLED素子のp型半導体に代えて、有機化合物のホール輸送層を用いて、n型半導体にホールを注入し、発光特性を得る構成の半導体発光素子の発明の開示があり、その際に用いる基板は非単結晶基板でもよいとされているが、当該半導体発光素子は半導体層をチャネルとして用いるものではない。

10

【0006】

例えば、InNを成長させるための基板として現在多くの研究者が利用している単結晶GaNや単結晶サファイヤは、格子定数がInNのそれとは大幅に異なるから、そのような基板上にInNを結晶成長させると、基板との界面に欠陥が生じやすいことは容易に理解できる。このような格子不整合に起因する問題は、InNと格子定数の近い安定化ジルコニア（YSZ）基板（非特許文献3）を用いることで、ある程度の解決が図られるものと予想される。

20

【0007】

しかし、一般に、単結晶基板は高価なものであるため、そのような基板を用いてInGaAlN系窒化物半導体層を成長させて作製した半導体素子もまた、高価なものとならざるを得ないし、窒化物半導体の単結晶化のためには、成長条件上の種々の制約がある。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特開2000-22205号公報

30

【非特許文献】

【0009】

【非特許文献1】C. G. Van de Walle & J. Neugebauer Nature 423, 626 (2003)

【非特許文献2】Andreas Knubel, Rolf Aidam, Volker Cimalla, Lutz Kirste, Martina Baeumler, Crenguta-Columbina Leancu, Vadim Lebedev, Jan Wallauer, Markus Walther, and Joachim Wagner, Phys. Status Solidi C 6, No. 6 (2009)

【非特許文献3】T. Honke, H. Fujioka, J. Ohta, and M. Oshima, J. Vac. Sci. Technol. A 22, 2487 (2004)

【非特許文献4】Jhumpa Adhikari and David A. Kofke, "Molecular simulation study of miscibility of ternary and quaternary InGaAlN alloys", JOURNAL OF APPLIED PHYSICS, Vol. 95, p.6129-6137 (2004).

40

【発明の概要】

【発明が解決しようとする課題】

【0010】

このように、従来は、InNは膜厚を薄くするほど移動度などの電気特性が劣化するとされてきたことや、InGaAlN系窒化物半導体層を単結晶化しないと半導体素子は動作しないと考えられてきたこともあり、InGaAlN系窒化物半導体層の成膜条件は自由度に乏しいものとならざるを得ないため、基本的なトランジスタ動作の実現さえ容易ではなかった。

【0011】

50

本発明は、斯かる問題に鑑みてなされたもので、その目的とするところは、従来とは全く異なる発想に基づき、製造条件の制約を大幅に解消し、しかも安価で、優れた電気特性を有する  $\text{InGaAlN}$  系窒化物半導体層を備えた半導体素子を実現することにある。

【課題を解決するための手段】

【0012】

上記課題を解決するために、本発明に係る半導体素子は、一般式  $\text{In}_x\text{Ga}_y\text{Al}_z\text{N}$  (但し、 $x + y + z = 1.0$ ) で表記される多結晶若しくは非晶質の窒化物半導体層が基板上に設けられている半導体素子であって、前記窒化物半導体層の組成は、 $0.3 < x < 1.0$ 、且つ、 $0 < z < 0.4$  の範囲にあり、前記窒化物半導体層をチャネルとして備えている、ことを特徴とする。

10

【0013】

好ましくは、前記窒化物半導体層の組成は、前記窒化物半導体層の組成は、 $0.3 < x < 0.7$  の場合に  $0 < z < 0.2$ 、 $0.7 < x < 1.0$  の場合に  $0 < z < 0.1$  の範囲にある。

【0014】

より好ましくは、前記窒化物半導体層の組成は、前記窒化物半導体層の組成は、 $0.5 < x < 1.0$ 、且つ、 $0 < z < 0.1$  の範囲にある。

【0015】

さらに好ましくは、前記窒化物半導体層の  $\text{In}$  組成比  $x$  は  $0.99$  以下 ( $x < 0.99$ ) である。

20

【0016】

好ましい態様では、前記基板と前記窒化物半導体層の間に絶縁層を備え、該絶縁層は、 $\text{HfO}_2$  層、 $\text{Al}_2\text{O}_3$  層、 $\text{SiO}_2$  層の何れかである。

【0017】

好ましくは、前記窒化物半導体層は、スパッタリング法により堆積された膜である。例えば、前記窒化物半導体層は、パルススパッタ堆積法 (PSD 法) により堆積された膜である。

【0018】

好ましくは、前記窒化物半導体層は、 $600$  未満の温度で成膜された膜である。

【0019】

ある態様では、前記基板は非単結晶基板である。

30

【0020】

また、ある態様では、前記基板は絶縁性基板である。例えば、前記基板は合成石英基板である。

【0021】

ある態様では、前記窒化物半導体層の少なくとも一方の主面に、該窒化物半導体層と組成の異なる第2の窒化物半導体層が接合した積層構造を備えている。

【0022】

この場合、前記第2の窒化物半導体層は、上述した組成の窒化物半導体層であってもよい。

40

【0023】

例えば、前記半導体素子は、前記窒化物半導体層をチャネルとする電界効果トランジスタであり、オンオフ比が  $10^2$  以上である。

【発明の効果】

【0024】

本発明は、 $\text{InGaAlN}$  系窒化物半導体の組成を適当な範囲に設計した場合には、多結晶若しくは非晶質の膜であっても、トランジスタ動作させるに十分な優れた電気的特性を示すという新たな知見に基づく。本発明によれば、製造条件の制約が大幅に解消され、しかも安価で、優れた電気特性を有する  $\text{InGaAlN}$  系窒化物半導体層をチャネルとして備えた半導体素子が提供される。

50

## 【図面の簡単な説明】

【0025】

【図1】第1の実施形態に係るトランジスタ（半導体素子）の構成を説明するための図である。

【図2】InN層をチャネルとした電界効果トランジスタのON電流とOFF電流の比の、InNの膜厚依存性を纏めた図である。

【図3】窒化物半導体層が多結晶InN層の場合のトランジスタの $I_{DS} - V_{DS}$ 特性を示す図である。

【図4】窒化物半導体層が多結晶InN層の場合のトランジスタの $I_{DS} - V_{GS}$ 特性を示す図である。

【図5】窒化物半導体層が非晶質InN層の場合のトランジスタの $I_{DS} - V_{DS}$ 特性を示す図である。

【図6】第2の実施形態に係るトランジスタ（半導体素子）の構成の一態様を説明するための図である。

【図7】第2の実施形態に係るトランジスタ（半導体素子）の構成の一態様を説明するための図である。

【図8】(A)および(B)は、窒化物半導体層が膜厚2nmの単結晶InN層の場合のトランジスタの、 $I_{DS} - V_{DS}$ 特性および $I_{DS} - V_{GS}$ 特性を示すグラフであり、(C)および(D)は、窒化物半導体層が膜厚5nmの単結晶InN層の場合のトランジスタの、 $I_{DS} - V_{DS}$ 特性および $I_{DS} - V_{GS}$ 特性を示すグラフである。

【図9】試作したトランジスタが備える窒化物半導体層の組成を、 $In_x Ga_y Al_z N$ の三元相図中にプロットした図である。

【図10】オン/オフ比が $10^2$ 以上を示したトランジスタが備える窒化物半導体層の組成を、それ以外の窒化物半導体層の組成を、 $In_x Ga_y Al_z N$ の三元相図中にプロットした図である。

【図11】オン/オフ比が $10^3$ 以上を示したトランジスタが備える窒化物半導体層の組成を、それ以外の窒化物半導体層の組成を、 $In_x Ga_y Al_z N$ の三元相図中にプロットした図である。

【図12】トランジスタの最大電流密度が5mA/mmを超える特性を示したトランジスタが備える窒化物半導体層の組成を、それ以外の窒化物半導体層の組成を、 $In_x Ga_y Al_z N$ の三元相図中にプロットした図である。

【図13】 $In_x Ga_y Al_z N$ で表記した場合の、 $x = 0.64$ 、 $y = 0$ 、 $z = 0.36$ である窒化物半導体層をチャネルとして備えるトランジスタの電気的特性を示す図である。

【図14】 $In_x Ga_y Al_z N$ で表記した場合の、 $x = 0.34$ 、 $y = 0.33$ 、 $z = 0.33$ である窒化物半導体層をチャネルとして備えるトランジスタの電気的特性を示す図である。

【図15】 $In_x Ga_y Al_z N$ で表記した場合の、 $x = 0.42$ 、 $y = 0.42$ 、 $z = 0.16$ である窒化物半導体層をチャネルとして備えるトランジスタの電気的特性を示す図である。

【図16】 $In_x Ga_y Al_z N$ で表記した場合の、 $x = 0.3$ 、 $y = 0.7$ 、 $z = 0$ である窒化物半導体層をチャネルとして備えるトランジスタの電気的特性を示す図である。

【図17】 $In_x Ga_y Al_z N$ で表記した場合の、 $x = 0.67$ 、 $y = 0.33$ 、 $z = 0$ である窒化物半導体層をチャネルとして備えるトランジスタの電気的特性を示す図である。

【図18】 $In_x Ga_y Al_z N$ で表記した場合の、 $x = 0.5$ 、 $y = 0.5$ 、 $z = 0$ である窒化物半導体層をチャネルとして備えるトランジスタの電気的特性を示す図である。

【図19】 $In_x Ga_y Al_z N$ の窒化物半導体層の上に、AlN層を第2の窒化物半導体層を接合させた積層構造（ヘテロ接合構造）を有するトランジスタの構成例を示す図である。

10

20

30

40

50

【図20】ボトムゲート構造のトランジスタの構成例を示す図である。

【発明を実施するための形態】

【0026】

以下に、図面を参照して、本発明に係る半導体素子の好適な実施形態について説明する。なお、図面の説明において、可能な場合には、同一要素には同一符号を付し、重複する説明を省略する。

【0027】

(第1の実施形態：InN層)

図1には、第1の実施形態に係るトランジスタ1a(半導体素子)の構成が示されている。トランジスタ1aは、基板2a、第1の絶縁層3a、窒化物半導体層4a、第2の絶縁層5a、ソース電極61、ドレイン電極62、ゲート電極63を備える。

10

【0028】

第1の絶縁層3a、窒化物半導体層4a、第2の絶縁層5aは、基板2aの主面S1aに順に設けられている。第1の絶縁層3aは、基板2aに接合している。窒化物半導体層4aは、第1の絶縁層3aに接合している。第2の絶縁層5aは、窒化物半導体層4aに接合している。

【0029】

この図に示した例では、基板2aは、絶縁性を有する。基板2aは、合成石英基板である。なお、基板2aは絶縁性基板である必要は必ずしもなく、導電性を有する基板であってもよいが、基板2a上に窒化物半導体層4aを直接形成する場合には、その表面に絶縁性の膜を設けておくことが好ましい。

20

【0030】

基板2aは、単結晶基板であってもよいが、一般に、単結晶基板は高価であるから、より安価な、非単結晶基板であってもよい。後述するように、本発明においては、窒化物半導体層4aであるInGaAlN系窒化物半導体層は、特定の膜厚範囲の多結晶若しくは非晶質の膜とするから、必ずしも単結晶基板を用いる必要はない。なお、基板2aは、いわゆる「結晶」の基板である必要はなく、後述する手法による成膜が可能な基板であればよく、プラスチック基板等であってもよい。

【0031】

第1の絶縁層3aは、窒化物半導体層4aの下地層としての機能を有し、例えば、1nm~20nm程度の厚みの層である。第1の絶縁層3aとしては、非晶質のHfO<sub>2</sub>層、Al<sub>2</sub>O<sub>3</sub>層、SiO<sub>2</sub>層などを例示することができる。InGaAlN系窒化物半導体層は、これらの絶縁層の表面に対する濡れ性が高い等の特性を示すため、上記絶縁層を設けることで核生成密度が高まり、平坦で高品質な多結晶乃至非晶質のInGaAlN系窒化物半導体層の形成が可能となる。なお、基板2aの表面に対するInGaAlN系窒化物半導体の濡れ性が十分に高い場合には、斯かる基板表面上に直接InGaAlN系窒化物半導体層を形成しても、平坦で高品質なInGaAlN系窒化物半導体層が得られる。

30

【0032】

本実施形態では、窒化物半導体層4aは、基板2a上に設けられたInN層であって、このInN層は、1nm以上10nm以下の膜厚の多結晶若しくは非晶質の膜である。なお、図1に示した態様では、窒化物半導体層4aの平面形状は、例えば50μm×5μm~50μm×10μm程度の矩形である。

40

【0033】

「非晶質」は、狭義には、結晶のような長距離秩序は有しないものの、短距離秩序は有している物質状態を意味する用語であるが、本明細書では、結晶構造を完全には持たないがX線解析では弱い回折を示すような「潜晶質」もまた、非晶質に含める。さらに、微視的には微結晶を含む非晶質の膜であっても、これを非晶質の膜に含める。

【0034】

III-V族化合物半導体である窒化物半導体層4aは、V族極性(N極性)およびIII族極性の何れであってもよい。窒化物半導体層4aは、ドーパントとしての不純物(

50

例えばZn)を含有するものであることができる。また、酸素等の軽元素を不純物として含有するものであっても、斯かる層は窒化物半導体層4aである。

【0035】

窒化物半導体層4aの膜厚は、1nm以上10nm以下である。上述のように、従来は、InNは、膜厚を薄くするほど移動度などの電気特性が劣化するとされていたため、数nmという極限的に薄い膜をチャンネル層に用いてトランジスタを作製しようとする着想そのものがなかった。しかし、本発明者らは、InN層の厚みを極限まで薄くした場合のInN層の特性の検討を進め、上記厚み範囲のInN層とした場合には、多結晶若しくは非晶質の膜であっても、単結晶の膜と同等の電気的特性が得られ、しかも、良好なトランジスタ動作も可能であるとの結論を得て、本発明をなすに至った。

10

【0036】

図2は、本発明者らの実験により得られた、InN層をチャンネルとした電界効果トランジスタのON電流とOFF電流の比の、InNの膜厚依存性を纏めた図である。図2の横軸は膜厚[nm]を表し、図2の縦軸はON電流/OFF電流比を表している。

【0037】

図2中にP1と示した測定結果は、窒化物半導体層4aが多結晶InNの場合の結果であり、図2中にP2と示した測定結果は、窒化物半導体層4aが非晶質InNの場合の結果であり、図2中にP3と示した測定結果は、窒化物半導体層4aが単結晶InNの場合の結果である。

20

【0038】

図2を参酌すれば、窒化物半導体層4aであるInN層の膜厚が1nm以上10nm以下の範囲において、窒化物半導体層4aのON電流/OFF電流比が10以上 $10^8$ 以下の程度となり、良好なON電流/OFF電流比が実現できることがわかる。また、1nm以上10nm以下の範囲で窒化物半導体層4aの膜厚が薄い程、ON電流/OFF電流比が良好となる。上記傾向は、窒化物半導体層4aであるInN層が、単結晶であるか、多結晶や非晶質であるかに依らない。つまり、窒化物半導体層4aであるInN層の膜厚を1nm以上10nm以下の範囲に設計することで、多結晶若しくは非晶質であっても、単結晶と同等の電気的特性が得られる。

【0039】

なお、このようなInN層は、比較的低温での成膜が容易である等の理由から、スパッタリング法により堆積された膜であることが好ましい。特に、成膜条件の設定自由度の高いパルススパッタ堆積法(PSD法)により堆積された膜であることが好ましい。また、高温で成膜するほど個々のグレインのサイズが大きくなり、平坦な膜を得ることが難しくなるため、600未満の温度で成膜することが好ましい。

30

【0040】

単結晶のInN層を成膜しようとする、成膜表面での原子の拡散長を十分に長くする必要があり、相対的に高い温度での成膜とならざるを得ないが、本発明では、1nm以上10nm以下の厚み範囲のInN層であれば単結晶である必要はないため、成膜温度を低く設定することとしても何ら支障はないという利点がある。

【0041】

加えて、一般に、スパッタリング法による成膜では、チャンバ内の残存ガスの影響で、膜中に酸素等の軽元素が不純物として取り込まれやすく、InN層が単結晶であると、斯かる酸素不純物がドナーとして作用してしまうという問題があるが、InN層が多結晶や非晶質である場合には、酸素不純物は粒界にトラップされるなどして電気的に不活性な状態でInN層内に取り込まれるため、上記ドナー化が生じ難いという利点もある。

40

【0042】

第2の絶縁層5aは、第1の絶縁層3aと同様に、非晶質のHfO<sub>2</sub>層、Al<sub>2</sub>O<sub>3</sub>層、SiO<sub>2</sub>層などを例示することができる。上述のとおり、InNは、これらの絶縁層の表面に対する濡れ性が高いため、InN層との界面での欠陥発生を抑制する効果がある。なお、この第2の絶縁層5aは、例えば、1nm~100nm程度の厚みの層である。

50

## 【 0 0 4 3 】

図 1 に示した例では、ソース電極 6 1、ドレイン電極 6 2、ゲート電極 6 3 の厚みは、何れも、5 0 n m の程度であり、ソース電極 6 1、ドレイン電極 6 2、ゲート電極 6 3 の材料は、何れも、例えば、A u である。ソース電極 6 1 とドレイン電極 6 2 は、何れも、窒化物半導体層 4 a と第 2 の絶縁層 5 a とに接合している。ゲート電極 6 3 は、第 2 の絶縁層 5 a の表面に設けられ、第 2 の絶縁層 5 a に接合している。

## 【 0 0 4 4 】

次に、トランジスタ 1 a の製造方法を例示により説明する。基板 2 a に対応するウェハを用意する。このウェハの表面に、第 1 の絶縁層 3 a、窒化物半導体層 4 a、第 2 の絶縁層 5 a を、この順に積層する。なお、第 1 の絶縁層 3 a および第 2 の絶縁層 5 a に対応する層は、何れも、酸化物半導体からなる層であってもよい。

10

## 【 0 0 4 5 】

第 1 の絶縁層 3 a と第 2 の絶縁層 5 a が酸化物半導体である場合、これらの層は、共に、例えば、原子層堆積法 ( A L D 法 ) により形成する。A L D 法で成膜する際の酸素原料は  $H_2O$  であり、堆積温度は 2 0 0 程度であり、堆積時間は 1 時間 3 0 分程度である。

## 【 0 0 4 6 】

窒化物半導体層 4 a に対応する I n N 層は、パルススパッタ法 ( P S D 法 ) により形成する。I n N 層の堆積レートは、1 n m / m i n 程度であり、厚みは 1 ~ 1 0 n m の範囲に設定する。I n N 層の堆積温度は、スパッタリング法に依る場合、非晶質の膜の場合には室温程度であり、多結晶の場合には 3 0 0 ~ 5 0 0 程度である。つまり、単結晶の I n N 層を成膜する場合の、一般的な結晶成長温度 ( 6 0 0 以上 ) よりも低温である。

20

## 【 0 0 4 7 】

窒化物半導体層 4 a に対応する I n N 層は、P S D 法以外のスパッタリング法で成膜してもよく、その他の蒸着法や M B E 法や M O C V D 法といった薄膜形成方法によってもよいが、比較的低温で組成が均一な膜を形成し易いという観点から、スパッタリング法が好ましい。なお、上述のように、多結晶の窒化物半導体層 4 a は、高温で成膜するほど個々のグレインのサイズが大きくなり、平坦な膜を得ることが難しくなるため、6 0 0 未満の温度で成膜することが好ましい。

## 【 0 0 4 8 】

ソース電極 6 1 およびドレイン電極 6 2 のそれぞれに対応するコンタクト孔は、第 2 の絶縁層 5 a に、リソグラフィ技術を用いて形成される。ソース電極 6 1 およびドレイン電極 6 2 は、何れも、例えば A u を真空蒸着した後にリソグラフィにより形成する。ゲート電極 6 3 は、第 2 の絶縁層 5 a の表面に真空蒸着した A u を、リフトオフ法によりパターンニングして形成する。

30

## 【 0 0 4 9 】

このように、基板 2 a に対応するウェハの表面に、第 1 の絶縁層 3 a、窒化物半導体層 4 a、第 2 の絶縁層 5 a を、この順で積層し、ソース電極 6 1、ドレイン電極 6 2、ゲート電極 6 3 を形成した後、トランジスタ 1 a に対応する各チップに分離する。上記の製造方法によって、トランジスタ 1 a が製造される。

## 【 0 0 5 0 】

次に、図 3 ~ 5 を参照して、上述した I n N 層をチャネルとするトランジスタ 1 a のトランジスタ特性について説明する。

40

## 【 0 0 5 1 】

図 3 には、窒化物半導体層 4 a が多結晶 I n N 層の場合のトランジスタ 1 a の  $I_{D S} - V_{D S}$  特性が示されている。ここで、 $I_{D S}$  はドレイン - ソース間に流れる電流、 $V_{D S}$  はドレイン - ソース間の電圧である。図 3 の横軸は  $V_{D S} [ V ]$  を表し、図 3 の縦軸は  $I_{D S} [ A ]$  を表す。

## 【 0 0 5 2 】

図 3 に示す結果は、ゲート - ソース間の電圧である  $V_{G S}$  を、5 [ V ] ~ 8 [ V ] の範囲において、- 0 . 5 [ V ] のステップで変化させた場合の  $I_{D S} - V_{D S}$  特性である

50



。ON電流/OFF電流比は $10^5$ 程度である。図3には、 $V_{GS}$ が減少するに伴って、 $I_{DS}$ もゼロに近づいていることが示されている。従って、図3を参照すれば、 $V_{GS}$ を制御することによって、多結晶InNの場合のトランジスタ1aのON電流/OFF電流比の切り替えが十分に可能であることがわかる。

【0053】

図4には、窒化物半導体層4aが多結晶InN層の場合のトランジスタ1aの $I_{DS} - V_{GS}$ 特性が示されている。図4の横軸は $V_{GS}$  [V]を表し、図4の縦軸は $I_{DS}$  [A]を表す。

【0054】

図4に示す結果によれば、 $V_{GS}$ が4 [V] ~ -8 [V]の範囲において減少するに伴って、 $I_{DS}$ も減少し、 $V_{GS}$ が4 [V]での $I_{DS}$ の値と、 $V_{GS}$ が-8 [V]での $I_{DS}$ の値との比が $10^5$ 程度となっていることがわかる。従って、図4を参照すれば、 $V_{GS}$ を制御することによって、多結晶InNの場合のトランジスタ1aの $I_{DS}$ の制御が十分に可能であることがわかる。

【0055】

図5には、窒化物半導体層4aが非晶質InN層の場合のトランジスタ1aの $I_{DS} - V_{DS}$ 特性が示されている。図5の横軸は $V_{DS}$  [V]を表し、図5の縦軸は $I_{DS}$  [A]を表す。

【0056】

図5に示す結果は、 $V_{GS}$ を、10 [V] ~ 0 [V]の範囲において、-2 [V]のステップで変化させた場合の $I_{DS} - V_{DS}$ 特性である。図5には、 $V_{GS}$ が減少するに伴って、 $I_{DS}$ もゼロに近づいていることが示されている。従って、図5を参照すれば、 $V_{GS}$ を制御することによって、非晶質InNの場合のトランジスタ1aのON電流/OFF電流比の切り替えが十分に可能であることがわかる。

【0057】

(第2の実施形態：InN層)

図6及び図7は、第2の実施形態に係るトランジスタ1b(半導体素子)の構成の一様を説明するための図である。なお、本実施形態においても、窒化物半導体層4bは、基板2b上に設けられたInN層である。

【0058】

図6(A)は、トランジスタ1bの平面形状を示す光学顕微鏡像であり、図6(B)は、図6(A)中に示したI-I線に沿うトランジスタ1bの断面の構成を主に示す図である。

【0059】

図6(A)は、トランジスタ1bの層構造を示すTEM(Transmission Electron Microscope: 透過型電子顕微鏡)格子像であり、図6(B)は、図6(A)にInNと示した領域からの電子線回折パターン(TEM像のフーリエ変換像)であり、図6(C)は、図6(A)にYSZと示した領域からの電子線回折パターン(TEM像のフーリエ変換像)である。図6(A)~(C)から、単結晶YSZ基板上に、窒化物半導体層としての単結晶InNがエピタキシャル成長していることが確認できる。

【0060】

トランジスタ1bは、基板2b、窒化物半導体層4b、絶縁層5b、ソース電極61、ドレイン電極62、ゲート電極63を備える。窒化物半導体層4b、絶縁層5bは、基板2bの主面S1bに順に設けられている。

【0061】

この実施態様では、基板2bは、イットリア安定化ジルコニア基板(YSZ基板)である。YSZ基板は、InNはもとより、InNを主成分とするInGaN、InAlN、InAlGaN等、の窒化物半導体との面内格子不整合が比較的小さい。基板2bの主面S1bは、窒化物半導体層4bに接合しており、面指数(111)を有する。主面S1bは、原子レベルにまで平坦化されている。

10

20

30

40

50

## 【0062】

窒化物半導体層4bとしてのInN層は、基板2bの上に設けられている。窒化物半導体層4bは、基板2bに接合している。窒化物半導体層4bは、単結晶である。窒化物半導体層4bは、基板2bの主面S1bからエピタキシャル成長によって形成されたエピタキシャル層である。窒化物半導体層4bは、N極性及びIII族極性の何れかであることができる。窒化物半導体層4bは、不純物のZn(亜鉛)を含有することができる。窒化物半導体層4bの平面形状は、例えば $50\mu\text{m} \times 5\mu\text{m} \sim 50\mu\text{m} \times 10\mu\text{m}$ の程度の矩形である。

## 【0063】

窒化物半導体層4bであるInN層の膜厚は、1nm以上10nm以下である。既に図2を参照して説明したように、窒化物半導体層であるInN層の膜厚が1nm以上10nm以下の範囲において、窒化物半導体層のON電流/OFF電流比が10以上 $10^8$ 以下の程度となり、良好なON電流/OFF電流比が実現できる。また、1nm以上10nm以下の範囲で窒化物半導体層の膜厚が薄い程、ON電流/OFF電流比が良好となる。しかも、上記傾向は、窒化物半導体層であるInN層が、単結晶であるか、多結晶や非晶質であるかに依らない。

10

## 【0064】

従って、本実施形態においては、窒化物半導体層4bであるInN層は単結晶YSZ基板上にエピタキシャル成長した単結晶InNであるが、合成石英基板等の上に堆積させた多結晶若しくは非晶質のInN層であっても、その膜厚を1nm以上10nm以下の範囲に設計することで、単結晶と同等の電気的特性を得ることができる。

20

## 【0065】

絶縁層5bは、窒化物半導体層4bに接合している。絶縁層5bは、非晶質の $\text{HfO}_2$ 層、 $\text{Al}_2\text{O}_3$ 層、 $\text{SiO}_2$ 層などを例示することができる。既に説明したように、InNは、これらの絶縁層の表面に対する濡れ性が高いため、InN層との界面での欠陥発生を抑制する効果がある。なお、この絶縁層5bの膜厚は、例えば、1nm以上100nm以下である。

## 【0066】

図6に示した例では、ソース電極61、ドレイン電極62、ゲート電極63の厚みは、何れも、50nmの程度であり、ソース電極61、ドレイン電極62、ゲート電極63の材料は、何れも、例えば、Auである。ソース電極61とドレイン電極62は、何れも、窒化物半導体層4bと絶縁層5bとに接合している。ゲート電極63は、絶縁層5bの表面に設けられ、絶縁層5bに接合している。

30

## 【0067】

次に、トランジスタ1bの製造方法を例示により説明する。基板2bに対応するウェハを用意する。本実施形態では、このウェハはYSZ基板であるが、多結晶や非晶質のInN層を形成する場合には、非単結晶基板や絶縁性基板(例えば、合成石英基板)であってもよい。このウェハの表面に、窒化物半導体層4bと絶縁層5bを、この順に積層する。

## 【0068】

窒化物半導体層4bに対応するInN層は、第1の実施形態と同様、パルススパッタ法(PSD法)により形成する。InN層の堆積レートは、1nm/min程度であり、厚みは1~10nmの範囲に設定する。本実施形態では単結晶InNを形成したため、エピタキシャル温度は600~700とした。しかし、非晶質InNをスパッタリング法で堆積する場合には室温程度の堆積温度とし、多結晶InNを堆積する場合には300~500程度である。つまり、単結晶のInN層を成膜する場合の、一般的な結晶成長温度(600以上)よりも低温である。

40

## 【0069】

窒化物半導体層4bに対応するInN層は、PSD法以外のスパッタリング法で成膜してもよく、その他の蒸着法やMBE法やMOCVD法といった薄膜形成方法によってもよいが、比較的低温で組成が均一な膜を形成し易いという観点から、スパッタリング法が好

50

ましい。なお、上述のように、多結晶の窒化物半導体層 4 a は、高温で成膜するほど個々のグレインのサイズが大きくなり、平坦な膜を得ることが難しくなるため、600 未満の温度で成膜することが好ましい。

【0070】

絶縁層 5 b が酸化物半導体である場合、例えば、原子層堆積法 (ALD 法) により形成する。ALD 法で成膜する際の酸素原料は  $H_2O$  であり、堆積温度は 200 程度であり、堆積時間は 1 時間 30 分程度である。

【0071】

ソース電極 6 1 およびドレイン電極 6 2 のそれぞれに対応するコンタクト孔は、絶縁層 5 b に、リソグラフィ技術を用いて形成される。ソース電極 6 1 およびドレイン電極 6 2 は、何れも、例えば Au を真空蒸着した後にリソグラフィにより形成する。ゲート電極 6 3 は、絶縁層 5 b の表面に真空蒸着した Au を、リフトオフ法によりパターンニングして形成する。

10

【0072】

このように、基板 2 b に対応するウェハの表面に、窒化物半導体層 4 b、絶縁層 5 b を、この順で積層し、ソース電極 6 1、ドレイン電極 6 2、ゲート電極 6 3 を形成した後、トランジスタ 1 b に対応する各チップに分離する。上記の製造方法によって、トランジスタ 1 b が製造される。

【0073】

次に、図 8 を参照して、上述した InN 層をチャネルとするトランジスタ 1 b のトランジスタ特性について説明する。

20

【0074】

図 8 (A) および (B) には、窒化物半導体層 4 b が膜厚 2 nm の単結晶 InN 層の場合のトランジスタ 1 b の、+2 [V] ~ -2 [V] の範囲において -1 [V] のステップで  $V_{GS}$  を変化させた場合の  $I_{DS} - V_{DS}$  特性 (図 8 (A))、および、5 [V] の  $V_{DS}$  の下での  $I_{DS} - V_{GS}$  特性 (図 8 (B)) が示されている。図 8 (A) の横軸は  $V_{DS}$  [V] を表し、図 8 (A) の縦軸は  $I_{DS}$  [mA/mm] を表す。また、図 8 (B) の横軸は  $V_G$  [V] を表し、図 8 (B) の縦軸は  $I_{DS}$  [A] を表す。

【0075】

図 8 (C) および (D) には、窒化物半導体層 4 b が膜厚 5 nm の単結晶 InN 層の場合のトランジスタ 1 b の、+4 [V] ~ -10 [V] の範囲において -2 [V] のステップで  $V_{GS}$  を変化させた場合の  $I_{DS} - V_{DS}$  特性 (図 8 (C))、および、5 [V] の  $V_{DS}$  の下での  $I_{DS} - V_{GS}$  特性 (図 8 (D)) が示されている。図 8 (C) の横軸は  $V_{DS}$  [V] を表し、図 8 (C) の縦軸は  $I_{DS}$  [mA/mm] を表す。また、図 8 (D) の横軸は  $V_G$  [V] を表し、図 8 (D) の縦軸は  $I_{DS}$  [A] を表す。

30

【0076】

図 8 (A) ~ (D) に示す結果を参照すれば、 $V_{GS}$  を制御することによって、単結晶 InN の場合のトランジスタ 1 b の ON 電流 / OFF 電流比の切り替えが十分に可能であることがわかる。

【0077】

また、上述のとおり、多結晶若しくは非晶質の InN 層であっても、その膜厚を 1 nm 以上 10 nm 以下の範囲に設計することで、単結晶と同等の電気的特性を得ることができる。従って、窒化物半導体層 4 b が多結晶若しくは非晶質の InN 層であっても、同様に、トランジスタ 1 b の ON 電流 / OFF 電流比の切り替えが十分に可能である。

40

【0078】

以上、好適な実施の形態において本発明の原理を図示し説明してきたが、本発明は、そのような原理から逸脱することなく配置および詳細において変更され得ることは、当業者によって認識される。

【0079】

例えば、本発明に係る半導体素子を、上述の InN 層の少なくとも一方の主面に、In

50

Nと組成の異なる窒化物半導体層が接合した積層構造を備えた構成のもの、つまり、ヘテロ接合を有する構造の半導体素子としてもよい。

【0080】

本発明は、本実施の形態に開示された特定の構成に限定されるものではない。したがって、請求の範囲およびその精神の範囲から来る全ての修正および変更を請求する。例えば、本実施形態の窒化物半導体層4a, 4bは、トランジスタ以外の他の半導体素子に適用可能である。窒化物半導体層4aの場合には、窒化物半導体層4aと共に第1の絶縁層3aもこのような半導体素子に適用される。

【0081】

(第3の実施形態: InGaAlN層)

上述の第1および第2の実施形態では、窒化物半導体層は、一般式 $In_xGa_yAl_zN$  (但し、 $x+y+z=1.0$ )において $x=1$ であるInN層とした。そして、InN層の場合には、これを特定の厚み範囲のものとすることで、単結晶と同等のチャネル特性を示す「非単結晶」の膜が得られることを明らかにした。

【0082】

しかし、特定の厚み範囲(1~10nm)でしか所望の電気的特性が得られない場合には、半導体素子の設計の自由度が担保できないという問題がある。そこで、本発明者らは、InGaAlN系窒化物半導体の電気的特性に関する更なる検討を進めたところ、特定の組成範囲のものにおいては、「非単結晶膜」であっても単結晶と同等のチャネル特性を示すことが明らかとなった。

【0083】

これまで、InGaAlN系窒化物半導体中のInは他の元素に比較してイオン半径が大きく、熱力学的観点からは、広い範囲で組成を変えることは困難であると考えられてきた。しかし、このような従来の知見は、比較的高い温度で成膜されるCVD法で得られたInGaAlN系窒化物半導体についてのものである。本発明者らは、上記知見はあくまでも熱平衡状態で成膜されたInGaAlN系窒化物半導体についてのものであり、比較的低温での成膜が可能なスパッタリング法でInGaAlN系窒化物半導体を堆積させると、熱的に非平衡な状態のままクエンチされて安定的に膜形成が進行するのではないかと考えに基づき検討を進め、本発明を成すに至った。

【0084】

以降の実施例では、一般式 $In_xGa_yAl_zN$  (但し、 $x+y+z=1.0$ )で表記されるInGaAlN系窒化物半導体の電気的特性が、その組成にどのように依存するかについての検討結果について説明する。

【0085】

図1に図示した構成の電界効果型のトランジスタ1aを試作し、チャネルとなる窒化物半導体層4aの組成( $In_xGa_yAl_zN$ )を種々に変えて、それらのトランジスタ1aのON電流とOFF電流の比(オン/オフ比)および最大電流密度で電気的特性を評価した。基板2aは合成石英基板であり、第1の絶縁層3aは厚みが20nmの $HfO_2$ であり、第2の絶縁層5aはゲート絶縁膜を兼ね、厚みが20nmの $HfO_2$ である。なお、基板2aは、合成石英基板以外の、非単結晶基板や絶縁性基板であってもよく、第1の絶縁層3aおよび第2の絶縁層5aは、 $Al_2O_3$ 層や $SiO_2$ 層であってもよい。また、何れのトランジスタ1aも、ゲート長は5 $\mu m$ 、チャネル幅は50 $\mu m$ である。

【0086】

$In_xGa_yAl_zN$ 層は何れも、スパッタリング法(本実施形態ではPSD法)により形成した。堆積レートは1nm/min程度である。また、堆積温度を600未満とし、多結晶若しくは非晶質の $In_xGa_yAl_zN$ 層とした。

【0087】

図9は、試作したトランジスタ1aが備える窒化物半導体層4aの組成を、 $In_xGa_yAl_zN$ の三元相図中にプロットした図である。

【0088】

10

20

30

40

50

図10は、図9に示したもののうち、オン/オフ比が $10^2$ 以上を示したトランジスタ1aが備える窒化物半導体層4aの組成を印で、それ以外の窒化物半導体層4aの組成を印で、 $In_xGa_yAl_zN$ の三元相図中にプロットした図である。

【0089】

この結果によれば、一般式 $In_xGa_yAl_zN$ (但し、 $x+y+z=1.0$ )で表記した場合の組成が、 $0.3 \leq x \leq 1.0$ 、且つ、 $0 \leq z < 0.4$ の範囲にあると、オン/オフ比が $10^2$ 以上を示したトランジスタ1aが得られている。

【0090】

また、図11は、オン/オフ比が $10^3$ 以上を示したトランジスタが備える窒化物半導体層の組成を印で、それ以外の窒化物半導体層の組成を印で、 $In_xGa_yAl_zN$ の三元相図中にプロットした図である。

10

【0091】

この結果によれば、一般式 $In_xGa_yAl_zN$ (但し、 $x+y+z=1.0$ )で表記した場合の組成が、 $0.3 \leq x \leq 1.0$ 、且つ、 $0 \leq z < 0.4$ の範囲にあると、オン/オフ比が $10^2$ 以上を示したトランジスタ1aが得られている。

【0092】

さらに、図12は、トランジスタの最大電流密度が $5\text{ mA/mm}$ を超える特性を示したトランジスタが備える窒化物半導体層の組成を印で、それ以外の窒化物半導体層の組成を印で、 $In_xGa_yAl_zN$ の三元相図中にプロットした図である。

【0093】

この結果によれば、一般式 $In_xGa_yAl_zN$ (但し、 $x+y+z=1.0$ )で表記した場合の組成が、 $0.5 \leq x \leq 1.0$ 、且つ、 $0 \leq z < 0.1$ の範囲にあると、最大電流密度が $5\text{ mA/mm}$ を超える特性が得られている。

20

【0094】

このように、一般式 $In_xGa_yAl_zN$ (但し、 $x+y+z=1.0$ )で表記した場合の窒化物半導体層の組成が、 $0.3 \leq x \leq 1.0$ 、且つ、 $0 \leq z < 0.4$ の範囲にあると、非単結晶膜であっても、トランジスタ動作として十分なチャネル特性(オン/オフ比 $10^2$ 以上)が得られ、 $0.3 \leq x < 0.7$ の場合に $0 \leq z < 0.2$ 、 $0.7 \leq x \leq 1.0$ の場合に $0 \leq z < 0.1$ の範囲にあると、オン/オフ比はさらに一桁高く( $10^3$ 以上)なる。さらに、窒化物半導体層の組成が、 $0.5 \leq x \leq 1.0$ 、且つ、 $0 \leq z < 0.1$ の範囲にあると、最大電流密度が $5\text{ mA/mm}$ を超える優れたトランジスタ特性が得られることが明らかとなった。

30

【0095】

なお、第1の実施態様において説明したように、一般式 $In_xGa_yAl_zN$ で表記した場合の $x=1.0$ の組成の窒化物半導体である $InN$ をチャネル層とした場合には、膜厚が $10\text{ nm}$ を超えると十分なトランジスタ特性を得ることができない。

【0096】

そこで、半導体素子の設計の自由度を担保するという観点からは、上記組成範囲から $InN$ を除いたもの、つまり、窒化物半導体層の $In$ 組成比 $x$ が $0.99$ 以下( $x \leq 0.99$ )であることが好ましい。

40

【0097】

1%以上の $Al$ 若しくは $Ga$ を含有する $InGaAlN$ 系窒化物半導体、つまり、一般式 $In_xGa_yAl_zN$ で表記した場合に $x \leq 0.99$ である窒化物半導体の膜は、構造的に強くなり、欠陥が生成し難いことが知られている(例えば、非特許文献4を参照)。これは、1%以上の $Al$ 若しくは $Ga$ を含有する $InGaAlN$ 系窒化物半導体は熱力学的に相分離しやすい状態となり、 $Al$ や $Ga$ の濃度が局所的に不均一となり易く、その結果、転位の伝播が抑制されるという現象によるものと考えられる。

【0098】

図13は、 $In_xGa_yAl_zN$ で表記した場合の、 $x=0.64$ 、 $y=0$ 、 $z=0.36$ である窒化物半導体層をチャネルとして備えるトランジスタの電気的特性を示す図で

50

、図13(A)には、+5[V]~-7[V]の範囲において-1[V]のステップで $V_{GS}$ を変化させた場合の $I_{DS}-V_{DS}$ 特性が示されている。また、図13(B)には、1[V]の $V_{DS}$ の下での $I_{DS}-V_{GS}$ 特性が示されている。

【0099】

このトランジスタは、合成石英基板上に、室温で、 $In_{0.64}Al_{0.36}N$ の組成のチャンネル層を、スパッタ法で5nm堆積したものである。なお、ゲート絶縁膜は $HfO_2$ であり、ゲート長は5 $\mu m$ 、チャンネル幅は50 $\mu m$ である。

【0100】

上記組成は、 $0.3 < x < 1.0$ 、且つ、 $0 < z < 0.4$ の範囲にあり、オン/オフ比は $7 \times 10^2$ であり、最大電流密度は0.4mA/mmであった。

10

【0101】

図14は、 $In_xGa_yAl_zN$ で表記した場合の、 $x = 0.34$ 、 $y = 0.33$ 、 $z = 0.33$ である窒化物半導体層をチャンネルとして備えるトランジスタの電気的特性を示す図で、図14(A)には、+5[V]~-7[V]の範囲において-1[V]のステップで $V_{GS}$ を変化させた場合の $I_{DS}-V_{DS}$ 特性が示されている。また、図14(B)には、1[V]の $V_{DS}$ の下での $I_{DS}-V_{GS}$ 特性が示されている。

【0102】

このトランジスタは、合成石英基板上に、基板温度400℃で、 $In_{0.34}Ga_{0.33}Al_{0.33}N$ の組成のチャンネル層を、スパッタ法で5nm堆積したものである。なお、ゲート絶縁膜は $HfO_2$ であり、ゲート長は5 $\mu m$ 、チャンネル幅は50 $\mu m$ である。

20

【0103】

上記組成もまた、 $0.3 < x < 1.0$ 、且つ、 $0 < z < 0.4$ の範囲にあり、オン/オフ比は $1 \times 10^3$ であり、最大電流密度は $3.4 \times 10^{-4}$ mA/mmであった。

【0104】

図15は、 $In_xGa_yAl_zN$ で表記した場合の、 $x = 0.42$ 、 $y = 0.42$ 、 $z = 0.16$ である窒化物半導体層をチャンネルとして備えるトランジスタの電気的特性を示す図で、図15(A)には、+2[V]~-6[V]の範囲において-2[V]のステップで $V_{GS}$ を変化させた場合の $I_{DS}-V_{DS}$ 特性が示されている。また、図15(B)には、1[V]の $V_{DS}$ の下での $I_{DS}-V_{GS}$ 特性が示されている。

【0105】

このトランジスタは、合成石英基板上に、基板温度400℃で、 $In_{0.42}Ga_{0.42}Al_{0.16}N$ の組成のチャンネル層を、スパッタ法で5nm堆積したものである。なお、ゲート絶縁膜は $HfO_2$ であり、ゲート長は5 $\mu m$ 、チャンネル幅は50 $\mu m$ である。

30

【0106】

上記組成は、 $0.3 < x < 0.7$ 、且つ、 $0 < z < 0.2$ の範囲にあり、オン/オフ比は $1 \times 10^3$ であり、最大電流密度は $1 \times 10^{-3}$ mA/mmであった。

【0107】

図16は、 $In_xGa_yAl_zN$ で表記した場合の、 $x = 0.3$ 、 $y = 0.7$ 、 $z = 0$ である窒化物半導体層をチャンネルとして備えるトランジスタの電気的特性を示す図で、図16(A)には、+5[V]~-9[V]の範囲において-0.5[V]のステップで $V_{GS}$ を変化させた場合の $I_{DS}-V_{DS}$ 特性が示されている。また、図16(B)には、1[V]の $V_{DS}$ の下での $I_{DS}-V_{GS}$ 特性が示されている。

40

【0108】

このトランジスタは、合成石英基板上に、基板温度400℃で、 $In_{0.3}Ga_{0.7}N$ の組成のチャンネル層を、スパッタ法で30nm堆積したものである。なお、ゲート絶縁膜は $HfO_2$ であり、ゲート長は5 $\mu m$ 、チャンネル幅は50 $\mu m$ である。

【0109】

上記組成もまた、 $0.3 < x < 0.7$ 、且つ、 $0 < z < 0.2$ の範囲にあり、オン/オフ比は $1 \times 10^6$ であり、最大電流密度は0.5mA/mmであった。

【0110】

50

図17は、 $In_xGa_yAl_zN$ で表記した場合の、 $x = 0.67$ 、 $y = 0.33$ 、 $z = 0$ である窒化物半導体層をチャネルとして備えるトランジスタの電気的特性を示す図で、図17(A)には、 $+4[V] \sim -9[V]$ の範囲において $-1[V]$ のステップで $V_{GS}$ を変化させた場合の $I_{DS} - V_{DS}$ 特性が示されている。また、図17(B)には、 $1[V]$ の $V_{DS}$ の下での $I_{DS} - V_{GS}$ 特性が示されている。

【0111】

このトランジスタは、合成石英基板上に、基板温度 $400$ で、 $In_{0.67}Ga_{0.33}N$ の組成のチャネル層を、スパッタ法で $6\text{nm}$ 堆積したものである。なお、ゲート絶縁膜は $HfO_2$ であり、ゲート長は $5\mu\text{m}$ 、チャネル幅は $50\mu\text{m}$ である。

【0112】

上記組成は、 $0.5 < x < 1.0$ 、且つ、 $0 < z < 0.1$ の範囲にあり、オン/オフ比は $1 \times 10^4$ であり、最大電流密度は $7.5\text{mA/mm}$ であった。

【0113】

図18は、 $In_xGa_yAl_zN$ で表記した場合の、 $x = 0.5$ 、 $y = 0.5$ 、 $z = 0$ である窒化物半導体層をチャネルとして備えるトランジスタの電気的特性を示す図で、図18(A)には、 $0[V] \sim -9[V]$ の範囲において $-1[V]$ のステップで $V_{GS}$ を変化させた場合の $I_{DS} - V_{DS}$ 特性が示されている。また、図18(B)には、 $5[V]$ の $V_{DS}$ の下での $I_{DS} - V_{GS}$ 特性が示されている。

【0114】

このトランジスタは、合成石英基板上に、基板温度 $400$ で、 $In_{0.5}Ga_{0.5}N$ の組成のチャネル層を、スパッタ法で $45\text{nm}$ 堆積したものである。なお、このトランジスタはリングゲート構造のものであり、ゲート絶縁膜は $HfO_2$ であり、ゲートルング直径は $100\mu\text{m}$ 、チャネル長は $10\mu\text{m}$ である。

【0115】

上記組成もまた、 $0.5 < x < 1.0$ 、且つ、 $0 < z < 0.1$ の範囲にあり、オン/オフ比は $1 \times 10^8$ であり、最大電流密度は $25\text{mA/mm}$ であった。

【0116】

図13～図18に示したトランジスタ特性は、本発明者らが試作した多くのトランジスタの一部についてのものである。多数のトランジスタの特性解析を行った結果、窒化物半導体の組成につき、上述した結論を得た。

【0117】

すなわち、一般式 $In_xGa_yAl_zN$ (但し、 $x + y + z = 1.0$ )で表記した場合の組成が、 $0.3 < x < 1.0$ 、且つ、 $0 < z < 0.4$ の範囲にあると、オン/オフ比が $10^2$ 以上を示したトランジスタ1aが得られる。

【0118】

また、一般式 $In_xGa_yAl_zN$ (但し、 $x + y + z = 1.0$ )で表記した場合の組成が、 $0.3 < x < 1.0$ 、且つ、 $0 < z < 0.4$ の範囲にあると、オン/オフ比が $10^2$ 以上を示したトランジスタ1aが得られる。

【0119】

さらに、一般式 $In_xGa_yAl_zN$ (但し、 $x + y + z = 1.0$ )で表記した場合の組成が、 $0.5 < x < 1.0$ 、且つ、 $0 < z < 0.1$ の範囲にあると、最大電流密度が $5\text{mA/mm}$ を超える特性が得られる。

【0120】

以上、一般式 $In_xGa_yAl_zN$ (但し、 $x + y + z = 1.0$ )で表記される窒化物半導体層をチャネルとして備える本発明に係る半導体素子について説明してきたが、そのトランジスタ構成は種々に変更可能であることは言うまでもない。以下に、幾つかのトランジスタ構成例を示す。

【0121】

図19は、上述の $In_xGa_yAl_zN$ の窒化物半導体層4cの上に、AlN層を第2の窒化物半導体層6cを接合させた積層構造(ヘテロ接合構造)を有するトランジスタ1

10

20

30

40

50

cの構成例を示す図である。

【0122】

この図に示した例では、基板2cは合成石英基板である。窒化物半導体層4cは、例えば3nmの膜厚の多結晶若しくは非晶質の膜である。第2の窒化物半導体層6cの上には絶縁層5cとして、15nmの膜厚の非晶質の $\text{HfO}_2$ 層が設けられている。窒化物半導体層4cと絶縁層5cとしての $\text{HfO}_2$ 層の間にAlN層を第2の窒化物半導体層6cとして介在させることで、良好な界面を得ている。

【0123】

図20は、ボトムゲート構造のトランジスタ1dの構成例を示す図である。

【0124】

この図に示した例でも、基板2dは合成石英基板である。窒化物半導体層4dは、例えば3nmの膜厚の多結晶若しくは非晶質の膜である。窒化物半導体層4dと基板2dとの間に、絶縁層5dとして、100~150nmの膜厚の非晶質の $\text{HfO}_2$ 層が設けられ、ゲート63は90nm程度の厚みのITO膜で形成されている。

【0125】

このように、本発明に係る半導体素子は、上述の窒化物半導体層の少なくとも一方の面に、該窒化物半導体層と組成の異なる第2の窒化物半導体層が接合した積層構造（ヘテロ接合構造）を備えるものとしてもよい。

【0126】

このとき、第2の窒化物半導体層は、上述の一般式 $\text{In}_x\text{Ga}_y\text{Al}_z\text{N}$ （但し、 $x+y+z=1.0$ ）で表記される窒化物半導体層であってもよい。例えば、窒化物半導体層を $\text{In}_{x_1}\text{Ga}_{y_1}\text{Al}_{z_1}\text{N}$ とし、第2の窒化物半導体層を $\text{In}_{x_2}\text{Ga}_{y_2}\text{Al}_{z_2}\text{N}$ （但し、 $x_2 \times x_1$ ）とし、 $\text{In}_{x_1}\text{Ga}_{y_1}\text{Al}_{z_1}\text{N}$ の窒化物半導体層の上下を $\text{In}_{x_2}\text{Ga}_{y_2}\text{Al}_{z_2}\text{N}$ の第2の窒化物半導体層で挟むダブルヘテロ構造のトランジスタとするなどしてもよい。

【産業上の利用可能性】

【0127】

本発明によれば、製造条件の制約が大幅に解消され、しかも安価で、優れた電気特性を有する $\text{InGaAlN}$ 系窒化物半導体層を備えた半導体素子が提供される。

【符号の説明】

【0128】

- 1a, 1b, 1c, 1d トランジスタ
- 2a, 2b, 2c, 2d 基板
- 3a 第1の絶縁層
- 4a, 4b, 4c, 4d 窒化物半導体層
- 5a 第2の絶縁層
- 5b, 5c, 5d 絶縁層
- 6c 第2の窒化物半導体層
- 61 ソース電極
- 62 ドレイン電極
- 63 ゲート電極
- S1a, S1b 主面

10

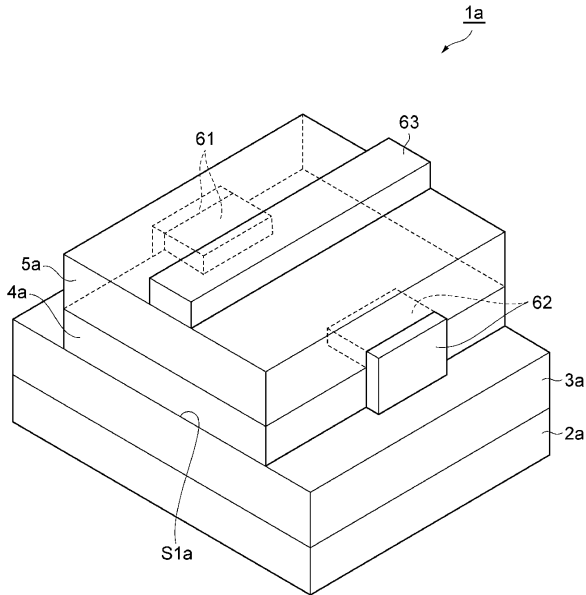
20

30

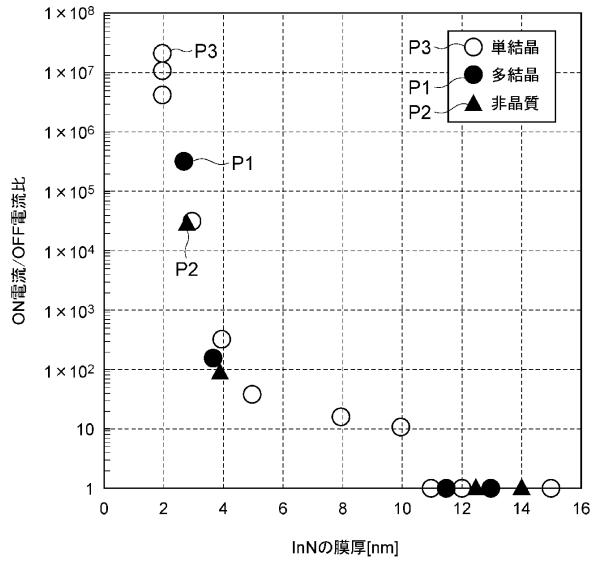
40



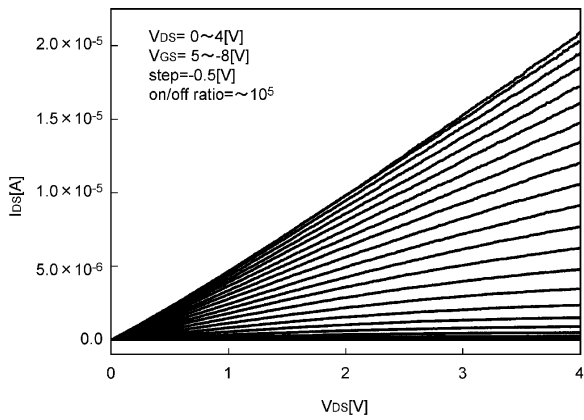
【図1】



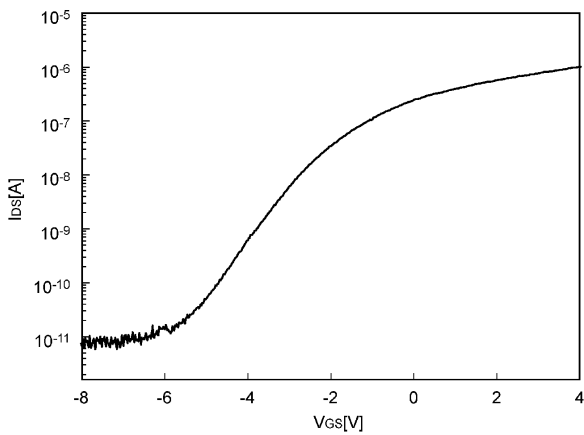
【図2】



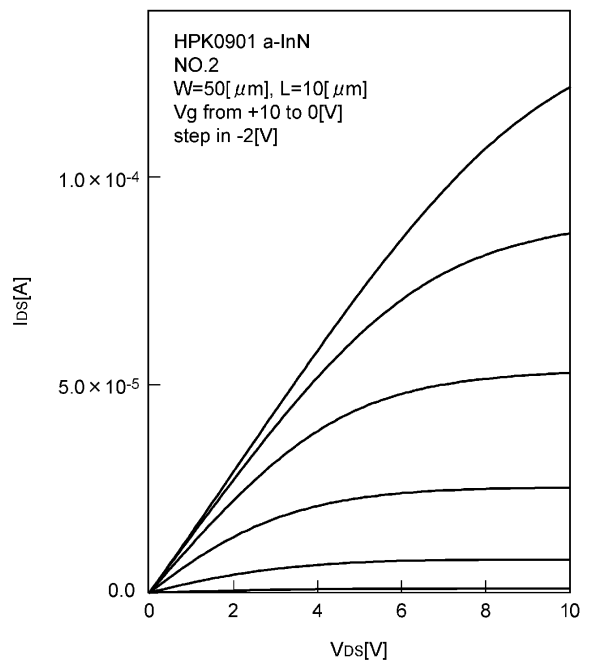
【図3】



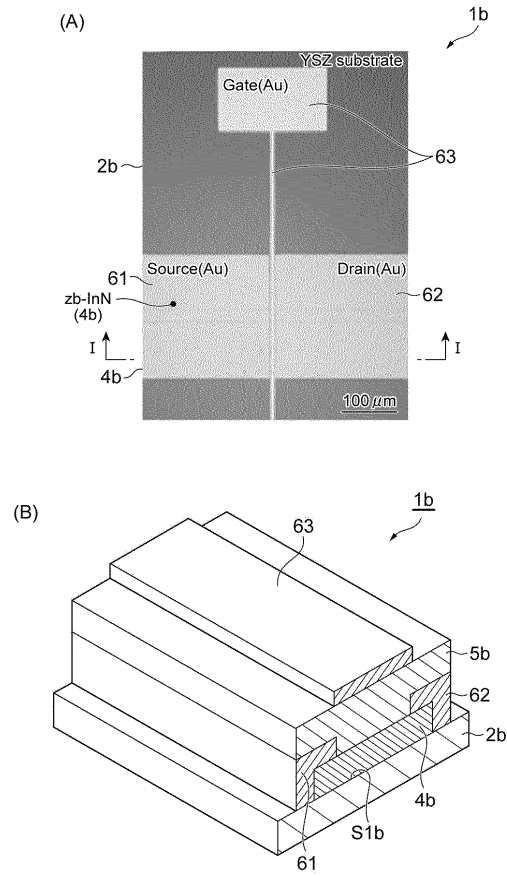
【図4】



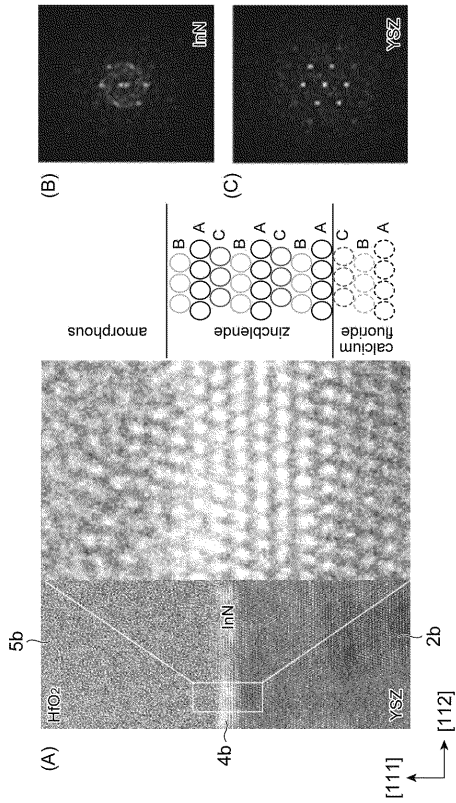
【図5】



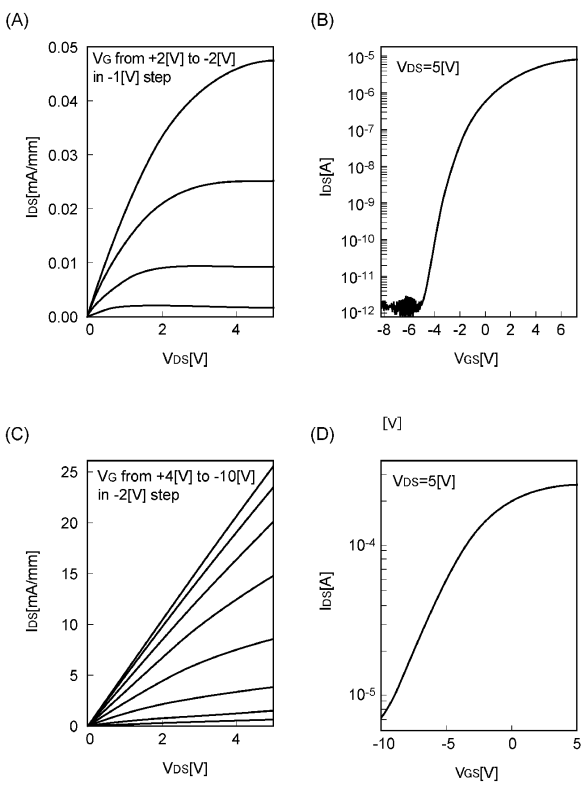
【 図 6 】



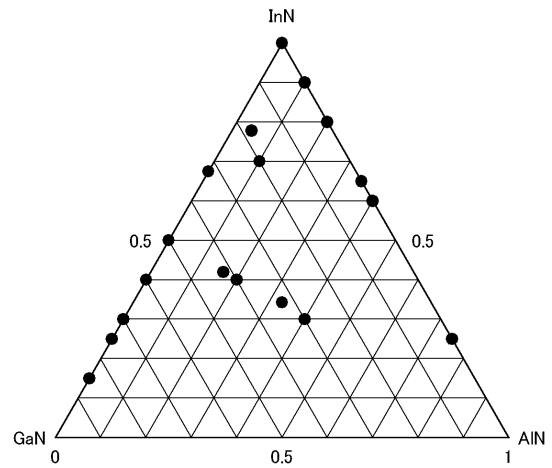
【 図 7 】



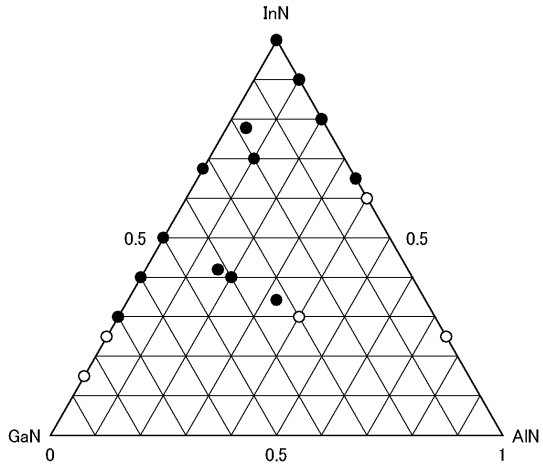
【 図 8 】



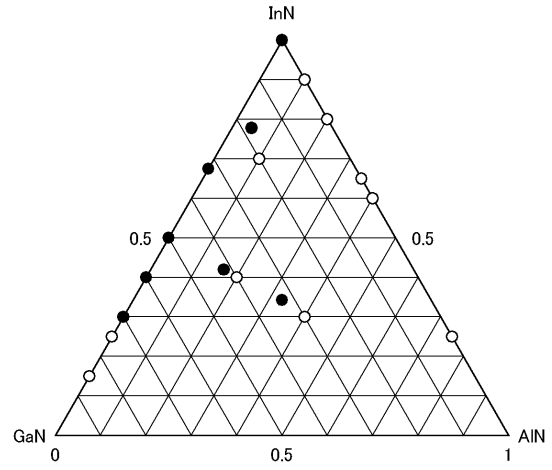
【 図 9 】



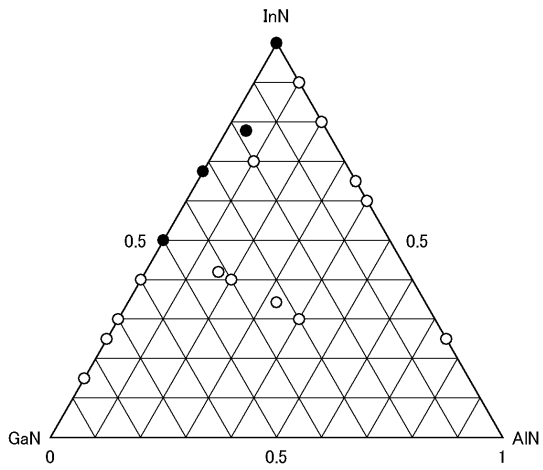
【 1 0 】



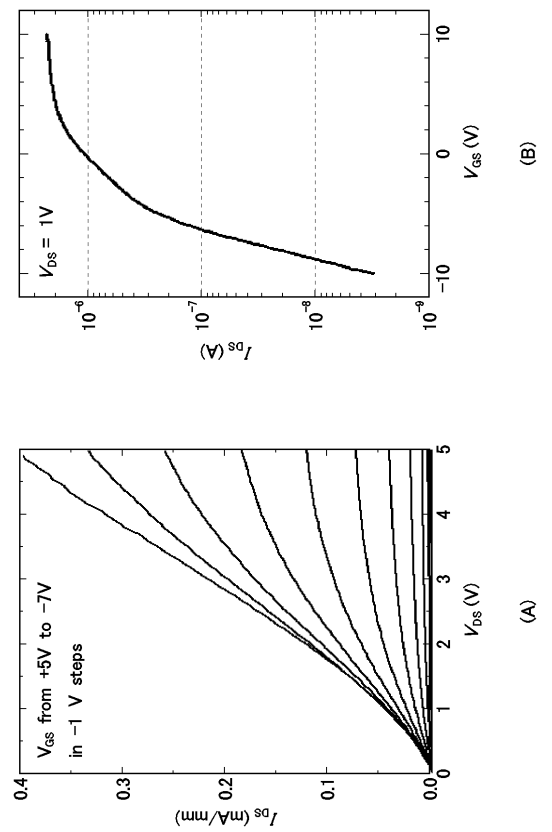
【 1 1 】



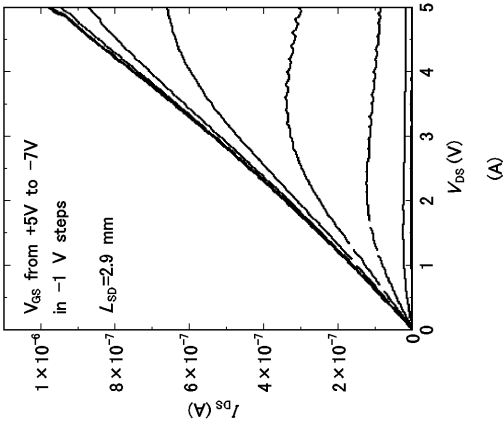
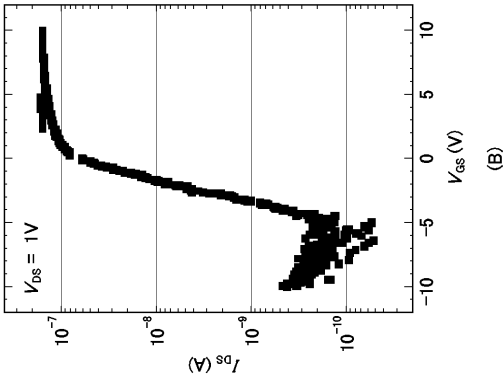
【 1 2 】



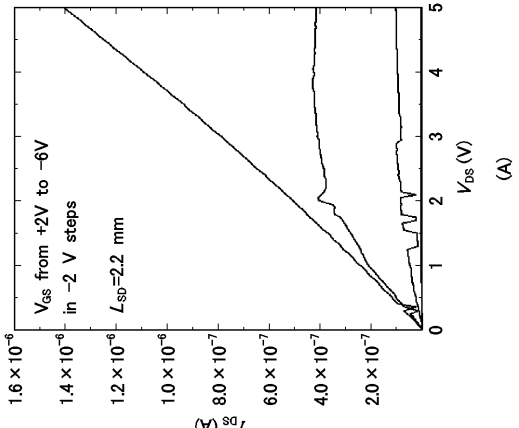
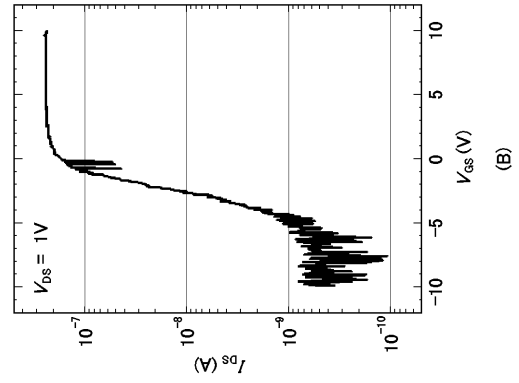
【 1 3 】



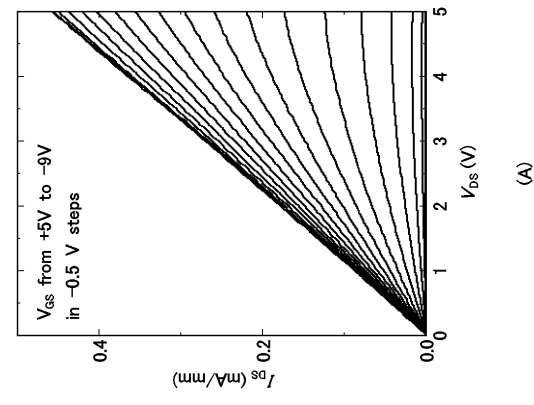
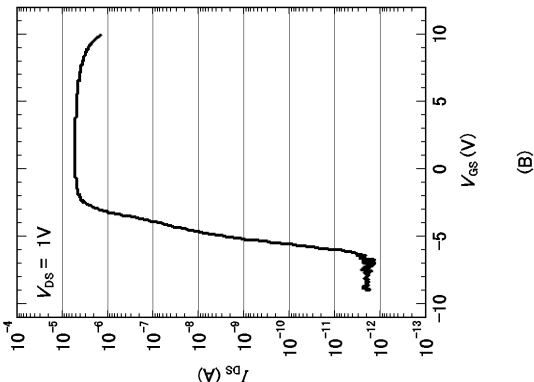
【 14 】



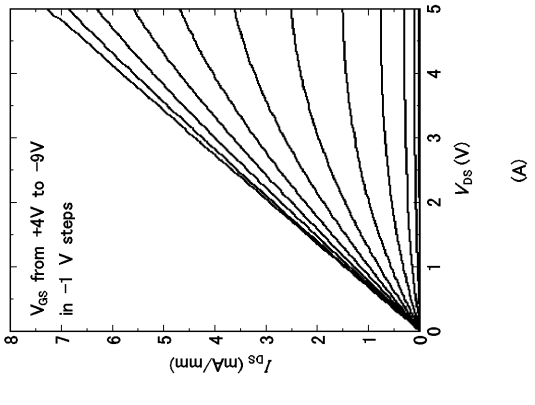
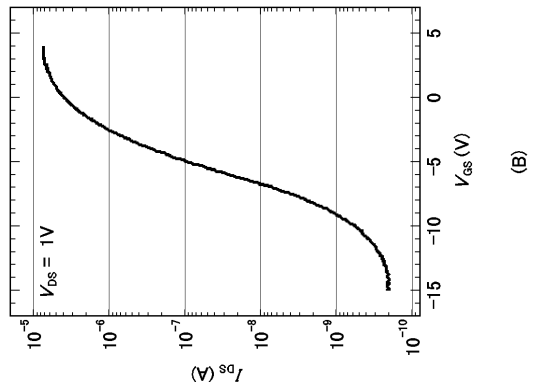
【 15 】



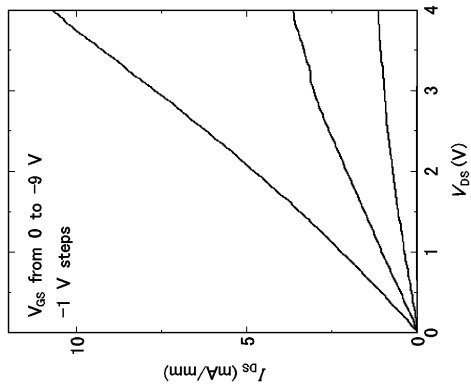
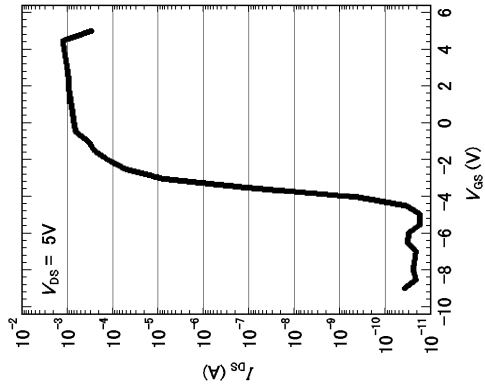
【 16 】



【 17 】



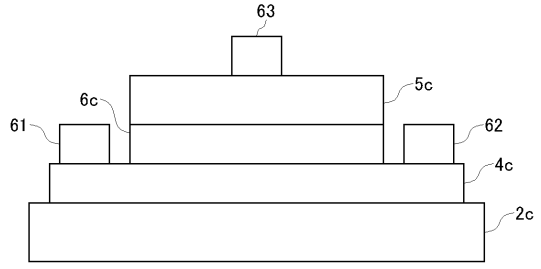
【 18 】



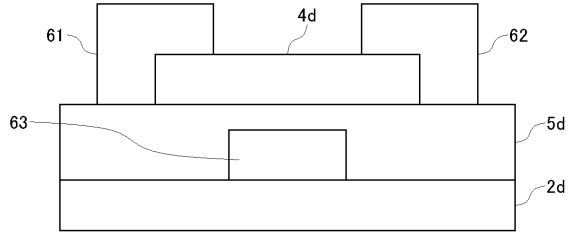
(B)

(A)

【 19 】



【 20 】



## フロントページの続き

特許法第30条第2項適用 発行日 平成25年3月11日 刊行物 2013年 第60回応用物理学会春季  
学術講演会「講演予稿集」 第15項 公益社団法人 応用物理学会〔刊行物等〕開催日 平成25年3月2  
8日 集会名・開催場所 第60回応用物理学会春季学術講演会 神奈川工科大学〔刊行物等〕開催日 平成  
25年6月21日 集会名・開催場所 日本結晶成長学会 ナノ構造・エピタキシャル成長分科会 大阪大学大  
学院 工学研究科 第5回 窒化物半導体結晶成長講演会 大阪大学 銀杏会館〔刊行物等〕開催日 平成2  
5年8月27日 集会名・開催場所 10th International Conference on  
Nitride Semiconductors 2013 ゲイロードナショナルリゾート&コンベンション  
センター、ワシントンDC、アメリカ合衆国

審査官 市川 武宜

(56)参考文献 特開2012-231129(JP,A)  
特開2012-169470(JP,A)  
特開2007-081362(JP,A)  
特開2012-238751(JP,A)  
特許第2751963(JP,B2)  
特開2012-199549(JP,A)  
米国特許出願公開第2013/0087783(US,A1)  
国際公開第2012/026396(WO,A1)  
Beierlein, Tilman, Properties of InGaN deposited on Glass at Low Temperature, MRS Inter  
net Journal of nitride semiconductor research, 英国, ケンブリッジ大学, 1997年, V  
ol.2, Article29

(58)調査した分野(Int.Cl., DB名)

H01L 21/336  
H01L 29/786