

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02015/137152

発行日 平成29年4月6日 (2017.4.6)

(43) 国際公開日 平成27年9月17日 (2015.9.17)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 31/0747 (2012.01)	HO 1 L 31/06 4 5 5	5 F 1 5 1
HO 1 L 31/18 (2006.01)	HO 1 L 31/04 4 4 0	

審査請求 未請求 予備審査請求 有 (全 27 頁)

出願番号 特願2016-507447 (P2016-507447)	(71) 出願人 304024430 国立大学法人北陸先端科学技術大学院大学 石川県能美市旭台一丁目1番地
(21) 国際出願番号 PCT/JP2015/055772	
(22) 国際出願日 平成27年2月27日 (2015.2.27)	
(31) 優先権主張番号 特願2014-51160 (P2014-51160)	(74) 代理人 100105809 弁理士 木森 有平
(32) 優先日 平成26年3月14日 (2014.3.14)	
(33) 優先権主張国 日本国 (JP)	(72) 発明者 松村 英樹 石川県能美市旭台一丁目1番地 国立大学 法人北陸先端科学技術大学院大学内
	(72) 発明者 大平 圭介 石川県能美市旭台一丁目1番地 国立大学 法人北陸先端科学技術大学院大学内
	Fターム(参考) 5F151 AA02 AA03 AA05 CA02 CA03 CA04 CA14 CB18 DA03 DA07 GA04
	最終頁に続く

(54) 【発明の名称】 ヘテロ接合太陽電池とその製造方法

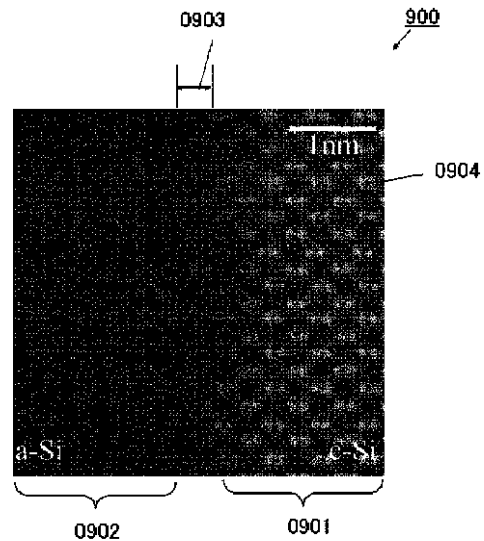
(57) 【要約】

【課題】 結晶系シリコンに対して、キャリアの上面再結合を劇的に抑制でき、効率を高めた構造のヘテロ接合太陽電池を提供する。

【解決手段】

本発明のヘテロ接合太陽電池は、真性アモルファス・シリコン薄膜が結晶系シリコン基板にヘテロ接合している太陽電池であって、前記結晶系シリコン基板は、リンまたはボロンが深さ10ナノメートル以内の極表層にドーパされたドーパ層が形成されている。n型結晶シリコン基板901の直ぐ上に真性アモルファス・シリコン膜902をCat-CVD法で堆積させて作製した場合の試料900を、透過型電子顕微鏡で観察した際の電子顕微鏡像によれば、n型結晶シリコン901とアモルファス・シリコン902との界面遷移層903の厚みは0.6ナノメートル以下である。

【選択図】 図9A



【特許請求の範囲】**【請求項 1】**

真性アモルファス・シリコン薄膜が結晶系シリコン基板にヘテロ接合している太陽電池であって、前記結晶系シリコン基板には、深さ10ナノメートル以内の極表層にリンがドーピングされたリン・ドーピング層、深さ10ナノメートル以内の極表層にボロンがドーピングされたボロン・ドーピング層のいずれかいないしは両方が形成されていることを特徴とするヘテロ接合太陽電池。

【請求項 2】

前記結晶系シリコン基板と前記真性アモルファス・シリコン薄膜との界面には界面遷移層が形成されており、前記界面遷移層の厚みが0.6ナノメートル以下であることを特徴とする請求項1記載のヘテロ接合太陽電池。

10

【請求項 3】

前記結晶系シリコン基板の上面側には前記リン・ドーピング層が形成され、前記リン・ドーピング層に前記真性アモルファス・シリコン層が積層され、前記真性アモルファス・シリコン層にn型アモルファス・シリコン層が積層されて電子収集電極が形成されており、また、前記結晶系シリコン基板の下面側には前記ボロン・ドーピング層が形成され、前記ボロン・ドーピング層に前記真性アモルファス・シリコン層が積層され、前記真性アモルファス・シリコン層にp型アモルファス・シリコン層が積層されてホール収集電極が形成されていることを特徴とする請求項1または2記載のヘテロ接合太陽電池。

【請求項 4】

前記結晶系シリコン基板の上面側には前記リン・ドーピング層が形成され、前記リン・ドーピング層に前記真性アモルファス・シリコン層が積層され、前記真性アモルファス・シリコン層にn型アモルファス・シリコン層が積層され、前記n型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の上に窒化シリコン膜が形成され、前記窒化シリコン膜に所定間隔で細孔が開けられて、その細孔群位置に電子収集電極が形成されており、また、前記結晶系シリコン基板の下面側には前記ボロン・ドーピング層が形成されており、前記ボロン・ドーピング層に真性アモルファス・シリコン層が積層され、前記真性アモルファス・シリコン層にp型アモルファス・シリコン層が積層され、前記p型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の下に窒化シリコン膜が形成され、前記窒化シリコン膜に所定間隔で細孔が開けられて、その細孔群位置にホール収集電極が形成されていることを特徴とする請求項1または2記載のヘテロ接合太陽電池。

20

30

【請求項 5】

前記結晶系シリコン基板の上面側には前記リン・ドーピング層が形成されており、前記リン・ドーピング層の上に窒化シリコン膜が形成されており、そして、前記結晶系シリコン基板の下面側には前記リン・ドーピング層と前記ボロン・ドーピング層とが所定間隔で形成されており、前記リン・ドーピング層及び前記ボロン・ドーピング層に前記真性アモルファス・シリコン層が積層され、前記リン・ドーピング層の真下の位置にn型アモルファス・シリコン層が積層され、前記n型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の下に電子収集電極が形成されており、また、前記ボロン・ドーピング層の真下の位置にp型アモルファス・シリコン層が積層され、前記p型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の下にホール収集電極が形成されていることを特徴とする請求項1または2記載のヘテロ接合太陽電池。

40

【請求項 6】

前記結晶系シリコン基板の上面側には前記リン・ドーピング層が形成されており、前記リン・ドーピング層の上に窒化シリコン膜が形成されており、そして、前記結晶系シリコン基板の下面側には前記リン・ドーピング層と前記ボロン・ドーピング層とが所定間隔で形成されており、前記リン・ドーピング層及び前記ボロン・ドーピング層に前記真性アモルファス・シリコン層が積層され、前記真性アモルファス・シリコン層の下に窒化シリコン膜が形成され、前記窒化シリコン膜に所定間隔で細孔が開けられて、その細孔群位置における、前記リン・ドーピング層の真下の位置にn型アモルファス・シリコン層が積層され、前記n型アモルファス・シ

50

リコン層に透明導電膜が形成され、前記透明導電膜の下に電子収集電極が形成されており、また、前記ボロン・ドーブ層の真下の位置に p 型アモルファス・シリコン層が積層され、前記 p 型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の下にホール収集電極が形成されていることを特徴とする請求項 1 または 2 記載のヘテロ接合太陽電池。

【請求項 7】

前記リン・ドーブ層と前記ボロン・ドーブ層のいずれか一方は 350 以下の低温でドーブされた層であり、かつ、前記真性アモルファス・シリコン薄膜は触媒化学気相堆積法によって形成された薄膜であることを特徴とする請求項 1 または 2 記載のヘテロ接合太陽電池。

10

【請求項 8】

真性アモルファス・シリコン薄膜が結晶系シリコン基板にヘテロ接合している太陽電池の製造方法であって、ホスフィン等のリンを含む原料ガスと加熱した金属触媒体線との接触により生成された種に 350 以下の低温で前記結晶系シリコン基板を曝すことによって深さ 10 ナノメートル以内の極表層にリンをドーブしてリン・ドーブ層を形成するか、ジボラン等のボロンを含む原料ガスが加熱された金属触媒体線との接触により生成された種に 350 以下の低温で前記結晶系シリコン基板を曝すことによって深さ 10 ナノメートル以内の極表層にボロンをドーブしてボロン・ドーブ層を形成するかのいずれか一方は両方の処理を行うことを特徴とするヘテロ接合太陽電池の製造方法。

20

【請求項 9】

前記リン・ドーブ層と前記ボロン・ドーブ層のいずれか一方の作用によって前記結晶系シリコン基板と前記真性アモルファス・シリコン薄膜との界面に界面遷移層を形成し、前記界面遷移層の厚みを 0.6 ナノメートル以下にすることを特徴とする請求項 8 記載のヘテロ接合太陽電池の製造方法。

【請求項 10】

前記結晶系シリコン基板の上面側に前記リン・ドーブ層を形成し、前記リン・ドーブ層に前記真性アモルファス・シリコン層を触媒化学気相堆積法によって積層し、前記真性アモルファス・シリコン層に n 型アモルファス・シリコン層を積層してから電子収集電極を形成し、また、前記結晶系シリコン基板の下面側に前記ボロン・ドーブ層を形成し、前記ボロン・ドーブ層に真性アモルファス・シリコン層を積層し、前記真性アモルファス・シリコン層に p 型アモルファス・シリコン層を積層してからホール収集電極を形成することを特徴とする請求項 8 または 9 記載のヘテロ接合太陽電池の製造方法。

30

【請求項 11】

前記結晶系シリコン基板の上面側に前記リン・ドーブ層を形成し、前記リン・ドーブ層に前記真性アモルファス・シリコン層を触媒化学気相堆積法によって積層し、前記真性アモルファス・シリコン層に n 型アモルファス・シリコン層を積層し、前記 n 型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の上に窒化シリコン膜を形成し、前記窒化シリコン膜に所定間隔で細孔を開けて、その細孔群位置に電子収集電極を形成し、また、前記結晶系シリコン基板の下面側に前記ボロン・ドーブ層を形成し、前記ボロン・ドーブ層に真性アモルファス・シリコン層を積層し、前記真性アモルファス・シリコン層に p 型アモルファス・シリコン層を積層し、前記 p 型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の下に窒化シリコン膜を形成し、前記窒化シリコン膜に所定間隔で細孔を開けて、その細孔群位置にホール収集電極を形成することを特徴とする請求項 8 または 9 記載のヘテロ接合太陽電池の製造方法。

40

【請求項 12】

前記結晶系シリコン基板の上面側に前記リン・ドーブ層を形成し、前記リン・ドーブ層の上に窒化シリコン膜を触媒化学気相堆積法によって形成し、そして、前記結晶系シリコン基板の下面側に前記リン・ドーブ層と前記ボロン・ドーブ層とを所定間隔で形成し、前記リン・ドーブ層及び前記ボロン・ドーブ層に真性アモルファス・シリコン層を積層し、前記リン・ドーブ層の真下の位置に n 型アモルファス・シリコン層を積層し、前記 n 型ア

50

モルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の下に電子収集電極を形成し、また、前記ボロン・ドーブ層の真下の位置にp型アモルファス・シリコン層を積層し、前記p型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の下にホール収集電極を形成することを特徴とする請求項8または9記載のヘテロ接合太陽電池の製造方法。

【請求項13】

前記結晶系シリコン基板の上面側に前記リン・ドーブ層を形成し、前記リン・ドーブ層の上に窒化シリコン膜を触媒化学気相堆積法によって形成し、そして、前記結晶系シリコン基板の下面側に前記リン・ドーブ層と前記ボロン・ドーブ層とを所定間隔で形成し、前記リン・ドーブ層及び前記ボロン・ドーブ層に真性アモルファス・シリコン層を積層し、前記真性アモルファス・シリコン層の下に窒化シリコン膜を形成し、前記窒化シリコン膜に所定間隔で細孔を開けて、その細孔群位置における、前記リン・ドーブ層の真下の位置にn型アモルファス・シリコン層を積層し、前記n型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の下に電子収集電極を形成し、また、前記ボロン・ドーブ層の真下の位置にp型アモルファス・シリコン層を積層し、前記p型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の下にホール収集電極を形成することを特徴とする請求項8または9記載のヘテロ接合太陽電池の製造方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、結晶系シリコン基板を用いた太陽電池において、太陽光エネルギーを電気へ変換する効率を高めた構造のヘテロ接合太陽電池とその製造方法に関する。

20

【背景技術】

【0002】

結晶シリコン太陽電池は、高価な結晶シリコン基板の使用量を減らして価格低下を図り、かつ、太陽光から電気へのエネルギー変換効率（以下単に「効率」と表記する）を向上させるために、用いる結晶シリコン基板の厚みを1/10ミリメートル前後か、それ以下の厚みにすることが求められている。従来技術の結晶シリコンを用いた太陽電池は、800前後の高温で、リンやボロンなどの不純物を熱拡散させることによりドーブし、n型やp型を形成しているが、結晶シリコン基板の厚みが1/10ミリメートル前後と薄くなると、熱歪による反りなどのため、前記結晶シリコン基板が製作過程で破損する等の問題が生じる。そこで、これらが問題とならない低温での太陽電池の製作が求められている。

30

【0003】

さらに、結晶シリコンには、その製造工程で、予期せずに自然に導入されてしまう酸素等の不純物が存在し、これが、例えば、350を超える温度で突然ドナーとして働いたり、欠陥生成の核になったりすることも知られており、効率向上の観点からも、太陽電池製作工程の350以下の低温化が求められていた。

【0004】

上記の要求を満たす太陽電池として、結晶シリコン内に熱拡散により形成されるリン・ドーブn層やボロン・ドーブp層を用いる代わりに、結晶シリコン基板の上面に、200程度の低温で、n型アモルファス・シリコンあるいはp型アモルファス・シリコンを堆積し、それぞれn型電極、p型電極とする、いわゆるアモルファス・シリコンと結晶シリコンとのヘテロ接合を用いる太陽電池が、当時の三洋電機株式会社により開発された。この太陽電池は、実際は、結晶シリコンとn型またはp型アモルファス・シリコンとの界面特性を向上させるため、厚み10ナノメートル以下のノン・ドーブ真性アモルファス・シリコン層をn型およびp型アモルファス・シリコンと結晶シリコンの間に入れるので、そのことに着目し、Hetero-junction with Intrinsic Thin-layerの略称としてHIT太陽電池と命名された。

40

【0005】

結晶シリコン、真性アモルファス・シリコン、n型またはp型アモルファス・シリコン

50

からなる、ヘテロ接合太陽電池は、効率も高く、2013年の段階では、結晶シリコンを用いた太陽電池としては世界最高クラスの、効率24.7%が得られたと報告された。しかし、この太陽電池もまだ完成形ではない。結晶シリコンとアモルファス・シリコンの界面は、真性アモルファス・シリコン層の挿入で特性が向上したとは言っても、電子とホールの界面における再結合成分は多少残っており、それが、折角太陽光により生成された電子とホールの数を減少させてしまうので、その除去が求められていた。

【0006】

一方、結晶シリコン上面に真性アモルファス・シリコンを堆積すると、結晶シリコン上面でのキャリアの再結合をある程度は抑制できることは広く知られていたが、さらに、本願の発明者を含むグループは、非特許文献1において、真性アモルファス・シリコンを堆積する前に行う、水素ガスの触媒分解により生成された水素原子による結晶シリコン上面のクリーニングの際に、水素ガスにホスフィンを混ぜると、結晶シリコン表層にリン原子が150の低温で導入され、キャリアの上面再結合が一層抑制され、試料全体のキャリア寿命が2倍以上向上することを見出し、結晶シリコン上面へのドーピングによる特性改善の可能性について述べている。

10

【0007】

これに関連して、本願の発明者を含むグループは、特許文献1と特許文献2では、アモルファス・シリコン薄膜と結晶系シリコン基板とのヘテロ接合太陽電池において、ホスフィンまたはジボラン等のリンまたはボロンを含有するドーピングガスと1,100から1,400に加熱された触媒媒体との接触分解反応で生成された種に曝す上面処理を受けた結晶系シリコン基板を用いることを述べている。

20

【0008】

さらに、本願の発明者を含むグループは、非特許文献2において、結晶シリコンの表裏両面にホスフィン触媒分解した種に曝すことでリン原子を80から350の温度でドーピングし、その上に真性アモルファス・シリコン膜とn型アモルファス・シリコン膜を積層すると、試料全体のキャリア寿命が1桁以上向上することを見出し、さらに、その試料の上面から下面に電流を流す実験から、結晶シリコンとアモルファス・シリコン界面での接触抵抗を見積もるなどの実験結果を発表している。

【先行技術文献】

【特許文献】

30

【0009】

【特許文献1】特開2011-199276号公報

【特許文献2】特開2011-199277号公報

【非特許文献】

【0010】

【非特許文献1】Hideki Matsumura, Motonobu Miyamoto, Koichi Koyama, Keisuke Ohdaira, 「Drastic reduction in surface recombination velocity of crystalline silicon by surface treatment using catalytically-generated radicals」, Solar Energy Materials & Solar Cell誌、95巻、2011年、797ページから799ページ、(投稿日:2010年4月13日、最終受理日:2010年8月31日、発行日:2011年2月1日)

40

【非特許文献2】Taro Hayakawa, Tetsunori Ohta, Yuki Nsakajima, Koichi Koyama, Keisuke Ohdaira, and Hideki Matsumura著、「Effect of Radical-Doped n+ Back Surface Field Layers on the Effective Minority Carrier Lifetimes of Crystalline Silicon with Amorphous Silicon Passivation Layers Deposited by Catalytic Chemical Vapor Deposition」, Japanese Journal of Applied Physics誌、51巻、2012年、101301-1ページから101301-6ページ、(2012Y)

【発明の開示】

【発明が解決しようとする課題】

【0011】

上述のように、従来の、結晶シリコンとアモルファス・シリコンとのヘテロ接合を用い

50

る太陽電池は、現在、最も成功した新構造の太陽電池と認知されているが、今後の一層の効率の向上には、まだなお、幾つかの創意工夫が必要である。その一つは、上述のように、結晶シリコンと真性アモルファス・シリコンの界面にわずかに残る欠陥の影響の除去である。前記欠陥は、結晶シリコンとn型またはp型アモルファス・シリコンを直に接続するよりは、真性アモルファス・シリコンの挿入により、大幅に除去されてはいるが、その欠陥を通して、電子とホールが再結合を起こし、本来電極まで到達するはずであった電子またはホールの数を減らし、結果的に、太陽電池の効率を決めるパラメーターの一つである短絡電流 J_{sc} をその分、減少させてしまう。現在は、それでもなお、上述のように世界最高クラスの効率が得られているが、この電子またはホール収集のための電極部における電子またはホールの消耗を押さえ、効率の一層の向上を図ることが課題とされていた。

10

【0012】

特許文献1と特許文献2において、本願の発明者を含むグループは、ホスフィンまたはジボラン等のリンまたはボロンを含有するドーピングガスと1,100 から1,400 に加熱された触媒媒体との接触分解反応で生成された種に曝す上面処理を受けた結晶系シリコン基板を、アモルファス・シリコン薄膜と結晶系シリコン基板とのヘテロ接合太陽電池に用いることを提案はしているが、そのホスフィンまたはジボラン等と加熱触媒媒体との接触分解反応で生成された種に曝す上面処理の内容の把握が足りず、ドーピング深さの制御も不十分であったために、表層の極薄領域へのドーピングの場合のみにその表層ドーピング効果が顕著で、余り深くドーピング層が拡がると、(1)バンドの曲がり方も緩やかになり、また、(2)ドーピング密度が上がった部分だけ、もともとの基板のドーピング密度自体が変わることと等価になり、それによる不純物散乱の影響が増大すること、(3)基板自体のドーピング密度が太陽電池の最適値から外れること等の悪影響が出て、表層ドーピングによる効果が薄れることもある等、その表層ドーピングによる効用の発現機構すら明確化されていなかった。

20

【0013】

そして、結晶シリコンとアモルファス・シリコンとのヘテロ接合を用いた太陽電池における電子収集電極は、従来は、結晶シリコン上に厚み10ナノメートル以下のノン・ドーピング真性アモルファス・シリコンを堆積し、さらにその上に、n型アモルファス・シリコンを積層する構造となっており、また一方、ホール収集電極は、従来は、結晶シリコン上に厚み10ナノメートル以下のノン・ドーピング真性アモルファス・シリコンを堆積し、さらにその上に、p型アモルファス・シリコンを積層する構造となっていた。

30

【0014】

非特許文献1と非特許文献2において、本願の発明者を含むグループは、表裏両面表層にリン原子がドーピングされた結晶シリコン基板上にアモルファス・シリコン膜を堆積すると、結晶シリコン上面でのキャリアの再結合が抑制され、試料全体のキャリア寿命が増大することを見出している。ただし、その時点では、結晶シリコン表層への浅いドーピング層の形成と、結晶シリコンと真性アモルファス・シリコンとの界面におけるバンド曲がりの関係、およびそのバンド曲がりによる、電子またはホールの選択的収集と言う技術思想には至っていなかった。

【0015】

さらに、特許文献1と特許文献2に記載されている上面処理の物理的効用の原理も明確には指摘されておらず、表層でのバンド曲がりによりキャリアが界面から離された領域にまでドーピング不純物が存在することにより、そのドーピング不純物によるキャリア散乱、基板のドーピング密度が太陽電池の最適値からずれる等の2次的悪影響を生じさせるので、結晶系シリコン基板上面10ナノメートル以内の極薄上面にのみリンまたはボロン等のドーピング不純物を局在させることの効用も見出せてはいなかった。

40

【0016】

本発明は、本願の発明者を含むグループによって過去に見出された現象が、表層、深さ10ナノメートル以内にドーピングされたリン原子による結晶シリコンのバンド曲がりにより発現するものと考え、また、実験的にも確認した事実に基づいてなされている。そして、

50

その考えを発展させ、本発明は、電子収集電極の場合には、ホールを結晶シリコンとアモルファス・シリコンとの界面から遠ざけるように、結晶シリコン表層10ナノメートル以内にリン原子を導入して、結晶シリコンのバンドを下方向に曲げ、一方、ホール収集電極の場合には、電子を結晶シリコンとアモルファス・シリコンとの界面から遠ざけるように、結晶シリコン表層10ナノメートル以内にボロン原子を導入して、結晶シリコンのバンドを上方向に曲げ、これらを通じて、電極における電子収集とホール収集の選択性の向上を図るといふ新しい技術的思想に基づくものである。

【0017】

従来技術のアモルファス・シリコンと結晶シリコンとのヘテロ接合太陽電池においては、例えば、n型結晶シリコン基板101を用いる場合を想定すると、電子収集電極104の周辺は図1に模式図で示すバンド構造となる。ここで、符号102はノン・ドープ真性アモルファス・シリコン極薄膜であり、符号103はn型アモルファス・シリコン膜である。また、符号105はフェルミ・レベルを示しており、符号106は伝導帯最下のエネルギー・レベルを示しており、符号107は価電子帯最上のエネルギー・レベルを示している。

10

【0018】

また、従来技術のアモルファス・シリコンと結晶シリコンとのヘテロ接合太陽電池においては、例えば、n型結晶シリコン基板201を用いる場合を想定すると、ホール収集電極204の周辺は図2に模式図で示すバンド構造となる。ここで、符号202はノン・ドープ真性アモルファス・シリコン極薄膜であり、符号203はn型アモルファス・シリコン膜である。また、符号205はフェルミ・レベルを示しており、符号206は伝導帯最下のエネルギー・レベルを示しており、符号207は価電子帯最上のエネルギー・レベルを示している。

20

【0019】

これに対し、本発明では、例えば、n型結晶シリコン基板301を用いる場合を想定すると、電子収集電極304において、結晶シリコン301の表層にリン原子がドープされ、その部分が通常のn型からもっとフェルミ・レベル305が伝導帯最下端のエネルギー・レベル306に近づいた強いn型、すなわち、n+型になると、図3に示すように、n型結晶シリコン301とアモルファス・シリコン302との界面近傍における結晶シリコン側のバンド306と307が下に曲がり、電子を電子収集電極304に移動し易くする。一方、ホールは弾かれて界面から遠ざかり、結局、界面における電子とホールの再結合を抑制して、電子の収集効率を向上させることができる。

30

【0020】

また、本発明では、例えば、n型結晶シリコン基板401を用いる場合を想定すると、ホール収集電極404において、結晶シリコン401の表層にボロン原子がドープされ、その部分がp型に反転するか、フェルミ・レベルが価電子帯最上端のエネルギーに近づいた弱いn型になると、図4に示すように、結晶シリコン401とアモルファス・シリコン403との界面近傍における結晶シリコン側のバンド406と407が上に曲がり、ホールをホール収集電極404に移動し易くする。一方、電子は弾かれて界面から遠ざかり、結局、界面における電子とホールの再結合を抑制して、ホールの収集効率を向上させることができる。

40

【0021】

ところで、このように、結晶シリコン基板表層の導電型、バンドの曲がり方を制御するために、リンまたはボロンを、結晶シリコン自体の劣化を防止できる350以下の低温で結晶シリコン表層に導入する方法は、従来技術としては、例えば、プラズマ分解された種に結晶シリコンを曝す方法等もあったが、結晶シリコン上面がプラズマ損傷のために、荒れてしまう等の克服すべき技術課題が同時に提示されていた。

【0022】

上述の課題に鑑みて、本発明の目的は、結晶系シリコンに対して、キャリアの上面再結合を劇的に抑制でき、効率を高めた構造のヘテロ接合太陽電池とその製造方法を提供する

50

ことを目的とする。

【課題を解決するための手段】

【0023】

本発明は、この結晶シリコン表層の極浅い領域に、リンまたはボロンがドーブされた層を、ホスフィンやジボラン等のリンやボロンを含む原料ガスを1,000以上に加熱された金属触媒体線との接触により生成された種に結晶シリコンが曝されることにより350以下の低温で形成するという新手法を提案し、上述の技術課題を解決したものである。ここでは、この、新手法を「Cat-doping法」と呼ぶことにする。

本発明のヘテロ接合太陽電池は、アモルファス・シリコン薄膜が結晶系シリコン基板にヘテロ接合している太陽電池であって、前記結晶系シリコン基板は深さ10ナノメートル以内の極表層にリンがドーブされたリン・ドーブ層が形成されているか、前記結晶系シリコン基板は深さ10ナノメートル以内の極表層にボロンがドーブされたボロン・ドーブ層が形成されているかのいずれかあるいは両方であることを特徴とする。

本発明のヘテロ接合太陽電池の製造方法は、アモルファス・シリコン薄膜が結晶系シリコン基板にヘテロ接合している太陽電池の製造方法であって、ホスフィン等のリンを含む原料ガスと加熱した金属触媒体線との接触により生成された種に350以下の低温で前記結晶系シリコン基板を曝すことによって深さ10ナノメートル以内の極表層にリンをドーブしてリン・ドーブ層を形成するか、ジボラン等のボロンを含む原料ガスが加熱された金属触媒体線との接触により生成された種に350以下の低温で前記結晶系シリコン基板を曝すことによって深さ10ナノメートル以内の極表層にボロンをドーブしてボロン・ドーブ層を形成するかのいずれかあるいは両方の処理を行うことを特徴とする。

【0024】

本発明によれば、上述の通り、ヘテロ接合の界面における電子とホールの再結合を抑制して電子やホールの収集効率を向上させることができる。また、結晶シリコン上面が荒れてしまう等の問題が生じない。

【0025】

本発明のヘテロ接合太陽電池は、前記結晶系シリコン基板と前記真性アモルファス・シリコン薄膜との界面には界面遷移層が形成されており、前記界面遷移層の厚みが0.6ナノメートル以下であることを特徴とする。

本発明のヘテロ接合太陽電池の製造方法は、前記リン・ドーブ層と前記ボロン・ドーブ層のいずれかあるいは両方の作用によって前記結晶系シリコン基板と前記真性アモルファス・シリコン薄膜との界面に界面遷移層を形成し、前記界面遷移層の厚みを0.6ナノメートル以下にすることを特徴とする。

【0026】

本発明によれば、界面遷移層の厚みが薄いので、界面の実質面積が小さくなり、界面での再結合が抑えられ、全体の少数キャリア寿命が伸びることとなる。

【0027】

本発明のヘテロ接合太陽電池は、前記結晶系シリコン基板の上面側には前記リン・ドーブ層が形成され、前記リン・ドーブ層に前記真性アモルファス・シリコン層が積層され、前記真性アモルファス・シリコン層にn型アモルファス・シリコン層が積層されて電子収集電極が形成されており、また、前記結晶系シリコン基板の下面側には前記ボロン・ドーブ層が形成され、前記ボロン・ドーブ層に前記真性アモルファス・シリコン層が積層され、前記真性アモルファス・シリコン層にp型アモルファス・シリコン層が積層されてホール収集電極が形成されていることを特徴とする。

本発明のヘテロ接合太陽電池の製造方法は、前記結晶系シリコン基板の上面側に前記リン・ドーブ層を形成し、前記リン・ドーブ層に前記真性アモルファス・シリコン層を触媒化学気相堆積法によって積層し、前記真性アモルファス・シリコン層にn型アモルファス・シリコン層を積層してから電子収集電極を形成し、また、前記結晶系シリコン基板の下面側に前記ボロン・ドーブ層を形成し、前記ボロン・ドーブ層に真性アモルファス・シリコン層を積層し、前記真性アモルファス・シリコン層にp型アモルファス・シリコン層を

10

20

30

40

50

積層してからホール収集電極を形成することを特徴とする。

【0028】

本発明のヘテロ接合太陽電池は、前記結晶系シリコン基板の上面側には前記リン・ドーブ層が形成され、前記リン・ドーブ層に前記真性アモルファス・シリコン層が積層され、前記真性アモルファス・シリコン層にn型アモルファス・シリコン層が積層され、前記n型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の上に窒化シリコン膜が形成され、前記窒化シリコン膜に所定間隔で細孔が開けられて、その細孔群位置に電子収集電極が形成されており、また、前記結晶系シリコン基板の下面側には前記ボロン・ドーブ層が形成されており、前記ボロン・ドーブ層に真性アモルファス・シリコン層が積層され、前記真性アモルファス・シリコン層にp型アモルファス・シリコン層が積層され、前記p型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の下に窒化シリコン膜が形成され、前記窒化シリコン膜に所定間隔で細孔が開けられて、その細孔群位置にホール収集電極が形成されていることを特徴とする。

10

本発明のヘテロ接合太陽電池の製造方法は、前記結晶系シリコン基板の上面側に前記リン・ドーブ層を形成し、前記リン・ドーブ層に前記真性アモルファス・シリコン層を触媒化学気相堆積法によって積層し、前記真性アモルファス・シリコン層にn型アモルファス・シリコン層を積層し、前記n型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の上に窒化シリコン膜を形成し、前記窒化シリコン膜に所定間隔で細孔を開けて、その細孔群位置に電子収集電極を形成し、また、前記結晶系シリコン基板の下面側に前記ボロン・ドーブ層を形成し、前記ボロン・ドーブ層に真性アモルファス・シリコン層を積層し、前記真性アモルファス・シリコン層にp型アモルファス・シリコン層を積層し、前記p型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の下に窒化シリコン膜を形成し、前記窒化シリコン膜に所定間隔で細孔を開けて、その細孔群位置にホール収集電極を形成することを特徴とする。

20

【0029】

本発明のヘテロ接合太陽電池は、前記結晶系シリコン基板の上面側には前記リン・ドーブ層が形成されており、前記リン・ドーブ層の上に窒化シリコン膜が形成されており、そして、前記結晶系シリコン基板の下面側には前記リン・ドーブ層と前記ボロン・ドーブ層とが所定間隔で形成されており、前記リン・ドーブ層及び前記ボロン・ドーブ層に前記真性アモルファス・シリコン層が積層され、前記リン・ドーブ層の真下の位置にn型アモルファス・シリコン層が積層され、前記n型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の下に電子収集電極が形成されており、また、前記ボロン・ドーブ層の真下の位置にp型アモルファス・シリコン層が積層され、前記p型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の下にホール収集電極が形成されていることを特徴とする。

30

本発明のヘテロ接合太陽電池の製造方法は、前記結晶系シリコン基板の上面側に前記リン・ドーブ層を形成し、前記リン・ドーブ層の上に窒化シリコン膜を触媒化学気相堆積法によって形成し、そして、前記結晶系シリコン基板の下面側に前記リン・ドーブ層と前記ボロン・ドーブ層とを所定間隔で形成し、前記リン・ドーブ層及び前記ボロン・ドーブ層に真性アモルファス・シリコン層を積層し、前記リン・ドーブ層の真下の位置にn型アモルファス・シリコン層を積層し、前記n型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の下に電子収集電極を形成し、また、前記ボロン・ドーブ層の真下の位置にp型アモルファス・シリコン層を積層し、前記p型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の下にホール収集電極を形成することを特徴とする。

40

【0030】

本発明のヘテロ接合太陽電池は、前記結晶系シリコン基板の上面側には前記リン・ドーブ層が形成されており、前記リン・ドーブ層の上に窒化シリコン膜が形成されており、そして、前記結晶系シリコン基板の下面側には前記リン・ドーブ層と前記ボロン・ドーブ層とが所定間隔で形成されており、前記リン・ドーブ層及び前記ボロン・ドーブ層に前記真性アモルファス・シリコン層が積層され、前記真性アモルファス・シリコン層の下に窒化

50

シリコン膜が形成され、前記窒化シリコン膜に所定間隔で細孔が開けられて、その細孔群位置における、前記リン・ドーブ層の真下の位置にn型アモルファス・シリコン層が積層され、前記n型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の下に電子収集電極が形成されており、また、前記ボロン・ドーブ層の真下の位置にp型アモルファス・シリコン層が積層され、前記p型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の下にホール収集電極が形成されていることを特徴とする。

本発明のヘテロ接合太陽電池の製造方法は、前記結晶系シリコン基板の上面側に前記リン・ドーブ層を形成し、前記リン・ドーブ層の上に窒化シリコン膜を触媒化学気相堆積法によって形成し、そして、前記結晶系シリコン基板の下面側に前記リン・ドーブ層と前記ボロン・ドーブ層とを所定間隔で形成し、前記リン・ドーブ層及び前記ボロン・ドーブ層に真性アモルファス・シリコン層を積層し、前記真性アモルファス・シリコン層の下に窒化シリコン膜を形成し、前記窒化シリコン膜に所定間隔で細孔を開けて、その細孔群位置における、前記リン・ドーブ層の真下の位置にn型アモルファス・シリコン層を積層し、前記n型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の下に電子収集電極を形成し、また、前記ボロン・ドーブ層の真下の位置にp型アモルファス・シリコン層を積層し、前記p型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の下にホール収集電極を形成することを特徴とする。

【0031】

本発明は、前記リン・ドーブ層と前記ボロン・ドーブ層のいずれか一方は350以下の低温でドーブされた層であり、かつ、前記真性アモルファス・シリコン薄膜は触媒化学気相堆積法によって形成された薄膜であることを特徴とする。

【0032】

本発明によれば、Cat-CVD法によって膜堆積されているので、前記結晶系シリコン基板の上面に欠陥が導入されずに済み、高品質の太陽電池となる。

【0033】

本発明によれば、前記結晶系シリコン上面での電子とホールの再結合が極限にまで抑制されるので、極めて高い効率を得ることとなる。

【0034】

本発明によれば、前記シリコン基板の厚みを100 μ m以下としても、その特性を劣化させずに、前記結晶系シリコン上面での電子とホールの再結合が極限にまで抑制されるので、高い効率を得ることとなる。

【0035】

本発明によれば、ドーブされた層が、ドーピングガスをCat-CVD装置内で触媒体と接触分解反応によって分解生成された種を用いて形成されたものであり、低温ドーブしているので、前記シリコン基板の厚みを100 μ m以下としても、その特性を劣化させずに、前記結晶系シリコン上面での電子とホールの再結合が極限にまで抑制され、高い効率を得ることが容易である。

【0036】

本発明は、前記真性アモルファス・シリコン薄膜と前記窒化シリコン膜とがいずれもCat-CVD法によって形成されており、前記シリコン基板の下面側の窒化シリコン膜がマスクングされ、エッチングによって前記窒化シリコン膜に所定間隔で細孔が開けられて、その細孔群位置に電極群が形成されていることを特徴とする。

【0037】

本発明によれば、結晶シリコンや多結晶シリコン等の結晶系シリコン基板に対して、キャリアの上面再結合を劇的に抑制できるアモルファス・シリコンと窒化シリコンの積層膜、それも、シリコン上面に欠陥を導入せずに膜堆積できるCat-CVD法を用いて作られる積層膜で覆うことで、太陽光により生成された電子とホールの再結合を抑制することができる。そして、マスクングされた後、エッチングによって前記シリコン基板の下面側の窒化シリコン膜に所定間隔で細孔が開けられて、その細孔群位置に電極群が形成されていることで、前記シリコン基板全面の大部分を外気から保護する構造となる。

10

20

30

40

50

【0038】

本発明は、液体塗布法によって前記電極群が形成されていることを特徴とする。

【0039】

本発明によれば、前記電極群が低温プロセスで形成されているので、高い効率を得ることができる。

【0040】

前記液体塗布法としては、インクジェットやスピンコートなどが挙げられる。前記液体塗布法は、液体プロセスとも呼称される。前記液体塗布法では、導電性金属微粒子や導電性金属膜が形成された微粒子を含んだ液体を塗布して、H原子処理等の処理を行い、電極形成する。

10

【0041】

本発明は、前記シリコン基板がn型結晶シリコンであり、前記シリコン基板の受光面がテクスチャ構造となっていることを特徴とする。

【0042】

本発明によれば、電子とホールを効率よく収集でき、効率の高い太陽電池となる。

【0043】

本発明は、前記電極群として、電子を収集する第1の電極群とホールを収集する第2の電極群とが交互に配置されていることを特徴とする。

【0044】

本発明によれば、前記電極群がバランスよく配置されているので、高い効率を得ることが容易である。前記第1の電極群と前記第2の電極群の配置数は、異なってもよいし、同じ数としてもよい。

20

【0045】

本発明は、前記シリコン基板の受光面側の前記窒化シリコン膜は、前記アモルファス・シリコン薄膜に接する側が下地窒化シリコン膜であり、その上に、酸化シリコン、酸窒化シリコンまたは酸化アルミニウムなどの前記下地窒化シリコン膜よりも屈折率の低い、酸素が含有された膜が積層された構造であることを特徴とする。

【0046】

本発明によれば、前記窒化シリコン膜が屈折率の異なる積層膜となっているので、短い波長にも太陽光の吸収領域が拡げられた広帯域の太陽電池素子となる。

30

【0047】

本発明は、前記アモルファス・シリコン薄膜が、アモルファス・シリコンを骨格としつつ、水素、酸素、窒素、炭素、ゲルマニウム、錫、ボロン、リン、等の不純物を含有するものであり、かつ、前記窒化シリコン膜が、窒化シリコンを骨格としつつ、水素、酸素、炭素、等の不純物を含有するものであることを特徴とする。

【0048】

本発明によれば、効率の高い太陽電池が、既存の製造ラインから得られる。前記不純物は、不可避的不純物の場合もあるし、積極的に含有させた不純物の場合もある。前記不純物の含有率は、任意に設定される。

40

【発明の効果】

【0049】

本発明のヘテロ接合太陽電池によれば、ヘテロ接合の界面における電子とホールの再結合を抑制して電子やホールの収集効率を向上させることができる。本発明によれば、界面遷移層の厚みが薄いので、界面の実質面積が小さくなり、界面での再結合が抑えられ、全体の少数キャリア寿命が伸びることとなる。本発明によれば、Cat-CVD法によって膜堆積されているので、前記結晶系シリコン基板の上面に欠陥が導入されずに済み、高品質の太陽電池となる。本発明によれば、高効率で高品質の太陽電池となる。

【図面の簡単な説明】

【0050】

【図1】従来技術のアモルファス・シリコンとn型結晶シリコンとのヘテロ接合を用いた

50

太陽電池における、電子収集電極周辺のバンド構造を示す図である。

【図 2】従来技術のアモルファス・シリコンと n 型結晶シリコンとのヘテロ接合を用いた太陽電池における、ホール収集電極周辺バンド構造を示す図である。

【図 3】本発明のアモルファス・シリコンと n 型結晶シリコンとのヘテロ接合を用いた太陽電池における、電子収集電極周辺のバンド構造を示す図である。

【図 4】本発明のアモルファス・シリコンと n 型結晶シリコンとのヘテロ接合を用いた太陽電池における、ホール収集電極周辺バンド構造を示す図である。

【図 5】従来技術のアモルファス・シリコンと n 型結晶シリコンとのヘテロ接合による電子収集電極構造で結晶シリコン基板の両面を覆った場合を示す図である。

【図 6】本発明に係るアモルファス・シリコンと n 型結晶シリコンとのヘテロ接合による電子収集電極構造で結晶シリコン基板の両面を覆った場合を示す図である。

【図 7】従来技術と本発明を比較するために、少数キャリア寿命をマイクロ波光導電減衰法で見積もった結果を、Cat-doping 時の処理ガス圧力の関数として示したグラフ図である。

【図 8】実験試料の構造を示す図である。

【図 9 A】本発明に係る結晶シリコンの直ぐ上に堆積する真性アモルファス・シリコン膜を Cat-CVD 法で作製した場合の試料を超高分解能透過型電子顕微鏡で観察した際の電子顕微鏡像である。

【図 9 B】本発明に係る結晶シリコンの直ぐ上に堆積する真性アモルファス・シリコン膜を Cat-CVD 法で作製した場合の試料を超高分解能透過型電子顕微鏡で観察した際の電子顕微鏡像における、結晶シリコンの原子配列が周期性のある場合とない場合に得られる信号強度の差が変化する幅を遷移層の幅としてその値を見積もったグラフ図である。

【図 10 A】従来技術のプラズマ支援 CVD 法で形成した場合の試料を超高分解能透過型電子顕微鏡で観察した際の電子顕微鏡像である。

【図 10 B】従来技術のプラズマ支援 CVD 法で形成した場合の試料を超高分解能透過型電子顕微鏡で観察した際の電子顕微鏡像における、結晶シリコンの原子配列が周期性のある場合とない場合に得られる信号強度の差が変化する幅を遷移層の幅としてその値を見積もったグラフ図である。

【図 11】本発明の実施形態のヘテロ接合太陽電池 1 を模式的に示す断面構造図である。

【図 12】本発明の実施形態のヘテロ接合太陽電池 2 を模式的に示す断面構造図である。

【図 13】本発明に係る Cat-doping を行なうための装置の模式図である。

【図 14】本発明に係る Cat-doping により結晶シリコン中にリン原子を、80 の基板温度で導入した場合の、リン原子の結晶シリコン内の分布を、2 次イオン質量分析法で観察した結果を示すグラフ図である。

【図 15】本発明のヘテロ接合太陽電池 3 を模式的に示す断面構造図である。

【図 16】従来技術と本発明を比較するために、太陽電池の発電特性を比較したグラフ図である。

【発明を実施するための形態】

【0051】

本発明を適用した具体的な実施の形態について、図面を参照しながら以下、詳細に説明する。

【0052】

(本発明の検証実験)

本発明の電極構造の効果を確認するため、図 5 に示す従来技術の試料 500 と、図 6 に示す本発明に係る試料 600 とで、その試料における少数キャリア寿命を比較して、本発明の効果を見積もった。

図 5 は従来技術の試料 500 であり、n 型結晶シリコン基板 501 とノン・ドープ真性アモルファス・シリコン極薄膜 502 とのヘテロ接合に n 型アモルファス・シリコン膜 503 を形成して電子収集電極 504 で結晶シリコン基板の両面を覆っている。

図 6 は本発明に係る試料 600 であり、n 型結晶シリコン基板 601 の表層にリンを C

10

20

30

40

50

a t - d o p i n gしてリン・ドーブ層608を形成し後に真性アモルファス・シリコン極薄膜602とn型アモルファス・シリコン603膜を堆積して電子収集電極604で結晶シリコン基板の両面を覆っている。

【0053】

少数キャリア寿命はマイクロ波光導電減衰法で見積もったが、その結果を、C a t - d o p i n g時の処理ガス圧力の関数として示したものが、図7である。本発明で言う、結晶シリコン表層にリン原子がドーブされたリン・ドーブ層を持つことにより、電子とホールの結晶シリコンとアモルファス・シリコンとの界面における再結合を抑止したために、結晶シリコン表層に何もドーブしていない試料500では、少数キャリア寿命はわずか200マイクロ秒であったものが、C a t - d o p i n g層608を結晶シリコン表層に形成している試料600では、少数キャリア寿命は1.8ミリ秒へと飛躍的に向上することが図7に示されている。すなわち、本発明の効果は図7からも明白である。

10

【0054】

さらに、本発明では、アモルファス・シリコンの堆積自体にも、結晶シリコン基板上面に従来法のようなプラズマ損傷を与えない手法として、C a t - C V D法を採用している。

図8に示す試料800は、n型結晶シリコン基板801の表裏両面上に、厚み10ナノメートル程度の真性アモルファス・シリコン802を堆積し、さらにその上からシリコン窒化膜803を堆積した構造となっており、その試料の少数キャリア寿命を測定した。

【0055】

20

このとき、本発明に係る、n型結晶シリコン基板901の直ぐ上に真性アモルファス・シリコン膜902をC a t - C V D法で堆積させて作製した場合の試料900を、空間分解能0.08ナノメートルの超高分解能透過型電子顕微鏡で観察した際の電子顕微鏡像を図9Aに示す。この像では、結晶シリコン原子の配列までが明確に見ることができる。図9Aの、符号904はシリコン原子ペアの像である。符号903は、n型結晶シリコン901とアモルファス・シリコン902との界面遷移層である。

また、n型結晶シリコン基板1001の直ぐ上に真性アモルファス・シリコン膜1002を、従来技術であるプラズマ支援C V D法(以後「P E C V D法」と記述する。)で形成した場合の試料1000を、空間分解能0.08ナノメートルの超高分解能透過型電子顕微鏡で観察した際の電子顕微鏡像を図10Aに示す。図10Aの、符号1004はシリコン原子ペアの像である。符号1003は、n型結晶シリコン901とアモルファス・シリコン902との界面遷移層である。

30

図9Aと図10Aとを比較すると明らかなように、図9Aに示す本発明に係るC a t - C V Dアモルファス・シリコン膜を用いた試料900は、アモルファス・シリコンと結晶シリコン界面の遷移層903の幅は、約0.3ナノメートル程度、少なくとも、0.5ナノメートル以下であるのに対し、図10Aに示す従来技術のP E C V Dアモルファス・シリコン膜を用いた試料1000は、アモルファス・シリコンと結晶シリコン界面の遷移層1003の幅は、約1.0ナノメートルになる。

【0056】

図9Bは、本発明に係る、図9Aの試料900を超高分解能透過型電子顕微鏡で観察した際の電子顕微鏡像における、結晶シリコンの原子配列が周期性のある場合とない場合に得られる信号強度の差が変化する幅を遷移層の幅としてその値を見積もったグラフ図である。グラフの縦軸は結晶シリコンに対する信号強度であり、グラフの横軸は結晶シリコンの表層からの深さである。

40

図10Bは、従来技術のプラズマ支援C V D法で形成した場合の試料1000を超高分解能透過型電子顕微鏡で観察した際の電子顕微鏡像における、結晶シリコンの原子配列が周期性のある場合とない場合に得られる信号強度の差が変化する幅を遷移層の幅としてその値を見積もったグラフ図である。

図9Bと図10Bとを比較すると明らかなように、図9Bに示す本発明に係るC a t - C V Dアモルファス・シリコン膜を用いた試料900は、アモルファス・シリコンと結晶

50

シリコン界面の遷移層 903 の幅は、0.6 ナノメートルであるのに対し、図 10B に示す従来技術の PECVD アモルファス・シリコン膜を用いた試料 1000 は、アモルファス・シリコンと結晶シリコン界面の遷移層 1003 の幅は 1.8 ナノメートルになる。

【0057】

透過型電子顕微鏡では、厚み 10 から 20 ナノメートルの試料を透過して観察しているので、試料の深さ方向の情報が自動的に入ってしまう。すなわち、界面遷移層の厚みが大きいと言うことは、試料の深さ方向に、アモルファス・シリコンと結晶シリコンの界面に凹凸が存在していることを表している。そのため、界面の実質面積が増加し、その分、界面での再結合が増加し、全体の少数キャリア寿命も減少する。ちなみに、Cat-CVD アモルファス・シリコン膜を用いた場合には、少数キャリア寿命は約 10 ミリ秒であるが、PECVD アモルファス・シリコン膜を用いた場合、その値は 3 ミリ秒に減少する。すなわち、Cat-CVD 法により作られる膜を用いることの効果は絶大である。

10

【0058】

(実施の形態)

本発明は、結晶シリコン太陽電池を、結晶シリコン基板を薄くして、原料の結晶シリコンの使用量を減らすことで価格低下を図ること、電子収集電極、ホール収集電極を改善し、電子とホールそれぞれの収集の選択性を高めることで、電子収集電極における電子収集効率、ホール収集電極におけるホール収集効率を高め、結果として、エネルギー変換効率の向上を図ること、に効用がある。さらに、本発明を実現する手段として、原料ガスの利用効率が従来の PECVD 法の約 10 倍も高い Cat-CVD 法をアモルファス・シリコン膜堆積に用いることで、一層の製造価格の低下を図ることにも効用がある。

20

【0059】

本発明を具現化する太陽電池 1 の構造の例を、図 11 に示す。太陽光照射面は、光の乱反射を利用して上面での太陽光の反射を極力防ぐ構造を取っている。

【0060】

図 11 に示す実施形態の太陽電池 1 においては、太陽光照射面とその下面にそれぞれ電子収集電極 1108 とホール収集電極 1108 を形成している。この例では、n 型結晶シリコン基板 1101 が使われている。結晶シリコン 1101 の表層に Cat-doping 法により、リン原子が 80 の低温で導入され、その表層部分を n+ 型に変化させたリン・ドーピング層 1102 が形成され、その上に、厚み数ナノメートルの真性アモルファス・シリコン膜 1104、厚み 10 から 20 ナノメートルの n 型アモルファス・シリコン膜 1105 が、それぞれ Cat-CVD 法により順次堆積され、さらに、透明導電膜 1107 を堆積した上に銀等の金属が堆積されて電子収集電極 1108 を構成している。n 型アモルファス・シリコン膜 1105 と金属電極 1108 の間には透明導電膜 1107 を挿入している。これは、透明導電膜 1107 が、最後に堆積する金属 1108 がアモルファス・シリコン層 1106 に拡散することを防ぐためである。ここで、符号 1109 はシリコン窒化膜である。

30

また、図 11 に示す実施形態の太陽電池 1 においては、結晶シリコン 1101 の表層に Cat-doping 法により、ボロン原子が 80 の低温で導入され、その表層部分を p 型に変化させたボロン・ドーピング層 1103 が形成され、その上に、厚み数ナノメートルの真性アモルファス・シリコン膜 1104、厚み 10 から 20 ナノメートルの n 型アモルファス・シリコン膜 1105 が、それぞれ Cat-CVD 法により順次堆積され、さらに、透明導電膜 1107 を堆積した上に銀等の金属が堆積されてホール収集電極 1118 を構成している。

40

【0061】

また、本発明を具現化する太陽電池 2 の構造の例を、図 12 に示す。太陽光照射面は、光の乱反射を利用して上面での太陽光の反射を極力防ぐ構造を取っている。

【0062】

図 12 に示す実施形態の太陽電池 2 においては、太陽光照射面には電極を配置せず、電子収集電極 1208 とホール収集電極 1218 の両方が、下面に形成されている。この例

50

では、n型結晶シリコン基板1201が使われている。結晶シリコン1201の表層にCat-doping法により、リン原子が80の低温で導入され、その表層部分をn+型に変化させたリン・ドーピング層1202が形成され、その上に、厚み数ナノメートルの真性アモルファス・シリコン膜1204、厚み10から20ナノメートルのn型アモルファス・シリコン膜1205が、それぞれCat-CVD法により順次堆積され、さらに、透明導電膜1207を堆積した上に銀等の金属が堆積されて電子収集電極1208を構成している。n型アモルファス・シリコン膜1205と金属電極1208の間には透明導電膜1207を挿入している。これは、透明導電膜1207が、最後に堆積する金属1208がアモルファス・シリコン層1206に拡散することを防ぐためである。ここで、符号1209はシリコン窒化膜である。

10

また、図12に示す実施形態の太陽電池2においては、結晶シリコン1201の表層にCat-doping法により、ボロン原子が80の低温で導入され、その表層部分をp型に変化させたボロン・ドーピング層1203が形成され、その上に、厚み数ナノメートルの真性アモルファス・シリコン膜1204、厚み10から20ナノメートルのn型アモルファス・シリコン膜1205が、それぞれCat-CVD法により順次堆積され、さらに、透明導電膜1207を堆積した上に銀等の金属が堆積されてホール収集電極1218を構成している。

本実施形態によれば、太陽光照射面には、太陽光を効率良く取り込むための種々の工夫が可能になるので、太陽光照射面から電極がなくなって電極影の影響が排除できただけでなく、この太陽電池構造には、大きな効用が生まれる。

20

【0063】

(実施例)

まず、80の低温でリンおよびボロンを結晶シリコン表層に導入するCat-doping法の具体的実施例を示す。図13は、本発明に係るCat-dopingを行なうための装置1300の模式図である。装置自体は、Cat-CVD装置と同じである。ここでは、直径30センチメートル、高さ30センチメートル程度の大きさのステンレス製のチェンバー1301を用いており、その処理チェンバーは真空排気口1302から真空引きされている。

チェンバー1301に流量0.4sccm(1気圧換算で1分間に流れるガス体積をccで表示した流量)前後のホスフィンガスをガス導入口1307からチェンバー内に流す。この時、流量10から20sccmの水素ガスを同時に流すこともある。ガス圧力は、1パスカル(以後「Pa」と記述する。)から2Pa程度である。結晶シリコン1304を試料ホルダー1303に設置する。通常は、結晶シリコン1304の上面を汚染させないため、結晶シリコン1304は、その端面のみで固定され、試料ホルダー1303の上面に接しないように工夫されて固定される。結晶シリコン1304の温度は、80程度に保たれる。ホスフィンガスを分解する触媒体としては、太さ0.5ミリメートル、長さ2メートルほどのタングステン線を触媒線1305として、試料との距離Dcsを約10センチメートルに保ちながら、ジグザグにして張る。このタングステン線1305に通電加熱し、その温度を約1,300に保つ。ホスフィンガスを流してCat-dopingを行なう時間は、約60秒であるが、この時間は適宜変えられる。ただし、長い時間のCat-dopingは必要なく、60秒より短くとも十分に効果が得られる。ここで、符号1306はガス噴出し用シャワーヘッドである。

30

40

【0064】

ボロンのCat-dopingは、ホスフィンの代わりに、ジボランを用いること以外は、全て、ホスフィンを用いるリンのCat-dopingの場合と同じである。

【0065】

本発明に係る、Cat-dopingにより結晶シリコン中にリン原子を、80の基板温度で導入した場合の、リン原子の結晶シリコン内の分布を、2次イオン質量分析法で観察した結果を図14のグラフに示す。図14における、グラフの縦軸はリン原子の密度であり、グラフの横軸は結晶シリコンの表層からの深さである。リン原子の分布は、上面

50

のドーピングガス濃度を一定とした時の熱拡散の際に見られる分布である補誤差関数（「erfc」と記述する。）に従っており、わずか80の低温でリン原子が結晶シリコン中に拡散していることが見出される。符号1402は補誤差関数形である。ただし、その拡散係数は、800以上の高温での実験で得られた通常の熱拡散における良く知られたリン原子の拡散係数を、単純に80に外挿して得られる値、 10^{-28} （マイクロメートル）²/時間、に較べ、 10^{20} 倍近くも大きく、それがCat-dopingの大きな特徴である。また、リン原子の侵入深さは10ナノメートル以下と極めて浅いが、結晶シリコン上面のバンドを曲げるには、充分である。ここで、符号1403は結晶シリコン基板の上面位置を示しており、符号1403は結晶シリコン基板の下面からエッチングして測定したリン原子の密度分布を示している。

10

【0066】

結晶シリコン表層にリン原子やボロン原子を導入された基板上に真性アモルファス・シリコン、n型およびp型アモルファス・シリコンを順次堆積し、さらにその上に透明電極、金属電極を形成して本実施形態の太陽電池1または2を形成するが、まず、本発明の効用を実施例で示すために、電子収集電極の部分のみに限定し、図15に示すように、n型結晶シリコン1501の上面の層にリン原子をCat-dopingしたリン・ドープ層1502を形成し、その上に、真性アモルファス・シリコン膜1503を堆積させ、n型アモルファス・シリコン膜1504を堆積させて、透明電極膜1506を形成し、銀電極1507を形成した構造であり、また、n型結晶シリコン1501の下面の層に真性アモルファス・シリコン膜1503を堆積させ、p型アモルファス・シリコン膜1505を堆積

20

【0067】

図16は、Cat-dopingリン原子層を含まない従来技術の太陽電池1602と、Cat-dopingリン原子層を含む本発明の太陽電池1601とで、その電流-電圧特性、すなわち、太陽電池の発電特性を比較したものである。この場合の太陽電池は、太陽光の反射を抑えるための上面加工は一切行っていない初歩的なものである。本発明のCat-dopingリン原子層を結晶シリコン表層に含ませることで、太陽電池の短絡電流 J_{sc} は、電極における電子の収集効率が上昇したために、従来品1602は短絡電流 J_{sc} が 36.00 [mA/cm²]であったが、本発明品1601は短絡電流 J_{sc} が 36.59 [mA/cm²]に向上し、従来品1602は効率が 15.73% であったが、本発明品1601は効率が 17.09% となり、効率が約 10% 向上している。この実施例が示すように、本発明は、アモルファス・シリコンと結晶シリコンとのヘテロ接合を有する太陽電池のエネルギー変換効率を一層向上させるものである。

30

【0068】

以上、本発明は、上述した実施の形態に限定されるものではない。例えば、上述の実施形態では、前記アモルファス・シリコン薄膜と前記窒化シリコン膜とがいずれもCat-CVD法によって形成されているとして説明したが、これに限定されるものではない。このように本発明は、その趣旨を逸脱しない範囲で適宜変更が可能であることは言うまでもない。

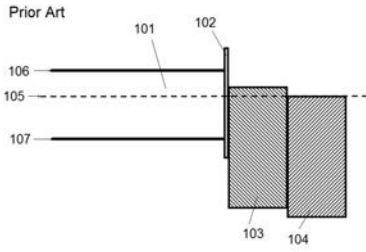
40

【符号の説明】

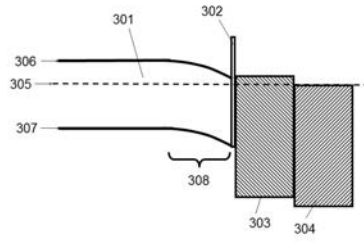
【0069】

- | | |
|---------|--------------------------|
| 1, 2, 3 | 本発明のヘテロ接合太陽電池、 |
| 901 | 結晶シリコン、 |
| 902 | アモルファス・シリコン、 |
| 903 | アモルファス・シリコンと結晶シリコンの界面遷移層 |

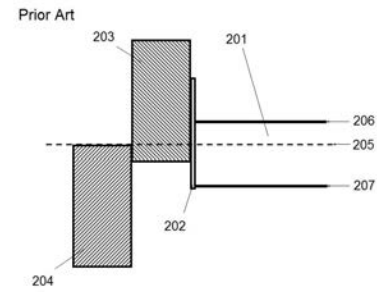
【 図 1 】



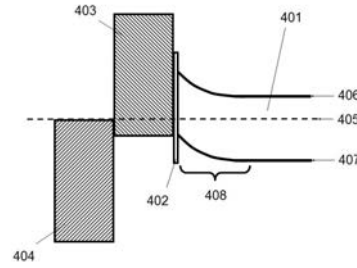
【 図 3 】



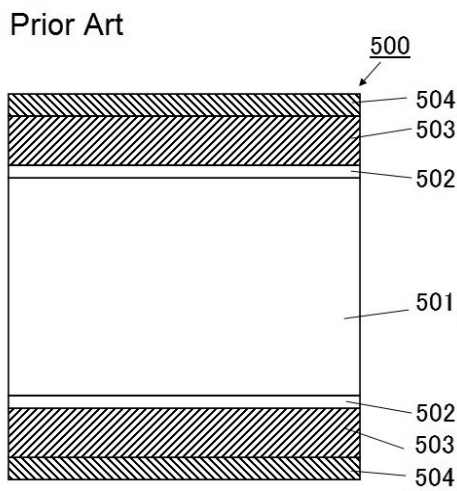
【 図 2 】



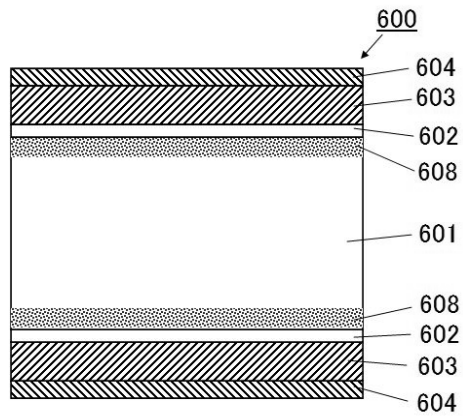
【 図 4 】



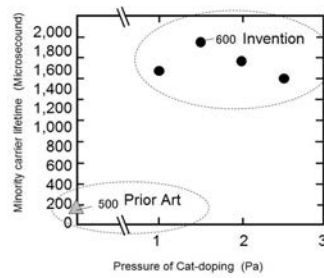
【 図 5 】



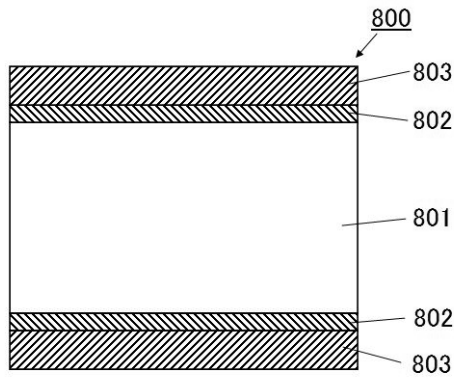
【 図 6 】



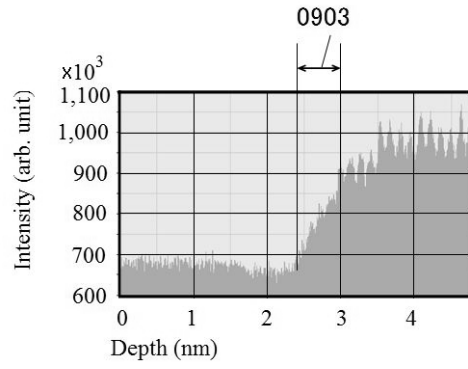
【 図 7 】



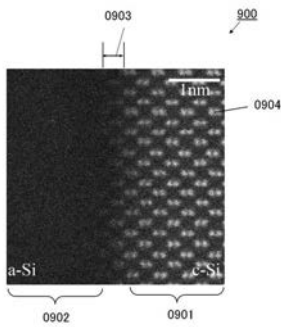
【 図 8 】



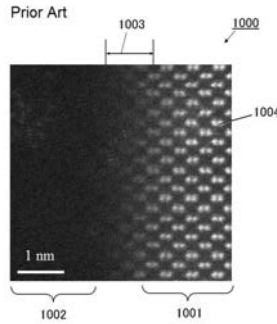
【 図 9 B 】



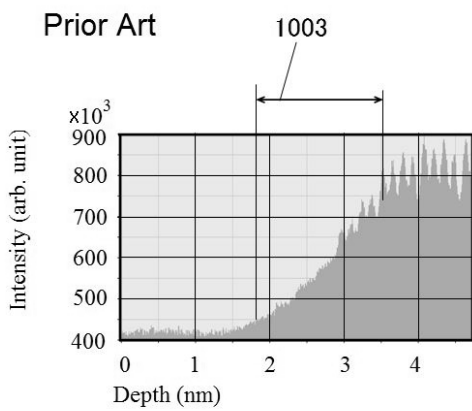
【 図 9 A 】



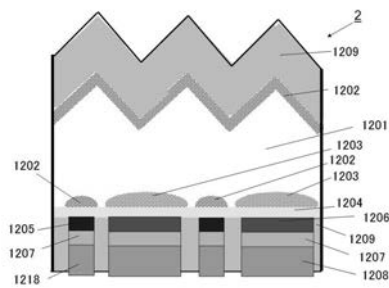
【 図 1 0 A 】



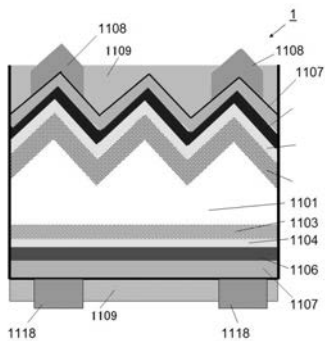
【 図 1 0 B 】



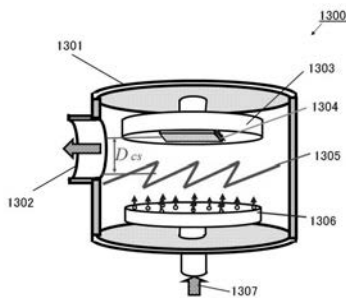
【 図 1 2 】



【 図 1 1 】



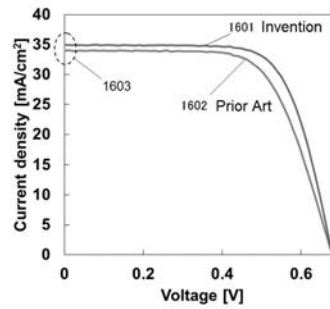
【 図 1 3 】



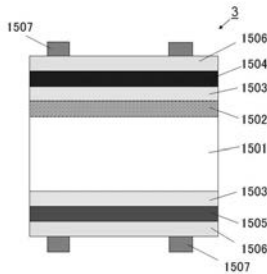
【 図 1 4 】



【 図 1 6 】



【 図 1 5 】



【 手続補正書 】

【 提出日 】平成27年11月27日(2015.11.27)

【 手続補正 1 】

【 補正対象書類名 】特許請求の範囲

【 補正対象項目名 】全文

【 補正方法 】変更

【 補正の内容 】

【 特許請求の範囲 】

【 請求項 1 】

真性アモルファス・シリコン薄膜が結晶系シリコン基板にヘテロ接合している太陽電池であって、前記結晶系シリコン基板には、深さ10ナノメートル以内の極表層にリンがドーパされたリン・ドーパ層と、深さ10ナノメートル以内の極表層にボロンがドーパされたボロン・ドーパ層のいずれか一方または両方が形成され、

前記リン・ドーパ層には前記真性アモルファス・シリコン層が積層され、前記真性アモルファス・シリコン層にn型アモルファス・シリコン層が積層されて電子収集電極が形成されており、また、前記ボロン・ドーパ層には前記真性アモルファス・シリコン層が積層され、前記真性アモルファス・シリコン層にp型アモルファス・シリコン層が積層されてホール収集電極が形成されていることを特徴とするヘテロ接合太陽電池。

【 請求項 2 】

真性アモルファス・シリコン薄膜が結晶系シリコン基板にヘテロ接合している太陽電池であって、前記結晶系シリコン基板には、深さ10ナノメートル以内の極表層にリンがドーパされたリン・ドーパ層と、深さ10ナノメートル以内の極表層にボロンがドーパされたボロン・ドーパ層のいずれか一方または両方が形成され、

前記リン・ドーパ層には前記真性アモルファス・シリコン層が積層され、前記真性アモルファス・シリコン層にn型アモルファス・シリコン層が積層され、前記n型アモルファス

ス・シリコン層に透明導電膜が形成され、前記透明導電膜の上に窒化シリコン膜が形成され、前記窒化シリコン膜に所定間隔で細孔が開けられて、その細孔群位置に電子収集電極が形成されており、また、前記ボロン・ドーブ層には真性アモルファス・シリコン層が積層され、前記真性アモルファス・シリコン層に p 型アモルファス・シリコン層が積層され、前記 p 型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の下に窒化シリコン膜が形成され、前記窒化シリコン膜に所定間隔で細孔が開けられて、その細孔群位置にホール収集電極が形成されていることを特徴とするヘテロ接合太陽電池。

【請求項 3】

真性アモルファス・シリコン薄膜が結晶系シリコン基板にヘテロ接合している太陽電池であって、前記結晶系シリコン基板には、深さ 10 ナノメートル以内の極表層にリンがドーブされたリン・ドーブ層と、深さ 10 ナノメートル以内の極表層にボロンがドーブされたボロン・ドーブ層の両方が形成され、

前記結晶系シリコン基板の上面側には前記リン・ドーブ層が形成されており、前記リン・ドーブ層の上に窒化シリコン膜が形成されており、そして、前記結晶系シリコン基板の下面側には前記リン・ドーブ層と前記ボロン・ドーブ層とが所定間隔で形成されており、前記リン・ドーブ層及び前記ボロン・ドーブ層に前記真性アモルファス・シリコン層が積層され、前記リン・ドーブ層の真下の位置に n 型アモルファス・シリコン層が積層され、前記 n 型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の下に電子収集電極が形成されており、また、前記ボロン・ドーブ層の真下の位置に p 型アモルファス・シリコン層が積層され、前記 p 型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の下にホール収集電極が形成されていることを特徴とするヘテロ接合太陽電池。

【請求項 4】

真性アモルファス・シリコン薄膜が結晶系シリコン基板にヘテロ接合している太陽電池であって、前記結晶系シリコン基板には、深さ 10 ナノメートル以内の極表層にリンがドーブされたリン・ドーブ層、深さ 10 ナノメートル以内の極表層にボロンがドーブされたボロン・ドーブ層の両方が形成され、

前記結晶系シリコン基板の上面側には前記リン・ドーブ層が形成されており、前記リン・ドーブ層の上に窒化シリコン膜が形成されており、そして、前記結晶系シリコン基板の下面側には前記リン・ドーブ層と前記ボロン・ドーブ層とが所定間隔で形成されており、前記リン・ドーブ層及び前記ボロン・ドーブ層に前記真性アモルファス・シリコン層が積層され、前記真性アモルファス・シリコン層の下に窒化シリコン膜が形成され、前記窒化シリコン膜に所定間隔で細孔が開けられて、その細孔群位置における、前記リン・ドーブ層の真下の位置に n 型アモルファス・シリコン層が積層され、前記 n 型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の下に電子収集電極が形成されており、また、前記ボロン・ドーブ層の真下の位置に p 型アモルファス・シリコン層が積層され、前記 p 型アモルファス・シリコン層に透明導電膜が形成され、前記透明導電膜の下にホール収集電極が形成されていることを特徴とするヘテロ接合太陽電池。

【請求項 5】

前記結晶系シリコン基板と前記真性アモルファス・シリコン薄膜との界面には界面遷移層が形成されており、前記界面遷移層の厚みが 0.6 ナノメートル以下であることを特徴とする請求項 1 ないし 4 のいずれか 1 項記載のヘテロ接合太陽電池。

【請求項 6】

真性アモルファス・シリコン薄膜が結晶系シリコン基板にヘテロ接合している太陽電池の製造方法であって、ホスフィン等のリンを含む原料ガスと加熱した金属触媒体線との接触により生成された種に 350 以下の低温で前記結晶系シリコン基板を曝すことによって深さ 10 ナノメートル以内の極表層にリンをドーブしてリン・ドーブ層を形成するか、ジボラン等のボロンを含む原料ガスが加熱された金属触媒体線との接触により生成された種に 350 以下の低温で前記結晶系シリコン基板を曝すことによって深さ 10 ナノメートル以内の極表層にボロンをドーブしてボロン・ドーブ層を形成するかのいずれか

は両方の処理を行うものであり、

前記リン・ドーブ層には前記真性アモルファス・シリコン層を触媒化学気相堆積法によって積層し、前記真性アモルファス・シリコン層にn型アモルファス・シリコン層を積層してから電子収集電極を形成し、また、前記ボロン・ドーブ層には真性アモルファス・シリコン層を積層し、前記真性アモルファス・シリコン層にp型アモルファス・シリコン層を積層してからホール収集電極を形成することを特徴とするヘテロ接合太陽電池の製造方法。

【請求項7】

真性アモルファス・シリコン薄膜が結晶系シリコン基板にヘテロ接合している太陽電池の製造方法であって、ホスフィン等のリンを含む原料ガスと加熱した金属触媒体線との接触により生成された種に350以下の低温で前記結晶系シリコン基板を曝すことによって深さ10ナノメートル以内の極表層にリンをドーブしてリン・ドーブ層を形成する

か、ジボラン等のボロンを含む原料ガスが加熱された金属触媒体線との接触により生成された種に350以下の低温で前記結晶系シリコン基板を曝すことによって深さ10ナノメートル以内の極表層にボロンをドーブしてボロン・ドーブ層を形成するかのいずれかないしは両方の処理を行うものであり、

前記リン・ドーブ層には前記真性アモルファス・シリコン層を触媒化学気相堆積法によって積層し、前記真性アモルファス・シリコン層にn型アモルファス・シリコン層を積層し、前記n型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の上に窒化シリコン膜を形成し、前記窒化シリコン膜に所定間隔で細孔を開けて、その細孔群位置に電子収集電極を形成し、また、前記ボロン・ドーブ層には真性アモルファス・シリコン層を積層し、前記真性アモルファス・シリコン層にp型アモルファス・シリコン層を積層し、前記p型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の下に窒化シリコン膜を形成し、前記窒化シリコン膜に所定間隔で細孔を開けて、その細孔群位置にホール収集電極を形成することを特徴とするヘテロ接合太陽電池の製造方法。

【請求項8】

真性アモルファス・シリコン薄膜が結晶系シリコン基板にヘテロ接合している太陽電池の製造方法であって、ホスフィン等のリンを含む原料ガスと加熱した金属触媒体線との接触により生成された種に350以下の低温で前記結晶系シリコン基板を曝すことによって深さ10ナノメートル以内の極表層にリンをドーブしてリン・ドーブ層を形成する処理と、ジボラン等のボロンを含む原料ガスが加熱された金属触媒体線との接触により生成された種に350以下の低温で前記結晶系シリコン基板を曝すことによって深さ10ナノメートル以内の極表層にボロンをドーブしてボロン・ドーブ層を形成する処理の両方を行うものであり、

前記結晶系シリコン基板の上面側に前記リン・ドーブ層を形成し、前記リン・ドーブ層の上に窒化シリコン膜を触媒化学気相堆積法によって形成し、そして、前記結晶系シリコン基板の下面側に前記リン・ドーブ層と前記ボロン・ドーブ層とを所定間隔で形成し、前記リン・ドーブ層及び前記ボロン・ドーブ層に真性アモルファス・シリコン層を積層し、前記リン・ドーブ層の真下の位置にn型アモルファス・シリコン層を積層し、前記n型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の下に電子収集電極を形成し、また、前記ボロン・ドーブ層の真下の位置にp型アモルファス・シリコン層を積層し、前記p型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の下にホール収集電極を形成することを特徴とするヘテロ接合太陽電池の製造方法。

【請求項9】

真性アモルファス・シリコン薄膜が結晶系シリコン基板にヘテロ接合している太陽電池の製造方法であって、ホスフィン等のリンを含む原料ガスと加熱した金属触媒体線との接触により生成された種に350以下の低温で前記結晶系シリコン基板を曝すことによって深さ10ナノメートル以内の極表層にリンをドーブしてリン・ドーブ層を形成する処理と、ジボラン等のボロンを含む原料ガスが加熱された金属触媒体線との接触により生成された種に350以下の低温で前記結晶系シリコン基板を曝すことによって深さ10ナノ

メートル以内の極表層にボロンをドーピングしてボロン・ドーピング層を形成する処理の両方を行うものであり、

前記結晶系シリコン基板の上面側に前記リン・ドーピング層を形成し、前記リン・ドーピング層の上に窒化シリコン膜を触媒化学気相堆積法によって形成し、そして、前記結晶系シリコン基板の下面側に前記リン・ドーピング層と前記ボロン・ドーピング層とを所定間隔で形成し、前記リン・ドーピング層及び前記ボロン・ドーピング層に真性アモルファス・シリコン層を積層し、前記リン・ドーピング層の真下の位置にn型アモルファス・シリコン層を積層し、前記n型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の下に電子収集電極を形成し、また、前記ボロン・ドーピング層の真下の位置にp型アモルファス・シリコン層を積層し、前記p型アモルファス・シリコン層に透明導電膜を形成し、前記透明導電膜の下にホール収集電極を形成することを特徴とするヘテロ接合太陽電池の製造方法。

【請求項10】

前記リン・ドーピング層と前記ボロン・ドーピング層のいずれか一方は両方の作用によって前記結晶系シリコン基板と前記真性アモルファス・シリコン薄膜との界面に界面遷移層を形成し、前記界面遷移層の厚みを0.6ナノメートル以下にすることを特徴とする請求項6ないし9のいずれか1項記載のヘテロ接合太陽電池の製造方法。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2015/055772
A. CLASSIFICATION OF SUBJECT MATTER H01L31/0747(2012.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L31/02-31/078, 31/18-31/20, 51/42-51/48, H02S10/00-50/15		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2015 Kokai Jitsuyo Shinan Koho 1971-2015 Toroku Jitsuyo Shinan Koho 1994-2015		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) IEEE Xplore, JSTPlus/JST7580(JDreamIII), Science Direct		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	Keisuke Ohdaira et al., Surface treatment of crystalline silicon realizing extremely low surface recombination velocity using catalytically generated radicals, Photovoltaic Specialists Conference (PVSC), 2010 35th IEEE, 2010, P.003220-003222	1-2,7-9 3-6,10-13
Y A	JP 2011-146528 A (Kaneka Corp.), 28 July 2011 (28.07.2011), paragraphs [0002], [0027] (Family: none)	1-2,7-9 3-6,10-13
A	JP 2000-058885 A (Sanyo Electric Co., Ltd.), 25 February 2000 (25.02.2000), paragraphs [0021], [0038]; fig. 2 (Family: none)	3-4,10-11
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents:		
"A"	document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E"	earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O"	document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family
"P"	document published prior to the international filing date but later than the priority date claimed	
Date of the actual completion of the international search 28 April 2015 (28.04.15)		Date of mailing of the international search report 19 May 2015 (19.05.15)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/055772

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2013/179529 A1 (Panasonic Corp.), 05 December 2013 (05.12.2013), paragraphs [0037] to [0039]; fig. 2 (Family: none)	5-6, 12-13
A	Taro Hayakawa et al., Extremely low recombination velocity on crystalline silicon surfaces realized by low-temperature impurity doping in Cat-CVD technology, Thin Solid Films, 2011, Vol.519, Iss.14, P.4466-4468	1-13
P, X	Hideki Matsumura et al., Cat-doping: Novel method for phosphorus and boron shallow doping in crystalline silicon at 80°C, JOURNAL OF APPLIED PHYSICS, 2014.09, Vol.116, P.114502-1- 114502-10	1-13

国際調査報告		国際出願番号 PCT/J P 2 0 1 5 / 0 5 5 7 7 2	
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H01L31/0747(2012.01)i			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H01L31/02-31/07B, 31/18-31/20, 51/42-51/48 H02S10/00-50/15			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2015年 日本国実用新案登録公報 1996-2015年 日本国登録実用新案公報 1994-2015年			
国際調査で使用了電子データベース (データベースの名称、調査に使用了用語) IEEE Xplore JSTPlus/JST7580(JDreamIII) Science Direct			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
Y A	Keisuke Ohdaira et al., Surface treatment of crystalline silicon realizing extremely low surface recombination velocity using catalytically generated radicals, Photovoltaic Specialists Conference (PVSC), 2010 35th IEEE, 2010, P.003220-003222	1-2, 7-9 3-6, 10-13	
Y A	JP 2011-146528 A (株式会社カネカ) 2011.07.28, 【0002】, 【0027】 (ファミリーなし)	1-2, 7-9 3-6, 10-13	
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー		の日の後に公表された文献	
「A」特に関連のある文献ではなく、一般的技術水準を示すもの		「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの	
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)		「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	
「O」口頭による開示、使用、展示等に言及する文献		「&」同一パテントファミリー文献	
「P」国際出願日前で、かつ優先権の主張の基礎となる出願			
国際調査を完了した日 28.04.2015		国際調査報告の発送日 19.05.2015	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 井上 徹	2K 3607
		電話番号 03-3581-1101 内線 3255	

国際調査報告		国際出願番号 PCT/J P 2 0 1 5 / 0 5 5 7 7 2
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2000-058885 A (三洋電機株式会社) 2000.02.25, 【0021】 , 【0038】 , 図 2 (ファミリーなし)	3-4, 10-11
A	WO 2013/179529 A1 (パナソニック株式会社) 2013.12.05, 【0037】 - 【0039】 , 図 2 (ファミリーなし)	5-6, 12-13
A	Taro Hayakawa et al., Extremely low recombination velocity on crystalline silicon surfaces realized by low-temperature impurity doping in Cat-CVD technology, Thin Solid Films, 2011, Vol. 519, Iss. 14, P. 4466-4468	1-13
P, X	Hideki Matsumura et al., Cat-doping: Novel method for phosphorus and boron shallow doping in crystalline silicon at 80 ° C, JOURNAL OF APPLIED PHYSICS, 2014.09, Vol. 116, P. 114502-1-114502-10	1-13

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。