

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-7202
(P2018-7202A)

(43) 公開日 平成30年1月11日(2018.1.11)

(51) Int.Cl.		F I		テーマコード (参考)
HO4B 10/80 (2013.01)		HO4B	9/00 380	5K102
HO4J 14/00 (2006.01)		HO4B	9/00 E	
HO4J 14/02 (2006.01)		GO6E	1/00	
GO6E 1/00 (2006.01)				

審査請求 未請求 請求項の数 6 O L (全 19 頁)

(21) 出願番号 特願2016-136031 (P2016-136031)
(22) 出願日 平成28年7月8日(2016.7.8)

(出願人による申告)平成27年度、国立研究開発法人科学技術振興機構、新たな光機能や光物性の発現・利活用を基軸とする次世代フォトニクスの中核技術、産業技術力強化法第19条の適用を受ける特許出願

(71) 出願人 000004226
日本電信電話株式会社
東京都千代田区大手町一丁目5番1号
(71) 出願人 504132272
国立大学法人京都大学
京都府京都市左京区吉田本町36番地1
(74) 代理人 100098394
弁理士 山川 茂樹
(74) 代理人 100153006
弁理士 小池 勇三
(74) 代理人 100064621
弁理士 山川 政樹
(72) 発明者 新家 昭彦
東京都千代田区大手町一丁目5番1号 日本電信電話株式会社内

最終頁に続く

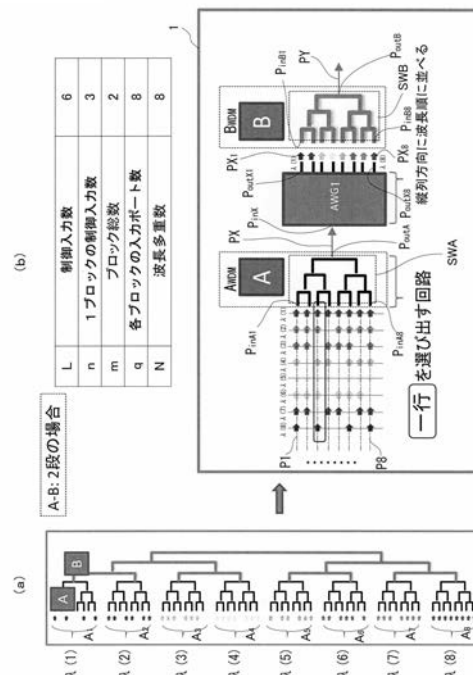
(54) 【発明の名称】 光演算器

(57) 【要約】

【課題】演算の種類の設定を自由に変更できるという特徴を損なうことなく、光素子の数を削減する。使用する光の波長数を少なくする。

【解決手段】波長多重ブロック A_{WDM} と、分波器 AWG 1 と、波長多重ブロック B_{WDM} とを設ける。真理値表に基づいて波長の組合せが個々に定められた波長多重光信号 $P_1 \sim P_8$ を波長多重ブロック A_{WDM} に入力する。波長多重ブロック A_{WDM} は、波長多重光信号 $P_1 \sim P_8$ のうちの1つを、制御入力 ($n = 3$) の組合せに対応して選択し、波長多重光信号 P_X として分波器 AWG 1 に送る。分波器 AWG 1 は、波長多重光信号 P_X に含まれる複数の光信号をその光信号の波長に応じて振り分け、光信号 $P_{X1} \sim P_{X8}$ として波長多重ブロック B_{WDM} に入力する。波長多重ブロック B_{WDM} は、入力された光信号 $P_{X1} \sim P_{X8}$ のうちの1つを、制御入力 ($n = 3$) の組合せに対応して選択する。

【選択図】 図7



【特許請求の範囲】**【請求項 1】**

互いに異なる波長を有する複数の光信号が多重化された波長多重光信号がそれぞれ入力される複数の入力ポートと、制御入力の組合せに応じて前記複数の入力ポートのうちの 1 つに入力された波長多重光信号を選択する光スイッチ部と、この光スイッチ部によって選択された波長多重光信号を出力する出力ポートとを備えた第 1 の光論理回路と、

前記第 1 の光論理回路の出力ポートから出力された波長多重光信号が入力される入力ポートと、複数の出力ポートとを有し、前記第 1 の光論理回路の出力ポートから前記入力ポートに入力された波長多重光信号に含まれる複数の光信号をその光信号の波長に応じて前記複数の出力ポートのいずれかに振り分けて出力する第 1 の波長振分部と、

前記第 1 の波長振分部の前記複数の出力ポートから出力された複数の光信号がそれぞれ入力される複数の入力ポートと、前記制御入力の組合せに応じて前記複数の入力ポートのうちの 1 つに入力された光信号を選択する光スイッチ部と、この光スイッチ部によって選択された光信号を出力する出力ポートとを備えた第 2 の光論理回路と

を備えたことを特徴とする光演算器。

【請求項 2】

請求項 1 に記載された光演算器において、

前記第 1 の波長振分部は、

前記複数の出力ポートのいずれかに複数の光信号が波長多重化された波長多重光信号を振り分けて出力する分波器である

ことを特徴とする光演算器。

【請求項 3】

請求項 2 に記載された光演算器において、

前記第 1 の波長振分部は、

前記第 1 の光論理回路の出力ポートから前記第 1 の波長振分部の入力ポートに入力された波長多重光信号に含まれる複数の光信号を、その光信号の波長に応じて所定の波長間隔で周期的に定まる出力ポートから出力する、波長周回性を有する分波器である

ことを特徴とする光演算器。

【請求項 4】

請求項 1 ~ 3 の何れか 1 項に記載された光演算器において、

前記第 2 の光論理回路の出力ポートから出力された光信号が入力される入力ポートと、複数の出力ポートとを有し、前記第 2 の光論理回路の出力ポートから前記入力ポートに入力された光信号に含まれる複数の光信号をその光信号の波長に応じて前記複数の出力ポートのいずれかに振り分けて出力する第 2 の波長振分部と、

前記第 2 の波長振分部の前記複数の出力ポートから出力された複数の光信号がそれぞれ入力される複数の入力ポートと、前記制御入力の組合せに応じて前記複数の入力ポートのうちの 1 つに入力された光信号を選択する光スイッチ部と、この光スイッチ部によって選択された光信号を出力する出力ポートとを備えた第 3 の光論理回路と

をさらに備えることを特徴とする光演算器。

【請求項 5】

請求項 4 に記載された光演算器において、

前記第 2 の波長振分部は、

前記複数の出力ポートのいずれかに複数の光信号が波長多重化された波長多重光信号を振り分けて出力する分波器である

ことを特徴とする光演算器。

【請求項 6】

請求項 5 に記載された光演算器において、

前記第 2 の波長振分部は、

前記第 2 の光論理回路の出力ポートから前記第 2 の波長振分部の入力ポートに入力された光信号に含まれる複数の光信号を、その光信号の波長に応じて所定の波長間隔で周期的

10

20

30

40

50

に定まる出力ポートから出力する、波長周回性を有する分波器であることを特徴とする光演算器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、論理演算を光回路、または光回路と電気回路との混合回路で行う光演算器に関する。

【背景技術】

【0002】

現在の電子演算回路は、処理速度を向上させるために、チップサイズや素子サイズを極限まで小さくする工夫がなされている。これは、回路内の抵抗（R）とキャパシタンス（C）などが信号の伝搬を大きく律速しているため、演算速度を上げるにはチップサイズや素子サイズを小さくするしかないためである。

【0003】

このため、狭面積の論理ブロックやコアに素子を詰め込み、マルチコア・メニーコア化などの工夫がなされている。しかし、それらをつなぐための配線が新たな「遅延」を生み、演算の高速化に限界が見えつつある。

【0004】

一方、光通信などで用いられる光配線や光パスゲートは、その配線経路内のCやRに無依存で光信号を伝播させることができる。また、ナノフォトリソの進展により、光パスゲートの消費エネルギーは飛躍的に改善され、そのエネルギーコスト[J/bit]は、CMOSゲートと光で同程度のレベルになりつつある。そのため、チップ内やチップ間の通信を光化する様々な研究がなされている。

【0005】

図18を用いてパスゲートを組み合わせた演算回路における演算プロセスについて説明する。2×1（2分岐）のパスゲート101をツリー状に接続すると、n桁の制御入力に対する真理値表（Look up table（LUT）：図19参照）を再現する演算回路100を構成することができる。この演算回路100は、n桁の制御入力に対する全ての組み合わせに対し、「0」か「1」の信号を出力するもので、n桁の制御入力に対する全ての1ビット出力演算を実行する。

【0006】

この演算回路100において、パスゲート101としてCMOSゲートなどのパスゲート101Aを用いた演算回路100Aでは、図20に示されるように、n個のゲートのC、Rが連なるため、経路の応答速度が n^2 で劣化する。そのため、このような演算回路100A（電気回路）では、制御入力の桁nを $n < 4 \sim 6$ としてしか用いられない。

【0007】

図21に、パスゲート101として光パスゲート101Bを用い、ツリー構造の葉に相当する信号入力ポートに光源102を配置した例を示す。この演算回路100（100B）では、光パスゲート101Bを駆動することによって、ツリー構造の幹に相当する出力ポートから、 2^n 個の制御入力の組み合わせに対応する1つの光信号（1つの出力結果）を得ることができる。

【0008】

なお、この演算回路100Bにおいて、光パスゲート101Bは光を遮断または透過する2つの光パス（光スイッチ）SW1、SW2を備えており、複数の光源102と複数の光パスゲート101Bとの間および複数の光パスゲート101B間は光回路103によって接続される。

【0009】

この演算回路100Bでは、光源102の配置により、真理値表（LUT）の内容を変更できることから、演算の種類の設定を自由に変更できるという特徴を有する。また、光の伝播は電氣的なCRに依存しないため、これにより、CRに律速されない論理演算が可

10

20

30

40

50

能となり、電気回路のレイテンシボトルネックが解消される。なお、この演算回路 100 Bにおいて、制御入力を電気信号とすれば、光回路と電気回路との混合回路で論理演算が行われるものとなり、制御入力を光信号とすれば、光回路のみで論理演算が行われるものとなる。

【先行技術文献】

【非特許文献】

【0010】

【非特許文献1】A. Tetsuya, "Photonic-Crystal Logic Devices Based on the Binary Decision Diagram," 信学会, エレクトロニクス(1),386(2000)

【非特許文献2】S. Lin, "Demonstration of optical computing logics based on binary decision diagram," OPTICS EXPRESS 20, 1378 (2012) 10

【発明の概要】

【発明が解決しようとする課題】

【0011】

しかしながら、図21に示されたような構成では、制御入力数の増大に伴って光スイッチ（光素子）の数が指数関数的に増大し、膨大な数の光素子を必要とする。このため、BDD（Binary Decision Diagram）と呼ばれる手法により光素子の数を削減し回路を簡略化する方法が提案されている（例えば、非特許文献1, 2参照）。しかし、この方法では、特定用途の演算のみが取り扱えることになり、演算の種類の設定を自由に変更できる特徴が損なわれてしまう。また、電気回路では不可能な光の多重性を利用した演算を示すものではない。 20

【0012】

本発明は、このような課題を解決するためになされたもので、その目的とするところは、光の多重性を利用することで、演算の種類の設定を自由に変更できるという特徴を損なうことなく、光素子の数を削減することができ、かつ使用する光の波長数を少なくすることができる光演算器を提供することにある。

【課題を解決するための手段】

【0013】

このような目的を達成するために本発明は、互いに異なる波長を有する複数の光信号が多重化された波長多重光信号（ $P_1 \sim P_8$ ）がそれぞれ入力される複数の入力ポート（ $P_{inA1} \sim P_{inA8}$ ）と、制御入力の組合せに応じて複数の入力ポート（ $P_{inA1} \sim P_{inA8}$ ）のうちの1つに入力された波長多重光信号を選択する光スイッチ部（SWA）と、この光スイッチ部（SWA）によって選択された波長多重光信号（ P_X ）を出力する出力ポート（ P_{outA} ）とを備えた第1の光論理回路（ A_{WDM} ）と、第1の光論理回路（ A_{WDM} ）の出力ポート（ P_{outA} ）から出力された波長多重光信号（ P_X ）が入力される入力ポート（ P_{inX} ）と、複数の出力ポート（ $P_{outX1} \sim P_{outX8}$ ）とを有し、第1の光論理回路（ A_{WDM} ）の出力ポート（ P_{outA} ）から入力ポート（ P_{inX} ）に入力された波長多重光信号（ P_X ）に含まれる複数の光信号をその光信号の波長に応じて複数の出力ポート（ $P_{outX1} \sim P_{outX8}$ ）のいずれかに振り分けて出力する第1の波長振分部（AWG1）と、第1の波長振分部（AWG1）の複数の出力ポート（ $P_{outX1} \sim P_{outX8}$ ）から出力された複数の光信号（ $P_{X1} \sim P_{X8}$ ）がそれぞれ入力される複数の入力ポート（ $P_{inB1} \sim P_{inB8}$ ）と、制御入力の組合せに応じて複数の入力ポート（ $P_{inB1} \sim P_{inB8}$ ）のうちの1つに入力された光信号を選択する光スイッチ部（SWB）と、この光スイッチ部（SWB）によって選択された光信号（ P_Y ）を出力する出力ポート（ P_{outB} ）とを備えた第2の光論理回路（ B_{WDM} ）とを備えたことを特徴とする。 30 40

【0014】

この発明では、互いに異なる波長を有する複数の光信号が多重化された波長多重光信号（ $P_1 \sim P_8$ ）が第1の光論理回路（ A_{WDM} ）の複数の入力ポート（ $P_{inA1} \sim P_{inA8}$ ）にそれぞれ入力される。第1の光論理回路（ A_{WDM} ）の光スイッチ部（SWA）は、制御入力の組合せに応じて、複数の入力ポート（ $P_{inA1} \sim P_{inA8}$ ）のうちの1つに入力された波 50

長多重光信号を選択する。この選択された波長多重光信号 (P_X) は、第1の光論理回路 (A_{WDM}) の出力ポート (P_{outA}) から出力され、第1の波長振分部 ($AWG1$) の入力ポート (P_{inX}) に入力される。第1の波長振分部 ($AWG1$) は、入力ポート (P_{inX}) に入力された波長多重光信号 (P_X) に含まれる複数の光信号を、その光信号の波長に応じて複数の出力ポート ($P_{outX1} \sim P_{outX8}$) のいずれかに振り分けて出力する。この第1の波長振分部 ($AWG1$) の複数の出力ポート ($P_{outX1} \sim P_{outX8}$) から出力された複数の光信号 ($P_{X1} \sim P_{X8}$) は、第2の光論理回路 (B_{WDM}) の複数の入力ポート ($P_{inB1} \sim P_{inB8}$) にそれぞれ入力される。第2の光論理回路 (B_{WDM}) の光スイッチ部 (SWB) は、制御入力の組合せに応じて、複数の入力ポート ($P_{inB1} \sim P_{inB8}$) のうちの1つに入力された光信号を選択する。この選択された光信号 (P_Y) は第2の光論理回路 (B_{WDM}) の出力ポート (P_{outB}) から出力される。

【0015】

本発明では、第1の光論理回路 (A_{WDM}) からの波長多重光信号 (P_X) に含まれる複数の光信号が、第1の波長振分部 ($AWG1$) によってその光信号の波長に応じて振り分けられる。ここで、振り分けられる光信号に含まれる波長が1つであるとする、第2の光論理回路 (B_{WDM}) では制御入力の組合せに応じて1つの波長の光信号が選択され、この選択された1つの波長の光信号が出力されることになる。

【0016】

また、振り分けられる光信号に含まれる波長が複数であるとする、第2の光論理回路 (B_{WDM}) では、制御入力の組合せに応じて複数の波長を含む光信号 (波長多重光信号) が選択され、この選択された光信号 (波長多重光信号) が出力されることになる。この場合、最終的に出力される光信号の波長が1つとなるように、同様の波長振分部や光論理回路を設けるようにすれば良い。

【0017】

例えば、第2の光論理回路 (B_{WDM}) の出力ポート (P_{outB}) から出力された光信号 (P_Y) が入力される入力ポート (P_{inY}) と、複数の出力ポート ($P_{outY1} \sim P_{outY4}$) とを有し、第2の光論理回路 (B_{WDM}) の出力ポート (P_{outB}) から入力ポート (P_{inY}) に入力された光信号 (P_Y) に含まれる複数の光信号をその光信号の波長に応じて複数の出力ポート ($P_{outY1} \sim P_{outY4}$) のいずれかに振り分けて出力する第2の波長振分部 ($AWG2$) と、第2の波長振分部 ($AWG2$) の複数の出力ポート ($P_{outY1} \sim P_{outY4}$) から出力された複数の光信号 ($P_{Y1} \sim P_{Y4}$) がそれぞれ入力される複数の入力ポート ($P_{inC1} \sim P_{inC4}$) と、制御入力の組合せに応じて複数の入力ポート ($P_{inC1} \sim P_{inC4}$) のうちの1つに入力された光信号を選択する光スイッチ部 (SWC) と、この光スイッチ部 (SWC) によって選択された光信号 (P_Z) を出力する出力ポート (P_{outC}) とを備えた第3の光論理回路 (C_{WDM}) とを設けるようにする。

【0018】

このようにして、本発明では、光の多重性を利用することで、複数の演算を光多重し、演算の種類の設定を自由に変更できるという特徴を損なうことなく、制御入力の増大に伴って指数関数的に増大する光スイッチ (光素子) の数を削減することができるようになる。また、本発明では、互いに異なる波長を有する複数の光信号が多重化された波長多重光信号を第1の光論理回路の複数の入力ポートにそれぞれ入力するようにしているので、複数の波長多重光信号間で同じ波長の光信号を用いるようにして、使用する光の波長数を少なくすることができるようになる。

【0019】

なお、上記説明では、一例として、発明の構成要素に対応する図面上の構成要素を、括弧を付した参照符号によって示している。

【発明の効果】

【0020】

以上説明したことにより、本発明によれば、光の多重性を利用することで、演算の種類の設定を自由に変更できるという特徴を損なうことなく、光素子の数を削減することがで

き、かつ使用する光の波長数も少なくすることができるようになる、という効果が得られる。

【図面の簡単な説明】

【0021】

【図1】図1は、ツリー回路を制御入力数 n のブロック単位に分割した構成を示す図である。

【図2】図2は、このツリー回路における前段ブロックの出力と次段ブロックの信号入力との関係を示す図である。

【図3】図3は、ブロック $A_1 \sim A_N$ の機能を1つにまとめた波長多重ブロック ($A_1 \sim A_N$ の波長多重ブロック) A_{WDM} を示す図である。

【図4】図4は、ブロック $A_1 \sim A_N$ を波長多重ブロック A_{WDM} とした場合の後段の B ブロックとの関係を示す図である。

【図5】図5は、ブロック $B_1 \sim B_{N/q}$ の機能を1つにまとめた波長多重ブロック ($B_1 \sim B_{N/q}$ の波長多重ブロック) B_{WDM} を示す図である。

【図6】図6は、ツリー回路およびこのツリー回路を圧縮した波長多重回路を示す図である。

【図7】図7は、ブロックを A, B の2段とした場合のツリー回路および波長多重回路 (実施の形態1) を示す図である。

【図8】図8は、ブロックを A, B, C の3段とした場合のツリー回路を示す図である。

【図9】図9は、ブロックを A, B, C の3段とした場合の波長多重回路 (実施の形態2) を示す図である。

【図10】図10は、実施の形態2をより詳細に説明する図である。

【図11】図11は、波長多重ブロック B_{WDM} と波長多重ブロック C_{WDM} の機能をまとめて波長多重ブロック A_{WDM} から出力された光信号を各波長ごとに分けて出力するようにした例 (実施の形態3) を示す図である。

【図12】図12は、実施の形態4の波長多重回路を説明する図である。

【図13】図13は、図12から考えられる AWG に求められる特性を例示する図である。

【図14】図14は、波長多重ブロック A_{WDM} への制御入力数と波長多重ブロック B_{WDM} への制御入力数 n_b とを異なるものとした場合について説明する図である。

【図15】図15は、回折格子とレンズを組み合わせることで波長の組み替えを行う分波器を構成した例を示す図である。

【図16】図16は、リング共振器を用いた例を示す図である。

【図17】図17は、複数波長に対応させる例を示す図である。

【図18】図18は、パスゲートを用いた演算回路を例示する図である。

【図19】図19は、 n 桁の制御入力に対する真理値表を例示する図である。

【図20】図20は、パスゲートとして $CMOS$ ゲートなどを用いた場合の経路の応答速度の劣化を説明する図である。

【図21】図21は、パスゲートとして光パスゲートを用いた演算回路を例示する図である。

【発明を実施するための形態】

【0022】

以下、本発明の実施の形態を図面に基づいて詳細に説明する。まず、実施の形態の説明に入る前に、本発明の概要について説明する。

【0023】

〔発明の概要〕

図1に、ツリー回路を制御入力数 n のブロック単位に分割した構成を示す。同図において、 $A_1 \sim A_N$ は初段のブロック、 $B_1 \sim B_{N/q}$ は2段目のブロックであり、最終段のブロック M_1 までツリー状に接続されている。

【0024】

10

20

30

40

50

なお、図 1 において、 m はこのツリー回路の段数、 n は 1 ブロックに割り当てられた制御入力数、 L は制御入力数 ($L = n \times m$)、 q は各ブロックの入力ポート数、 N は初段のブロック数である。

【0025】

このツリー回路において、前段ブロックの出力と次段ブロックの信号入力との関係は、ブロック A とブロック B を例にとると図 2 に示す通りであり、ブロック B_j (B_{i+1}) への信号入力は、 $A_{iq+1} \sim A_{iq+q}$ ($q = 2^n$) の出力を用いることになる。

【0026】

各ブロック A ~ M のそれぞれにおいて、制御入力は全て同じであり、制御入力を同じくするブロックは、その内部に構成される信号伝搬経路が同じになる。例えば、ブロック $A_1 \sim A_N$ の全てのブロックは、同じ経路構成となっており、異なる点は、信号入力への光源配置のみとなる。

10

【0027】

各ブロック $A_1 \sim A_N$ での光源の配置は演算の種類を決めている。そのため、ブロック $A_1 \sim A_N$ への信号入力の光源波長をそれぞれ (1) ~ (N) で割り振ると、ブロック $A_1 \sim A_N$ の機能を波長で重ね合わせることが可能となり、1 つのブロック A_{WDM} (図 3 参照) で同じ制御入力に対し N 通りの演算を同時に実行することが可能となる。またブロック $A_1 \sim A_N$ への信号入力のための光源配置により、演算の種類を変更することができる。以下、このブロック $A_1 \sim A_N$ の機能を 1 つにまとめたブロック A_{WDM} を波長多重ブロック ($A_1 \sim A_N$ の波長多重ブロック) と呼ぶ。

20

【0028】

波長多重ブロック A_{WDM} から出力される信号は、1 ポートからの波長多重信号となるため、ブロック B_j への入力は図 4 に示される波長と入力ポートとの位置関係に従い、波長多重ブロック A_{WDM} からの信号を波長で振り分けることになる。

【0029】

また、ブロック $B_1 \sim B_{N/q}$ の全てのブロックも制御入力は全て同じであり、制御入力を同じくするブロックは、その内部に構成される信号伝搬経路が同じになる。つまり、ブロック $B_1 \sim B_{N/q}$ の全てのブロックは、同じ経路構成となっており、異なる点は、信号入力への光源配置のみとなる。このため、図 5 に示すように、B ブロックもブロック $B_1 \sim B_{N/q}$ の機能を波長で重ね合わせることが可能となり、1 つの波長多重ブロック ($B_1 \sim B_{N/q}$ の波長多重ブロック) B_{WDM} で複数の異なる演算を実行することが可能となる。

30

【0030】

このことから、図 1 に示したツリー回路 (図 6 (a)) は、図 6 (b) に示されるような波長多重回路に圧縮することが可能となる。また、このことは、 A_{WDM} に圧縮された N 通りの演算結果を B_{WDM} 以降の圧縮された経路で選び出すことが可能であることを示している。また、ブロック A への信号入力のための光源配置により、演算の種類を変更することができることを示している。

【0031】

なお、ツリー回路 (図 6 (a)) では、 m がツリー回路の段数を示し、 N が初段の段数を示していたが、波長多重回路 (図 6 (b)) では、 m がブロック総数を示し、 N が波長多重数を示すものとなる。

40

【0032】

この波長多重回路は、電気回路とは全く異なる手法で、回路の小型化と並列演算を提供し、光の伝搬だけで演算が完了することから電子回路では困難な超低レイテンシ演算を提供し、動作周波数が頭打ち状態になりつつある電子回路の問題を解決することを可能とする。以下、本発明の実施の形態について、詳細に説明する。

【0033】

〔実施の形態 1〕

図 7 は、ブロックを A, B の 2 段 ($m = 2$) とし、制御入力数が 6 ($L = 6$) である場合に、各ブロック A, B への制御入力を 3 つずつに分割した例 ($n = 3$) である。

50

【0034】

図7(a)は圧縮する前のツリー回路を示し、図7(b)は圧縮した後の波長多重回路を示す。図7(b)に示した波長多重回路1が実施の形態1に係る光演算器に相当する。

【0035】

なお、従来の光パスゲート論理に基づくと、2の6乗で64個の入力ポートから光信号を入力する必要がある。この時、64種類の波長の光信号を用いることで、スイッチ数を削減して消費電力を低減することができるが、非常に多くの波長を用いなければならないという課題がある。これに対して、本実施の形態の波長多重回路1では波長を8個に抑えることができる。

【0036】

この波長多重回路1において、波長多重ブロック A_{WDM} は、8個の入力ポート $P_{inA1} \sim P_{inA8}$ と、複数の光スイッチからなる光スイッチ部 SWA と、1つの出力ポート P_{outA} とを備えている。波長多重ブロック B_{WDM} は、8個の入力ポート $P_{inB1} \sim P_{inB8}$ と、複数の光スイッチからなる光スイッチ部 SWB と、1つの出力ポート P_{outB} とを備えている。波長多重ブロック A_{WDM} と波長多重ブロック B_{WDM} の間にはアレイ導波路回折格子(AWG (arrayed-waveguide grating))などの分波器AWG1が設けられている。分波器AWG1は、1つの入力ポート P_{inX} と、8個の出力ポート $P_{outX1} \sim P_{outX8}$ とを備えている。

10

【0037】

この波長多重回路1では、真理値表(図示せず)に基づき、波長多重ブロック A_{WDM} の入力ポート $P_{inA1} \sim P_{inA8}$ に対して配置されている光源のOn/Offが決定される。この例では、入力ポート $P_{inA1} \sim P_{inA8}$ 毎に波長(1)~(8)の光源が配置されており、この波長(1)~(8)の光源のOn/Offが真理値表に基づいて決定される。

20

【0038】

すなわち、図7(a)に示したツリー回路で言うと、ブロック $A_1 \sim A_8$ に波長(1)~(8)の光信号がそれぞれ割り振られる。このようにすることで、波長多重ブロック A_{WDM} において、異なる波長が割り振られる合計8個のAブロックを波長多重することによりまとめることが可能となる。

【0039】

入力ポート $P_{inA1} \sim P_{inA8}$ 毎に配置されている波長(1)~(8)の光源のOn/Offを決定すると、波長の組合せが個々に定められた8個の波長多重光信号(互いに異なる波長を有する複数の光信号が多重化された波長多重光信号) $P_1 \sim P_8$ が、波長多重ブロック A_{WDM} の入力ポート $P_{inA1} \sim P_{inA8}$ に各個に入力される。

30

【0040】

波長多重ブロック A_{WDM} の光スイッチ部 SWA は、入力ポート $P_{inA1} \sim P_{inA8}$ に入力された波長多重光信号 $P_1 \sim P_8$ のうちの1つを、制御入力($n=3$)の組合せに対応して選択する(一行を選び出す)。この選択された波長多重光信号を P_X とする。光スイッチ部 SWA によって選択された波長多重光信号 P_X は波長多重ブロック A_{WDM} の出力ポート P_{outA} より出力される。

40

【0041】

波長多重ブロック A_{WDM} の出力ポート P_{outA} より出力された波長多重光信号 P_X は分波器AWG1の入力ポート P_{inX} に送られる。分波器AWG1は、入力ポート P_{inX} に入力された波長多重光信号 P_X に含まれる複数の光信号を、その光信号の波長に応じて出力ポート $P_{outX1} \sim P_{outX8}$ に振り分けて出力する。

【0042】

この例において、分波器AWG1で振り分けられる光信号 $P_{X1} \sim P_{X8}$ は、その光信号に含まれる波長が1つとされる。すなわち、分波器AWG1は、波長多重光信号 P_X が波長(1)~(8)の光信号で構成されていた場合、波長(1)~(8)の光信号を出力ポート $P_{outX1} \sim P_{outX8}$ にそれぞれ振り分ける(縦列方向に波長順に並べる)。

50

【0043】

この場合、分波器AWG1は、波長多重ブロック A_{WDM} からの波長多重光信号を構成する光信号の波長間隔に合わせて、波長(1)～(8)の光信号が出力ポート P_{outx1} ～ P_{outx8} からそれぞれ出力されるように設計すれば良い。

【0044】

分波器AWG1の出力ポート P_{outx1} ～ P_{outx8} から出力される波長(1)～(8)の光信号は、波長多重ブロック B_{WDM} の入力ポート P_{inB1} ～ P_{inB8} に各個に入力される。

【0045】

波長多重ブロック B_{WDM} の光スイッチ部SWBは、入力ポート P_{inB1} ～ P_{inB8} に入力された波長(1)～(8)の光信号のうちの1つを、制御入力($n=3$)の組合せに対応して選択する(1つの波長の光信号を選び出す)。この選択された光信号(PY)は出力ポート P_{outB} より出力される。

10

【0046】

この方法により、演算の種類の設定を自由に変更できるという特徴を損なわずに、光スイッチ(光素子)の数を削減することができ、かつ使用する光の波長数を8個($N=8$)に抑えることができる。

【0047】

〔実施の形態2〕

図8に、ブロックをA, B, Cの3段($m=3$)とし、制御入力数が6($L=6$)である場合に、各ブロックA, B, Cへの制御入力を2つずつに分割した例($n=2$)として、図7(a)に対応する圧縮する前のツリー回路を示す。

20

【0048】

この場合、Aでは各ブロックに波長が割り当てられており、各ブロックは割り当てられた同一波長の入力信号の中からひとつを選出する回路である。またBCではブロックの入力ポートの全てが異なる波長に割り当てられており、各ブロックは異なる波長の入力信号の中からひとつを選出する回路である。またブロックAからの出力がブロックBのどのポートに接続され、ブロックBからの出力がブロックCのどのポートに接続されるかは波長によって決められている。さらに図8におけるブロックB以降の信号経路は、ひとつの波長の信号に対しひとつの経路が割り当てられているため、 B_{WDM} , C_{WDM} によりブロックの波長多重化を行っても、波長分離により一意にBブロックからの出力とCブロックの入力を確定することが可能で、この特徴はブロックの種類が増えても変わらない。またこの特徴には一定の法則が現れるため、図9ではその法則に則り、多重化された信号を各ブロックの入力ポートに割り振り可能であることを示す。図9は図7(b)に対応する圧縮した後の波長多重回路である。この図9に示した波長多重回路2が実施の形態2に係る光演算器に相当する。

30

【0049】

この波長多重回路2において、波長多重ブロック A_{WDM} は、4個の入力ポート P_{inA1} ～ P_{inA4} と、複数の光スイッチからなる光スイッチ部SWAと、1つの出力ポート P_{outA} とを備えている。波長多重ブロック B_{WDM} は、4個の入力ポート P_{inB1} ～ P_{inB4} と、複数の光スイッチからなる光スイッチ部SWBと、1つの出力ポート P_{outB} とを備えている。波長多重ブロック C_{WDM} は、4個の入力ポート P_{inC1} ～ P_{inC4} と、複数の光スイッチからなる光スイッチ部SWCと、1つの出力ポート P_{outC} とを備えている。波長多重ブロック A_{WDM} と波長多重ブロック B_{WDM} の間には分波器AWG1が設けられ、波長多重ブロック B_{WDM} と波長多重ブロック C_{WDM} の間には分波器AWG2が設けられている。分波器AWG1は、1つの入力ポート P_{inX} と、4個の出力ポート P_{outX1} ～ P_{outX4} とを備えている。分波器AWG2は、1つの入力ポート P_{inY} と、4個の出力ポート P_{outY1} ～ P_{outY4} とを備えている。

40

【0050】

この波長多重回路2では、真理値表(図示せず)に基づき、波長多重ブロック A_{WDM} の入力ポート P_{inA1} ～ P_{inA4} に対して配置されている光源のOn/Offが決定される。こ

50

の例では、入力ポート $P_{inA1} \sim P_{inA4}$ 毎に波長 (1) ~ (16) の光源が配置されており、この波長 (1) ~ (16) の光源の On / Off が真理値表に基づいて決定される。

【0051】

すなわち、図8に示したツリー回路で言うと、ブロック $A_1 \sim A_{16}$ に波長 (1) ~ (16) の光信号がそれぞれ割り振られる。このようにすることで、波長多重ブロック A_{WDM} において、異なる波長が割り振られる合計16個のAブロックを波長多重することによりまとめることが可能となる。

【0052】

入力ポート $P_{inA1} \sim P_{inA4}$ 毎に配置されている波長 (1) ~ (16) の光源の On / Off を決定すると、波長の組合せが個々に定められた4個の波長多重光信号(互いに異なる波長を有する複数の光信号が多重化された波長多重光信号) $P_1 \sim P_4$ が、波長多重ブロック A_{WDM} の入力ポート $P_{inA1} \sim P_{inA4}$ に各個に入力される。

【0053】

波長多重ブロック A_{WDM} の光スイッチ部 SWA は、入力ポート $P_{inA1} \sim P_{inA4}$ に入力された波長多重光信号 $P_1 \sim P_4$ のうちの1つを、制御入力 ($n=2$) の組合せに対応して選択する(一行を選び出す)。この選択された波長多重光信号を P_X とする。光スイッチ部 SWA によって選択された波長多重光信号 P_X は波長多重ブロック A_{WDM} の出力ポート P_{outA} より出力される。

【0054】

波長多重ブロック A_{WDM} の出力ポート P_{outA} より出力された波長多重光信号 P_X は分波器 $AWG1$ の入力ポート P_{inX} に送られる。分波器 $AWG1$ は、入力ポート P_{inX} に入力された波長多重光信号 P_X に含まれる複数の光信号を、その光信号の波長に応じて出力ポート $P_{outx1} \sim P_{outx4}$ に振り分けて出力する。

【0055】

この例において、分波器 $AWG1$ で振り分けられる光信号 $P_{X1} \sim P_{X4}$ は、その光信号に含まれる波長が4つとされる。すなわち、分波器 $AWG1$ は、波長多重光信号 P_X が波長 (1) ~ (16) の光信号で構成されていた場合、波長 (1), (5), (9), (13) ~ 波長 (4), (8), (12), (16) の光信号を光信号 $P_{X1} \sim P_{X4}$ として出力ポート $P_{outx1} \sim P_{outx4}$ にそれぞれ振り分ける(縦列方向に波長順に並べる)。

【0056】

分波器 $AWG1$ は、波長周回性を有しており、一定の波長周期で同一ポートから光を出力する。この機能を用いて、波長多重ブロック A_{WDM} から入力された波長多重光信号 P_X に含まれる複数の光信号を、その光信号の波長に応じて所定の波長間隔で周期的に定まる出力ポートから出力することにより、特定の出力ポートにある波長間隔を持った光信号(波長多重光信号)を出力することができる。この例では、波長多重ブロック A_{WDM} から16個の波長の光信号が入力されるため、4波長周期で同一ポートに戻ってくるように設計すれば良い。

【0057】

分波器 $AWG1$ の出力ポート $P_{outx1} \sim P_{outx4}$ から出力される波長 (1), (5), (9), (13) ~ 波長 (4), (8), (12), (16) の光信号(波長多重光信号) $P_{X1} \sim P_{X4}$ は、波長多重ブロック B_{WDM} の入力ポート $P_{inB1} \sim P_{inB4}$ に各個に入力される。

【0058】

波長多重ブロック B_{WDM} の光スイッチ部 SWB は、入力ポート $P_{inB1} \sim P_{inB4}$ に入力された (1), (5), (9), (13) ~ 波長 (4), (8), (12), (16) の光信号 $P_{X1} \sim P_{X4}$ のうちの1つを、制御入力 ($n=2$) の組合せに対応して選択する(1つの波長多重光信号を選び出す)。この選択された光信号を P_Y とする。光スイッチ部 SWB によって選択された光信号 P_Y は波長多重ブロック B_{WDM} の出力ポ

10

20

30

40

50

ート P_{outB} より出力される。

【 0 0 5 9 】

波長多重ブロック B_{WDM} の出力ポート P_{outB} より出力された光信号 P_Y は分波器 $AWG 2$ の入力ポート P_{inY} に送られる。分波器 $AWG 2$ は、分波器 $AWG 1$ と同じく、波長周期性を有しており、入力ポート P_{inY} に入力された光信号 P_Y に含まれる複数の光信号を、その光信号の波長に応じて出力ポート $P_{outY1} \sim P_{outY4}$ に振り分けて出力する。

【 0 0 6 0 】

この例において、分波器 $AWG 2$ で振り分けられる光信号 $P_{Y1} \sim P_{Y4}$ は、その光信号に含まれる波長が 1 つとされる。すなわち、分波器 $AWG 2$ は、光信号 P_Y が波長 (1) , (5) , (9) , (1 3) の光信号で構成されていた場合、波長 (1) , (5) , (9) , (1 3) の光信号を光信号 P_{Y1} , P_{Y2} , P_{Y3} , P_{Y4} として出力ポート P_{outY1} , P_{outY2} , P_{outY3} , P_{outY4} にそれぞれ振り分ける (縦列方向に波長順に並べる) 。

10

【 0 0 6 1 】

分波器 $AWG 2$ の出力ポート P_{outY1} , P_{outY2} , P_{outY3} , P_{outY4} から出力される波長 (1) , (5) , (9) , (1 3) の光信号 P_{Y1} , P_{Y2} , P_{Y3} , P_{Y4} は、波長多重ブロック C_{WDM} の入力ポート P_{inC1} , P_{inC2} , P_{inC3} , P_{inC4} に各個に入力される。

【 0 0 6 2 】

波長多重ブロック C_{WDM} の光スイッチ部 SWC は、入力ポート P_{inC1} , P_{inC2} , P_{inC3} , P_{inC4} に入力された波長 (1) , (5) , (9) , (1 3) の光信号 P_{Y1} , P_{Y2} , P_{Y3} , P_{Y4} のうちの 1 つを、制御入力 ($n = 2$) の組合せに対応して選択する (1 つの波長の光信号を選び出す) 。この選択された光信号 (P_Z) は出力ポート P_{outC} より出力される。

20

【 0 0 6 3 】

この方法により、演算の種類の設定を自由に変更できるという特徴を損なわずに、光スイッチ (光素子) の数を削減することができ、かつ使用する光の波長数を 1 6 個 ($N = 1 6$) に抑えることができる。

【 0 0 6 4 】

実施の形態 1 と実施の形態 2 をまとめてそれぞれのブロックの役割を考える。図 1 0 は実施の形態 2 をより詳細に説明する図である。波長多重ブロック A_{WDM} では、1 つの入力ポートに入力される波長多重光信号の波長セットは各入力ポート間で一致している。例えば、入力ポート 1 に波長 (1) ~ (1 6) の波長の光信号が入力される場合、ポート 2 以降も波長 (1) ~ (1 6) の光信号が入力される。ただし、真理値表に従って、各波長の光信号が On か Off かという観点では入力ポート毎に異なる。したがって、波長多重ブロック A_{WDM} の役割は波長 (1) ~ (1 6) に束ねられた波長多重光信号のうちどれか一つを選択する役割がある。

30

【 0 0 6 5 】

次に、波長多重ブロック B_{WDM} に注目すると、波長多重ブロック A_{WDM} から来た波長多重光信号は AWG によって 4 波長ごとに束ねられて入力される。この時、入力される波長はすべてのポートで異なる。波長多重ブロック B_{WDM} で行っていることは、各入力から来た光信号のうちどれか 1 つの波長を選択するという役割がある。実際は、4 波長ごとに束ねられているため、波長多重ブロック B_{WDM} からは 4 波長に束ねられた光信号が出力される。

40

【 0 0 6 6 】

最後に波長多重ブロック C_{WDM} に注目すると、異なる波長の光信号が入力されて 1 つの波長を選択するという役割は波長多重ブロック B_{WDM} と同等である。このように、波長多重ブロック B_{WDM} 以降は同じ役割を担っている。

【 0 0 6 7 】

〔 実施の形態 3 〕

50

図10を用いて説明したように、波長多重ブロック B_{WDM} 以降は同じ機能の繰り返しとなるため、図11に示すような構成としても良い。この波長多重回路3では、波長多重ブロック B_{WDM} と波長多重ブロック C_{WDM} の機能をまとめて、波長多重ブロック A_{WDM} から出力された波長多重光信号を各波長ごとに分けて出力するようにしている。このようにしても、演算の種類の設定を自由に変更できるという特徴を損なわずに、光スイッチ（光素子）の数を削減することが可能である。

【0068】

〔実施の形態4〕

図12は、ブロックをA, B, C, Dの4段($m=4$)とし、制御入力数が8($L=8$)である場合に、各ブロックA, B, C, Dへの制御入力を2つずつに分割した例($n=2$)である。実施の形態3に対して、波長多重ブロック D_{WDM} が追加されているが、最終的に波長多重ブロック D_{WDM} から制御入力に応じて選択された1つの波長の光信号が出力される。

10

【0069】

すなわち、この例では、波長多重ブロック A_{WDM} に入力された波長多重光信号 $P_1 \sim P_4$ のうち波長多重光信号 P_1 が制御入力($n=2$)の組合せに対応して選択され、この選択された波長多重光信号 P_1 が波長多重光信号 P_X として分波器AWG1に送られ、分波器AWG1において波長多重光信号 P_X に含まれる複数の光信号がその光信号の波長に応じて $P_{X_1} \sim P_{X_4}$ として振り分けられ、波長多重ブロック B_{WDM} に入力されている。

20

【0070】

この例において、波長多重光信号 P_X (P_1)は、波長ラベル「1」～「64」の光信号を含んでおり、この複数の光信号がその光信号の波長に応じて $P_{X_1} \sim P_{X_4}$ として振り分けられ、波長多重ブロック B_{WDM} に入力される。この場合、分波器AWG1は、周回性を利用して1波長単位で4波長ごとに同一ポートに戻る。

【0071】

そして、波長多重ブロック B_{WDM} に入力された光信号（波長多重光信号） $P_{X_1} \sim P_{X_4}$ のうち波長多重光信号 P_{X_2} が制御入力($n=2$)の組合せに対応して選択され、この選択された波長多重光信号 P_{X_2} が波長多重光信号 P_Y として分波器AWG2に送られ、分波器AWG2において波長多重光信号 P_Y に含まれる複数の光信号がその光信号の波長に応じて $P_{Y_1} \sim P_{Y_4}$ として振り分けられ、波長多重ブロック C_{WDM} に入力されている。

30

【0072】

この例において、波長多重光信号 P_Y (P_{X_2})は、波長ラベル「2」, 「6」, 「10」, 「14」, 「18」, 「22」, 「26」, 「30」, 「34」, 「38」, 「42」, 「46」, 「50」, 「54」, 「58」, 「62」の光信号を含んでおり、この複数の光信号がその光信号の波長に応じて $P_{Y_1} \sim P_{Y_4}$ として振り分けられ、波長多重ブロック C_{WDM} に入力される。この場合、分波器AWG2は、周回性を利用して4波長単位で16波長ごとに同一ポートに戻る。

【0073】

そして、波長多重ブロック C_{WDM} に入力された光信号 $P_{Y_1} \sim P_{Y_4}$ （波長多重光信号）のうち P_{Y_4} が制御入力($n=2$)の組合せに対応して選択され、この選択された波長多重光信号 P_{Y_4} が波長多重光信号 P_Z として分波器AWG3に送られ、分波器AWG3において波長多重光信号 P_Z に含まれる複数の光信号がその光信号の波長に応じて $P_{Z_1} \sim P_{Z_4}$ として波長多重ブロック D_{WDM} に入力されている。

40

【0074】

この例において、波長多重光信号 P_Z (P_{Y_4})は、波長ラベル「14」, 「30」, 「46」, 「62」の光信号を含んでおり、この複数の光信号がその光信号の波長に応じて $P_{Z_1} \sim P_{Z_4}$ として振り分けられ、波長多重ブロック D_{WDM} に入力される。この場合、分波器AWG3は、周回性を利用して16波長単位で64波長ごとに同一ポートに戻る。これにより、波長多重ブロック D_{WDM} に入力される波長多重光信号 P_{Z_1} は波長ラベル「14」の光信号のみを含み、波長多重光信号 P_{Z_2} は波長ラベル「30」の光信号のみを含

50

み、波長多重光信号 PZ_3 は波長ラベル「46」の光信号のみを含み、波長多重光信号 PZ_4 は波長ラベル「62」の光信号のみを含むものとなる。

【0075】

そして、波長多重ブロック D_{WDM} に入力された光信号 $PZ_1 \sim PZ_4$ のうち PZ_3 が制御入力 ($n = 2$) の組合せに対応して選択され、すなわち波長ラベル「46」の光信号のみを含む光信号 PZ_3 が選択され、この選択された光信号 PZ_3 が最終的に選択された光信号 PO として出力されている。

【0076】

〔AWGなどの分波器に求められる特性〕

実施の形態1, 2, 4からAWGなどの分波器に求められる特性は次のように一般化できる。 i 番目と $i + 1$ 番目のブロックを接続する i 段目のAWGの特性は、 $q^{(i-1)}$ 波長単位(1周期での波長数)で q^i 波長ごと(周回数波長数)に同一ポートに戻るよう設計する(図13参照)。

10

【0077】

〔実施の形態5〕

これまでの例は、各波長多重ブロックへの制御入力数は均等条件で説明したが、必ずしも均等でなくとも良い。図14を例にすると、波長多重ブロック A_{WDM} への制御入力数 $n_a = 3$ 、波長多重ブロック B_{WDM} への制御入力数 $n_b = 2$ とした場合、 $q_a = 2^{n_a} = 8$ 、 $q_b = 2^{n_b} = 4$ のようにすることができる。ただし、 $L = n_a + n_b$ 、としておかないと、無駄が発生する。

20

【0078】

〔実施の形態6〕

上述した実施の形態では、各波長多重ブロック間で波長の組み替えを行う分波器をAWGを例として説明したが、空間に光を出して回折格子とレンズを組み合わせて行っても良い(図15参照)。図15において、10はコリメータレンズ、11は回折格子、12はレンズ、13は固定ミラー等の配線替えを行う手段である。

【0079】

回折格子とレンズを組み合わせる場合、通常回折格子では波長周回性の周期が長くなるので、VIPA(Virtually Imaged Phased Array)などを用いると周回性を設計しやすくなるので良い。また、合波は最初の回折格子に戻しても良いし、個別に用意しても良い。

30

【0080】

また、導波路で実現する別の例としてリング共振器を用いても良い。図16に示すように、特定の波長に合わせた共振器を複数個容易することにより実現できる。複数波長に対応させる場合は図17のようによれば良い。

【0081】

〔実施の形態の拡張〕

以上、実施の形態を参照して本発明を説明したが、本発明は上記の実施の形態に限定されるものではない。本発明の構成や詳細には、本発明の技術思想の範囲内で当業者が理解し得る様々な変更をすることができる。

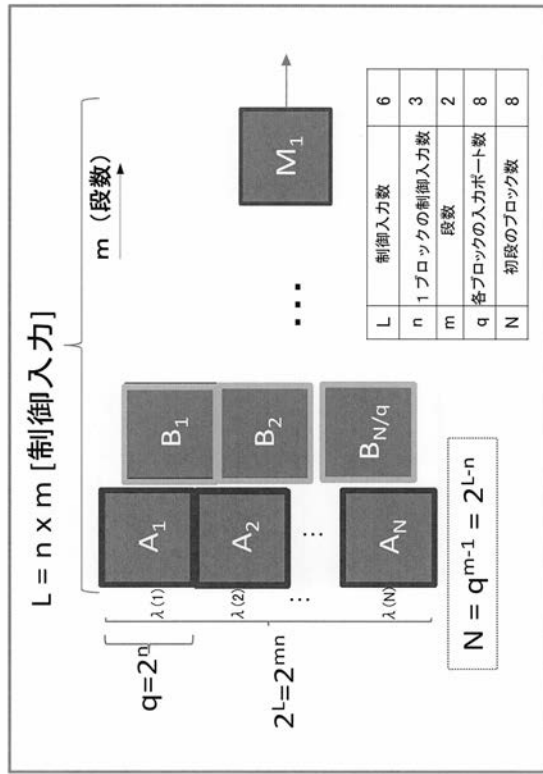
40

【符号の説明】

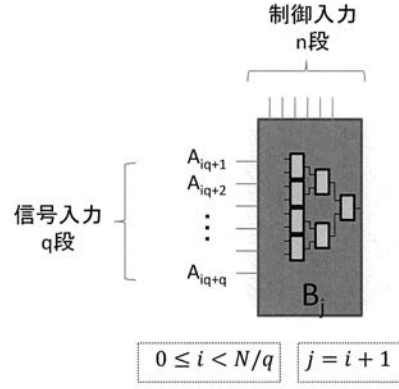
【0082】

1 ~ 3 ... 波長多重回路、 $A_{WDM} \sim D_{WDM}$... 波長多重ブロック、 $P_{inA1} \sim P_{inA8}$ 、 $P_{inB1} \sim P_{inB8}$ 、 $P_{inC1} \sim P_{inC4}$... 入力ポート、 P_{outA} 、 P_{outB} 、 P_{outC} ... 出力ポート、SWA、SWB、SWC ... 光スイッチ部、AWG1 ~ AWG3 ... 分波器、 P_{inX} 、 P_{inY} ... 入力ポート、 $P_{outX1} \sim P_{outX8}$ 、 $P_{outY1} \sim P_{outY4}$... 出力ポート、101(101B) ... 光パスポート、SW1、SW2 ... 光スイッチ(光素子)、102 ... 光源、103 ... 光回路、LUT ... 真理値表。

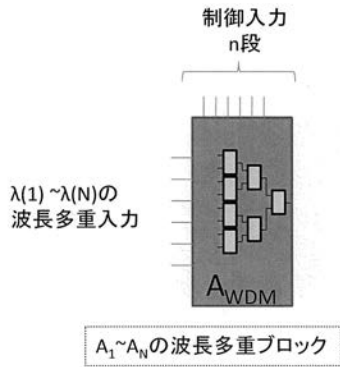
【 図 1 】



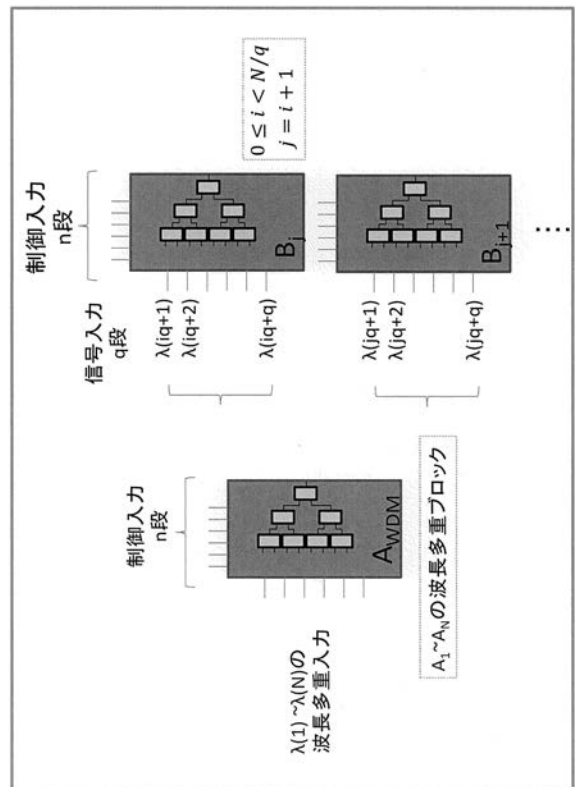
【 図 2 】



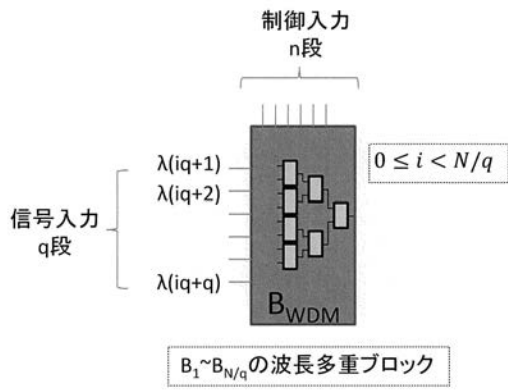
【 図 3 】



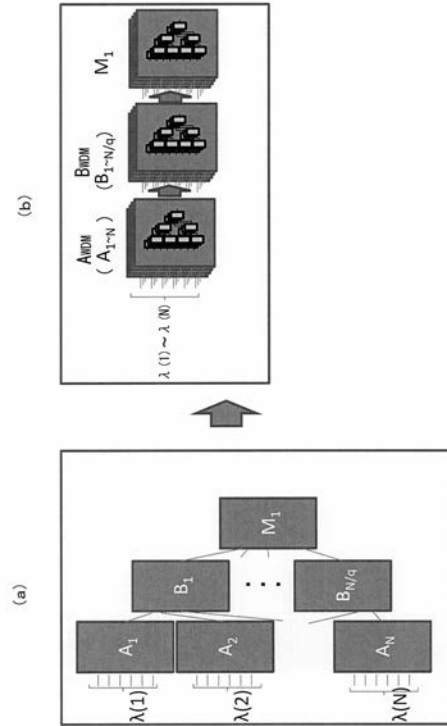
【 図 4 】



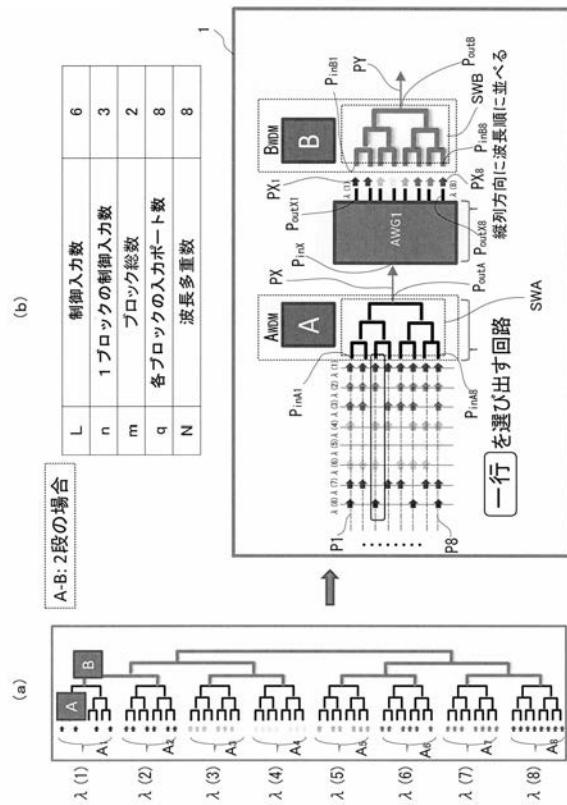
【 図 5 】



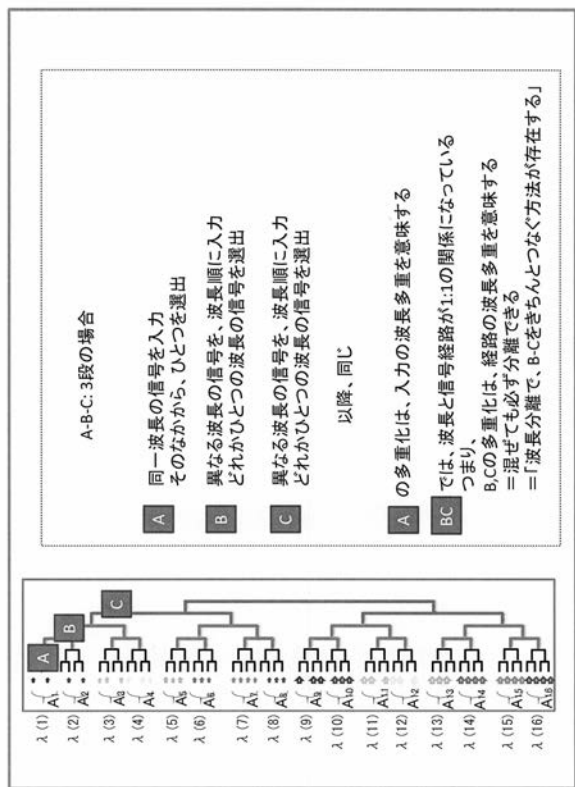
【 図 6 】



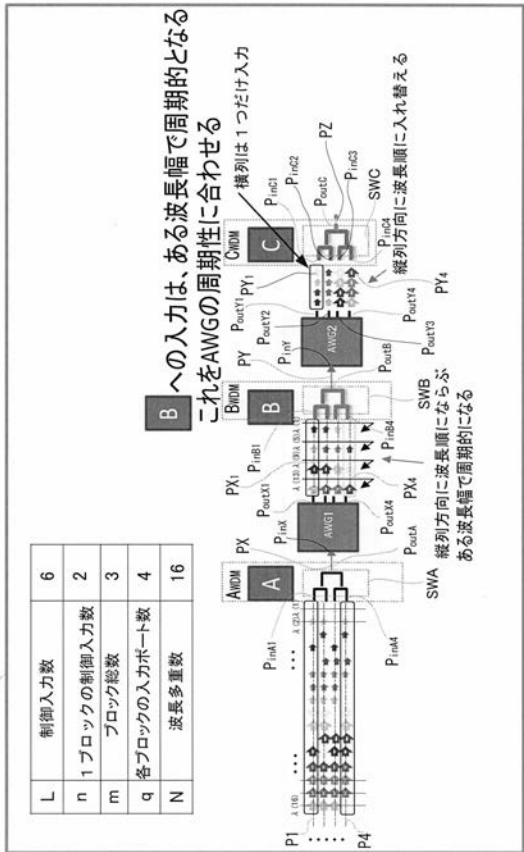
【 図 7 】



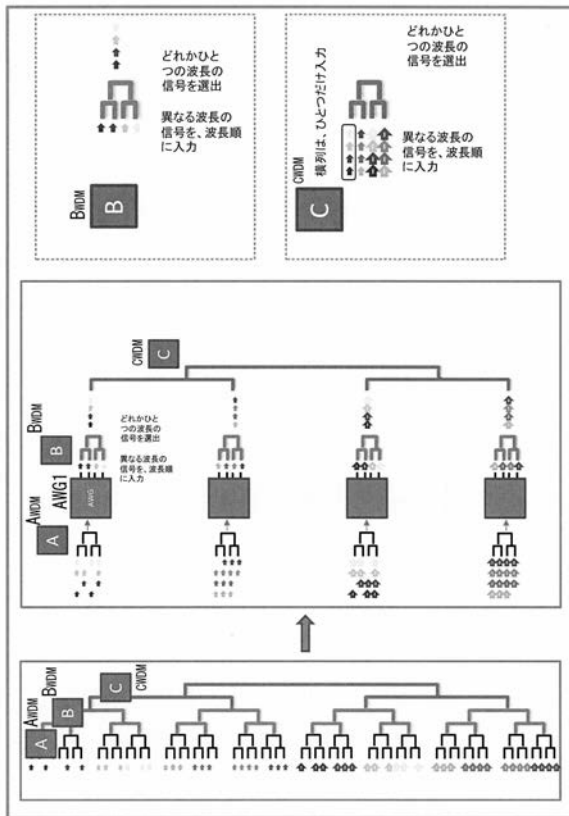
【 図 8 】



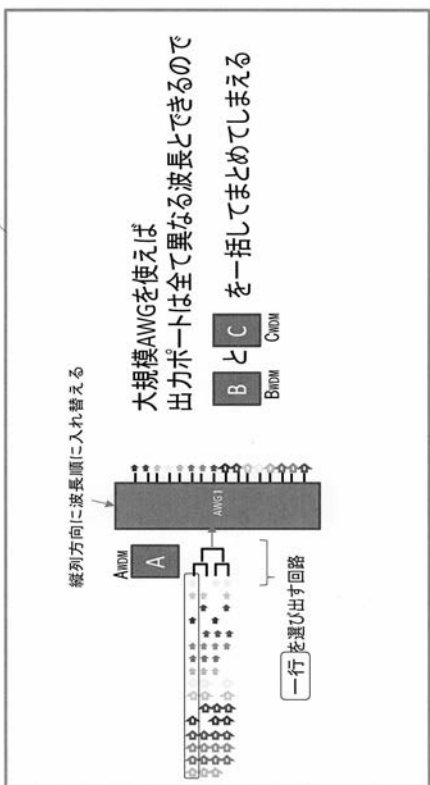
【図 9】



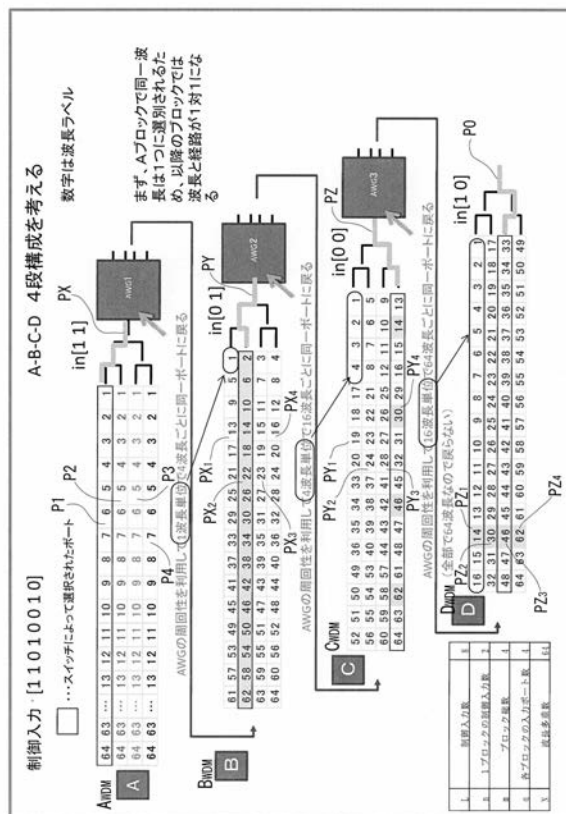
【図 10】



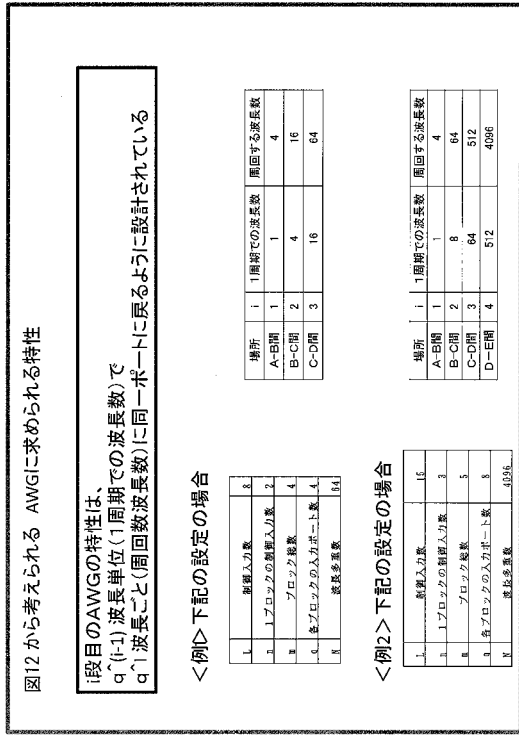
【図 11】



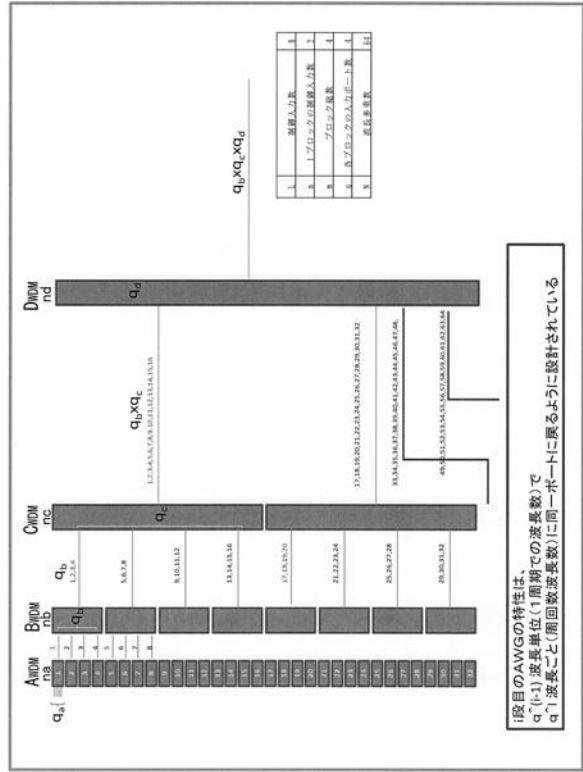
【図 12】



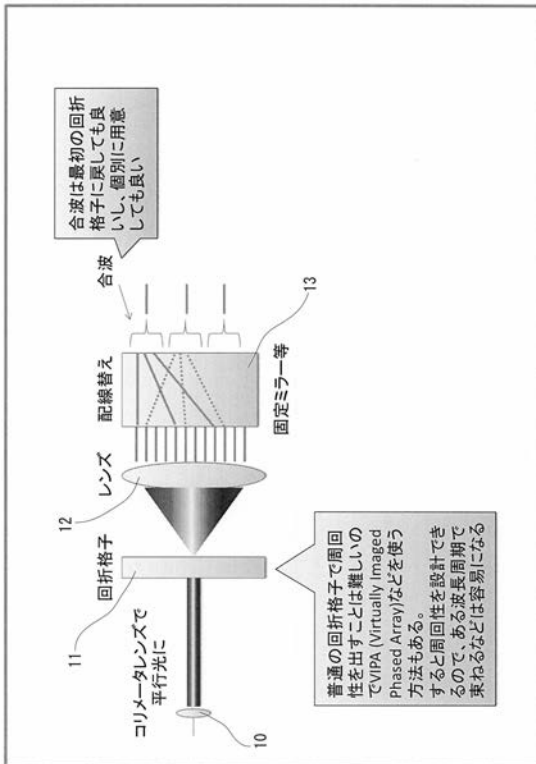
【 図 1 3 】



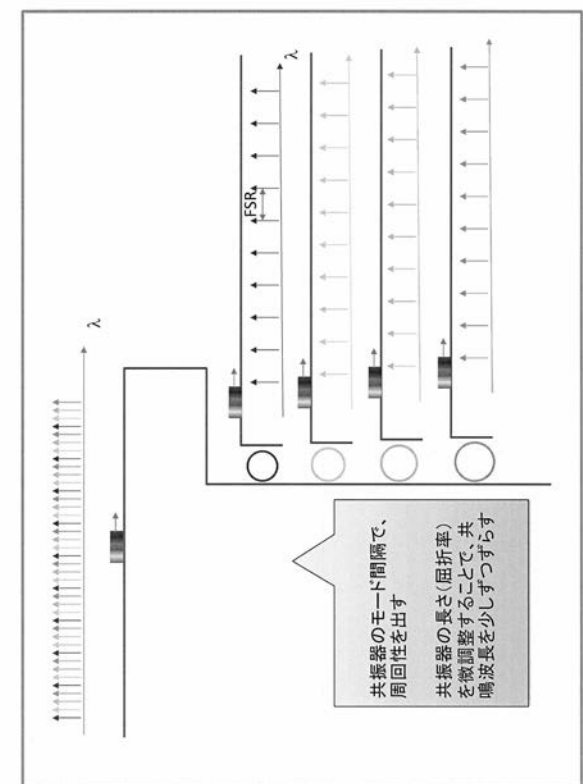
【 図 1 4 】



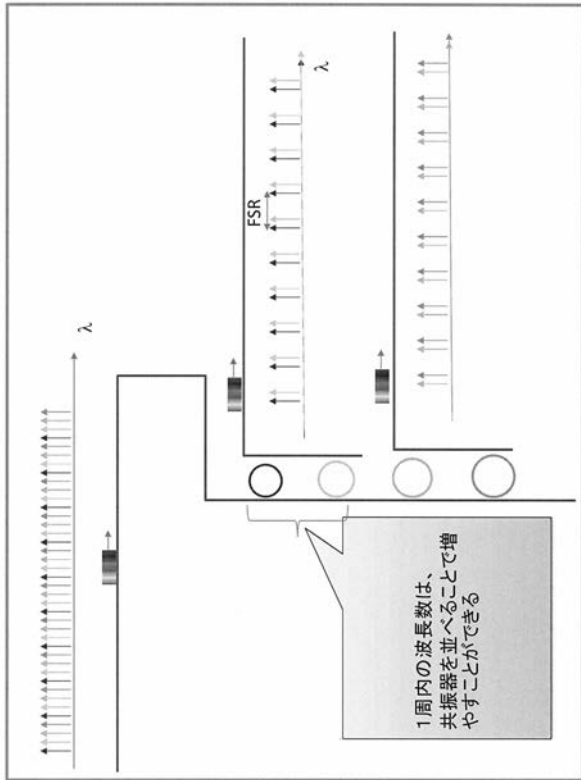
【 図 1 5 】



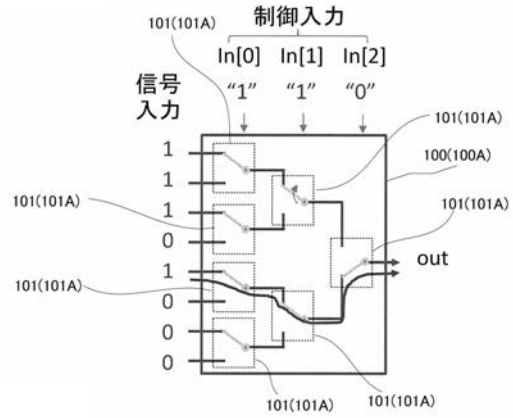
【 図 1 6 】



【図 17】



【図 18】



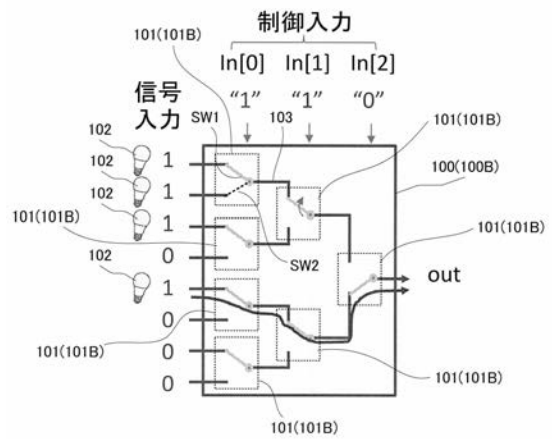
【図 19】

n = 3 桁の入力

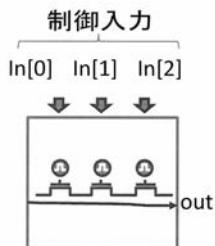
In[0]	In[1]	In[2]	出力 out
1	1	1	1
0	1	1	1
1	0	1	1
0	0	1	0
1	1	0	1
0	1	0	0
1	0	0	0
0	0	0	0

LUT

【図 21】



【図 20】



フロントページの続き

- (72)発明者 納富 雅也
東京都千代田区大手町一丁目5番1号 日本電信電話株式会社内
- (72)発明者 野崎 謙悟
東京都千代田区大手町一丁目5番1号 日本電信電話株式会社内
- (72)発明者 倉持 栄一
東京都千代田区大手町一丁目5番1号 日本電信電話株式会社内
- (72)発明者 石原 亨
京都府京都市左京区吉田本町3番地1 国立大学法人京都大学内
- Fターム(参考) 5K102 AA15 AB15 AD01 NA01 PD11 PH45 PH47 PH48