

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-201090

(P2019-201090A)

(43) 公開日 令和1年11月21日(2019.11.21)

(51) Int.Cl.			F I			テーマコード (参考)		
H01L	21/02	(2006.01)	H01L	21/02	B	4G077		
C30B	29/06	(2006.01)	C30B	29/06	Z			
C30B	29/04	(2006.01)	C30B	29/04	Z			
C30B	33/06	(2006.01)	C30B	33/06				

審査請求 未請求 請求項の数 9 O L (全 13 頁)

(21) 出願番号 特願2018-94186 (P2018-94186)
 (22) 出願日 平成30年5月16日 (2018.5.16)

(71) 出願人 519135633
 公立大学法人大阪
 大阪府大阪市阿倍野区旭町一丁目2番7-601号
 (71) 出願人 504209655
 国立大学法人佐賀大学
 佐賀県佐賀市本庄町1番地
 (74) 代理人 100124039
 弁理士 立花 顕治
 (74) 代理人 100179213
 弁理士 山下 未知子
 (74) 代理人 100170542
 弁理士 榊田 剛

最終頁に続く

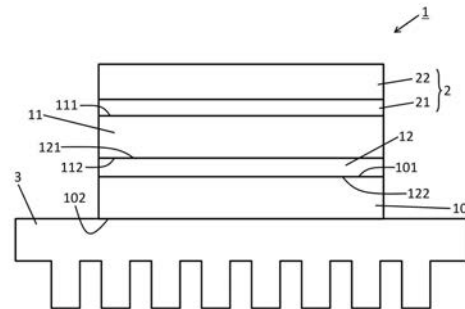
(54) 【発明の名称】 半導体デバイスの製造方法及び半導体デバイス

(57) 【要約】

【課題】放熱性能を適切に向上させた半導体デバイス及びその製造方法を提供する。

【解決手段】本発明の一側面に係る半導体デバイスの製造方法は、互いに対向する第1面及び第2面を有するシリコン基板を用意するステップと、互いに対向する第1面及び第2面を有するダイヤモンド基板を用意するステップと、前記シリコン基板の第2面及び前記ダイヤモンド基板の第1面を表面活性化接合法により接合するステップと、を備える。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

互いに対向する第 1 面及び第 2 面を有するシリコン基板を用意するステップと、
互いに対向する第 1 面及び第 2 面を有するダイヤモンド基板を用意するステップと、
前記シリコン基板の第 2 面及び前記ダイヤモンド基板の第 1 面を表面活性化接合法により接合するステップと、
を備える、
半導体デバイスの製造方法。

【請求項 2】

表面活性化接合法により、前記ダイヤモンド基板の第 2 面にヒートシンクを接合するステップを更に備える、
請求項 1 に記載の半導体デバイスの製造方法。

10

【請求項 3】

前記ヒートシンクは、アルミニウム又は銅により形成されている、
請求項 2 に記載の半導体デバイスの製造方法。

【請求項 4】

前記シリコン基板の第 2 面及び前記ダイヤモンド基板の第 1 面を接合した後、前記シリコン基板の第 1 面側に半導体素子を形成するステップを更に備える、
請求項 1 から 3 のいずれか 1 項に記載の半導体デバイスの製造方法。

【請求項 5】

前記シリコン基板の第 2 面及び前記ダイヤモンド基板の第 1 面を接合した後、前記シリコン基板及び前記ダイヤモンド基板を熱処理するステップを更に備える、
請求項 1 から 4 のいずれか 1 項に記載の半導体デバイスの製造方法。

20

【請求項 6】

前記ダイヤモンド基板は、単結晶ダイヤモンドにより形成されている、
請求項 1 から 5 のいずれか 1 項に記載の半導体デバイスの製造方法。

【請求項 7】

互いに対向する第 1 面及び第 2 面を有するダイヤモンド基板と、
互いに対向する第 1 面及び第 2 面を有する炭化ケイ素層であって、当該炭化ケイ素層の第 2 面が前記ダイヤモンド基板の第 1 面に直接的に接合した炭化ケイ素層と、
互いに対向する第 1 面及び第 2 面を有するシリコン基板であって、当該シリコン基板の第 2 面が前記炭化ケイ素層の第 1 面に直接的に接合したシリコン基板と、
前記シリコン基板の第 1 面側に形成された半導体素子と、
を備える、
半導体デバイス。

30

【請求項 8】

前記ダイヤモンド基板の第 2 面に直接的に接合したヒートシンクを更に備える、
請求項 7 に記載の半導体デバイス。

【請求項 9】

前記ダイヤモンド基板は、単結晶ダイヤモンドにより形成されている、
請求項 7 又は 8 に記載の半導体デバイス。

40

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体デバイスの製造方法及び半導体デバイスに関する。

【背景技術】**【0002】**

非特許文献 1 には、半導体素子を含む集積回路パッケージと窒化アルミニウム (AlN) を基材としたアルミニウム基板とをばんだを用いて接合し、アルミニウム基板とヒートシンクとをロウ付けによって直接接合することで構成されたモジュール構造が提案されて

50

いる。また、非特許文献2には、パワー素子の炭化ケイ素基板と単結晶ダイヤモンドとを薄い金属膜からなる中間層により接合し、単結晶ダイヤモンドとヒートシンクとをロウ付けによって接合することで構成されたモジュール構造が提案されている。

【先行技術文献】

【非特許文献】

【0003】

【非特許文献1】“自動車用LEDヘッドライト向けヒートシンク一体型基板モジュールを開発”、[online]、平成29年11月14日、[平成30年4月25日検索]、インターネット URL：<https://www.mmc.co.jp/corporate/ja/news/press/2017/17-1114.html>

【非特許文献2】“世界初、単結晶ダイヤモンドと炭化シリコンを常温で接合する技術を開発”、[online]、平成29年12月7日、[平成30年4月25日検索]、インターネット URL：<http://pr.fujitsu.com/jp/news/2017/12/7.html>

【発明の概要】

【発明が解決しようとする課題】

【0004】

ダイヤモンドの熱伝導率は比較的に高いため、半導体素子にダイヤモンドを接合することで、半導体デバイスの放熱性能を向上させることができる。しかしながら、本件発明者らは、上記のような半導体デバイスのモジュール構造には、次のような問題点があることを見出した。すなわち、従来のモジュール構造では、半導体素子とダイヤモンドとの間、及びダイヤモンドとヒートシンクとの間にそれぞれ、はんだ、ロウ、金属膜等により形成された中間層が設けられる。これらの材料は、ダイヤモンドに比べて非常に低い熱伝導率を有しているため、それぞれの間に設けられた中間層は熱障壁になり得る。そのため、この中間層が熱拡散の妨げとなり、半導体デバイスの放熱性能を適切に向上させることができない可能性があるという問題点があることを本件発明者らは見出した。

【0005】

本発明は、一側面では、このような実情を鑑みてなされたものであり、その目的は、放熱性能を適切に向上させた半導体デバイス及びその製造方法を提供することである。

【課題を解決するための手段】

【0006】

本発明は、上述した課題を解決するために、以下の構成を採用する。

【0007】

すなわち、本発明の一側面に係る半導体デバイスの製造方法は、互いに対向する第1面及び第2面を有するシリコン基板を用意するステップと、互いに対向する第1面及び第2面を有するダイヤモンド基板を用意するステップと、前記シリコン基板の第2面及び前記ダイヤモンド基板の第1面を表面活性化接合法により接合するステップと、を備える。

【0008】

上記製造方法では、表面活性化接合法によって、シリコン基板の第2面とダイヤモンド基板の第1面とが直接的に接合される。このシリコン基板の第1面側には半導体素子が形成されてよい。よって、上記製造方法によれば、熱障壁になり得る中間層を設けることなく、半導体素子とダイヤモンド基板とを接合することができる。そのため、放熱性能を適切に向上させた半導体デバイスを得ることができる。

【0009】

なお、シリコン基板は、シリコンにより形成された基板である。この基板のシリコンには、チョクラルスキー法(Czochralski法)、フローティングゾーン法(Floating Zone法)等により作製されたシリコン等が用いられてよい。ダイヤモンド基板は、ダイヤモンドにより形成された基板である。この基板のダイヤモンドには、単結晶ダイヤモンド、多結晶ダイヤモンド等が用いられてよい。単結晶ダイヤモンドは、高温高圧合成法及びマイクロ波プラズマ化学気相法により作製されてよい。また、多結晶ダイヤモンドは、熱フィラメント、マイクロ波プラズマ、プラズマ化学気相法等により成長させてよい。また、表面活

10

20

30

40

50

性化接合法は、接合する2つの対象物それぞれの表面に、ビーム（例えば、アルゴンビーム）又はプラズマを照射して、各表面を洗浄化及び活性化した後、圧力を付与して表面同士を接合する接合方法である。

【0010】

上記一側面に係る半導体デバイスの製造方法は、表面活性化接合法により、前記ダイヤモンド基板の第2面にヒートシンクを接合するステップを更に備えてもよい。当該製造方法では、表面活性化接合法により、ダイヤモンド基板の第2面にヒートシンクが直接的に接合される。したがって、当該製造方法によれば、熱障壁になり得る中間層を設けることなく、ダイヤモンド基板とヒートシンクとを接合することができるため、放熱性能を更に適切に向上させた半導体デバイスを得ることができる。

10

【0011】

上記一側面に係る半導体デバイスの製造方法において、前記ヒートシンクは、アルミニウム又は銅により形成されてよい。当該製造方法によれば、放熱性能を更に適切に向上させた半導体デバイスを得ることができる。

【0012】

上記一側面に係る半導体デバイスの製造方法は、前記シリコン基板の第2面及び前記ダイヤモンド基板の第1面を接合した後、前記シリコン基板の第1面側に半導体素子を形成するステップを更に備えてもよい。当該製造方法によれば、放熱性能を適切に向上させた半導体デバイスを得ることができる。

20

【0013】

上記一側面に係る半導体デバイスの製造方法は、前記シリコン基板の第2面及び前記ダイヤモンド基板の第1面を接合した後、前記シリコン基板及び前記ダイヤモンド基板を熱処理するステップを更に備えてもよい。後述するとおり、表面活性化接合法により、シリコン基板とダイヤモンド基板とを接合した後、両基板を含む構造体を熱処理すると、両基板の接合界面に炭化ケイ素層が形成される。この炭化ケイ素層によって、比較的に温度の高い雰囲気中でも、シリコン基板とダイヤモンド基板との間にクラックを発生させることなく、両基板の接合を維持することができる。そのため、当該製造方法によれば、熱耐久性に優れた半導体デバイスを得ることができる。

【0014】

上記一側面に係る半導体デバイスの製造方法において、前記ダイヤモンド基板は、単結晶ダイヤモンドにより形成されていてもよい。当該製造方法によれば、放熱性能を適切に向上させた半導体デバイスを得ることができる。

30

【0015】

本発明の一側面に係る半導体デバイスは、互いに対向する第1面及び第2面を有するダイヤモンド基板と、互いに対向する第1面及び第2面を有する炭化ケイ素層であって、当該炭化ケイ素層の第2面が前記ダイヤモンド基板の第1面に直接的に接合した炭化ケイ素層と、互いに対向する第1面及び第2面を有するシリコン基板であって、当該シリコン基板の第2面が前記炭化ケイ素層の第1面に直接的に接合したシリコン基板と、前記シリコン基板の第1面側に形成された半導体素子と、を備える。当該構成によれば、熱障壁となり得る中間層を設けることなく、炭化ケイ素層とダイヤモンド基板とを直接的に接合しているため、放熱性能を適切に向上させた半導体デバイスを提供することができる。

40

【0016】

上記一側面に係る半導体デバイスは、前記ダイヤモンド基板の第2面に直接的に接合したヒートシンクを更に備えてもよい。当該構成によれば、熱障壁となり得る中間層を設けることなく、ダイヤモンド基板とヒートシンクとを直接的に接合しているため、放熱性能を更に適切に向上させた半導体デバイスを提供することができる。

【0017】

上記一側面に係る半導体デバイスにおいて、前記ダイヤモンド基板は、単結晶ダイヤモンドにより形成されていてもよい。当該構成によれば、放熱性能を適切に向上させた半導体デバイスを提供することができる。

50

【発明の効果】

【0018】

本発明によれば、放熱性能を適切に向上させた半導体デバイス及びその製造方法を提供することができる。

【図面の簡単な説明】

【0019】

【図1】図1は、実施の形態に係る半導体デバイスの構成を模式的に例示する。

【図2】図2は、実施の形態に係る半導体デバイスの製造方法を示すフローチャートである。

【図3】図3は、実施の形態に係る半導体デバイスの製造過程の一状態を模式的に例示する。

【図4】図4は、実施の形態に係る半導体デバイスの製造過程の一状態を模式的に例示する。

【図5】図5は、実施の形態に係る半導体デバイスの製造過程の一状態を模式的に例示する。

【図6】図6は、実施の形態に係る半導体デバイスの製造過程の一状態を模式的に例示する。

【図7】図7は、表面活性化接合法によりシリコン基板とダイヤモンド基板とを接合することで得られた構造体を熱処理する前に、当該構造体の接合界面の断面を観察することで得られたTEM (Transmission Electron Microscope) 像を示す。

【図8】図8は、表面活性化接合法によりダイヤモンド基板とヒートシンクとを接合することで得られた構造体の接合界面の断面を観察することにより得られたTEM像を示す。

【図9】図9は、表面活性化接合法によりシリコン基板とダイヤモンド基板とを接合することで得られた構造体を熱処理した後、当該構造体の接合界面の断面を観察することで得られたTEM像を示す。

【図10A】図10Aは、表面活性化接合法によりシリコン基板とダイヤモンド基板とを接合することで得られた構造体を熱処理した後、当該構造体の接合界面に形成された層をXPS (X-ray Photoelectron Spectroscopy: X線光電子分光分析) により観察した結果を示す。

【図10B】図10Bは、表面活性化接合法によりシリコン基板とダイヤモンド基板とを接合することで得られた構造体を熱処理した後、当該構造体の接合界面に形成された層をXPS (X-ray Photoelectron Spectroscopy: X線光電子分光分析) により観察した結果を示す。

【発明を実施するための形態】

【0020】

以下、本発明の一側面に係る実施の形態（以下、「本実施形態」とも表記する）を、図面に基づいて説明する。ただし、以下で説明する本実施形態は、あらゆる点において本発明の例示に過ぎない。本発明の範囲を逸脱することなく種々の改良や変形を行うことができることは言うまでもない。つまり、本発明の実施にあたって、実施形態に応じた具体的構成が適宜採用されてもよい。なお、以下の説明では、説明の便宜のため、図面内の向きを基準として説明を行う。

【0021】

§1 構成例

図1を用いて、本実施形態に係る半導体デバイス1の構成の一例を説明する。図1は、本実施形態に係る半導体デバイス1の構成の一例を模式的に例示する。本実施形態に係る半導体デバイス1は、下側から順に、ヒートシンク3、ダイヤモンド基板10、炭化ケイ素層12、シリコン基板11、及び半導体素子2を備えている。

【0022】

ダイヤモンド基板10は、ダイヤモンドにより形成された基板であり、互いに対向する第1面101及び第2面102を有する。このダイヤモンド基板10の材料には、単結晶

10

20

30

40

50

ダイヤモンド、多結晶ダイヤモンド等が用いられてよい。単結晶ダイヤモンドは、高温高圧合成法及びマイクロ波プラズマ化学気相法により作製されてよい。また、多結晶ダイヤモンドは、熱フィラメント、マイクロ波プラズマ、プラズマ化学気相法等により作製されてよい。単結晶ダイヤモンドは固体物質中最も高い熱伝導率を有しているため、放熱性能を高める観点からは、ダイヤモンド基板 10 は、単結晶ダイヤモンドにより形成されているのが好ましい。ダイヤモンド基板 10 の寸法及び形状は、特に限定されなくてもよく、実施の形態に応じて適宜決定されてよい。

【0023】

炭化ケイ素 (SiC) 層 12 は、炭化ケイ素により形成されており、互いに対向する第 1 面 121 及び第 2 面 122 を有している。この炭化ケイ素層 12 の第 2 面 122 がダイヤモンド基板 10 の第 1 面 101 に直接的に接合している。炭化ケイ素層 12 の寸法及び形状は、特に限定されなくてもよく、実施の形態に応じて適宜決定されてよい。

10

【0024】

シリコン (Si) 基板 11 は、シリコンにより形成された基板であり、互いに対向する第 1 面 111 及び第 2 面 112 を有している。このシリコン基板 11 の材料には、チョクラルスキー法、フローティングゾーン法等により作製されたシリコン等が用いられてよい。シリコン基板 11 の第 2 面 112 が炭化ケイ素層 12 の第 1 面 121 に直接的に接合している。シリコン基板 11 の寸法及び形状は、特に限定されなくてもよく、実施の形態に応じて適宜決定されてよい。

20

【0025】

半導体素子 2 は、シリコン基板 11 の第 1 面 111 側に形成されている。この半導体素子 2 の構成、寸法、及び形状は、特に限定されなくてもよく、実施の形態に応じて適宜決定されてよい。本実施形態では、半導体素子 2 は、シリコン基板 11 の第 1 面 111 上に積層されており、下側から順に、窒化アルミニウム (AlN) 層 21、及び窒化ガリウム (GaN) 層 22 を備えている。

【0026】

ヒートシンク 3 は、ダイヤモンド基板 10 の第 2 面 102 に直接的に接合している。ヒートシンク 3 の寸法、形状、及び材料は、放熱又は吸熱が可能であれば、実施の形態に応じて適宜決定されてよい。ヒートシンク 3 は、アルミニウム又は銅により形成されてよい。

30

【0027】

§ 2 製造方法

次に、図 2 ~ 図 6 を用いて、本実施形態に係る半導体デバイス 1 の製造方法を説明する。図 2 は、本実施形態に係る半導体デバイス 1 の製造方法を示すフローチャートである。図 3 ~ 図 6 は、本実施形態に係る半導体デバイス 1 の製造過程の一状態を模式的に例示する。

【0028】

なお、以下で説明する製造方法は、本発明の「半導体デバイスの製造方法」の一例である。ただし、以下で説明する方法は一例に過ぎず、各ステップは可能な限り変更されてもよい。また、以下で説明する方法について、実施の形態に応じて、適宜、ステップの省略、置換、及び追加が行われてもよい。

40

【0029】

(ステップ S101 及び S102)

まず、ステップ S101 では、第 1 面 111 及び第 2 面 112 を有するシリコン基板 11 を用意する。また、ステップ S102 では、第 1 面 101 及び第 2 面 102 を有するダイヤモンド基板 10 を用意する。ステップ S101 及び S102 の順序は、このような例に限定されなくてもよく、入れ替わってもよい。また、ステップ S101 及び S102 は同時に実施されてもよい。ダイヤモンド基板 10 及びシリコン基板 11 の用意が完了すると、次のステップ S103 に作業を進める。

【0030】

50

(ステップS103)

図3に示されるとおり、ステップS103では、シリコン基板11の第2面112とダイヤモンド基板10の第1面101とを表面活性化接合法により接合する。表面活性化接合法は、接合する2つの対象物それぞれの表面に、ビーム(例えば、アルゴンビーム)又はプラズマを照射して、各表面を洗浄化及び活性化した後、圧力を付与して表面同士を接合する接合方法である。この表面活性化接合法には、公知の接合装置が用いられてよい。

【0031】

例えば、真空雰囲気中において、ダイヤモンド基板10の第1面101及びシリコン基板11の第2面112それぞれにアルゴン(Ar)中性ビームを照射する。その後、室温~200の雰囲気中において、 1.0×10^2 MPa ~ 2.0×10^3 MPaの圧力でそれぞれを接合するように加圧する。これにより、シリコン基板11の第2面112とダイヤモンド基板10の第1面101とを接合することができる。このダイヤモンド基板10とシリコン基板11とを表面活性化接合法により接合することができるという知見は、後述する実施例から得ることができた。

10

【0032】

この接合の過程において、図4に示されるとおり、ビームの照射により、ダイヤモンド基板10の第1面101側の一領域には、アモルファスダイヤモンド層105が形成される。同様に、シリコン基板11の第2面112側の一領域には、アモルファスシリコン層115が形成される。熱処理が行われる前の段階では、このアモルファスダイヤモンド層105及びアモルファスシリコン層115を介して、ダイヤモンド基板10及びシリコン基板11は接合した状態になる。表面活性化接合法による接合が完了すると、次のステップS104に作業を進める。

20

【0033】

(ステップS104)

シリコン基板11の第2面112及びダイヤモンド基板10の第1面101を接合した後、ステップS104では、シリコン基板11及びダイヤモンド基板10を熱処理する。熱処理には、公知の装置が用いられてよい。例えば、窒素雰囲気中において、互いに接合したシリコン基板11及びダイヤモンド基板10を3分~120分の間に400~1000で熱処理を行ってよい。

【0034】

図5に示されるとおり、熱処理を行うと、アモルファスダイヤモンド層105及びアモルファスシリコン層115は、再結晶化により炭化ケイ素層12に変化する。このアモルファスダイヤモンド層105及びアモルファスシリコン層115が熱処理により炭化ケイ素層12に変化するとの知見は、後述する実施例から得ることができた。これにより、ダイヤモンド基板10、炭化ケイ素層12、及びシリコン基板11が順に積層した構造体であって、ダイヤモンド基板10の第1面101と炭化ケイ素層12の第2面122とが接合し、炭化ケイ素層12の第1面121とシリコン基板11の第2面112とが接合した構造体を得ることができる。熱処理が完了すると、次のステップS105に作業を進める。

30

【0035】

なお、再結晶化による炭化ケイ素層12の形成は、ダイヤモンド基板10及びシリコン基板11に熱が加えられることで進行する。そのため、熱処理を実施しなくても、ダイヤモンド基板10及びシリコン基板11が比較的の高温の雰囲気中に配置された段階で、再結晶化による炭化ケイ素層12の形成は進行する。よって、このステップS104は、省略されてもよい。

40

【0036】

(ステップS105)

図6に示されるとおり、シリコン基板11の第2面112及びダイヤモンド基板10の第1面101を接合した後、ステップS105では、シリコン基板11の第1面111側に半導体素子2を形成する。半導体素子2の形成には、結晶成長、エッチング等の公知の

50

半導体製造プロセスが適用されてよい。また、この半導体製造プロセスには、公知の製造装置が用いられてよい。

【0037】

例えば、結晶成長により、シリコン基板11の第1面111上に、窒化アルミニウム(A1N)層21、及び窒化ガリウム(GaN)層22を順に形成する。これにより、窒化アルミニウム層21及び窒化ガリウム層22により構成された半導体素子2を、シリコン基板11の第1面111側に形成することができる。半導体素子2を形成すると、次のステップS106に処理を進める。

【0038】

なお、半導体素子2を形成するタイミングは、このような例に限定されなくてもよく、実施の形態に応じて適宜決定されてよい。例えば、ステップS103によりシリコン基板11とダイヤモンド基板10とを接合する前に、半導体素子2が形成されてもよい。この場合、ステップS101では、第1面111側に半導体素子2が形成されたシリコン基板11が用意されてもよい。つまり、ステップS105は、ステップS101の前に実行されてよい。また、ステップS101により用意したシリコン基板11に半導体素子2を形成した後に、ステップS103によりシリコン基板11とダイヤモンド基板10とを接合してもよい。

10

【0039】

(ステップS106)

ステップS105では、表面活性化接合法により、ダイヤモンド基板10の第2面102にヒートシンク3を接合する。この表面活性化接合法の条件は、上記ステップS103と同様であってよい。このダイヤモンド基板10とヒートシンク3とを表面活性化接合法により接合することができるという知見は、後述する実施例から得ることができた。これにより、本実施形態に係る製造作業が完了し、図1に例示される構成を有する半導体デバイス1を得ることができる。なお、このステップS106を実施するタイミングは、このような例に限定されなくてもよく、実施の形態に応じて適宜決定されてよい。

20

【0040】

[特徴]

以上のように、本実施形態に係る製造方法では、上記ステップS103において、表面活性化接合法によって、シリコン基板11の第2面112とダイヤモンド基板10の第1面101とを接合する。また、上記ステップS106において、表面活性化接合法により、ダイヤモンド基板10の第2面102にヒートシンクを接合する。これにより、半導体素子2からヒートシンク3までの間に熱障壁になり得る中間層を設けることなく、各構成要素を接合することができる。そのため、放熱性能を適切に向上させた半導体デバイス1を得ることができる。

30

【0041】

§3 変形例

以上、本発明の一実施形態について説明したが、前述までの説明はあらゆる点において本発明の例示に過ぎない。本発明の範囲を逸脱することなく種々の改良や変形を行うことができることは言うまでもない。例えば、以下のような変更が可能である。なお、以下では、上記実施形態と同様の構成要素に関しては同様の符号を用い、上記実施形態と同様の点については、適宜説明を省略した。以下の変形例は適宜組み合わせ可能である。

40

【0042】

<3.1>

上記実施形態に係る半導体デバイス1では、半導体素子2は、窒化アルミニウム層21及び窒化ガリウム層22により構成されている。しかしながら、半導体素子2の構成は、このような例に限定されなくてもよく、実施の形態に応じて適宜決定されてよい。半導体素子2には、高出力(1W以上)、高周波数(10kHz以上)、及び高集積化(1000以上の素子を内蔵)のパワー素子が採用されてもよい。

【0043】

50

< 3 . 2 >

上記実施形態に係る半導体デバイス 1 では、ダイヤモンド基板 10 の第 2 面 102 にヒートシンク 3 が直接的に接合している。しかしながら、このヒートシンク 3 は省略されてもよい。この場合、上記ステップ S 106 は省略されてよい。また、ヒートシンク 3 は、その他の方法（例えば、従来の方法）により、ダイヤモンド基板 10 の第 2 面 102 に接合されてもよい。

【 0044 】

§ 4 実施例

以下、本発明の実施例について説明する。ただし、本発明は以下の実施例に限定される訳ではない。

10

【 0045 】

シリコン基板及びダイヤモンド基板を用意し、接合装置内において、表面活性化接合法により、シリコン基板とダイヤモンド基板とを接合した。また、ヒートシンクを更に用意し、接合装置内において、表面活性化接合法により、ダイヤモンド基板とヒートシンクとを接合した。これにより、実施例に係る半導体デバイスを得た。各構成要素及び表面活性化接合法の条件は以下のとおりである。

【 0046 】

< 実施例の条件 >

- ・シリコン基板：n-Si (100) (22mm × 15mm × 0.56mm)
- ・ダイヤモンド基板：単結晶ダイヤモンド (4mm × 4mm × 0.57mm)
- ・ヒートシンク：アルミニウム製板 (22mm × 15mm × 0.5mm)
- ・接合装置：ムサシノエンジニアリング株式会社製常温接合装置
- ・シリコン基板とダイヤモンド基板との接合条件：真空雰囲気中でアルゴン中性ビームを照射し、室温 ~ 200 °C 中において 1.0×10^2 MPa ~ 2.0×10^3 MPa の圧力で加圧した
- ・ダイヤモンド基板とヒートシンクとの接合条件：上記シリコン基板とダイヤモンド基板との接合条件と同じ

20

【 0047 】

以上により作製した実施例のシリコン基板とダイヤモンド基板との接合界面の断面を熱処理する前に電子顕微鏡（日本電子社製、型番：JEM-2200FS）により観察し、TEM 像を撮影した。同様に、実施例のダイヤモンド基板とヒートシンクとの接合界面の断面を電子顕微鏡により観察し、TEM 像を撮影した。

30

【 0048 】

図 7 は、シリコン基板とダイヤモンド基板との接合界面の断面を熱処理する前に観察することで得られた TEM 像を示す。図 8 は、ダイヤモンド基板とヒートシンクとの接合界面の断面を観察することで得られた TEM 像を示す。図 7 及び図 8 に示されるとおり、それぞれの接合界面は比較的に安定的であった。そのため、表面活性化接合法により、シリコン基板及びダイヤモンド基板、並びにダイヤモンド基板及びヒートシンクを安定的に接合することができることが分かった。

【 0049 】

シリコンの熱膨張率とダイヤモンドの熱膨張率とは大きく異なるため、比較的に高温の雰囲気中に両基板を配置すると、シリコン基板とダイヤモンド基板とが分離してしまう可能性があることが推測された。そのため、シリコン基板とダイヤモンド基板との接合界面の耐熱性を確認するために、窒素雰囲気中において、実施例に係る半導体デバイスを 1000 度で熱処理（5 分）を行った。そして、シリコン基板とダイヤモンド基板との接合界面の断面を電子顕微鏡により観察し、TEM 像を撮影した。

40

【 0050 】

図 9 は、シリコン基板とダイヤモンド基板との接合界面の断面を熱処理後に観察することで得られた TEM 像を示す。図 9 に示されるとおり、熱処理を行った後でも、接合界面にクラック等が発生することなく、領域 A の層が形成され、シリコン基板とダイヤモンド基板とを安定的に接合することができることが分かった。更に、この領域 A の層の組成を

50

確認するため、シリコン基板を除去し、光電子分光装置（島津製作所社製、型番：ESCA-3400HSE）を利用して、X線光電子分光分析（XPS）を行った。

【0051】

図10A及び図10Bは、シリコン基板及びダイヤモンド基板の接合界面において熱処理後に得られた領域AをXPSにより観察した結果を示す。図10A及び図10Bに示されるとおり、XPSにより得られたスペクトルは、炭化ケイ素に対応する位置にピークを有していた。そのため、領域Aの層は、炭化ケイ素層であることが分かった。これにより、表面活性化接合法によりシリコン基板とダイヤモンド基板とを接合した後、接合した両基板を高温の雰囲気中に配置しても、接合界面に炭化ケイ素層が形成されることで、この接合界面にクラック等が発生せず、両基板の接合を維持することができることが分かった。したがって、シリコン基板及びダイヤモンド基板を接合した構造体は半導体素子の高温の製造プロセスに耐えられること、及び熱耐性に優れた半導体デバイスを製造することができることが分かった。

10

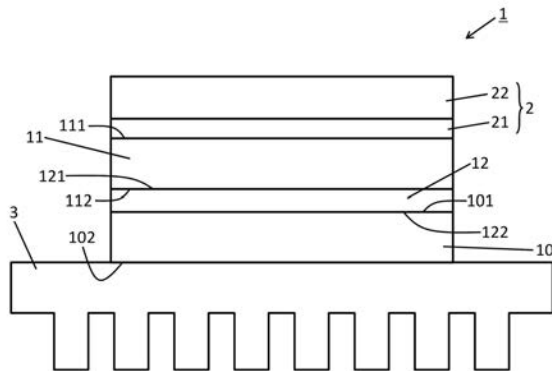
【符号の説明】

【0052】

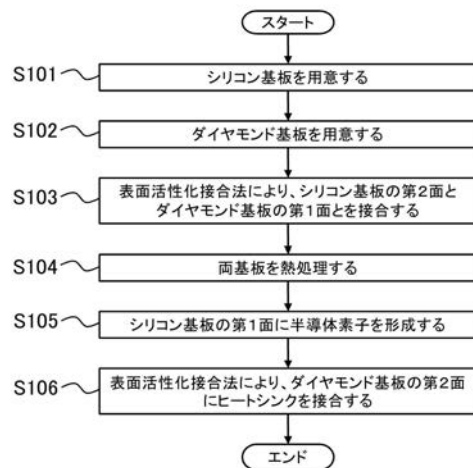
- 1 ... 半導体デバイス、
- 10 ... ダイヤモンド基板、101 ... 第1面、102 ... 第2面、
- 105 ... アモルファスダイヤモンド層、
- 11 ... シリコン基板、111 ... 第1面、112 ... 第2面、
- 115 ... アモルファスシリコン層、
- 12 ... 炭化ケイ素層、121 ... 第1面、122 ... 第2面、
- 2 ... 半導体素子、21 ... 窒化アルミニウム（AlN）層、
- 22 ... 窒化ガリウム（GaN）層、
- 3 ... ヒートシンク

20

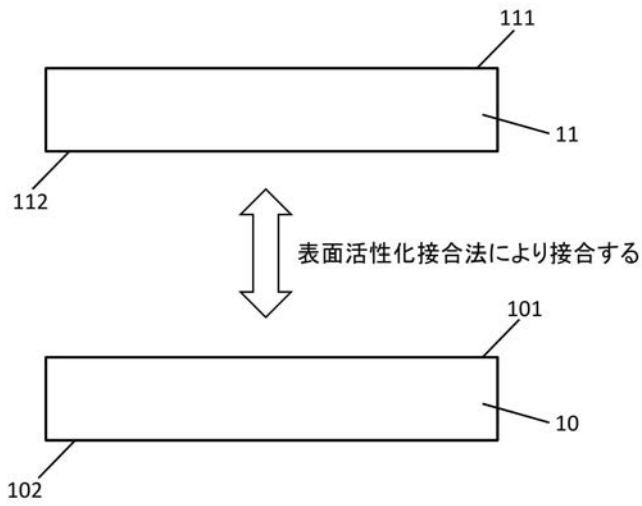
【図1】



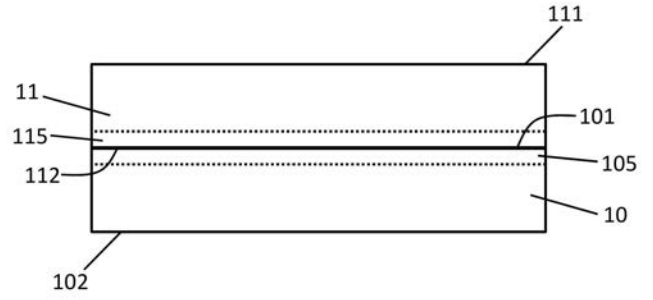
【図2】



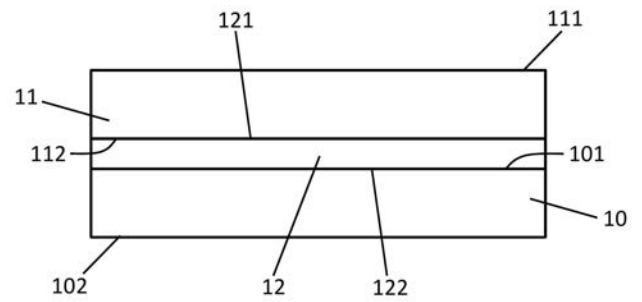
【 図 3 】



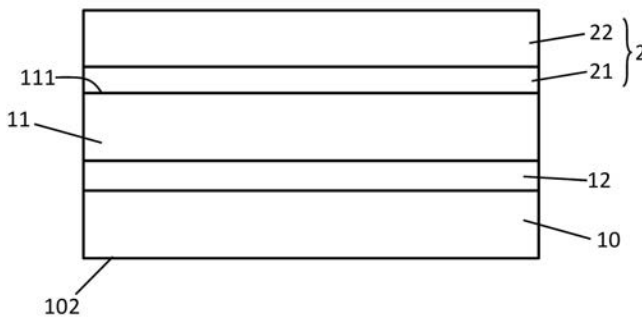
【 図 4 】



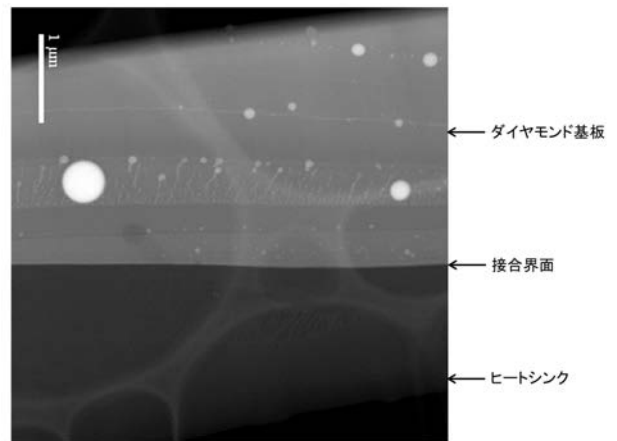
【 図 5 】



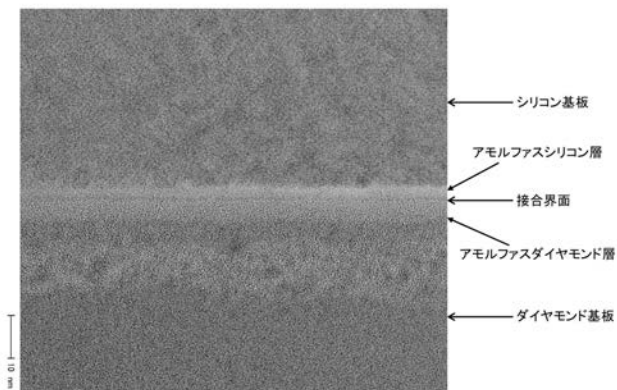
【 図 6 】



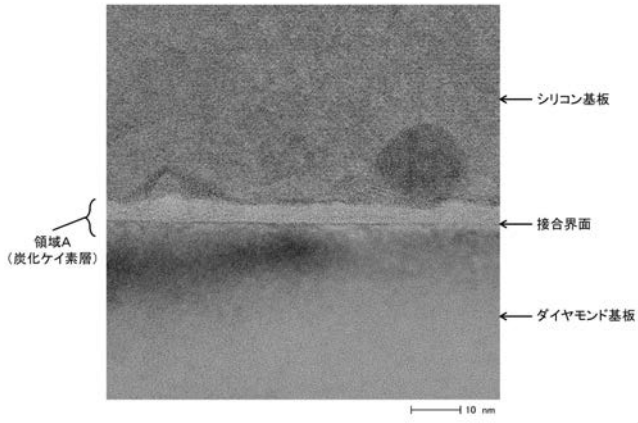
【 図 8 】



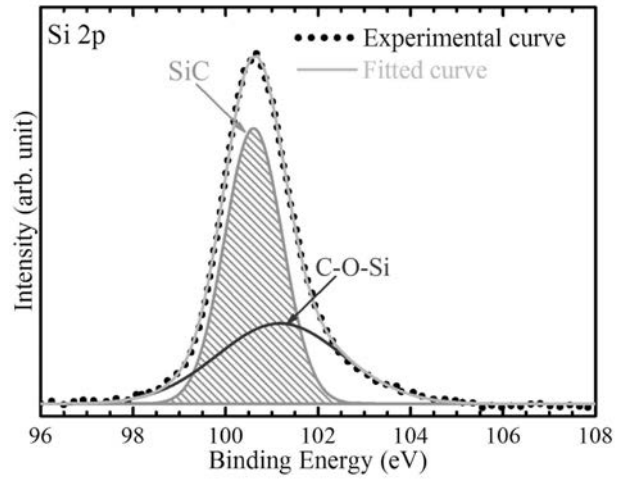
【 図 7 】



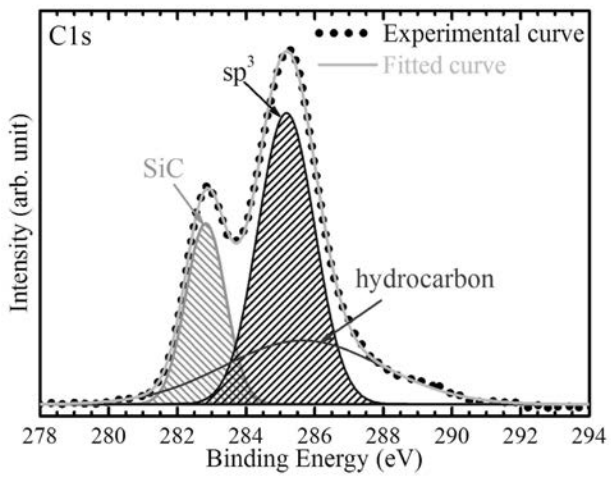
【 図 9 】



【 図 10 A 】



【 図 10 B 】



フロントページの続き

(72)発明者 梁 剣波

大阪府大阪市住吉区杉本3丁目3番138号 公立大学法人大阪市立大学内

(72)発明者 重川 直輝

大阪府大阪市住吉区杉本3丁目3番138号 公立大学法人大阪市立大学内

(72)発明者 嘉数 誠

佐賀県佐賀市本庄町1番地 国立大学法人佐賀大学内

Fターム(参考) 4G077 AA02 BA03 BA04 FF07 HA12