

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-161645

(P2020-161645A)

(43) 公開日 令和2年10月1日(2020.10.1)

(51) Int.Cl.	F I	テーマコード (参考)
HO1F 17/00 (2006.01)	HO1F 17/00 D	4E351
HO1F 30/10 (2006.01)	HO1F 30/10 D	5E070
HO1F 27/255 (2006.01)	HO1F 30/10 A	5F038
HO5K 1/16 (2006.01)	HO1F 27/255	
HO1L 21/822 (2006.01)	HO5K 1/16 B	

審査請求 未請求 請求項の数 8 O L (全 18 頁) 最終頁に続く

(21) 出願番号 特願2019-59516 (P2019-59516)
 (22) 出願日 平成31年3月26日 (2019. 3. 26)

(出願人による申告) 平成29年度、国立研究開発法人科学技術振興機構、未来社会創造事業「超高周波電力用磁心材料の開発」委託研究、産業技術力強化法第19条の適用素受ける特許出願

(71) 出願人 504180239
 国立大学法人信州大学
 長野県松本市旭三丁目1番1号
 (74) 代理人 100144130
 弁理士 中山 実
 (72) 発明者 佐藤 敏郎
 長野県長野市若里四丁目17番1号 国立
 大学法人信州大学工学部内
 (72) 発明者 曾根原 誠
 長野県長野市若里四丁目17番1号 国立
 大学法人信州大学工学部内
 (72) 発明者 秋山 知輝
 長野県長野市若里四丁目17番1号 国立
 大学法人信州大学工学部内

最終頁に続く

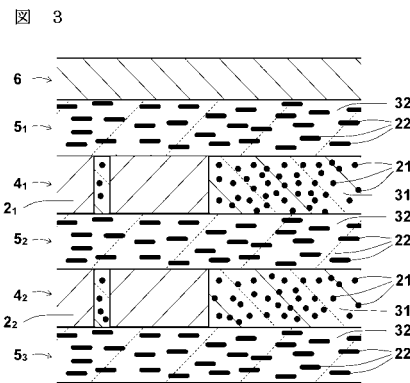
(54) 【発明の名称】 電子部品

(57) 【要約】

【課題】小型化でき、かつ、大きなQ値を有し得るインダクタ素子を備える電子部品を提供する。

【解決手段】本発明の電子部品であるインターポーザ1は、パターン配線2₁、2₂で形成された巻線を有する巻線層4₁、4₂と、巻線層4₁、4₂に積層された磁性層5₁、5₂、5₃とを備えるものであって、巻線層4₁、4₂は、パターン配線2₁間及びパターン配線2₂間が第1の絶縁材3₁で充填されて層状に構成されていると共に、第1の絶縁材3₁中に球体状の磁性微粒子2₁が分散されているものであり、磁性層5₁、5₂、5₃は、層状に形成された第2の絶縁材3₂中に扁平状の磁性微粒子2₂が分散されていると共に、扁平状の磁性微粒子2₂の面が磁性層5₁、5₂、5₃の面と平行になる向きで配置されているものである。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

パターン配線で形成された巻線を有する巻線層と、前記巻線層に積層された磁性層とを備える電子部品であって、

前記巻線層は、前記パターン配線以外の部位が第 1 の絶縁材で充填されて層状に構成されていると共に、前記第 1 の絶縁材中に球体状の磁性微粒子が分散されているものであり、

前記磁性層は、層状に形成された第 2 の絶縁材中に扁平状の磁性微粒子が分散されていると共に、前記扁平状の磁性微粒子の面が前記磁性層の面と略平行になる向きで配置されていることを特徴とする電子部品。

10

【請求項 2】

複数の前記巻線層の各々の層間に前記磁性層が積層されていて、複数の前記巻線が電気的に接続されていることを特徴とする請求項 1 に記載の電子部品。

【請求項 3】

最上層の前記巻線層の上にさらに前記磁性層が積層され、最下層の前記巻線層の下にさらに前記磁性層が積層されていることを特徴とする請求項 2 に記載の電子部品。

【請求項 4】

複数の前記巻線層に少なくとも 1 層の前記磁性層が積層されていて、前記複数の巻線層の前記巻線によってトランスが構成されていることを特徴とする請求項 1 に記載の電子部品。

20

【請求項 5】

前記トランスの 1 次コイルになる第 1 の前記巻線層と、前記トランスの 2 次コイルになる複数の他の前記巻線層とを備えることを特徴とする請求項 4 に記載の電子部品。

【請求項 6】

対向する少なくとも一對の前記巻線層の間に、非磁性材で形成された非磁性層が積層されていることを特徴とする請求項 4 または 5 に記載の電子部品。

【請求項 7】

さらに、導電性を有する導体層が積層されていることを特徴とする請求項 1 から 6 のいずれかに記載の電子部品。

【請求項 8】

請求項 1 から 7 のいずれかに記載の電子部品が、インダクタ素子、インターポーザ又はプリント配線基板であることを特徴とする電子部品。

30

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、インダクタ素子やインターポーザなどの積層構造中に平面状の巻線が形成されている電子部品に関するものである。

【背景技術】**【0002】**

電子機器の小型化、多機能化、高速処理化などの要求から、LSI などの半導体部品やプリント基板というような電子部品中に、インダクタ素子（巻線）を内蔵するための技術開発が行われている。

40

【0003】

LSI などの半導体パッケージでは、一般にインターポーザ（再配線層）と呼ばれる基板に半導体のペアチップを実装して、パッケージとペアチップを接続することが行われている。

【0004】

例えば特許文献 1 に、平面状のコイルを内蔵するインターポーザが記載されている。平面状のコイルは、大きさや形状の制約のある中ではインダクタンスを大きくし難く、Q 値を大きくし難い。本願発明者らは、過去に、小型化が容易で、かつ、大きな Q 値を有する

50

インダクタを開発し、特許出願している（特許文献2）。特許文献2に記載のインダクタは、コイルの線間に磁性材料を充填したものである。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2017-174920号公報

【特許文献2】特開2015-230966号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

特許文献2に記載のインダクタをインターポーザやプリント基板等の電子部品に適用することが考えられるが、さらに性能の向上が望まれている。そこで、本願発明者らは、さらに鋭意研究を進め、より小型化でき、かつ、大きなQ値を有し得る巻線を有する電子部品を開発し、ここに特許出願するものである。

【0007】

本発明は前記の課題を解決するためになされたもので、小型化でき、かつ、大きなQ値を有し得る巻線を備える電子部品を提供することを目的とする。

【課題を解決するための手段】

【0008】

前記の目的を達成するためになされた、特許請求の範囲の請求項1に記載された電子部品は、パターン配線で形成された巻線を有する巻線層と、前記巻線層に積層された磁性層とを備える電子部品であって、前記巻線層は、前記パターン配線以外の部位が第1の絶縁材で充填されて層状に構成されていると共に、前記第1の絶縁材中に球体状の磁性微粒子が分散されているものであり、前記磁性層は、層状に形成された第2の絶縁材中に扁平状の磁性微粒子が分散されていると共に、前記扁平状の磁性微粒子の面が前記磁性層の面と略平行になる向きで配置されていることを特徴とする。

【0009】

請求項2に記載の電子部品は、請求項1に記載のものであり、複数の前記巻線層の各々の層間に前記磁性層が積層されていて、複数の前記巻線が電氣的に接続されていることを特徴とする。

【0010】

請求項3に記載の電子部品は、請求項2に記載のものであり、最上層の前記巻線層の上にさらに前記磁性層が積層され、最下層の前記巻線層の下にさらに前記磁性層が積層されていることを特徴とする。

【0011】

請求項4に記載の電子部品は、請求項1に記載のものであり、複数の前記巻線層に少なくとも1層の前記磁性層が積層されていて、前記複数の巻線層の前記巻線によってトランスが構成されていることを特徴とする。

【0012】

請求項5に記載の電子部品は、請求項4に記載のものであり、前記トランスの1次コイルになる第1の前記巻線層と、前記トランスの2次コイルになる複数の他の前記巻線層とを備えることを特徴とする。

【0013】

請求項6に記載の電子部品は、請求項4または5に記載のものであり、対向する少なくとも一対の前記巻線層の間に、非磁性材で形成された非磁性層が積層されていることを特徴とする。

【0014】

請求項7に記載の電子部品は、請求項1から6のいずれかに記載のものであり、さらに、導電性を有する導体層が積層されていることを特徴とする。

【0015】

10

20

30

40

50

請求項 8 に記載の電子部品は、請求項 1 から 7 のいずれかに記載の電子部品が、インダクタ素子、インターポータ又はプリント配線基板であることを特徴とする。

【発明の効果】

【0016】

本発明の磁性導電材によれば、巻線層のパターン配線以外の部位が第 1 の絶縁材で充填されて層状に構成されていると共に第 1 の絶縁材中に球体状の磁性微粒子が分散されていて、磁性層では層状に形成された第 2 の絶縁材中に扁平状の磁性微粒子が分散されていると共に扁平状の磁性微粒子の面が磁性層の面と略平行になる向きで配置されていることにより、磁性層の透磁率を大きくすることができるため、小型化でき、かつ、大きな Q 値を有し得る巻線を備える電子部品とすることができる。

10

【0017】

複数の巻線層の各々の層間に磁性層が積層されていて、複数の巻線が電氣的に接続されている場合、大きなインダクタンスを有すると共に高い Q 値を有するインダクタ（インダクタ素子）を構成することができる。そのため、インダクタを小型化することができる。最上層の巻線層の上にさらに磁性層が積層され、最下層の巻線層の下にさらに磁性層が積層されている場合、インダクタンスをより大きく、Q 値をより大きくすることができる。そのため、インダクタをより小型化することができる。

【0018】

複数の巻線層に少なくとも 1 層の磁性層が積層されていて、複数の巻線層の巻線によってトランスが構成されている場合、励磁インダクタを大きくできると共に、Q 値の大きなトランスとすることができる。そのため、トランスを小型化することができる。

20

【0019】

トランスの 1 次コイルになる第 1 の巻線層と、トランスの 2 次コイルになる複数の他の巻線層とを備える場合、各々の 2 次コイルから別々の電圧を出力可能になる。そのため、電圧変換用のトランスを 1 つのトランスで構成でき、例えば複数の電源電圧を必要とする回路に使用できる。しかもトランス自体を小型化することができる。また、2 次コイルになる複数の巻線の端部同士を電氣的に接続すると、その接続ポイントをトランス（コイル）のタップとして使用することができる。

【0020】

対向する少なくとも一对の前記巻線層の間に、非磁性材で形成された非磁性層が積層されている場合、トランスの耐圧、結合係数などの電氣的特性を調整することができる。例えば、トランスの結合係数を 0.9 程度に調整した場合、励磁インダクタが大きく Q 値の大きなトランスとすることができる。そのため、LLC-LC 型 DC-DC コンバータ用のトランスとして好ましく用いることができる。

30

【0021】

さらに、導電性を有する導体層が積層されている場合、導体層がシールドになって外部への漏れ磁束を低減することができる。

【0022】

本発明によれば、インダクタ素子、インターポータ又はプリント配線基板を小型化することができる。

40

【図面の簡単な説明】

【0023】

【図 1】本発明を適用する電子部品であるインダクタ（インターポータ）を模式的に示す拡大断面図である。

【図 2】図 1 中の巻線を示す平面図である。

【図 3】図 1 の一部拡大断面図である。

【図 4】本発明を適用するインターポータへのインダクタの製造方法を示す図である。

【図 5】本発明を適用する電子部品であるインダクタの動作原理を説明するための断面図である。

【図 6】電磁界解析に用いた球体状の磁性微粒子及び扁平状の磁性微粒子の複素透磁率及

50

び損失係数の周波数特性である。

【図 7】電磁界解析 1 の結果であり、(a) インダクタンス L の周波数特性、(b) 等価直列抵抗 R_s の周波数特性、(c) Q 値の周波数特性である。

【図 8】本発明を適用する電子部品であるインダクタを模式的に示す断面図である。電磁界解析の解析モデルを示している。

【図 9】図 8 中の巻線を示す平面図である。

【図 10】試作した球形粉末分散コンポジットシート及び扁平粉末分散コンポジットシートの断面写真、並びに比透磁率及び $\tan \delta$ の実測値グラフである。

【図 11】電磁界解析 2 の結果であり、(a) インダクタンス L の周波数特性、(b) 直流等価抵抗 R_s の周波数特性、(c) Q 値の周波数特性である。

【図 12】本発明を適用する別のインターポーザを有する部品内蔵基板を模式的に示す断面図である。

【図 13】本発明を適用する別のインターポーザのトランスを模式的に示す断面図である。

【図 14】図 13 に示したトランスの等価回路である。

【図 15】本発明を適用する別のインターポーザのトランスを模式的に示す断面図である。

【図 16】図 15 に示したトランスの等価回路である。

【発明を実施するための形態】

【0024】

以下、発明を実施するための形態を詳細に説明するが、本発明の範囲はこれらの形態に限定されるものではない。

【0025】

[第 1 実施形態]

図 1 に、本発明の電子部品の一例であるインターポーザ 1 に構成されたインダクタ (コイル) 11 の断面図を示す。インダクタ 11 は、インダクタ素子の一例である。インダクタ素子とは、巻線を有する素子であり、例えばインダクタ、トランスである。なお、図 1 は、インターポーザ 1 の一部 (インダクタ 11 部分) のみを図示している。インターポーザ 1 は、例えば図 12 に示すように、部品内蔵基板 101 の構成部品として設けられ、LSI (半導体) チップ等の部品とメイン基板と間の配線を中継するものである。図 12 では、ビルドアップ層 82 上に積層されたセンターコア層 81 の上に、インターポーザ 1a が積層されて設けられている例を示している。

【0026】

図 2 に、図 1 に示したインダクタ 11 の巻線 3 ($3_1, 3_2$) のみを、図 1 の上部側 (導体層 6 側) から見た平面図で示す。巻線 3_1 (パターン配線 2_1) を実線で図示し、巻線 3_2 (パターン配線 2_2) を破線で図示している。図 1 は、図 2 の A - A 線断面図に相当する。図 3 に、図 1 の一部をさらに拡大した拡大断面図を示す。

【0027】

本発明の電子部品 (インダクタ素子、インターポーザ等) は、少なくとも 1 層の巻線層 4 と、少なくとも 1 層の磁性層 5 とを備えるものである。

【0028】

本発明の電子部品は、パターン配線 2 ($2_1, 2_2$) で形成された巻線 3 ($3_1, 3_2$) を有する巻線層 4 ($4_1, 4_2$) と、巻線層 4 ($4_1, 4_2$) に積層された磁性層 5 ($5_1, 5_2, 5_3$) とを備えている。巻線層 4 ($4_1, 4_2$) は、パターン配線 2 ($2_1, 2_2$) 間が第 1 の絶縁材 31 で充填されて層状に構成されていると共に、第 1 の絶縁材 31 中に球体状の磁性微粒子 21 が分散されているものである。磁性層 5 ($5_1, 5_2, 5_3$) は、層状に形成された第 2 の絶縁材 32 中に扁平状の磁性微粒子 22 が分散されていると共に、扁平状の磁性微粒子 22 の面が、磁性層 5 ($5_1, 5_2, 5_3$) の面と略平行になる向きで配置されているものである。

【0029】

10

20

30

40

50

略平行としているのは、扁平状の磁性微粒子 2 2 の面と磁性層 5 の面とが完全に平行であることが理論上最も好ましいのであるが、製造的に完全に平行に配置することは難しい場合があり、平行から多少傾く場合があるためである。扁平状の磁性微粒子 2 2 の面と磁性層 5 の面とのなす角度は、平行である場合を 0° とすると、 45° 以下であることが好ましく、 22.5° 以下であることがより好ましく、 10° 以下であることがさらに好ましく、 5° 以下であることがさらにより好ましい。角度は小さいほどよい。扁平状の磁性微粒子 2 2 の面とは、磁性微粒子 2 2 の平らな方向の面を意味し、磁性微粒子 2 2 に膨らみや凹凸などがある場合には、平らな方向を示す面（仮想面）を意味する。

【0030】

このインターポーザ 1 では、複数（同図の例では 2 つ）の巻線層 4（ 4_1 、 4_2 ）の各々の層間に磁性層 5（ 5_2 ）が積層されていて、複数（2 つ）の巻線 3（ 3_1 、 3_2 ）が電気的に接続されてインダクタ 1 1 が構成されている。インターポーザ 1 は、最上層の巻線層 4（ 4_1 ）の上にさらに磁性層 5（ 5_1 ）が積層され、最下層の巻線層 4（ 4_2 ）の下にさらに磁性層 5（ 5_3 ）が積層されていることが望ましい。さらに、導電性を有する導体層 6 が積層されていることが望ましい。以下、具体的に説明する。

10

【0031】

図 1 ~ 図 3 に示すインターポーザ 1 は、一例として、上側から順に、導体層 6、磁性層 5₁、巻線層 4₁、磁性層 5₂、巻線層 4₂、磁性層 5₃ が積層されて構成されている。巻線層 4₁ の巻線 3₁ と巻線層 4₂ の巻線 3₂ とは、巻線 3₁ 及び巻線 3₂ の中央部側の端部でビア配線 4 1 によって電気的に接続されて、1 つのインダクタ 1 1 に形成されている。巻線 3₁ 及び巻線 3₂ は、巻き方向が同方向になるように、重なり合う位置関係で形成されている。なお、3 層以上の巻線層 4 に形成した 3 つ以上の巻線 3 を電気的に接続してインダクタ 1 1 を形成してもよい。この場合、巻き方向が同方向になるように複数の巻線 3 を形成して、複数の巻線 3 が直列接続されるように、複数のビア配線 4 1 で接続すればよい。

20

【0032】

パターン配線 2 及びビア配線 4 1 は、銅、金又は銀などの良導体で形成されている。

【0033】

図 3 に模式的に示すように、巻線層 4₁ は、パターン配線 2₁ 同士の間及びパターン配線 2₁ の周囲、すなわちパターン配線 2₁ 以外の部位が、球体状の磁性微粒子 2 1 が分散している第 1 の絶縁材 3 1 で充填されて層状に形成されている。巻線層 4₂ も同様に形成されている。

30

【0034】

球体状の磁性微粒子 2 1 が分散している第 1 の絶縁材 3 1 は、例えば磁性コンポジット材と呼ばれるものである。第 1 の絶縁材 3 1 は、インターポーザの材質として従来から用いられている例えばエポキシなどの樹脂である。第 1 の絶縁材 3 1 として、樹脂以外に、シリコン、セラミックス、テフロン（登録商標）又はガラスを用いてもよい。

【0035】

球体状の磁性微粒子 2 1 は、例えば、Fe 系磁性微粒子、Co 系磁性微粒子及び Ni 系磁性微粒子から選ばれる 1 種、又は複数種を混合したものである。Fe 系磁性微粒子は、Fe 微粒子、Fe 合金微粒子等である。球体状の磁性微粒子 2 1 の種類は、使用周波数帯などにより適宜選択すればよい。例えば、使用周波数 $0.1 \sim 300 \text{ MHz}$ 程度では、磁性微粒子 2 1 として Fe 系磁性微粒子を好ましく用いることができる。

40

【0036】

球体状の磁性微粒子 2 1 の直径は、例えば、 $0.1 \sim 100 \mu\text{m}$ であり、好ましくは $1 \sim 10 \mu\text{m}$ である。磁性微粒子を使用する理由は、微小化することにより、磁性微粒子に生じるうず電流の作用を抑えるためである。うず電流の作用は使用する周波数に依存するから、使用周波数に応じて使用する磁性微粒子の粒径を選択する。磁性微粒子 2 1 は、概ね球体状であればよく、多少潰れていてもよい。潰れた球体状である場合、長径（長い方の直径）を 1 としたときに、短径（短い方の直径）が例えば 0.7 以上、好ましくは 0.8 以上、より好ましくは 0.9 以上である。

50

【 0 0 3 7 】

球体状の磁性微粒子 2 1 は、任意の方法で製造できる。例えば、公知のアトマイズ法で球体状の磁性微粒子 2 1 を製造してもよい。アトマイズ法とは、溶融した金属に、高圧のガス又は水を吹き付けることで凝固させて、磁性微粒子を製造する方法である。また、他の方法として、溶剤中で磁性微粒子を成長させて製造する方法もある。

【 0 0 3 8 】

球体状の磁性微粒子 2 1 は、表面に絶縁膜を有するものであることが好ましい。表面に絶縁膜を有すると、磁性微粒子 2 1 同士が互いに接触しても導通しない。絶縁膜は、例えば、酸化膜、シリカコートである。

【 0 0 3 9 】

第 1 の絶縁材 3 1 は、パターン配線 2 の厚さと同じ厚さで形成されており、パターン配線 2 の上面及び下面を覆わないことが好ましい。

【 0 0 4 0 】

磁性層 5 は、扁平状の磁性微粒子 2 2 が分散している第 2 の絶縁材 3 2 で層状に形成されている。磁性層 5 は、例えば磁性コンポジット材と呼ばれるものである。第 2 の絶縁材 3 2 は、インターポーザの材質として従来から用いられている例えばエポキシなどの樹脂である。第 2 の絶縁材 3 2 として、樹脂以外に、シリコン、セラミックス、テフロン（登録商標）又はガラスを用いてもよい。

【 0 0 4 1 】

扁平状の磁性微粒子 2 2 は、例えば、Fe系磁性微粒子、Co系磁性微粒子及びNi系磁性微粒子から選ばれる 1 種、又は複数種を混合したものである。Fe系磁性微粒子は、Fe微粒子、Fe合金微粒子等である。扁平状の磁性微粒子 2 2 の種類は、使用周波数帯により適宜選択すればよい。例えば、使用周波数 0 . 1 ~ 3 0 0 M H z 程度では、磁性微粒子 2 2 としてFe系磁性微粒子を好ましく用いることができる。球体状の磁性微粒子 2 1 と扁平状の磁性微粒子 2 2 の材質は、同じであってもよいし、異なってもよい。

【 0 0 4 2 】

扁平状の磁性微粒子 2 2 は扁平状（薄板状）であれば外形は任意であり、多角形状であってもよいし、不特定の形状であってもよいし、種々の外形形状のものが混在していてもよい。また、磁性微粒子 2 2 の扁平の面に多少凹凸や膨らみがあってもよい。

【 0 0 4 3 】

扁平状の磁性微粒子 2 2 の厚さ（平らな部分の厚さ）T は、例えば、0 . 1 ~ 5 0 μ m であり、好ましくは 0 . 1 ~ 1 μ m である。磁性微粒子 2 2 の最大粒長（最長部の長さ、最大粒径）M は、例えば、0 . 1 ~ 1 0 0 0 μ m であり、好ましくは 1 ~ 5 0 0 μ m である。磁性微粒子 2 2 の厚さ T : 最大粒長 M は、1 : 5 ~ 1 : 1 0 0 であり、好ましくは、1 : 5 ~ 1 : 2 0 である。

【 0 0 4 4 】

扁平状の磁性微粒子 2 2 は、任意の方法で製造できる。例えば、磁性膜をボールミル等で粉碎し、圧延して扁平状の磁性微粒子 2 2 を製造してもよい。磁性膜として、リボン状又はシート状に形成されて市販されているものを使用してもよいし、樹脂製フィルム等の支持部材の表面に形成されて市販されているものを剥離して使用してもよい。または、球体状の磁性微粒子を押し潰すことで、扁平状の磁性微粒子 2 2 を製造してもよい。

【 0 0 4 5 】

扁平状の磁性微粒子 2 2 の面は、磁性層 5 の面と平行になる向きで第 2 の絶縁材 3 2 に分散されている。扁平状の磁性微粒子 2 2 は、表面に絶縁膜を有するものであることが好ましい。表面に絶縁膜を有すると、磁性微粒子 2 2 同士が互いに接触しても導通しない。絶縁膜は、例えば、酸化膜、シリカコートである。

【 0 0 4 6 】

図 1、図 3 に示すように、インダクタを設置する平面領域を覆うように、インターポーザの外側に導電性を有する導体層 6 が積層されていることが好ましい。導体層 6 は、例えば良導体である Cu によって形成されている。導体層 6 は、インダクタ 1 1 の漏れ磁束が

10

20

30

40

50

インターポーザ 1 に搭載される他の部品 (図 1 2 の半導体チップ 3 0 1 、 3 0 2 など) 等に悪影響を及ぼすのを防止するための磁気シールドである。従って、導体層 6 は、巻線層 4 及び磁性層 5 を備えて構成されるインダクタ 1 1 等のインダクタ素子 (磁性素子) とインターポーザ 1 に搭載される部品との間に設けられることが好ましい。例えば、導体層 6 は、インダクタ 1 1 等のインダクタ素子の最外層 (最上層及び最下層の少なくとも 1 層) として設けられることが好ましい。

【 0 0 4 7 】

インダクタ 1 1 の最上層など、巻線 3 に近接させて導体層 6 を形成すると、巻線 3 の漏れ磁束で導体層 6 に渦電流が発生し、インダクタ 1 1 に渦電流損が生じる。ところが、導体層 6 を下記の特定条件の層厚さで形成すると、この渦電流損を低減させることができるため、好ましい。

10

【 0 0 4 8 】

その特定の導体層 6 の厚さ d は、表皮深さを δ としたときに、

$d = \delta / 2$ である。

平板の場合、表皮深さ δ は次式で知られている。

$$\delta = \left(\frac{2}{\pi \mu f \sigma} \right)^{0.5}$$

ここで、 σ [S / m] は導体の導電率、 μ [H / m] は導体の透磁率 (例えば銅の比透磁率はほぼ 1 であり、真空中の透磁率とほぼ同じ $\mu = \mu_0 = 4 \pi \times 10^{-7}$ [H / m])、 f [H z] は使用周波数である。

20

【 0 0 4 9 】

次に、図 4 を参照しつつ、インダクタ 1 1 の製造方法の一例について説明する。

【 0 0 5 0 】

同図 (a) に示す第 1 の磁性コンポジットシート 1 0 4 を予め製造する。この第 1 の磁性コンポジットシート 1 0 4 は、巻線層 4 の形成に使用するものであり、球体状の磁性微粒子 2 1 が第 1 の絶縁材 3 1 に分散されているものである。このように配置するには、例えば、第 1 の絶縁材 3 1 になる液状の第 1 の絶縁材料 1 3 1 中に、球体状の磁性微粒子 2 1 を分散させ、この液体をシート状に形成して硬化させればよい。

【 0 0 5 1 】

また、同図 (b) に示す第 2 の磁性コンポジットシート 1 0 5 を予め製造する。この第 2 の磁性コンポジットシート 1 0 5 は、磁性層 5 の形成に使用するものであり、扁平状の磁性微粒子 2 2 がシートの面に平行になるように第 2 の絶縁材 3 2 中に分散されているものである。このように配置するには、例えば、第 2 の絶縁材 3 2 になる液状の第 2 の絶縁材料 1 3 2 中に、扁平状の磁性微粒子 2 2 を分散させ、この液体を圧延しつつシート状に形成して硬化させればよい。圧延することにより、第 2 の磁性コンポジットシート 1 0 5 の面と扁平状の磁性微粒子 2 2 の面が平行に揃う。別の方法としては、液状の第 2 の絶縁材料 1 3 2 中に扁平状の磁性微粒子 2 2 を分散させ、磁界を印加しつつシート状に形成して硬化させることで、第 2 の磁性コンポジットシート 1 0 5 の面と磁性微粒子 2 2 の面を平行に揃えてもよい。なお、扁平状の磁性微粒子 2 2 の面を第 2 の磁性コンポジットシート 1 0 5 の面と平行に揃える方法は任意である。

30

【 0 0 5 2 】

次に、同図 (c) に示すように、インダクタ 1 1 を形成する基材 (ここではインターポーザ 1 の基台になるセンターコア層 8 1) の上に、第 2 の磁性コンポジットシート 1 0 5 をラミネート (ラミネーションプロセス) により貼り付ける。これにより、基材上に磁性層 5₃ が形成される。

40

【 0 0 5 3 】

次に、同図 (d) に示すように、磁性層 5₃ の上に、パターン配線 2₂ を形成する。パターン配線 2₂ は、例えばフォトリソグラフィなどの公知の方法で形成すればよい。

【 0 0 5 4 】

次に、同図 (e) に示すように、磁性層 5₃ 及びパターン配線 2₂ の上に、第 1 の磁性コンポジットシート 1 0 4 をラミネート (ラミネーションプロセス) により貼り付ける。そ

50

して、パターン配線 2_2 の上を覆う部分の第 1 の磁性コンジットシート 104 を研磨して除去することで、均一な厚さの巻線層 4_2 が完成する。

【0055】

図示しないが、同様に、巻線層 4_2 の上に磁性層 5_2 、巻線層 4_1 、磁性層 5_1 を順次形成する。導体層 6 は、磁性層 5_1 の上に電解銅めっきなどの公知の方法で形成すればよい。

【0056】

なお、巻線層 4 、磁性層 5 の形成方法は、これに限定されず任意の方法で形成することができる。例えば、巻線層 4 の第 1 の絶縁材 3_1 になる液状の第 1 の絶縁材料 13_1 中に、球体状の磁性微粒子 2_1 を分散させ、この液体を、磁性層 5_3 及びパターン配線 2_2 の上から塗布して硬化させてもよい。また、例えば、磁性層 5 の第 2 の絶縁材 3_2 になる液状の第 2 の絶縁材料 13_2 中に、扁平状の磁性微粒子 2_2 を分散させ、この液体を、インターポーザ 1 のセンターコア層 8_1 の上から直接塗布して硬化させることで、磁性層 5_3 を形成してもよい。塗布する際に、扁平状の磁性微粒子 2_2 の面が磁性層 5_3 の面に平行になるように、磁界の印加又は圧延を行ってもよい。

10

【0057】

次に、図 5 を参照しつつ、本発明のインダクタ 11 の動作原理について説明する。同図中に、インダクタ 11 が発生する磁束 F を太線で示す。

【0058】

扁平状の磁性微粒子 2_2 を磁性層 5 (5_1 , 5_2 , 5_3) の面と平坦面の方向を平行にする理由は、扁平状の磁性微粒子 2_2 は面方向の透磁率が面方向に垂直な方向にくらべてはるかに大きいことから、磁性層 5 に平行な方向に磁界を誘導させることができるためである。

20

【0059】

このため、同図に示すように、磁束 F は、磁性層 5 の中を面方向に沿って通る。磁束 F に鎖交する扁平状の磁性微粒子 2_2 の断面積は小さいため、扁平状の磁性微粒子 2_2 に渦電流はほとんど発生しない。したがって、磁性層 5 中に球体状の磁性微粒子 2_1 を配置する場合よりも、磁性層 5 中に扁平状の磁性微粒子 2_2 を面と平行に配置したほうが、インダクタ 11 のインダクタンス及び Q 値をより大きくすることができる。

【0060】

なお、巻線層 4 (4_1 , 4_2) 中に、巻線層 4 の面と扁平状の磁性微粒子 2_2 の面とが平行になる向きで扁平状の磁性微粒子 2_2 を配置することが考えられる。しかしながら、磁束 F は、巻線層 4 の面に対して直交する。巻線層 4 の面と平行になるように扁平状の磁性微粒子 2_2 を配置すると、磁束 F に鎖交する扁平状の磁性微粒子 2_2 の断面積は大きい。このため、扁平状の磁性微粒子 2_2 の面に渦電流が発生してしまい、渦電流損となるため、扁平状の磁性微粒子 2_2 を巻線層 4 中にその面と平行に配置することは、好ましくない。従って、巻線層 4 (4_1 , 4_2) 中には、球形状の磁性微粒子 2_1 を配置する必要がある。

30

【0061】

[電磁界解析 1]

次に、本発明の電子部品であるインダクタ 11 の電磁界解析について説明する。

40

【0062】

電磁界解析ソフトウェアには、HFSS (ANSYS) を使用した。解析を行ったインダクタ 11 (実施例 1) は、図 1、図 2 に示す 4 ターンを 2 層に形成した構成である。パターン配線幅 1 mm 、パターン間隔 $50\ \mu\text{m}$ 、パターン配線厚 $70\ \mu\text{m}$ 、巻線内径 1 mm 、巻線外形 10 mm とした。図 6 に、解析に用いた球体状の磁性微粒子 2_1 及び扁平状の磁性微粒子 2_2 の複素透磁率 (Complex permeability) μ' 及び損失係数 (Loss coefficient) \tan の周波数特性を示す。使用周波数は 20 MHz を想定している。

【0063】

比較例 1 として、巻線層及び磁性層に球形状の磁性微粒子を分散させたインダクタ、比較例 2 として、空芯のインダクタの解析を行った。巻線の構成は、実施例と同様である。

50

【0064】

図7に、解析結果を示す。同図(a)はインダクタンス(Inductance) Lの周波数特性、同図(b)は等価直列抵抗(Series Resistance) R_sの周波数特性、同図(c)はQ値の周波数特性である。各図中、(i)実施例1[球体状の磁性微粒子及び扁平状の磁性微粒子を用いたインダクタ11]、(ii)比較例1[球体状の磁性微粒子]、(iii)比較例2[空芯]を示す。同図に示すように、インダクタンスL及びQ値は、値の大きい順に、実施例1、比較例1、比較例2となった。直列抵抗R_sは、想定した使用周波数20MHz程度まではほぼ同じ値であったが、周波数が高くなるに従い、実施例1、比較例1、比較例2の順に値が大きくなった。この結果から、本発明の電子部品であるインダクタ11は、小型化でき、かつ、大きなQ値を有し得るものであることがわかる。

10

【0065】

[電磁界解析2]

図8、図9に示す本発明の電子部品であるインダクタ11aの電磁界解析について説明する。解析を行ったインダクタ11aは、1層の巻線層4aに形成された巻線3aを有している。巻線3aの巻き数は解析条件によって変更している。図8に、本発明の電子部品の一例であるインダクタ11aの断面図を示し、図9に、図8に示したインダクタ11aの巻線3aのみを、図8の上部側(導体層6a側)から見た平面図で示している。図8は、図9のB-B'線断面図に相当する。

【0066】

インダクタ11aは、図の下から順に言うと、磁性層5a₂、巻線層4a、磁性層5a₁、導体層6aの順に積層されて構成されている。インダクタ11aの巻線3aは、巻線層4aにパターン配線2aで形成されている。巻線層4aは、既に説明した巻線層4と同様のものであり、第1の絶縁材31中に球体状の磁性微粒子21(図3参照)が分散されている。磁性層5a₁、磁性層5a₂は、既に説明した磁性層5と同様のものであり、第2の絶縁材32中に扁平状の磁性微粒子22(図3参照)が分散されていると共に、扁平状の磁性微粒子22の面が、磁性層5aの面と略平行になる向きで配置されている。導体層6aは、既に説明した導体層6と同様のものである。導体層6aと、巻線3aに繋がるビア配線とは、電気的なショートを防止するために、絶縁材で絶縁されている。

20

【0067】

解析条件は、磁性層5a₂の厚さa = 100 μm、巻線層4aの厚さb = 70 μm、磁性層5a₁の厚さc = 100 μm、導体層6aの厚さd = 35 μmである。パターン配線2aのライン幅1mm、ライン間隔50 μm、巻線3aの内径1.7mmである。

30

【0068】

巻線層4aに配される球体状の磁性微粒子21が分散した状態の第1の絶縁材31の比透磁率 = 9、tan δ = 0.012とした。この値は、試作した球形粉末(球体状の磁性微粒子)分散コンポジットシートの10MHzにおける実測値を用いた。

【0069】

磁性層5aに配される扁平状の磁性微粒子22が面と略平行に分散した状態の第2の絶縁材32の比透磁率 = 17、tan δ = 0.073とした。この値は、試作した扁平粉末(扁平状の磁性微粒子)分散コンポジットシートの10MHzにおける実測値を用いた。なお、試作した扁平粉末分散コンポジットシートでは、分散している扁平状の磁性微粒子22の面が、コンポジットシートの面と平行なものもあれば、多少傾いているものも多くあった。多くの扁平状の磁性微粒子22の面をコンポジットシートの面と平行に近づけることができれば、比透磁率の値をさらに大きくできるものと考察される。そのため、扁平状の磁性微粒子22の分散している第2の絶縁材32の比透磁率(以下、磁性層5aの比透磁率ともいう) = 17、30、50、100の4つの条件で電磁界解析を行った。

40

【0070】

図10に、試作した球形粉末分散コンポジットシート及び扁平粉末分散コンポジットシートの断面写真、並びに比透磁率及びtan δの実測値を示す。球形粉末として、組成比(wt%) = 87.83Fe-6.59Si-2.54B-2.53Cr-0.51Cの鉄系アモルファス球状合金粉を用いた

50

。球形粉末のメディアン径 = 2 . 5 6 μm であった。また、扁平粉末として、組成比 (w t %) = 87.6Fe-6.7Si-2.5B-2.5Cr-0.75Cの鉄系アモルファス扁平合金粉を用いた。扁平粉末のメディアン径 = 1 0 . 9 4 μm であった。

【 0 0 7 1 】

インダクタ 1 1 a が降圧型 D C - D C コンバータの使用部品であることを想定した。降圧型 D C - D C コンバータが、入力電圧 2 4 V、出力電圧 5 V、スイッチング周波数 1 0 M H z で動作するものとした。この条件で動作するためには、インダクタ 1 1 a のインダクタンスが 2 0 0 n H 以上必要であることが算出された。磁性層 5 a の比透磁率 = 1 7、3 0、5 0、1 0 0 にて、インダクタ 1 1 a のインダクタンスが 2 0 0 n H 以上である条件を満たすインダクタ 1 1 a の巻き数、フットプリントのサイズ、比透磁率 = 1 7 のときのフットプリントサイズを 1 としたときのフットプリント比較値の算出結果を、表 1 に示す。

10

【 0 0 7 2 】

【 表 1 】

表 1

比透磁率	17	30	50	100
巻き数	6	5	4	3
直列抵抗[m Ω]	48	35	24	16
インダクタンス[nH]	203	219	209	201
等価直列抵抗[Ω]	1.01	1.07	1.06	1.03
フットプリント[cm \times cm]	1.5 \times 1.5	1.29 \times 1.29	1.08 \times 1.08	0.87 \times 0.87
フットプリント比較値	1	0.74	0.52	0.34

20

【 0 0 7 3 】

図 1 1 に、表 1 に示した磁性層 5 a の比透磁率 = 1 7、3 0、5 0、1 0 0 の場合における電磁界解析の結果を示す。同図 (a) はインダクタンス L の周波数特性、同図 (b) は直流等価抵抗 R s の周波数特性、同図 (c) は Q 値の周波数特性である。なお、同図 (b)、同図 (c) の各グラフはほぼ重なった。比透磁率 = 1 7、3 0、5 0、1 0 0 のいずれの場合も、各特性は良好であった。

30

【 0 0 7 4 】

[第 2 実施形態]

図 1 2 に、本発明の電子部品の一例である部品内蔵基板 1 0 1 の断面図を示す。この部品内蔵基板 1 0 1 は、本発明の電子部品の一例であるインターポーザ 1 a を有するものである。インターポーザ 1 a には、本発明の電子部品の一例であるトランス 1 2 が形成されている。トランス 1 2 はインダクタ素子の一例である。なお、以下において、既に説明した構成については同様の符号を付して詳細な説明は省略する。

【 0 0 7 5 】

部品内蔵基板 1 0 1 は、例えば、ビルドアップ層 8 2 が 3 層積層された上にセンターコア層 8 1 が積層され、その上にインターポーザ 1 a が積層されているものである。ビルドアップ層 8 2 は、例えばガラスエポキシで形成されている。センターコア層 8 1 は、例えばガラスエポキシ (FR4) で形成されている。部品内蔵基板 1 0 1 (インターポーザ 1 a) は、その上面部に、一例として、半導体チップ 3 0 1、3 0 2 及びコンデンサ 3 0 3 が半田 8 5 で接続されて搭載されている。部品内蔵基板 1 0 1 は、図示しないメイン基板に実装されて使用される。部品内蔵基板 1 0 1 の底面部には、図示しないメイン基板の電極に電氣的に接続するための半田ボール 8 6 が設けられている。

40

【 0 0 7 6 】

部品内蔵基板 1 0 1 のセンターコア層 8 1 は、インターポーザ 1 a (トランス 1 2) の

50

基材になっている。センターコア層 8 1 の上に、下から順に言うと、第 2 の磁性層 5₁₂、第 2 の巻線層 4₁₂、非磁性材で形成された非磁性層 7、第 1 の巻線層 4₁₁、第 1 の磁性層 5₁₁、の順に積層されて構成されているインターポザ 1 a が設けられている。磁性層 5 (5₁₁, 5₁₂) は、既に説明した磁性層 5 (磁性層 5₁, 5₂, 5₃) と同様のものであり、磁性層 5 の面と平行になるように扁平状の磁性微粒子 2 2 が分散されている。

【0077】

第 1 の巻線層 4₁₁ は、トランス 1 2 の 1 次コイルになる第 1 の巻線 3₁₁ を有している。第 1 の巻線 3₁₁ は、平面型スパイラル構造のパターン配線 2₁₁ で形成されている。第 2 の巻線層 4₁₂ は、トランス 1 2 の 2 次コイルになる第 2 の巻線 3₁₂ を有している。第 2 の巻線 3₁₂ は、平面型スパイラル構造のパターン配線 2₁₂ で形成されている。トランス 1 2 では、第 1 の巻線 3₁₁ と第 2 の巻線 3₁₂ は接続されず、非磁性層 7 を挟んで対向している。巻線層 4 (4₁₁, 4₁₂) は既に説明した巻線層 4 (巻線層 4₁, 4₂) と同様に、球体状の磁性微粒子 2 1 が分散されている。

10

【0078】

非磁性層 7 は、例えば、ガラスエポキシ、ポリイミド、エポキシなどの樹脂、ガラス又はセラミックスで形成されている。非磁性層 7 中に、磁性微粒子は含まれない。非磁性層 7 は、第 1 の絶縁材 3 1 又は第 2 の絶縁材 3 2 と同様の材質で形成されていてもよい。

【0079】

トランス 1 2 は、一例として、インターポザ 1 a に搭載した LLC-LC 型 DC-DC コンバータ用のトランスである。LLC-LC 型 DC-DC コンバータの特徴は、結合係数が 0.9 程度のトランスを用いることにある。トランス 1 2 は、1 次巻線 3₁₁ と 2 次巻線 3₁₂ との間に非磁性層 7 を配置することで、結合係数が 0.9 程度になる。また、トランス 1 2 は、磁性層 5 を有することで、励磁インダクタンス及び Q 値の大きなトランスとすることができる。

20

【0080】

なお、第 1 の磁性層 5₁₁ の上に、磁気シールドとなる導体層 6 を設けてもよい。また、トランスの用途によっては、トランス 1 2 の非磁性層 7 に代えて、磁性層 5 を設けてもよい。

【0081】

[第 3 実施形態]

図 1 3 に、本発明の電子部品の一例であるインターポザ 1 b に構成されたトランス 1 3 の断面図を示す。トランス 1 3 は、インダクタ素子の一例である。なお、図 1 3 は、インターポザ 1 b の一部 (トランス 1 3 部分) のみを図示している。

30

【0082】

トランス 1 3 は、トランスの 1 次コイルになる第 1 の巻線 3₂₂ を有する第 1 の巻線層 4₂₂ と、第 1 の巻線層 4₂₂ を挟むように配置された複数 (この例では 2 つ) の他の巻線層 4₂₁ 及び巻線層 4₂₃ とを備えている。巻線層 4₂₁ の上には、磁性層 5₂₁ が積層されている。また、巻線層 4₂₃ の下には、磁性層 5₂₂ が積層されている。このように、巻線層 4 に磁性層 5 を積層することで、励磁インダクタンス及び Q 値を大きくすることができる。

40

【0083】

各々の巻線層 4₂₁, 4₂₂, 4₂₃ の間には、磁性層 5 又は非磁性層 7 が積層されている。この例では、巻線層 4₂₁, 4₂₂ の間に非磁性層 7₂₁ が配置され、巻線層 4₂₂, 4₂₃ の間に非磁性層 7₂₂ が配置されている。なお、巻線層 4₂₁, 4₂₂ の間に磁性層 5 が配置されていてもよく、巻線層 4₂₂, 4₂₃ の間に磁性層 5 が配置されていてもよい。非磁性層 7 を配置する場合、耐圧が高くなる。磁性層 5 を配置する場合、励磁インダクタンス及び Q 値が高くなる。

【0084】

複数の他の巻線層 4₂₁ 及び巻線層 4₂₃ の巻線 3₂₁ 及び巻線 3₂₃ がビア配線 4 1 で電氣的に接続されてトランス 1 3 の 2 次コイルになっている。巻線 3₂₁ 及び巻線 3₂₃ の電氣的な接続ポイントであるビア配線 4 1 が 2 次コイルのタップ 8 になっている。

50

【0085】

トランス13の最上層に、磁気シールドとして導体層6が積層されていることが好ましい。なお、導体層6とタップ8との電氣的なショートを防止するために、導体層6とビア配線41とは絶縁材で絶縁されている。

【0086】

図14に、トランス13の等価回路を図示する。巻線 3_{22} は1次コイルである。巻線 3_{21} 、 3_{23} の接続ポイントが2次コイルのタップ8になっている。巻線 3_{21} 、 3_{23} が同じ巻き数である場合、タップ8はセンタータップになる。

【0087】

[第4実施形態]

図15に、本発明の電子部品の一例であるインターポーザ1cに構成されたトランス14の断面図を示す。トランス14は、インダクタ素子の一例である。なお、図15は、インターポーザ1cの一部(トランス14部分)のみを図示している。

【0088】

トランス14は、トランスの1次コイルになる第1の巻線 3_{35} を有する第1の巻線層 4_{31} と、トランスの2次コイルになる複数(4つ)の第2~第5の巻線 3_{31} ~ 3_{34} を有する他の巻線層 4_{31} ~ 4_{34} とを備えている。トランス14は、複数(この例では5つ)の巻線層 $4(4_{31}, 4_{32}, 4_{33}, 4_{34}, 4_{35})$ の各々の間に、磁性層 $5(5_{32}, 5_{33})$ 又は非磁性層 $7(7_{31}, 7_{32})$ が積層されている。磁性層5を配置するか、非磁性層7を配置するかは、インダクタンス、Q値、耐圧、結合係数などの必要性に応じて適宜設定すればよい。巻線層 4_{31} の上には、磁性層 5_{31} が積層されている。また、巻線層 4_{35} の下には、磁性層 5_{34} が積層されている。このように、巻線層4に磁性層5を積層することで、インダクタンス及びQ値を大きくすることができる。複数の巻線層4の巻線($3_{31}, 3_{32}, 3_{33}, 3_{34}, 3_{35}$)によってトランス14が構成されている。

【0089】

図16に、トランス14の等価回路を図示する。第1の巻線 3_{35} が、トランス14の1次コイルになっている。第2~第5の巻線 3_{31} ~ 3_{34} は、各々が2次コイルになっている。複数の2次コイルを設けることで、1次電圧を複数(この例では4種類)の2次電圧に変換することができる。例えば、インターポーザ1c内の動作の電源電圧として複数の電源電圧が必要な場合、トランス14を設ければよい。1つのトランスで複数の電源電圧源として使用できるため、小型化に有効である。第2~第5の巻線 3_{31} ~ 3_{34} の任意の端部同士を接続してタップとして使用してもよい。

【0090】

なお、インターポーザに本発明を適用した例について説明したが、これに限定されず、平面コイルを形成したプリント配線基板に本発明を適用してもよい。また、本発明の電子部品は、チップ型インダクタ又はチップ型トランスのような積層構造を有するインダクタ素子単体であってもよい。また、本発明の電子部品は、インダクタ素子を内蔵する種々の電子部品であってもよい。

【符号の説明】

【0091】

1・1a・1b・1cはインターポーザ、2($2_1, 2_2, 2_{11}, 2_{12}, 2_{21}, 2_{22}, 2_{23}, 2_{31}, 2_{32}, 2_{33}, 2_{34}, 2_{35}$)・2aはパターン配線、3($3_1, 3_2, 3_{11}, 3_{12}, 3_{21}, 3_{22}, 3_{23}, 3_{31}, 3_{32}, 3_{33}, 3_{34}, 3_{35}$)・3aは巻線、4($4_1, 4_2, 4_{11}, 4_{12}, 4_{21}, 4_{22}, 4_{23}, 4_{31}, 4_{32}, 4_{33}, 4_{34}, 4_{35}$)・4aは巻線層、5($5_1, 5_2, 5_3, 5_{11}, 5_{12}, 5_{21}, 5_{22}, 5_{31}, 5_{32}, 5_{33}, 5_{34}$)・5a₁, 5a₂は磁性層、6・6aは導体層、7($7_{21}, 7_{22}, 7_{31}, 7_{32}$)は非磁性層、8はタップ、11・11aはインダクタ、12・13・14はトランス、21は球体状の磁性微粒子、22は扁平状の磁性微粒子、31は第1の絶縁材、32は第2の絶縁材、41はビア配線、81はセンターコア層、82はビルドアップ層、85は半田、86は半田ボール、101は部品内蔵基板、104は第1の磁性コンポジットシート、105は第2の磁性コンポジッ

10

20

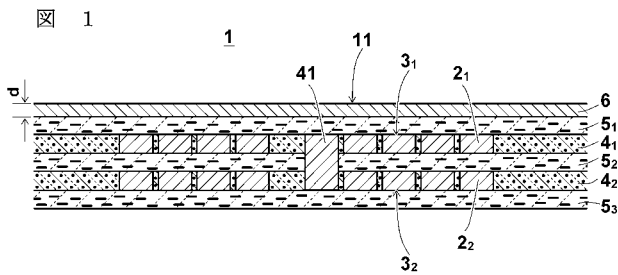
30

40

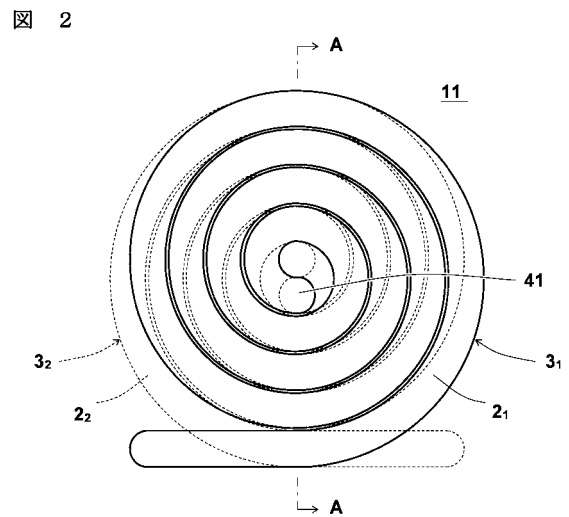
50

トシート、131は第1の絶縁材料、132は第2の絶縁材料、301・302は半導体チップ、303はコンデンサ、 $a \cdot c$ は磁性層の厚さ、 b は巻線層の厚さ、 d は導体層の厚さ、 F は磁束である。

【図1】

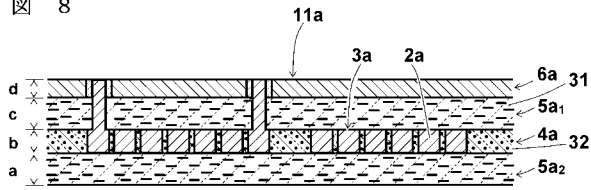


【図2】



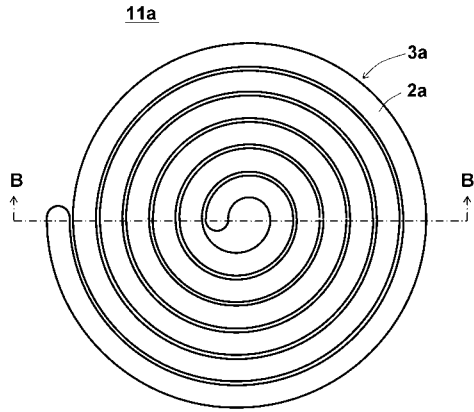
【 図 8 】

図 8



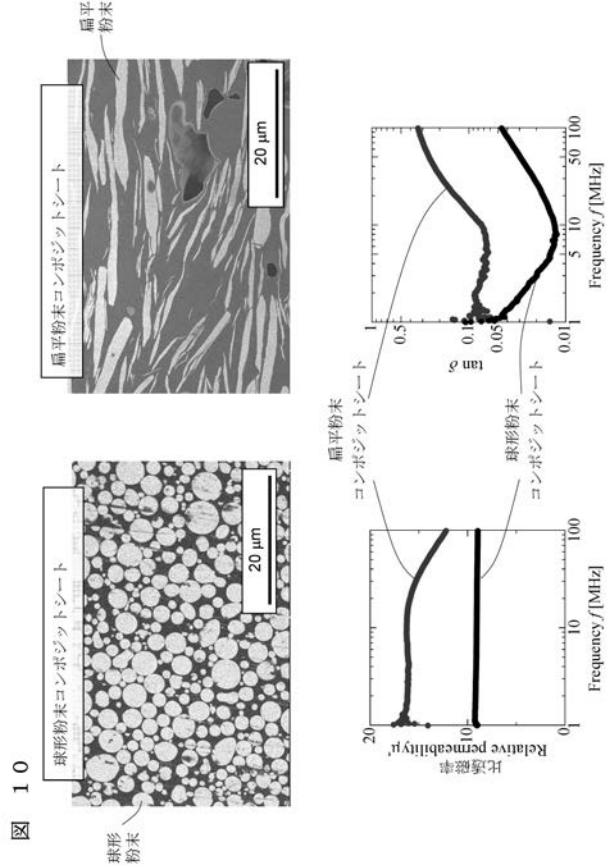
【 図 9 】

図 9



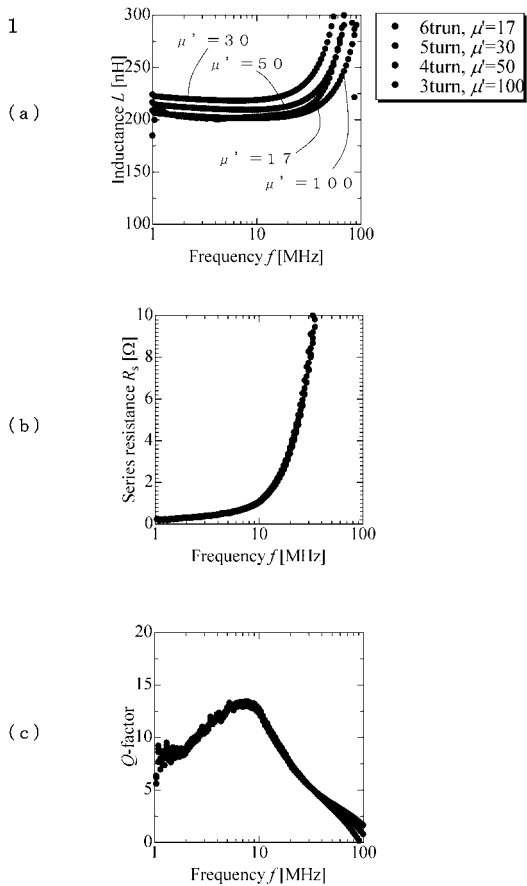
【 図 10 】

図 10



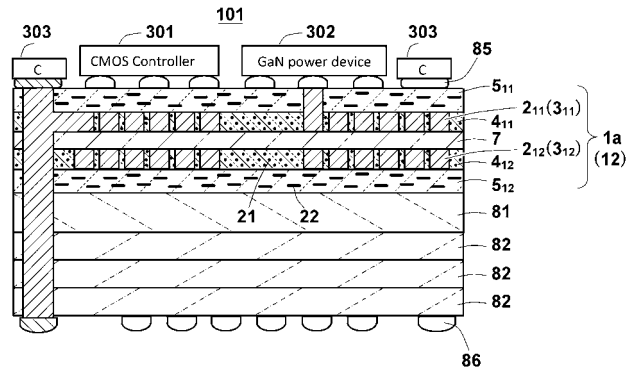
【 図 11 】

図 11



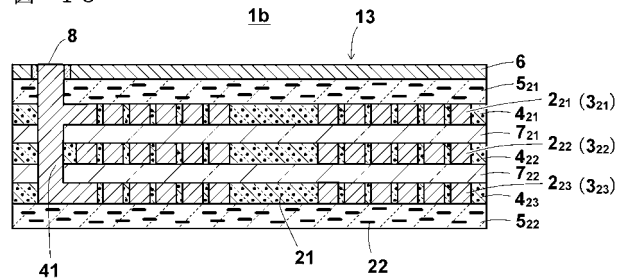
【 図 12 】

図 12



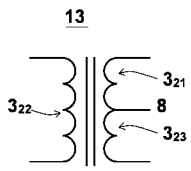
【 図 13 】

図 13



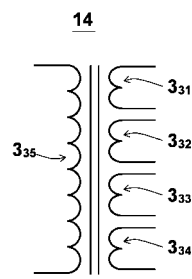
【 図 1 4 】

図 1 4



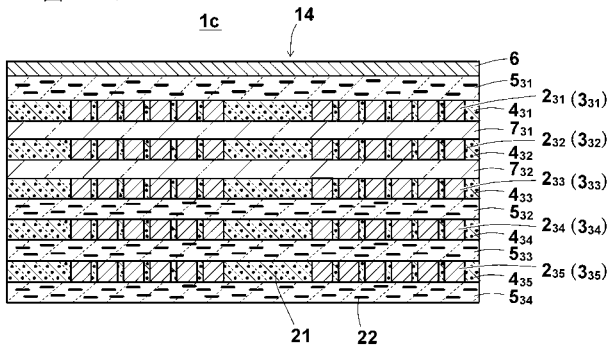
【 図 1 6 】

図 1 6



【 図 1 5 】

図 1 5



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
H 0 1 L 27/04 (2006.01) H 0 1 L 27/04 L

Fターム(参考) 4E351 AA03 BB11 BB15 DD19 DD52 GG06
5E070 AA01 AA11 AB06 BA11 BB03 CB13
5F038 AZ04 EZ01 EZ20