

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-183180
(P2017-183180A)

(43) 公開日 平成29年10月5日(2017.10.5)

| | | |
|------------------------|---------------|-------------|
| (51) Int. Cl. | F 1 | テーマコード (参考) |
| HO 1 J 1/304 (2006.01) | HO 1 J 1/30 F | 5C227 |
| HO 1 J 9/02 (2006.01) | HO 1 J 9/02 B | |

審査請求 未請求 請求項の数 5 O L (全 14 頁)

(21) 出願番号 特願2016-71332 (P2016-71332)
(22) 出願日 平成28年3月31日 (2016.3.31)

(出願人による申告) 平成27年度、文部科学省、科学技術試験研究委託事業「微小真空冷陰極アレイを用いた高い放射線耐性を持つ小型軽量撮像素子の開発」委託研究、産業技術力強化法第19条の適用を受ける特許出願

(71) 出願人 301021533
国立研究開発法人産業技術総合研究所
東京都千代田区霞が関1-3-1
(72) 発明者 長尾 昌善
茨城県つくば市東1-1-1 国立研究開発法人産業技術総合研究所つくばセンター内
(72) 発明者 吉澤 俊一
茨城県つくば市東1-1-1 国立研究開発法人産業技術総合研究所つくばセンター内
Fターム(参考) 5C227 AA12 AB03 AD03 AD06 AD14
AD15 AD22 AD28 AD32 AD37

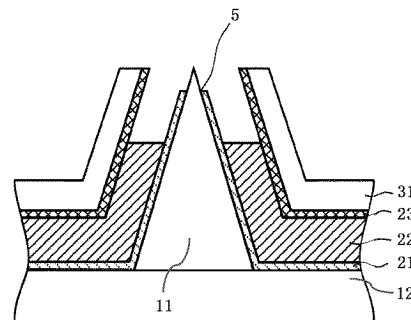
(54) 【発明の名称】 電界放出素子及び電界放出素子を備える装置

(57) 【要約】

【課題】 放電により破壊されることを防止した、絶縁耐性の向上した電界放出素子及び該電界放出素子を備える装置を提供する。

【解決手段】 電界放出素子において、先端が先鋭な電子放出端となっているエミッタと、前記エミッタの先端を露呈する開口を有する引き出し用ゲート電極と、前記エミッタの電子放出端を露出する開口周縁を有し、前記エミッタの側壁を被覆するエミッタ側壁被覆絶縁層とを備え、前記エミッタの先端と前記引き出し用ゲート電極との最短距離をD、前記エミッタと前記エミッタ側壁被覆絶縁層と真空の三つの境界線が重なる三重点と、電子放出端との距離をLtとした時に、 $Lt < D/2$ を満たす構造とする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

先端が先鋭な電子放出端となっているエミッタと、
前記エミッタの先端を露呈する開口を有する引き出し用ゲート電極と、
前記エミッタの電子放出端を露出する開口周縁を有し、前記エミッタの側壁を被覆するエミッタ側壁被覆絶縁層とを備え、

前記エミッタの先端と前記引き出し用ゲート電極との最短距離を D 、前記エミッタと前記エミッタ側壁被覆絶縁層と真空の三つの境界線が重なる三重点と、電子放出端との距離を L_t とした時に、

$$L_t < D / 2$$

であることを特徴とする電界放出素子。

10

【請求項 2】

前記エミッタ側壁被覆絶縁層の更に外側に、第 2 の絶縁層を有し、

前記三重点と絶縁層の沿面の各部との直線距離を L_o としたときに、 $L_o > 2D$ を満たす沿面が存在することを特徴とする、請求項 1 記載の電界放出素子。

【請求項 3】

前記ゲート電極の前記エミッタに対向する面を被覆するゲート電極内壁被覆絶縁層を備え、エミッタ側壁被覆絶縁層又は第 2 の絶縁層と連続して絶縁層を構成していることを特徴とする請求項 1 又は 2 記載の電界放出素子。

【請求項 4】

前記ゲート電極は、火山型又は平板型であることを特徴とする請求項 1 乃至 3 のいずれか 1 項記載の電界放出素子。

20

【請求項 5】

請求項 1 乃至 4 のいずれか 1 項記載の電界放出素子を備える装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、高電界が印加されるエミッタ先端から電子を放出する電界放出素子の技術分野に係わり、特に、放電により破壊されることを防止する効果を備える、電界放出素子、及び電界放出素子を備える装置に関する。

30

【背景技術】

【0002】

従来、電界放出素子は、薄型ディスプレイなどに用いられてきた。最近では、電界放出素子をマトリクス状に配置したアレイ状の素子と光電変換膜とを組み合わせ、超高感度のイメージセンサーや、放射線耐性の高いイメージセンサー等の装置への応用が期待されている（特許文献 1 参照）。

【0003】

電界放出素子は、鋭利な先端を有する突起体とも呼ばれるエミッタと、エミッタを取り囲む、該エミッタから電子を放出させるために引き出し電圧を印加する引き出し用ゲート電極とから主に構成される。該電界放出素子を備える装置は、該電界放出素子と、電子を捕獲あるいは加速させるための陽極（コレクタ又はアノードとも呼ぶ。）とを少なくとも備える装置である。電界放出素子において、ゲート電極に 10 から 60 ボルト程度の電圧を印加すると、エミッタ先端に非常に高い電界が発生し、電子がエミッタから放出される。

40

【0004】

電界放出素子の例としては、スピント型と呼ばれる円錐状のエミッタ構造を採用したものがあげられる（非特許文献 1 参照）。

【0005】

50

また、本発明者を含むグループは、電界放出素子について研究開発を行ってきた（特許文献 2、4、非特許文献 3 参照）。例えば、エミッタから放出された電子を集束させる目的で、火山型のゲート電極や集束電極を積層し、その電極の高さを制御することにより、良好な集束特性を得る構造を開示した（非特許文献 2 参照）。更に、多層の集束電極を積層した構造を開示した（特許文献 2 参照）。

【0006】

先行技術文献調査により、次のような文献があった。特許文献 3 では、電界放出素子において沿面距離を長くする構造が示されている。特許文献 5 では、エミッタ先端を残してエミッタを熱酸化絶縁膜に埋没させる構造が示されている。

【先行技術文献】

【特許文献】

【0007】

【特許文献 1】特許第 5 1 6 7 4 8 4 号

【特許文献 2】特許第 5 0 6 2 7 6 1 号

【特許文献 3】特開平 8 - 3 2 1 2 5 5 号公報

【特許文献 4】特開 2 0 1 4 - 4 4 8 8 5 号公報

【特許文献 5】特開平 9 - 2 0 4 8 7 4 号公報

【非特許文献】

【0008】

【非特許文献 1】Journal of Applied Physics, Vol.47, No.12, p.5248, (1976).

【非特許文献 2】Applied Physics Express Vol.1, p.053001, 2008.

【発明の概要】

【発明が解決しようとする課題】

【0009】

電界放出素子において、動作中に突然絶縁破壊を起こして壊れることがある。絶縁破壊の原因の一つに絶縁膜の沿面放電がある。図 10 を参照して、沿面放電について以下詳しく説明する。

【0010】

一般に、金属（導電性のもの）と絶縁体（真空・空気以外）と真空の三つが接する点を三重点（以下、トリプルジャンクションとも呼ぶ。）という。三重点は、境界線も三つでき、その三本の境界線が一点で交わるので、「境界線が交わる点」でもある。三重点には極度に電界が集中することが知られている。

【0011】

図 10 において、陰極（エミッタ電極）1 側の金属・絶縁体・真空の 3 つの境界線が重なる点が、図示するトリプルジャンクション 5 である。トリプルジャンクションから強電界による電界放出により、本来不要な電子放出が起こる。放出された電子が陽極（例えば、ゲート電極）3 に向かって加速されるが、その幾つかが絶縁体 2 表面を衝撃すると、2 次電子 4 が放出される。この時、2 次電子放出効率が 1 を上回るような場合、複数の電子放出が起こり、同時に電子放出した部分は正に帯電するため、更に電子を引き寄せ、放出された 2 次電子が絶縁体 2 表面をさらに衝撃すると、更に 2 次電子放出を起こす。このような過程を繰り返しながら、電子数の増幅を伴って絶縁破壊にいたる。

【0012】

スピント型電界放出素子の場合について、図 11 を参照して詳しく説明する。図 11 は、スピント型電界放出素子の模式図であり、エミッタ電極 12 の上に先鋭なエミッタ 11 が設けられ、絶縁膜などの絶縁体 2 を介してゲート電極 31 が形成されている。なお、スピント型とは、スピント氏の提案した次の作製方法による図 11 のようなエミッタを備える構造をいう。エミッタ電極と絶縁層とゲート電極層とからなる積層体を形成した後、ゲート電極層に透孔をあけて絶縁層をエッチングした構造体に対し、エミッタ材料としてモリブデン等の金属を高真空中で蒸着等の直進性の高い堆積手法により蒸着して行く。透孔を介して侵入するモリブデンがエミッタ電極層上に堆積していくに連れ、ゲート電極層の

10

20

30

40

50

透孔の径を縮径していくようになるために、先端が鋭利な略円錐形状のエミッタが形成される。

【0013】

エミッタ11とエミッタ電極12を0Vとし、ゲート電極31にプラスの電圧を印加した場合、エミッタ11とゲート電極31の間に形成される電界分布は、概略、等電位線6のようになる。ここで、金属・絶縁体・真空の3つの境界線が重なるトリプルジャンクションは5の位置に形成される。トリプルジャンクション5から電子が放出された場合、電子は等電位線に対して垂直な方向に加速されるので、概ね絶縁体2の沿面に沿う方向に加速される。よって、図11の構造において、図10で説明したような沿面放電が起こる。

【0014】

従来、エレクトロンホッピングによる雪崩的な絶縁破壊を防ぐ方法の一つとして、絶縁層の表面に凹凸を形成し、沿面距離を長くする構造が知られている（特許文献3参照）。しかしながら、特許文献3の方法では、トリプルジャンクションから放出された電子は沿面に沿う方向に加速されることには変わらないので、距離が長くなる分、沿面放電の可能性は軽減されるが、根本的な解決にはならない。

【0015】

また、火山型のゲート電極を用いた電界放出素子の場合について、図12を参照して説明する。図12は、火山型のゲート電極及び円錐型のエミッタを有する電界放出素子の模式図であり、エミッタ電極12の上に先鋭なエミッタ11が設けられ、エミッタ電極12とエミッタ11の側壁の下部を覆う絶縁体2を介して、頂上の欠けた火山型のゲート電極31が形成されている。エミッタ11とエミッタ電極12を0Vとし、ゲート電極31にプラスの電圧を印加した場合、エミッタ11とゲート電極31の間に形成される電界分布は、概略、等電位線6のようになる。ここで、トリプルジャンクション5は図中の5の位置（エミッタ側壁）に位置する。図12に示すように、トリプルジャンクション5から電子が放出され、該電子は、絶縁体2の沿面に沿うような方向に加速され、沿面放電の原因となる。

【0016】

本発明は、これらの問題を解決しようとするものであり、本発明は、放電により破壊されることを防止した構造を有する電界放出素子、及び該電界放出素子を備える装置を提供することを目的とする。

【課題を解決するための手段】

【0017】

本発明は、前記目的を達成するために、以下の特徴を有するものである。

(1) 本発明の電界放出素子は、先端が先鋭な電子放出端となっているエミッタと、前記エミッタの先端を露呈する開口を有する引き出し用ゲート電極と、前記エミッタの電子放出端を露出する開口周縁を有し、前記エミッタの側壁を被覆するエミッタ側壁被覆絶縁層とを備え、前記エミッタの先端と前記引き出し用ゲート電極との最短距離をD、前記エミッタと前記エミッタ側壁被覆絶縁層と真空の三つの境界線が重なる三重点と、電子放出端との距離をLtとした時に、 $Lt < D/2$ であることを特徴とする。

(2) 前記(1)の電界放出素子において、前記エミッタ側壁被覆絶縁層の更に外側に、第2の絶縁層を有し、前記三重点と絶縁層の沿面の各部との直線距離をLoとしたときに、 $Lo > 2D$ を満たす沿面が存在することを特徴とすることがより好ましい。ここで、絶縁層の沿面とは、エミッタ側壁被覆絶縁層又は第2の絶縁層の絶縁層が真空に露出している表面をさす。

(3) 前記1又は2の電界放出素子において、前記ゲート電極の前記エミッタに対向する面を被覆するゲート電極内壁被覆絶縁層を備え、エミッタ側壁被覆絶縁層又は第2の絶縁層と連続して絶縁層を構成していることを特徴とすることがより好ましい。

(4) 前記(1)乃至(3)のいずれか1項記載の電界放出素子において、前記ゲート電極は、火山型又は平板型であることを特徴とすることがより好ましい。

(5) 前記(1)乃至(4)のいずれか1項記載の電界放出素子を備える装置である。

10

20

30

40

50

【発明の効果】**【0018】**

本発明の電界放出素子は、沿面電流を生じない構造であるので、素子及びこれを用いた装置が、放電により絶縁破壊を起こすことを防止でき、絶縁耐圧を向上できる。

【0019】

また、本発明の電界放出素子では、本来の電子放出端での電界集中を、より強くすることになるので、低電圧で電子放出を可能とすると同時に、放出された電子が絶縁体の方向に向かって加速されるのを防ぎ、放出電子が絶縁層の沿面を衝撃することを抑える効果がある。

【0020】

また、本発明の実施の形態の電界放出素子では、ゲート電極の、エミッタやエミッタ電極に対抗する面（ゲート電極内壁面）を、絶縁層で覆う構造とする場合は、沿面距離をさらに稼ぐこともできるので、絶縁耐圧の低下を防ぐ効果が大きい。

【0021】

また、本発明においては、エミッタの側壁を被覆するエミッタ側壁被覆絶縁層である第1の絶縁層は、その部分が真空である従来構造に比べて、熱伝導が良いので、エミッタ先端から大電流を放出する場合に発生するジュール熱をエミッタ基板にまで伝えることで、放熱の役目も果たすので、大電流動作時においてもジュール熱によりエミッタ先端が溶解することを防ぐ効果もある。

【図面の簡単な説明】**【0022】**

【図1】 第1の実施の形態における、電界放出素子の一例を示す模式図である。

【図2】 第1の実施の形態における基本原理及び効果を説明する図である。

【図3】 第1の実施の形態における、電界放出素子の変形例を示す模式図である。

【図4】 第1の実施の形態における、電界放出素子の変形例の製造方法を説明する図である。

【図5】 第1の実施の形態における、電界放出素子の製造方法を説明する図である。

【図6】 第2の実施の形態における、電界放出素子の一例を示す模式図である。

【図7】 第2の実施の形態における、電界放出素子の変形例1の模式図である。

【図8】 第2の実施の形態における、電界放出素子の変形例2の模式図である。

【図9】 第2の実施の形態における、電界放出素子の変形例2の製造方法を説明する図である。

【図10】 沿面放電の原理を説明する図である。

【図11】 従来技術のスピント型電界放出素子における、トリプルジャンクションから放出された電子の加速される向きを説明する図である。

【図12】 従来技術の火山型電界放出素子における、トリプルジャンクションから放出された電子の加速される向きを説明する図である。

【発明を実施するための形態】**【0023】**

本発明の実施の形態について以下説明する。

【0024】

本発明者は、電界放出素子についてその絶縁層の構造に着目して研究開発を行い、沿面電流を抑制して優れた絶縁耐圧性を有する構造を得るに到ったものである。

【0025】

また、本発明の実施の形態の電界放出素子は、エミッタの側壁を絶縁層で覆い、エミッタの先端のみを露出する構造を有する。該構造をとることにより、トリプルジャンクションを本来の電子放出端近傍のみとすることができる。トリプルジャンクションを本来の電子放出端近傍のみとするには、トリプルジャンクションの位置が、エミッタの先端から、エミッタの先端と引き出し用ゲート電極との最短距離Dの2分の1以下であることが必要である。例えば、ゲート電極の開口径が400nm程度の場合において、エミッタの先端

10

20

30

40

50

と引き出しゲート電極の最短距離が200nmとなり、その場合のトリプルジャンクションの位置は先端からおよそ10~100nm下がった程度であることが望ましい。

【0026】

本実施の形態では、電子を放出するための構造を有しているものをエミッタとよび、そのエミッタに電流を供給するための配線部分をエミッタ電極と呼ぶ。基板は、エミッタに電流を供給する役目も果たしている場合は、エミッタ電極でもある。

エミッタは、先鋭な先端を有する突起状であり、円錐形状などである。

【0027】

また、本発明の実施の形態の電界放出素子では、陰極側に形成されるトリプルジャンクションから放出される電子が、その電子放出点であるトリプルジャンクションから見て該絶縁層の沿面とは逆方向に加速される向きに電界が形成されることになるように、絶縁層がエミッタ側壁に設けられていることが、好ましい。

【0028】

本発明の実施の形態の電界放出素子では、トリプルジャンクションから放出された電子は、絶縁層の沿面の方向には加速されることがないので、絶縁破壊現象を起こさない。

【0029】

本発明の電界放出素子を備える装置は、電界放出素子と、電界を印加して電子を捕獲あるいは加速させるための陽極（コレクタ又はアノードとも呼ぶ。）とを、少なくとも備える。

【0030】

また、本発明の実施の形態の電界放出素子では、ゲート電極の、エミッタやエミッタ電極に対抗する面を、絶縁層（以下、ゲート電極内壁面絶縁層ともいう。）で覆う構造とすることが好ましい。ゲート電極内壁面絶縁層により、万がトリプルジャンクション外から何らかの影響で電子放出が起こったとしても沿面距離を長くしホッピングが持続しないような構造とすることができる。

【0031】

各層の絶縁層の材質に関しては特に制約はなく、絶縁層の材料として知られる材料を用いることができる。例えば、窒化シリコン膜、酸化シリコン膜、酸化アルミニウム膜等、半導体技術分野等で知られる膜を用いることができる。エミッタ側壁を被覆する絶縁層と、ゲート電極内壁面絶縁層とは、それぞれ個別の膜で形成されてもよいし、連続する膜で形成されてもよい。エミッタ側壁を被覆する絶縁層とゲート電極内壁面絶縁層の絶縁層を接続して、これらの層間又は並列に設けられる中間絶縁層を、適宜設ける。これらの絶縁層は、いずれも、1層又は2層以上の絶縁層から構成することができ、それぞれの材料を適宜選択することができる。

【0032】

後述する実施の形態では、エミッタの高さは、ゲート電極（の開口端）に対してほぼ同じ高さかゲート電極の上面の高さを超えることがないが、これに特に限定はされるわけではないので、任意に設計することができる。

【0033】

（第1の実施の形態）

本実施の形態では、ゲート電極の形状が火山型である電界放出素子の場合について、図1乃至図5を参照して説明する。

【0034】

図1は、本実施の形態の電界放出素子の一例の模式図であり、図2は、図1に基づいて、本発明の原理及び効果を説明する図である。図1の電界放出素子は、エミッタ電極12上に設けられた先端が先鋭な円錐形状のエミッタ11と、エミッタ11先端のみを露出させてエミッタ1の側壁及びエミッタ電極を被覆する第1の絶縁層21と、第1の絶縁層を被覆する第2の絶縁層22と、ゲート電極のエミッタ及びエミッタ電極と対向する内壁面に設けられる第3の絶縁層23と、エミッタ先端周辺部に開口を有する火山型ゲート電極31とを備える。エミッタ11と、第1の絶縁層21と、真空とで形成されるトリプルジ

10

20

30

40

50

ジャンクション5の位置が、この第1の絶縁層21により規定される。トリプルジャンクション5の位置は電子放出端近傍に位置する。図中、エミッタ側壁を被覆する第1の絶縁層21の縁にトリプルジャンクション5が位置する。第2の絶縁層は、エミッタ先端から見て、また、トリプルジャンクションから見て、第1の絶縁層21の被覆端より、エミッタ下部へ後退した位置に、第1の絶縁層21上に設けられる。第2の絶縁層を第1の絶縁層よりも電子放出端から見て後退させることによって、第2の絶縁層の沿面が、トリプルジャンクションから放出された電子が到達し得ないような位置とすることができる。

【0035】

第1の絶縁層や第2の絶縁層の表面は、真空と接し、絶縁層の沿面と呼ぶことができる。

10

【0036】

図2に、本発明の実施の形態における特徴である、三重点の位置と、絶縁層の配置についての説明を示す。

【0037】

エミッタの先端と引き出し用ゲート電極との最短距離をD、エミッタとエミッタ側壁被覆絶縁層と真空の三つの境界線が重なる三重点と、電子放出端との距離を L_t とした時に、 $L_t < D/2$ である条件(以下、「条件1」ともいう。)を満たすように、三重点の位置を設定する。この条件を満たす場合には、三重点から放出された電子はゲート電極の方向には加速されず、アノードに向かって加速されることが、電子軌道シミュレーション等により分かった。

20

【0038】

エミッタ側壁被覆絶縁層及び第2の絶縁層の表面からなる沿面は、三重点とこれらの絶縁層の沿面の各部との直線距離を L_o としたときに、 $L_o > 2D$ を満たす沿面が存在する条件(以下、「条件2」ともいう。)を満たすようにする。実験により、この条件を満たすときには、放電破壊が起こりにくいことが分かった。

【0039】

このような条件をみたす場合においては、トリプルジャンクションから放出された電子は、本来必要としている電子放出端から放出された電子と同様に、等電位線に直交する方向で、陽極に向かって加速されるので、絶縁層の表面を沿うような方向に加速されることはなく、沿面放電の原因となり得ないのである。

30

【0040】

各層の絶縁層の材質に関しては特に制約はなく、半導体技術分野等で知られる絶縁層の材料を用いることができる。例えば、第1の絶縁層として窒化シリコン膜、第2の絶縁層として酸化シリコン膜、第3の絶縁層としてアルミナを使うことができる。材質の異なる絶縁層を使うことにより、そのエッチングレートの違いから、本実施の形態の構造を形成することが可能である。

【0041】

[変形例]

本実施の形態の電界放出素子の変形例を、図3に示す。変形例では、第1の絶縁層21がエミッタ先端に向かって徐々に薄くなっていく構造である。該変形例の場合であっても、トリプルジャンクション5の位置はエミッタ先端近傍に有り、そこから放出された電子は、第1の絶縁層の沿面に沿う方向には加速されずに、図示しないアノードに向かって加速されるので、図2で説明したと同様の効果が得られる。

40

【0042】

[製造方法]

本実施の形態の電界放出素子の製造方法について、図4及び図5を参照して説明する。

図4は、変形例の素子の製造工程(a)~(f)を説明する図である。

【0043】

(a)工程

エミッタ電極12上に先鋭な円錐形状のエミッタ11を形成する。エミッタを形成する

50

方法は、公知の方法を採用することができ、特に限定されない。例えば、シリコンをエッチングする方法でも良い。または、微細な穴を有する二層の有機塗布膜上に、真空蒸着などの粒子の直進性の高い成膜方法によりエミッタ材料を成膜することで、穴が徐々に塞がっていくことを利用し円錐形のエミッタを形成し、後に有機溶剤により有機塗布膜を溶解することで不要なエミッタ材料膜を除去する方法でもよい（特許文献4参照）。

【0044】

(b)工程

次に、第1の絶縁層21を成膜する。成膜方法は、公知の方法を採用することができ、特に限定されない。構造物の上に成膜するので、コンフォーマルに成膜できる方法がより望ましい。例えば、化学気相合成法(CVD)やスパッタリングなどの方法がある。シリコンをターゲットとし、ArとN₂をプラズマ源としたスパッタリングによりSiNを成膜する方法でもよい。第1の絶縁層21の膜厚は、基本的には任意に選ぶことが可能であるが、作製が容易になるようにするためには、第2の絶縁層の10%~20%程度の厚さが良い。

10

次に、第2の絶縁層22を成膜する。成膜方法は、既に公知の方法を採用することができ、特に限定されない。例えば、TEOS(テトラエトキシシラン)ガスを使ったプラズマCVDによりSiO₂を成膜することができる。

さらに、第3の絶縁層23を成膜する。第3の絶縁層23は、第1の絶縁層21と同様にスパッタリングでSiNを成膜することができる。

その後、ゲート電極31となる金属薄膜を成膜する。金属薄膜の金属の種類は既に公知の材料を採用することができ、特に限定されない。例えば、NbやMo等が、SF₆等フッ素系のガスを用いたリアクティブイオンエッチング(RIE)により簡単にエッチングができ、なおかつ、後に使うことになる緩衝フッ化水素酸(BHF)によりエッチングされないので都合が良い。

20

【0045】

(c)工程

次に、第1~第3の絶縁層及びゲート電極を成膜した基板(エミッタ電極)に、フォトレジスト41を塗布する。塗布するフォトレジストの厚さは、エミッタ11の高さに相当するよりも厚い膜厚に設定する。膜厚の調整には、使用するフォトレジストの粘度を調整したり、回転塗布の場合においては回転数を調整するなどして、調整することができる。

30

【0046】

(d)工程

次に、酸素プラズマなどによりフォトレジストをエッチングする。エッチング量は、ゲート電極の高さが所望の値になるように調整する。

【0047】

(e)工程

次に、残ったフォトレジストをマスクにして、ゲート電極31をエッチングする。ゲート電極としてNbやMoを選んだ場合は、SF₆ガスを用いたリアクティブイオンエッチング(RIE)によりエッチングすることができる。また、第3の絶縁層23の材質としてSiNを選んだ場合には、ゲート電極31をエッチンするためのSF₆ガスによるRIEにより第3の絶縁層も同時にエッチングすることができる。SiN以外の材質を選んだ場合には、第3の絶縁層23をエッチングするための工程を行う。この際、ゲート電極31をエッチングしないような方法を用いる必要がある。

40

【0048】

(f)工程

次に、緩衝フッ酸(BHF)により第2の絶縁層22をエッチングする。この時、第2の絶縁層22は、ゲート電極31の開口部分からエッチングされていくので、エミッタに沿う方向にエッチングが進んでいく。エミッタ先端を覆っている第2の絶縁層22がエッチングされれば、第1の絶縁層21がBHFに暴露されることになる。第1の絶縁層21としてSiN、第2の絶縁層としてSiO₂を選べると、BHFによるエッチングレートの

50

比は概ね 1 : 10 ~ 1 : 20 程度であるので、第 2 の絶縁層 2 2 を後退させていく間に第 1 の絶縁層 2 1 のエミッタ先端部分がエッチングされてなくなり、エミッタを露出することができる。

【 0 0 4 9 】

以上の (a) ~ (f) の工程により、図 3 の構造の電界放出素子が得られる。

【 0 0 5 0 】

図 5 は、第 1 の絶縁層 2 1 の形状が異なる図 1 の電界放出素子の製造工程を説明する図である。図 1 に示した電界放出素子を製造する場合は、図 4 の (a) ~ (d) の工程を実施した後、図 5 の (e) ~ (h) 工程を実施する。

【 0 0 5 1 】

(e) 工程

第 1 の絶縁層 2 1 の材質として、BHF には全くエッチングされない材質、たとえばアルミナ等を選んでおく必要がある。該第 1 の絶縁層 2 1 の材質を用いて、図 4 の (a) ~ (e) の工程を行う。

【 0 0 5 2 】

(f) 工程

次に、(e) 工程の後、BHF により第 2 の絶縁層 2 2 をエッチングにより後退させるが、エミッタ先端部分の第 1 の絶縁層 2 1 のみが露出した時点で一旦エッチングを終了する。

【 0 0 5 3 】

(g) 工程

次に、第 1 の絶縁層 2 1 のみがエッチングできるエッチング液などを用いて、第 1 の絶縁層 2 1 のエミッタ先端部分のみをエッチングにより除去する。

【 0 0 5 4 】

(h) 工程

次に、再び第 2 の絶縁層 2 2 をエッチングする BHF の工程を行い、第 2 の絶縁層 2 2 を更に後退させる。

【 0 0 5 5 】

以上の工程により、図 1 の構造の電界放出素子が得られる。

【 0 0 5 6 】

(第 2 の実施の形態)

本実施の形態では、ゲート電極が平坦である電界放出素子の場合について、図 6 乃至図 9 を参照して説明する。本実施の形態における原理と効果は、第 1 の実施の形態で説明したと同様である。本実施の形態において、エミッタ側壁被覆絶縁層の縁により規定される三重点は、条件 1 を満たす。本実施の形態は、従来のゲート電極が平坦であるスピント型電界放出素子 (図 1 1 参照) に対して、本発明の絶縁層構造を適用したものである。従来例は、図 1 1 に示すように、エミッタの側壁及びエミッタ電極が真空に対して露出している構造である。それに対して、本実施の形態では、エミッタの側壁及びエミッタ電極は第 1 の絶縁層 2 1 で覆われ、エミッタ先端の電子放出端のみが露出している。トリプルジャンクション 5 は電子放出端付近に形成される。このような絶縁層の配置にすることにより、トリプルジャンクション 5 から放出された電子は、絶縁層の沿面方向に加速されることなく、真空中に向かって加速されるので、沿面放電に至ることはない。

【 0 0 5 7 】

図 6 は、本実施の形態の電界放出素子の一例の模式図である。図 6 の電界放出素子は、エミッタ電極 1 2 上に設けられた先端が先鋭な円錐形状のエミッタ 1 1 と、エミッタ 1 1 先端のみを露出させてエミッタ 1 1 の側壁及びエミッタ電極を被覆する第 1 の絶縁層 2 1 と、ゲート電極のエミッタ及びエミッタ電極と対向する内壁面に設けられ第 3 の絶縁層 2 3 と、第 1 の絶縁層 2 1 と第 3 の絶縁層 2 3 を接続するように配置される第 2 の絶縁層 2 2 と、エミッタ先端周辺部に開口を有する平坦なゲート電極 3 1 とを備える。エミッタ 1 1 と第 1 の絶縁層 2 1 と真空とのトリプルジャンクション 5 の位置が、この第 1 の絶縁層

10

20

30

40

50

21の縁により規定される。

【0058】

本実施の形態においても、第1の実施の形態と同様、第2の絶縁層22は、エミッタ先端から見て、また、トリプルジャンクションから見て、第1の絶縁層21の被覆端（エミッタ先端部開口）より、エミッタ下部へ後退し、さらにエミッタ電極表面上の後退した位置に、第1の絶縁層21と隙間なく連続して設けられる。このように、第2の絶縁層を第1の絶縁層よりも電子放出端から見て後退させることによって、第2の絶縁層の沿面がトリプルジャンクションから直接見通せない位置とすることができる。即ち、第2の絶縁層の沿面が、トリプルジャンクションから放出された電子が到達し得ないような位置とすることができる。

10

【0059】

前記後退により、第1の絶縁層21は、第2の絶縁層22に被覆されていない表面を有する。本実施の形態では、第1の絶縁層21の表面と第2の絶縁層22の表面が真空と接し、これらは絶縁層の沿面と呼ぶことができる。本実施の形態においても、絶縁層の沿面は、条件2（三重点と絶縁層の沿面の各部との直線距離を L_0 としたときに、 $L_0 > 2D$ を満たす沿面が存在する）を満足する。トリプルジャンクションから放出された電子は、本来必要としている電子放出端から放出された電子と同様に、等電位線に直交する方向で、陽極に向かって加速されるので、第1の絶縁層の表面を沿うような方向に加速されることはない。

【0060】

図6に示すように、第1の絶縁層21と第2の絶縁層22の境界部分に隙間が生じないような構造としなければならない。図6において絶縁層21と絶縁層22に隙間が生じれば、それはすなわちトリプルジャンクションが形成されることになるからである。

20

【0061】

第1の絶縁層21と第2の絶縁層22の境界部分に隙間が生じないような構造として、例えば、次の変形例1、2がある。

【0062】

[変形例1]

図7は、変形例1を示す模式図である。変形例1の電界放出素子の絶縁構造は、エミッタ11先端のみを露出させてエミッタ11の側壁及びエミッタ電極12を被覆する第1の絶縁層21が、エミッタ電極とゲート電極の間に設けられる第2の絶縁層22を被覆するとともに、さらに連続して、ゲート電極のエミッタ電極対向面及びエミッタ対向面を被覆する構造である。第1の絶縁層21により、エミッタ側壁とエミッタ電極とゲート電極内壁が、連続して被覆され絶縁され、隙間が生じない。

30

【0063】

[変形例2]

図8は、変形例2を示す模式図である。変形例2の電界放出素子の絶縁構造は、エミッタ11先端のみを露出させてエミッタ11の側壁及びエミッタ電極12を被覆する第1の絶縁層21と、ゲート電極のエミッタ及びエミッタ電極と対向する内壁面に設けられ第3の絶縁層23と、第1の絶縁層21と第3の絶縁層23との層間に挟み込まれている第2の絶縁層22とからなる構造である。該構造により、図6や図7と同様の効果が得られる。

40

【0064】

[製造方法]

図6や図7の電界放出素子は、図11に示した従来例のスピント型電界放出素子が完成したあとで、つまり、第2の絶縁層22が完成した状態で、第1の絶縁層21と第3の絶縁層23を所望の位置に成膜する方法により作製できる。例えば、CVD法など構造各部にコンフォーマルに製膜できるような方法等により、絶縁層を成膜できる。また、エミッタ11先端に成膜された第1の絶縁層21は、例えば、集束イオンビームを使い、アレイ状のエミッタの各先端の絶縁層のみエッチングすることにより先端のみ除去できる。

50

【 0 0 6 5 】

本実施の形態の電界放出素子の製造方法について、図 9 を参照して説明する。図 9 は、変形例 2 (図 8 参照) の素子のための製造工程 (a) ~ (f) を説明する図である。

【 0 0 6 6 】

(a) 工程

第 1 の実施の形態において説明した図 4 (a) の工程と同様に、エミッタ電極 1 2 上に先鋭な円錐形状のエミッタ 1 1 を形成する。

【 0 0 6 7 】

(b) 工程

次に、第 1 の絶縁層 2 1、第 2 の絶縁層 2 2、第 3 の絶縁層 2 3、およびゲート電極 3 1 を連続して成膜する。この時、絶縁層とゲート電極の合計の膜厚が、エミッタの高さよりも厚くなるように設計する。第 1 の絶縁層 2 1 と第 2 の絶縁層 2 2 と第 3 の絶縁層 2 3 とについては、後の工程で選択的にエッチングができる必要があることを考慮して、適切な材料と膜厚を選択する。例えば、第 1 の絶縁層 2 1 としてアルミナ、第 2 の絶縁層 2 2 としてシリコン酸化膜、第 3 の絶縁層 2 3 としてシリコン窒化膜を用いることができる。

10

【 0 0 6 8 】

(c) 工程

次に、ケミカルメカニカルポリッシング (C M P) 法により、エミッタ 1 1 上の凸になった部分を削り取る。この時、ゲート電極の上に緩衝材を堆積してもよい。

【 0 0 6 9 】

(d) 工程

次に、図 5 (f) の工程と同様に、BHF により第 2 の絶縁層 2 2 をエッチングにより後退させるが、エミッタ先端部分の第 1 の絶縁層 2 1 のみが露出した時点で一旦エッチングを終了する。

20

【 0 0 7 0 】

(e) 工程

次に、図 5 (g) の工程と同様に、第 1 の絶縁層 2 1 のみがエッチングできるエッチング液などを用いて、第 1 の絶縁層 2 1 のエミッタ先端部分のみをエッチングにより除去する。

【 0 0 7 1 】

(f) 工程

次に、図 5 (h) の工程と同様に、再び第 2 の絶縁層 2 2 をエッチングする BHF の工程を行い、第 2 の絶縁層 2 2 を更に後退させる。

30

以上の工程により、エミッタ先端のみ露出し、側壁は第 1 の絶縁層 2 1 で被覆された構造の変形例 2 の電界放出素子が得られる。

【 0 0 7 2 】

なお、上記実施の形態等で示した例は、発明を理解しやすくするために記載したものであり、この形態に限定されるものではない。例えば、電界放出素子をアレー状に形成する等、適宜できる。

【 産業上の利用可能性 】

40

【 0 0 7 3 】

本発明の電界放出素子及びこれを用いた装置は、絶縁破壊を防止する構造であるので、薄型ディスプレイ等、超高感度のイメージセンサー、放射線耐性の高いイメージセンサー等の装置に広く利用でき、産業上有用である。

【 符号の説明 】

【 0 0 7 4 】

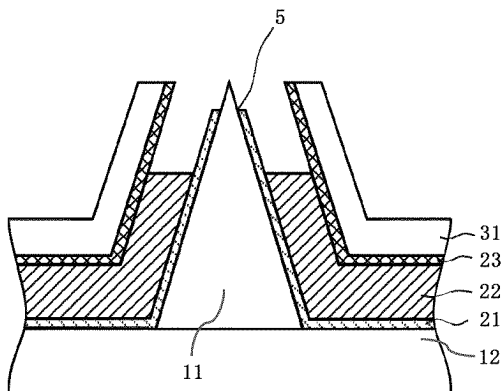
- 1 陰極 (エミッタ電極)
- 2 絶縁体
- 3 陽極 (ゲート電極)
- 4 二次電子放出

50

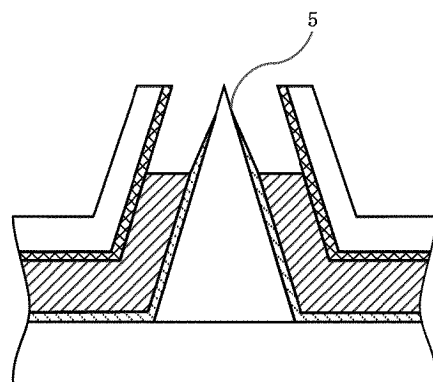
- 5 三重点 (トリプルジャンクション)
- 6 等電位線
- 1 1 エミッタ
- 1 2 エミッタ電極
- 2 1 第1の絶縁層
- 2 2 第2の絶縁層
- 2 3 第3の絶縁層
- 3 1 ゲート電極
- 4 1 フォトレジスト

- P、Q、 トリプルジャンクションから放出された電子の加速される向きを表す矢印
- D エミッタの先端と引き出し用ゲート電極との最短距離
- L t 三重点と電子放出端との距離
- L o 三重点と絶縁層の沿面の各部との直線距離

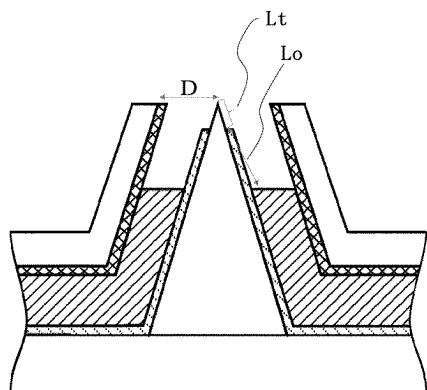
【図1】



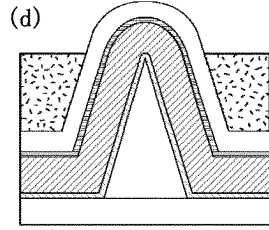
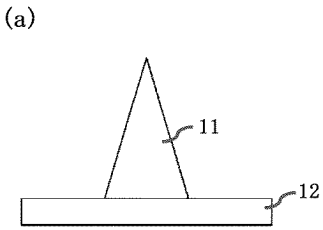
【図3】



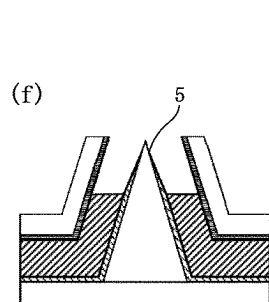
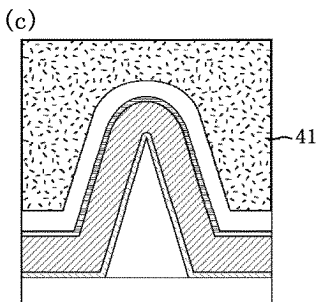
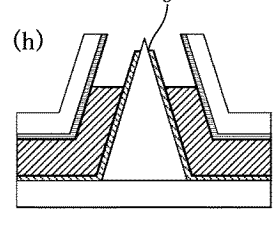
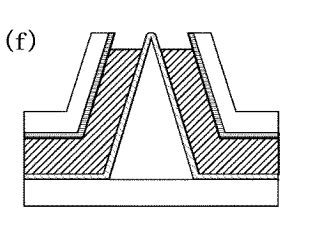
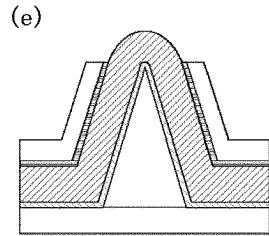
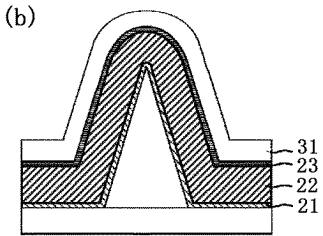
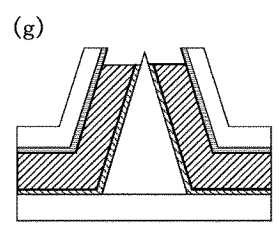
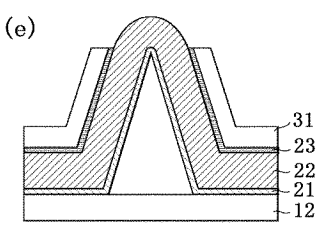
【図2】



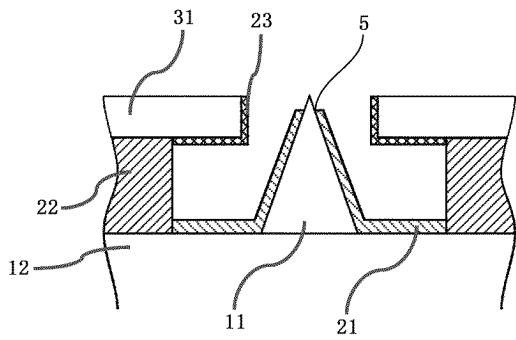
【 図 4 】



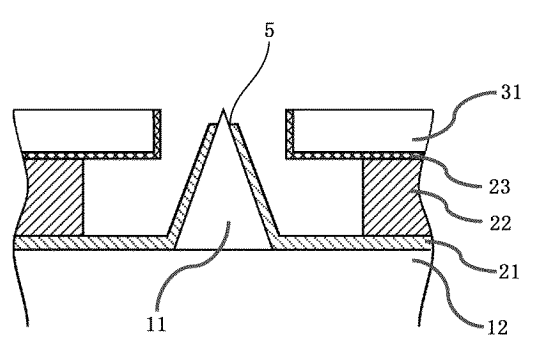
【 図 5 】



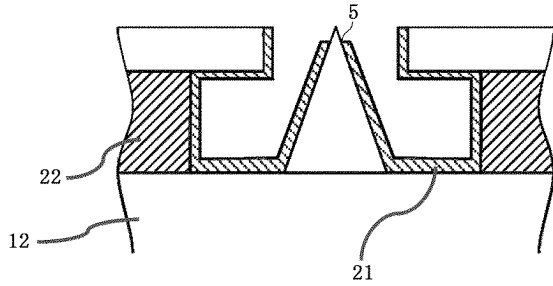
【 図 6 】



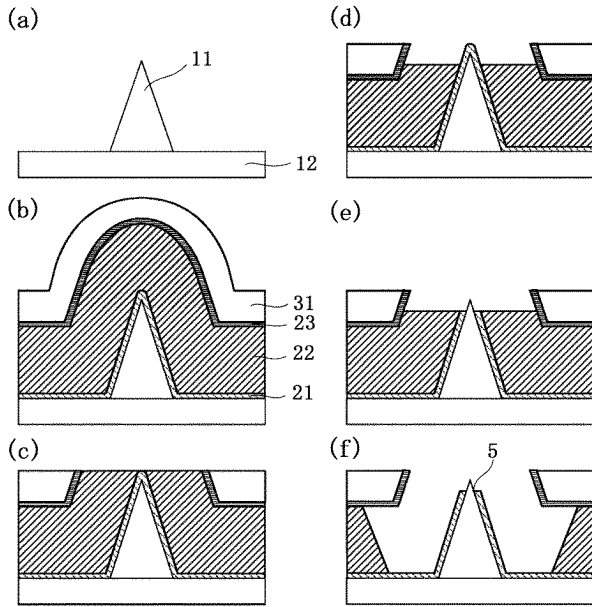
【 図 8 】



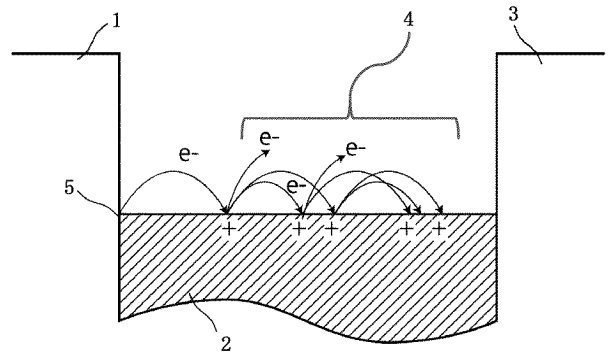
【 図 7 】



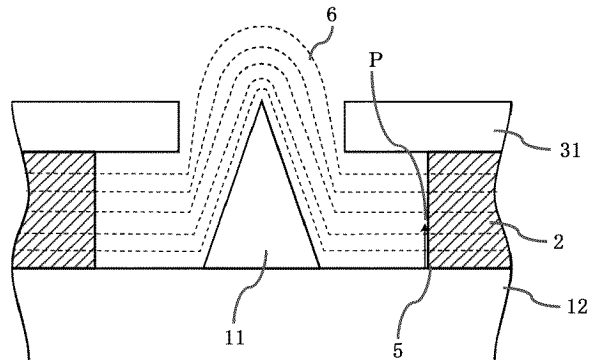
【図9】



【図10】



【図11】



【図12】

