

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-55907

(P2010-55907A)

(43) 公開日 平成22年3月11日(2010.3.11)

(51) Int.Cl.		F I			テーマコード(参考)
HO1J 1/304 (2006.01)		HO1J 1/30		F	5C127
HO1J 9/02 (2006.01)		HO1J 9/02		B	5C135

審査請求 未請求 請求項の数 12 O L (全 21 頁)

(21) 出願番号	特願2008-218897 (P2008-218897)	(71) 出願人	301021533 独立行政法人産業技術総合研究所 東京都千代田区霞が関1-3-1
(22) 出願日	平成20年8月28日(2008.8.28)	(72) 発明者	長尾 昌善 茨城県つくば市東1-1-1 独立行政法人産業技術総合研究所つくばセンター内
		(72) 発明者	吉田 知也 茨城県つくば市東1-1-1 独立行政法人産業技術総合研究所つくばセンター内
		(72) 発明者	金丸 正剛 茨城県つくば市東1-1-1 独立行政法人産業技術総合研究所つくばセンター内
		Fターム(参考)	5C127 BB12 CC03 CC35 DD08 DD55 DD56 EE05 EE15 5C135 AA02 AB12 EE13 HH05 HH15

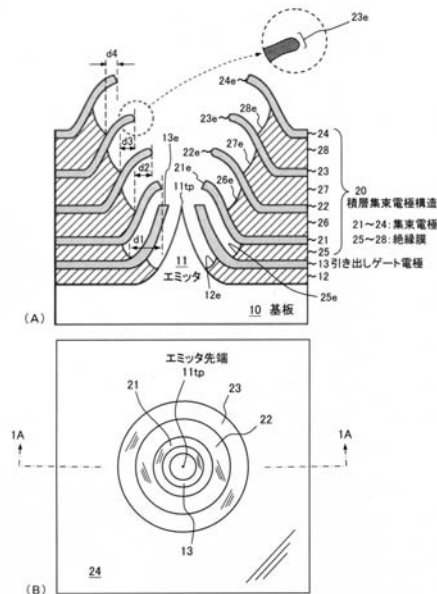
(54) 【発明の名称】 集束電極一体型電界放出素子及びその作製方法

(57) 【要約】

【課題】現実的に作製可能な構造原理をもってエミッタから放出される電子ビームを十分に集束する機能を呈することができる集束電極一体型電界放出素子提案する。

【解決手段】基板10上に、先端11tpが先鋭な電子放出端となっているエミッタ11と、エミッタ先端11tpを露呈する開口を有する絶縁膜12と、この絶縁膜12上に形成され、エミッタ先端11tpを露呈する開口を有する引き出しゲート電極13を形成し、引き出しゲート電極13上には集束電極積層構造20を形成する。集束電極積層構造20は、一層の絶縁膜25, 26, 27, 28と、その上に形成された一層の集束電極21, 22, 23, 24とを単位積層段として、この単位積層段を基板10の鉛直方向に沿って少なくとも四段積層して構成される。最下段に位置する単位積層段の絶縁膜25は引き出しゲート電極13の上に形成されていると共に、全ての単位積層段の絶縁膜25, 26, 27, 28及び集束電極21, 22, 23, 24には、エミッタ先端11tpを露呈する開口を開ける。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

基板上に設けられ、先端が先鋭な電子放出端となっているエミッタと、該基板上に設けられ、該エミッタ先端を露呈する開口を有する絶縁膜と、該絶縁膜の上に形成され、該エミッタ先端を露呈する開口を有する引き出しゲート電極と、該引き出しゲート電極の上に形成された集束電極積層構造と、を含んで成り；

上記集束電極積層構造は、一層の絶縁膜と、その上に形成された一層の集束電極とを単位積層段として、該単位積層段を上記基板の鉛直方向に沿って少なくとも四段以上の複数段に積層して構成され、最下段に位置する単位積層段の上記絶縁膜は上記引き出しゲート電極の上に形成されていると共に、全ての単位積層段の上記絶縁膜及び上記集束電極には上記エミッタ先端を露呈する開口が開けられていること；

を特徴とする集束電極一体型電界放出素子。

【請求項 2】

請求項 1 に記載の集束電極一体型電界放出素子であって；

上記積層集束電極構造において最下段の上記単位積層段から上段の単位積層段に行く程、各単位積層段の上記絶縁膜及び上記集束電極に開けられている上記開口は大径となっていること；

を特徴とする集束電極一体型電界放出素子。

【請求項 3】

請求項 2 に記載の集束電極一体型電界放出素子であって；

上記各単位積層段の絶縁膜の上記開口の内周縁は、同じ単位積層段に属する集束電極の上記開口の内周縁よりも半径方向外方に後退していること；

を特徴とする集束電極一体型電界放出素子。

【請求項 4】

請求項 3 に記載の集束電極一体型電界放出素子であって；

上記各単位積層段の上記絶縁膜の上記開口内周縁の上記後退距離は、下段の単位積層段の上記絶縁膜程、長くなっていること；

を特徴とする集束電極一体型電界放出素子。

【請求項 5】

請求項 1 に記載の集束電極一体型電界放出素子であって；

上記積層集束電極構造中に全部で複数枚ある上記集束電極の中、少なくとも一枚または複数枚の集束電極の材質は、そこからの電界放出を抑えるに十分な高い仕事関数を持つ材料で作製されていること；

を特徴とする集束電極一体型電界放出素子。

【請求項 6】

請求項 1 に記載の集束電極一体型電界放出素子であって；

上記積層集束電極構造中に全部で複数枚ある上記集束電極の中、少なくとも一枚または複数枚の集束電極の上記開口内周縁は、そこからの電界放出を抑えるために、表面が角を持たない滑らかな形状になっていること；

を特徴とする集束電極一体型電界放出素子。

【請求項 7】

基板上に先端が先鋭な電子放出端となるエミッタを形成する工程と；

該基板上に、該エミッタの外径形状に関しコンフォーマルに絶縁膜と導電性薄膜を順次成膜する工程と；

該導電性薄膜にあって該エミッタの直上に当たる部分のみを選択的にエッチングし、開口を開けて引き出しゲート電極とする工程と；

一層の絶縁膜とその上に形成された一層の導電性薄膜とを単位積層段として、一つ上の単位積層段を積層する前に自身の単位積層段に属する導電性薄膜の上記エミッタ先端上に位置する部分をエッチング除去して該導電性薄膜の該エミッタ先端上に位置する部分に開口を形成し、開口付きの集束電極を形成する手順を繰り返しながら上記引き出しゲート電

10

20

30

40

50

極上に四段以上の単位積層段を積層する工程と；

高さ方向に隣接する二段の単位積層段において上段の単位積層段の集束電極に開けられた開口を介し、該上段の単位積層段の絶縁膜を等方性エッチングして上記エミッタ先端上に位置する部分に開口を開け、かつ、該上段の単位積層段の集束電極の開口内周縁に対し該絶縁膜の開口内周縁を半径方向外方に後退させたならば、下段の単位積層段の絶縁膜を等方性エッチングする前にポジ型のフォトレジストを塗布し、該フォトレジストを露光、現像して該フォトレジストの露光部分は除去するが該フォトレジストの未露光残存部分で上記上段の集束電極の下における上記絶縁膜の後退距離に相当する空隙部分を埋め、その後下段の絶縁膜を等方性エッチングして上記エミッタ先端上に位置する部分に開口を開け、かつ、該下段の単位積層段の集束電極の開口内周縁に対し該絶縁膜の開口内周縁を半径方向外方に後退させる手順を最上段の単位積層段から最下段の単位積層段まで順次繰り返す工程と；

10

その後、上記引き出しゲート電極の下に残っている絶縁膜を等方性エッチングして上記エミッタ先端上に位置する部分に開口を開ける工程と；

を含んで成る集束電極一体型電界放出素子の作製方法。

【請求項 8】

請求項 7 に記載の集束電極一体型電界放出素子の作製方法であって；

上記各絶縁膜は、テトラエトキシシランガスを用いての化学気相成長法で形成すること

；

を特徴とする集束電極一体型電界放出素子の作製方法。

20

【請求項 9】

請求項 7 に記載の集束電極一体型電界放出素子の作製方法であって；

上記各単位積層段の上記集束電極の上記開口の径は、上段の集束電極の開口程、大径となっていること；

を特徴とする集束電極一体型電界放出素子の作製方法。

【請求項 10】

請求項 7 に記載の集束電極一体型電界放出素子の作製方法であって；

上記各単位積層段の上記各絶縁膜の上記開口内周縁に関する後退距離は、下段に行く程、長くなっていること；

を特徴とする集束電極一体型電界放出素子の作製方法。

30

【請求項 11】

請求項 7 に記載の集束電極一体型電界放出素子の作製方法であって；

少なくとも上記引き出しゲート電極の下の上記絶縁膜に開口を開ける工程の前に、複数の上記集束電極の中、一枚または複数枚の集束電極に関しては、その開口内周縁の表面を角を持たない滑らかな形状に加工する工程を有すること；

を特徴とする集束電極一体型電界放出素子の作製方法。

【請求項 12】

請求項 11 に記載の集束電極一体型電界放出素子の作製方法であって；

上記加工は、上記集束電極の上記開口内周縁に対するイオン照射により行うこと；

を特徴とする集束電極一体型電界放出素子の作製方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、基板上に設けられたエミッタの先鋭な先端に高電界を印加し、当該エミッタ先端から冷電子を放出させる電界放出素子(冷電子放出素子とも言う)に関し、特に放出される電子を集束しながらアノード電極に向けて出力するための集束電極を一体に有する電界放出素子とその作製方法における改良に関する。

【背景技術】

【0002】

電界放出素子(FED)は、当初、古典的な熱電子放出タイプの陰極線管(CRT)に代わり、主

50

としてフラットパネルディスプレイ(FPD)型の画像表示装置に適当なる電子放出源として用いるべく研究、開発されてきた。その目処が付いてくるに連れ、さらなる要求として、電子ビームリソグラフィの電子源としてとか、超高精細の要求されるFPDにも適当なるよう、エミッタ先端から放出される電子ビームを十分に集束できるような機能をも持つ電界放出素子が求められ始めた。

【0003】

これに応えるべく研究された電界放出素子として、下記非特許文献1に開示されているように、エミッタ先端周囲に設けられた引き出しゲート電極の他に、電子ビームを集束させるための集束電極(レンズ電極)を設けた、一般にダブルゲート型と略称される集束電極一体型電界放出素子がある。ちなみに、レンズ一体型FEDとも呼ばれるこの種の集束電極一体型電界放出素子では、引き出しゲート電極も集束電極も、基板上に形成されたエミッタの先端を上方空間に露呈する開口(望ましいのは極力真円に近い円形開口)を持つように形成される。そのため、これら電極は、エミッタを囲む電極という意味で、形態的な呼称からはリング状電極と呼ばれることもある。

【非特許文献1】“Fabrication of Silicon Field emitter arrays Integrated with beam focusing lens”, Yoshikazu Yamaoka他, Jpn. J. Appl. Phys., Vol.35, Part 1, No. 12B, (1996) pp.6626-6628.

【0004】

非特許文献1に開示の素子では、集束電極は引き出しゲート電極との位置関係において三姿態が開示され、集束電極を引き出しゲート電極の上方に設ける場合、引き出しゲート電極を囲むように同一平面に設ける場合、そして、引き出しゲート電極の上方に積層して設けられるけれども、引き出しゲート電極の開口縁部分がコニーデ式火山の噴火口のように、高さ方向に立ち上がって集束電極の開口内に侵入し、盛り上がった形になっている結果、集束電極の開口縁の高さ位置が当該引き出しゲート電極開口縁とほぼ同じ高さになっている場合が示されている。

【0005】

いずれにしても、少なくとも引き出しゲート電極の他に集束電極をも有する集束電極一体型電界放出素子の場合、例えばエミッタ電位を0Vとすると、引き出しゲート電極には、当然のことではあるが、電子を引き出すためにある一定の正の電圧 V_{ex} を印加する。対して集束電極には、放出された電子ビームを集束させるため、少なくとも V_{ex} よりも低い電圧 V_f ($V_f < V_{ex}$)を印加する。もちろん、 V_f が低い程、集束効果はより強くなるが、 V_f を低くして行き、0V近くにまで低下させると、エミッタから取り出し得る電流量は大きく減少してしまう。これは、 V_{ex} よりも低い電圧 V_f によりエミッタ先端での電界集中が緩和されてしまい、結果としてエミッタ先端に印加される電界強度が弱くなってしまふことに起因している。

【0006】

この問題を克服するために、本発明者等が関与した下記非特許文献2では、集束電極の開口縁位置を引き出しゲート電極の開口縁位置よりも低くすることで、集束電極の創る低い電位分布がエミッタ先端には及ばないようにし、エミッタ先端に印加される電界強度を維持しつつ、放射される電子ビームの集束効果を得るようにした。

【非特許文献2】“Focusing Characteristics of Double-Gated Field-Emitter Arrays with a Lower Height of the Focusing Electrode”, Yoichiro Neo他, Appl. Phys. Exp. 1 (2008), 053001-3.

【0007】

しかし、このような構造であっても、より強い集束効果を得ようとする、やはり集束電極の作る電位の低いポテンシャル障壁がエミッタ先端の上方に形成され、放出された電子ビームの一部がそのポテンシャル障壁を越えることができずにゲート電極の方に戻って来てしまい、やはり取り出し得る電流量が減ってしまうと言う別の問題に直面した。

【0008】

そこで、電子放出点となるエミッタ先端の鉛直線上にポテンシャル障壁を形成しないよ

10

20

30

40

50

うに、さらにもう一段集束電極を設けて、ここにプラスの電圧を印加してはどうかという試みがなされた。実際、下記特許文献1の図2及び下記特許文献2の図9には、そのような場合に使える二枚の集束電極を有する構造が開示されている。

【特許文献1】特開平7-192682号公報

【特許文献2】特開平6-275189号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかし、本発明者等が行った電界計算および電子軌道の計算機シミュレーションでは、このように二枚の集束電極を有する素子構造に従えば、確かに集束した電子ビームは形成できるものの、エミッタ先端での電界集中が損なわれ、放出される電流量が減少する結果となった。換言すれば、エミッタ先端の電界強度を損なわずに電子ビームの集束を行い得るような各集束電極への電位配分を、実際のデバイスに印加可能な電圧範囲内で見い出すことができなかつた。

10

【0010】

そこで、本発明者は、本発明に至る過程において、集束電極をもう一枚追加し、計三枚の集束電極の積層構造を持つ集束電極一体型電界放出素子構造を考えてもみた。かくすれば、中間の第二集束電極に集束効果を満足させるに十分な低い電位を与えても、それによるエミッタ先端の電界集中の緩和を一番下の第一の集束電極で防ぐことができ、また、電子放出点の鉛直線上に形成されるポテンシャルの壁は一番上の第三集束電極で防ぐことができるのではないかと思われたからである。

20

【0011】

そして事実、本発明者による検証の結果、このような構成であれば、素子の電気的特性としては満足な特性が得られることが分つた。しかし今度は、別な観点から困難な問題が生じた。つまり、そのような集束電極三枚構成にする場合、中間の第二集束電極は例えば1 μ m以上等、200nm程度で済む他の電極に比すとその膜厚をかなり厚くせねば、効率的な電子ビーム集束効果は得られなくなることが分つたのである。ところが、同一基板上にこのように第二集束電極のみが厚い構造を形成しようとする、これまでに開示されてきた様々な作製方法のいずれを適用しても、そのような構造は好適には作製できないのである。以下、この点に就き、説明する。

30

【0012】

そもそも、初期の電界放出素子の作製方法においては、既掲の特許文献1にも開示されているようなリフトオフ法が良く採用されていた。これを図3に即して説明すると、シリコン基板40上に円形のシリコン酸化膜のマスク41を形成して当該シリコン基板40をエッチングし、同図(A)に示すように、マスク41の下に略々コーン形状の部分42を切り出す。次に、マスク41を残したまま熱酸化を施すと、コーン形状部分42の表面が熱酸化膜42'に変わって行くことで、同図(B)に示すように、その下に非常に先鋭な先端を有するシリコンの突起、すなわちコーン型エミッタ43が形成される。

【0013】

その後、マスク41をそのまま残しておいて、同図(C)に示すように、全面にシリコン酸化膜44を堆積し、その上に順次、引き出しゲート電極となるべき適当なる金属膜45、シリコン酸化膜46、集束電極となるべき適当なる金属膜47を連続的に蒸着形成する。

40

【0014】

その後、沸酸にてエッチングし、円形マスク41の上に堆積した構造部分と、円形マスク41の外周縁の脇の隙間から侵入した沸酸で主としてマスク下の熱酸化膜42'とを除去することで、同図(E)に示すように、各電極45, 47に開けられた円形開口内に先端43tpを臨ませたエミッタ43を持つ集束電極一体型電界放出素子が完成する。

【0015】

しかし、このリフトオフ方法では、当然ではあるが最終工程で不要な部分を沸酸により除去するため、電極材料には沸酸に侵されないものを選んでいるので、円形マスクと同程

50

度の大きさの金属のパーティクルが基板の上に集積形成するエミッタの数だけ発生してしまう。これが問題で、金属パーティクルが電極間を短絡するような形で残れば素子としての機能に障害を起こす。また、そもそも各電極とエミッタ上の堆積物との間の隙間が非常に狭いので、沸酸が上手く入って行けず、円形マスク41の除去が良好にできないということも多く、実際、歩留まりは極めて悪かった。

【0016】

また、現状におけるフォトリソグラフィの限界から、マスク41は真円とならず、外周縁が滑らかな弧を描かずにがたがたした鋸歯状ないし歯車様の形状になる。このような外周縁のがたつきは各電極の開口内周縁の形状的ながたつきを生み、動作時には電界の乱れを生じせしめて、電子ビームの集束に悪影響を与える。

10

【0017】

これに対し、既掲の特許文献2に開示されているようなエッチバック法での素子作製例もある。これを図4に即し説明するに、まず同図(A)に示すように、基板51上に陰極導体膜52を形成し、その上にコーン形状のエミッタ53を形成し、コンフォーマルに、すなわちエミッタ53の幾何的な円錐外形状に沿うように絶縁膜54を成膜する。その後、順に、引き出しゲート電極55、絶縁膜56、集束電極57、パuffa層58を積層形成する。

【0018】

次いで、同図(B)に示すように、パuffa層58を必要以上の研磨を防ぐ保護膜として利用しながら化学機械的研磨(CMP)を行い、積層構造表面を平坦にした後に絶縁膜56を選択的にエッチングして集束電極57に開口を作り、引き出しゲート電極55をも選択的にエッチングして絶縁膜54により覆われたエミッタ53の上に開口を作る。最後にエミッタ53を覆っている絶縁膜54を所望領域だけエッチングし、同図(C)に示すように、エミッタ53を開口内に露呈させる。

20

【0019】

しかし、この特許文献2に開示の手法では、集束電極57をエッチングすることなく引き出しゲート電極55のみを所望の通りに選択的にエッチングする方法が開示されていない。電極材料とエッチング材料を適切に選ぶことでそれも可能にはなるかも知れないが、集束電極をさらに多段に作るうとすれば選択エッチングにも限界が生じ、ゲート開口が上手く行えない等の問題が生じる。

【0020】

実際、この特許文献2の図9には、先にも述べたように、一応、集束電極枚数を増やして二枚重ねにした断面構造だけは示されている。しかし、それをどうやって作製するかについては一切の開示が無く、当該特許文献2の発明では重要な要素工程となっている筈の上記のCMPも適用された形跡はない。

30

【0021】

同じエッチバック法でも、本発明者等は上記の手法とは異なり、電極を一段作製する度に開口を形成して行く手法を下記非特許文献3にて開示している。

【非特許文献3】“Fabrication of Volcano-Structured Double-Gate FEA by Etch-Back Technique”, Takashi Soda他, Jpn. J. Appl. Phys., Vol.47, No.6, (2008) pp.5252-5255.

40

【0022】

この非特許文献3に開示された手法では、引き出しゲート電極を形成する所までは上記の特許文献2に開示の手法と同様であるが、第一の集束電極を形成する前に引き出しゲート電極に開口を穿つ点で異なっている。このような手順にすることで、電極に開口を開ける際の選択エッチングの問題は避けられ、したがって二枚程度の集束電極を重ねる構造ならば容易に形成できるという利点がある。

【0023】

しかし、換言すれば、二枚以上、さらに複数枚の集束電極積層構造を有する集束電極一体型電界放出素子を構築しようとするとうまくは行かない。引き出しゲート電極と多段に亘る開口付き集束電極を形成した後に、最後の段階で絶縁膜を除去し、エミッタを開口内

50

に露呈させる工程があるが、このとき、当該エッチング工程の時間経過で見ると、最上段の集束電極を支えている絶縁膜は最下段の酸化膜がエッチングされるまで、エッチング液に晒され続けていることになる。そのため、上段に位置する集束電極下の絶縁膜程、横方向エッチングが大きく進行し、特に電子源アレイを作製する場合には、隣の素子部分まで絶縁膜のエッチングが進行してしまうようなことも起きがちで、最終的には最上段の電極を支える絶縁膜が無くなってしまい、電極が陥没するという状況も生じた。

【0024】

このような手法に対し、各電極層を予め別々に作っておき、それらを貼り合わせる方法も提案されてはいる。しかし、それにはエミッタと各電極の開口の中心を高精度にアライメントする必要があり、エミッタが微細になればなる程、アライメント精度には極めて高いものが要求され、実質的に電極枚数が増えればこれは至難の業となる。

10

【0025】

本発明は以上のような実情に鑑みて成されたもので、エミッタから放出される電子ビームを十分に集束し得る機能を呈することができ、なおかつ、現実的に作製可能な構造原理を持つ集束電極一体型電界放出素子とその作製方法を提供せんとするものである。

【課題を解決するための手段】

【0026】

本発明は上記目的を達成するため、まず構造的な工夫から、

基板上に設けられ、先端が先鋭な電子放出端となっているエミッタと、同じく基板上に設けられ、エミッタ先端を露呈する開口を有する絶縁膜と、この絶縁膜の上に形成され、エミッタ先端を露呈する開口を有する引き出しゲート電極と、この引き出しゲート電極の上に形成された集束電極積層構造と、を含んで成り；

20

集束電極積層構造は、一層の絶縁膜と、その上に形成された一層の集束電極とを単位積層段として、この単位積層段を基板の鉛直方向に沿って少なくとも四段以上の複数段に積層して構成され、最下段に位置する単位積層段の絶縁膜は引き出しゲート電極の上に形成されていると共に、全ての単位積層段の絶縁膜及び集束電極にはエミッタ先端を露呈する開口が開けられていること；

を特徴とする集束電極一体型電界放出素子を提案する。

【0027】

この基本構成を満たした上で、本発明はまた、上記の積層集束電極構造において最下段の単位積層段から上段の単位積層段に行く程、各単位積層段の絶縁膜及び集束電極に開けられている開口は大径となっている構成や、各単位積層段の絶縁膜の開口の内周縁は、同じ単位積層段に属する集束電極の開口の内周縁よりも半径方向外方に後退している構成も提案し、特に、各単位積層段の絶縁膜の開口内周縁の当該後退距離は、下段の単位積層段の絶縁膜程、長くなっている構成も提案する。

30

【0028】

また、全部で複数枚ある集束電極の中、少なくとも一枚または複数枚の集束電極の材質は、そこからの電界放出を抑えるに十分な高い仕事関数を持つ材料で作製されているか、これに代えて、あるいはこれと共に、当該開口内周縁は、そこからの電界放出を抑えるために、表面が角を持たない滑らかな形状、例えば断面で半円形状になっている構成も提案する。

40

【0029】

本発明は方法の発明としても有意に規定できる。すなわち、本発明は、

基板上に先端が先鋭な電子放出端となるエミッタを形成する工程と；

当該基板上に、形成されたエミッタの外径形状に関しコンフォーマルに絶縁膜と導電性薄膜を順次成膜する工程と；

この導電性薄膜にあってエミッタの直上に当たる部分のみを選択的にエッチングし、開口を開けて引き出しゲート電極とする工程と；

一層の絶縁膜とその上に形成された一層の導電性薄膜とを単位積層段として、一つ上の単位積層段を積層する前に自身の単位積層段に属する導電性薄膜のエミッタ先端上に位置

50

する部分をエッチング除去して当該導電性薄膜のエミッタ先端上に位置する部分に開口を形成し、開口付きの集束電極を形成する手順を繰り返しながら、上記の引き出しゲート電極上に四段以上の単位積層段を積層する工程と；

高さ方向に隣接する二段の単位積層段において上段の単位積層段の集束電極に開けられた開口を介し、当該上段の単位積層段の絶縁膜を等方性エッチングしてエミッタ先端上に位置する部分に開口を開け、かつ、当該上段の単位積層段の集束電極の開口内周縁に対し絶縁膜の開口内周縁を半径方向外方に後退させたならば、下段の単位積層段の絶縁膜を等方性エッチングする前にポジ型フォトレジストを塗布し、このフォトレジストを露光、現像して当該フォトレジストの露光部分は除去するが、当該フォトレジストの未露光残存部分で上段の集束電極の下における絶縁膜の後退距離に相当する空隙部分を埋め、その後、下段の絶縁膜を等方性エッチングしてエミッタ先端上に位置する部分に開口を開け、かつ、下段の単位積層段の集束電極の開口内周縁に対しその絶縁膜の開口内周縁を半径方向外方に後退させる手順を最上段の単位積層段から最下段の単位積層段まで順次繰り返す工程と；

その後、引き出しゲート電極の下に残っている絶縁膜を等方性エッチングしてエミッタ先端上に位置する部分に開口を開ける工程と；

を含んで成る集束電極一体型電界放出素子の作製方法も提案する。

【0030】

本発明のこの方法においても下位の構成は種々提案でき、例えば各絶縁膜はテトラエトキシシランガスを用いての化学気相成長法で形成するのが望ましい。

【0031】

また、各単位積層段の集束電極の開口の径は、上段の集束電極の開口程、大径となっているようにするのが望ましく、一方、各単位積層段の各絶縁膜の開口内周縁に関する後退距離は、下段に行く程、長くなっているようにするのが望ましい。

【0032】

さらに、少なくとも引き出しゲート電極の下に絶縁膜に開口を開ける工程の前に、複数の集束電極の中、一枚または複数枚の集束電極に関しては、その開口内周縁の表面を角を持たない滑らかな形状に加工する工程を含むようにすることもでき、そのための手法としては、当該集束電極の開口内周縁に対するイオン照射でなすことも提案できる。

【発明の効果】

【0033】

本発明の集束電極一体型電界放出素子によると、本発明者が本願以前に想定した、電気的特性としては良好な結果が得られるかも知れないが、実際には作製が不能に近いと考えられる集束電極三枚構成とは異なり、現実的に作製可能な構造原理を持つ素子として、取り出す電子電流量を低下させることなく、エミッタから放出される電子ビームを十分に集束し得る機能を呈することができる。電位の与え方の自由度も大幅に向上し、電界分布制御に自由度と確度が生まれる。換言すれば、電子電流量の確保と電子ビーム集束のために望ましいバイアス電圧を印加するための原理構造を本発明は提供したことになる。

【0034】

また、本発明の特定の態様に従えば、上段に行く程、開口内周縁に形状的ながたつきの出易い集束電極開口の径を大きくしているので、径に対するながたつきの比は小さくすることができ、これによって電界の乱れを抑えることができる。

【0035】

さらに、これも本発明の特定の態様によれば、各単位積層段の絶縁膜の開口内周縁は、同じ単位積層段に属する集束電極の開口内周縁よりも半径方向外方に後退させており、特に下段の単位積層段の絶縁膜程、後退距離を長くしているので、エミッタから放出された電子が各絶縁膜に衝突することもないし、アノード電極から放射されてくる正イオンやイオン化した残留ガス分子とも衝突することがなく、絶縁耐圧を劣化させることがない。

【0036】

印加されるバイアス電圧の大きさの如何によっては開口内周縁から電界放出を起こして

10

20

30

40

50

しまうような集束電極が見込まれる場合、本発明の特定の態様ではその集束電極の作製材質に仕事関数の高い材料を用いるか、あるいはまた当該集束電極表面が角を持たない滑らかな形状になっていることも提案するので、この虞にも良く対処できる。

【0037】

さらに、本発明の作製方法に従えば、上述の集束電極一体型電界放出素子を何の不都合も伴わずに確実に高精度に作製することができる。例えばまず、引き出しゲート電極や集束電極に開けられる開口は、当該開口の内周縁形状がその下の絶縁膜の表面形状で決定され、各絶縁膜の成膜には、エミッタに関しコンフォーマルな成膜法を選んでいるので、そうした引き出しゲート電極や集束電極の内周縁の平面形状は基本的に非常に真円に近いものとする事ができる。

10

【0038】

それでもなお、上段に行く程、集束電極の開口内周縁形状にがたつきが出始める場合には、本発明の特定の態様に従い、上段の集束電極になる程、開口径を大きくし、がたつきの影響を相対的に小さくすることで対処できる。

【0039】

また、本発明作製方法に従うと、積層集束電極構造中の絶縁膜を最上段から下段に向かい、まずは一段開口させ、開口させた後に自身の単位積層段に属する集束電極の開口内周縁に対する自身の開口内周縁の後退距離までの間の空隙を未露光フォトリソで埋め、その後一つ下の段の絶縁膜をまた一段開口させて行くという作業を繰り返して最下段の絶縁膜にまで一連に開口を順次形成して行くため、従前においては問題となった、上段の絶縁膜程、半径方向外方にどんどんとエッチングされていってしまう不都合を根本的に抑えることができる。

20

【0040】

結局、本発明の作製方法に従えば、各電極の開口中心はエミッタ先端の鉛直線上に自己整合的に揃い、各集束電極下の各絶縁膜の後退度合いも、それぞれに定めた後退距離をかなり忠実に守れるため、イオンや電子がそれら絶縁膜を衝撃することもなく、結果として高性能であり、信頼性の高い集束電極一体型電界放出素子を作製できる。

【発明を実施するための最良の形態】

【0041】

図1には本発明による集束電極一体型電界放出素子の望ましい一実施形態が示されている。同図(B)は本素子の構造を理解するために、あえて模式的に書いた平面図であり、当該図中の1A-1A線に沿う断面端面図が同図(A)である。基板10上には先端11tpが先鋭な電子放出端となるエミッタ11が形成されている。本発明でエミッタ11に要求されることは、そこに電子放出端11tpとなる先鋭な端部があれば良いということであって、基板10やエミッタ11の形状、材質は本質的には任意である。すなわち、エミッタ11は基板10上に形成された図示しない別途な層を介して形成されたものであっても良いのであるが、後述の作製例にも見られるように、実際にはシリコン基板10上にエッチングで一体に形成されたコーン型のエミッタ11であることが望ましい。

30

【0042】

基板10上にはエミッタ11の少なくとも先端11tpを露呈する絶縁膜12が設けられ、その上に、後述のように適当な電圧(バイアス電圧)を印加することでエミッタ先端11tpからの電子放出を促すための引き出しゲート電極13が形成されている。

40

【0043】

さらにこの引き出しゲート電極13の上に、本発明に従い、集束電極積層構造20が構築される。この集束電極積層構造20は、一層の絶縁膜と、その上に形成された一層の集束電極とを単位積層段とした場合、この単位積層段を基板10の鉛直方向に沿って少なくとも四段以上、積層して構成されており、図示実施形態の場合には四段となっている。以下での説明上、各集束電極を個別に指摘する必要があるときには、最下段、すなわち高さ方向で一番下に位置する集束電極21を第一集束電極と呼び、以下、上に向かって順番に第二集束電極22、第三集束電極23、第四集束電極24と呼ぶ。集束電極積層構造20内でそれぞれが直上

50

の集束電極21~24を載持する各絶縁膜25~28に就いても同様で、必要に応じ、下から順に第一~第四の呼び番を付す。第一の絶縁膜25はもちろん、引き出しゲート電極13の上に形成されている。

【0044】

引き出しゲート電極13と第一~第四集束電極21~24は図1(B)に示す通り、上から平面的に見ると全て開口を有し、特に図示実施形態の場合には最も望ましい円形開口である。各絶縁膜12, 25~28も各電極下では同様であって、これら高さ方向に重なり合う一連の開口の中に、エミッタ11の先端(電子放出端)11tpが露呈している。各開口の中心軸は極力一致していることが望ましく、エミッタ先端11tpもこの中心軸上にあることが望ましい。この構造を図1(A)の断面端面で見ると、各絶縁膜12, 25~28も各電極13, 21~24も、それぞれエミッタ11に対し、半径方向に離間して空隙を置きながら当該エミッタ11を取り囲むように設けられている。

10

【0045】

換言すれば、各絶縁膜12, 25~28にあってはその開口の内周縁12e, 25e~28eが、また各電極13, 21~24にあってはその内周縁13e, 21e~24eが、エミッタ11に対し半径方向に見てそれぞれ最も近い部分となっている。また、断面形状においてはコーンデ式火山の噴火口近傍の形状に似ており、開口12e, 25e~28e: 13e, 21e~24eの近傍は、どれも裾野より上方に盛り上がるような形になっている。

【0046】

本発明に従い、このように四枚の集束電極21~24が積層された集束電極一体型電界放出素子であると、従来の二枚以下の集束電極を持つ素子とはもとより、製造方法的に無理のある三枚の集束電極を持つ素子に比し、原理構造として十分に現実的に作製可能であるという必須条件を満たしながら、電位の与え方の自由度が大幅に向上し、電界分布制御に自由度と確度が生まれ、電子電流の減少や放出された電子ビームが逆戻りする等の虞(おそれ)を根本的に解決し、従来例には見られたような不具合を伴わずに良好な集束電子ビームが得られる。

20

【0047】

このような構造において、さらに望ましい配慮ないし下位構成に就き述べれば、以下のようなことが言える。まず、最適な電界集中を得るためには、エミッタ11の先端11tpと引き出しゲート電極13の内周縁13eの高さ方向における位置関係では、それらが同じ高さであるか、あるいはエミッタ先端11tpの方が0.1 μ m程度高くなっているのが望ましい。実際にも、本発明者の実験では、それより低くても高くても、電界集中の度合いは下がってしまった。

30

【0048】

また、特に集束電極積層構造20中の各絶縁膜25~28は、図1(A)に明示されているように、その開口内周縁25e~28eを、それぞれ自身の上の各電極21~24の内周縁21e~24eよりも半径方向外方にある程度後退させておくのが望ましい。後退距離は図中、それぞれd1~d4で示しているが、具体的な寸法値としてその後退距離を決定する際には、以下の二点を共に満足することを条件とする。

【0049】

40

(後退距離算出基準: その1)

まず、エミッタ11から放出された電子が各絶縁膜25~28に衝突しない後退距離d1~d4を確保する。電子がこれらの絶縁膜に衝突すると、その部分の絶縁耐圧が劣化し、リーク電流発生を招き、信頼性が低下するからである。この観点からの後退距離決定には電子ビームの軌道計算を援用し得るが、本発明者等の実験では、概ね各絶縁膜の膜厚と同程度以上の後退距離とするのが望ましかった。

【0050】

後退させる程、電子ビームの入射確率が当然に減るので良いとは言えるが、後退させ過ぎると今度は上に載っている電極を物理的に支えきれなくなるので、換言すれば後退距離d1~d4の最大値は、それぞれが載持している電極21~24を物理的に安定に支えられる寸法

50

までと言える。

【0051】

(後退距離算出基準：その2)

次の基準は、図示しないアノード電極から放射されてくる正イオンの存在に基づくものである。つまり、この種の電界放出素子では、エミッタ先端11tpから放出された電子は図示しないアノード電極にて最終的に捕獲されるが、アノード電極に電子が衝突すると、アノード電極表面でプラスの電荷を持つイオンが生成される。また、一部の電子はアノード電極に到達する前に残留ガス分子と衝突し、そのガス分子をイオン化する。そのようにして生成された正イオンは電子とは逆向きの軌道を取り、エミッタ11の方に向かって加速され、やがては基板10上に構築されている構造体のどこかに衝突する。その衝突が絶縁膜において起こると、やはり絶縁耐压の劣化に繋がるため、そのような衝突が起きないように幾何的にも構造設計する必要がある。

10

【0052】

してみるに、通常、アノード電極に印加される電圧は数kV程度と、引き出しゲート電極13や集束電極21~24に印加する電圧に比せば遙かに高いので、正イオンの軌道は引き出しゲート電極13や集束電極21~24に印加されている電圧値の如何に拘らず、基板10に対して略々垂直となる。したがって、正イオンが絶縁膜25~28に衝突するのを防ぐためには、鉛直上方からデバイスを見込んだときに、それぞれの絶縁膜内周縁25e~28eが見えないような位置にまで、各絶縁膜25~28を後退させて置く必要がある。そのため、後述もするが、図示のように各電極の開口径が下に位置する電極程、小径となるように構成した場合、これに呼応してエミッタ11に近い下段の絶縁膜程、後退量を大きく(後退距離を長く)設定する必要がある。図示の場合もこれを満たした状態が示されていて、各絶縁膜25~28がそれぞれ載持する電極21~24の内周縁21e~24eに対する自身の内周縁25e~28eの後退距離d1~d4の互いの関係は、 $d1 > d2 > d3 > d4$ となっている。

20

【0053】

各電極13, 21~24の材料や厚さに関しては、原理的には任意であるが、デバイスが作製し易い膜厚を選べばよく、本発明者の作製例では100nmのニオブを採用した。三枚の集束電極しか有さないがために中間の集束電極の膜厚を1 μ m等、異常に厚くする必要等は本発明の原理構造に従う集束電極一体型電界放出素子では全くなく、後述する望ましい電位関係により、十分な放出電流量確保と高い集束効果の双方を満足させることができる。

30

【0054】

絶縁膜12, 25~28の厚さに関して言うと、エミッタ11と引き出しゲート電極13の間の絶縁膜12に関しては、より低電圧で電子放出をさせるために、絶縁耐压が十分採れる範囲で薄い方が望ましい。本発明者の実験では200nmとした。同様に引き出しゲート電極13と第一集束電極21の間の絶縁膜25の厚さも本来は任意であるが、作製のし易さの面からは同様に200nm程度が良好であった。上下に臨向する集束電極間の他の各絶縁膜26~28の厚みもやはり本来は任意であるが、逆に言えば、後述するバイアス電圧の印加態様の他、これらの膜厚を適当なるように調整することで、素子としての特性の改善を図ることもでき、つまりは素子設計の自由度や電界分布ないし素子特性の調整能力が高いものとなる。

40

【0055】

図1に示されているように、各集束電極21~24の開口径は、第一電極から第四電極へと上に行く程、大径となるように設計されている。このようにすることが望ましいのは下記の理由による。すなわち、多層電極構造とした場合、最下段の第一集束電極21や、その上の第二集束電極22程度までなら、その成膜面が比較的中心側に向いているため、開口形状も真円に近い形状を維持できる。実際、本発明者の実験でも極めて真円に近い形状が得られている。開口形状が真円に近い程、良好な放出ビーム横断面形状や均質な集束効果が得られるのは言うを俟たない。

【0056】

けれども、上段の集束電極に行く程、エッチング面が中心を向くようになるので、どのような加工方法を選んだとしても、内周縁には滑らかな弧ではない、鋸歯状ないし歯車様

50

に乱れたがたつきが生じる。本発明者の実験でもその傾向は除けなかった。これの対策として、図示のように、上段に行く程、集束電極の開口径を大きくしておけば、がたつきにしても、当該開口径に対するがたつきの比は小さくなるので、結果として電界の乱れによるビームへの影響を小さく抑えることができ、良好な集束特性を得ることができる。

【0057】

ここで、各電極への印加電圧例(バイアス印加例)を述べてみる。エミッタ11の電位を基準電位(0V)とすると、引き出しゲート電極13にはエミッタ11から効率的に電子を引き出し得るような正の電圧 V_{ex} を印加する。第一集束電極21に印加する電圧 V_{f1} は V_{ex} より高い電圧とする($V_{f1} > V_{ex}$)。これにより、電子ビームを集束させたときにエミッタ先端11tpの電界強度が下がってしまうのを防ぐ。

10

【0058】

電子ビームを集束するために第二集束電極22に印加する電圧 V_{f2} と第三集束電極23に印加する電圧 V_{f3} は第一集束電極21への印加電圧 V_{f1} よりも低くするが、互いには同じ電圧値であって良い($V_{f1} > V_{f2} = V_{f3}$)。このようにすることで高い集束効果が得られたが、このように $V_{f2} = V_{f3}$ とするということは、三枚の集束電極構造で真ん中の集束電極が十分に分厚い場合と同じ状態であることを意味する。換言すれば、三枚の集束電極では既述のようにその作製に現実性がなかったのに対し、本発明に依れば、機能的には優れていると思われた電気的特性上でのこの三枚構成を、物理構造ないし幾何構造上では四枚構成にすることで実質的に問題なく実現することに成功したのである。

【0059】

20

第四集束電極24には、 V_{f1} と同じか、それよりも高い電圧 V_{f4} を印加する($V_{f4} > V_{f1}$)。かくすることで、第二、第三集束電極22, 23によって電子軌道上に創られるポテンシャル障壁を効果的に解消することができ、やはり電子電流の減少を大幅に食い止めることができる。

【0060】

このように、本発明に従えば、以上のような電位配分にすることによって、エミッタ先端11tpでの電界集中を維持したまま、電子ビームの集束が可能であり、なおかつ、電子軌道上にポテンシャル障壁が存在しなくなるので電子が追い返されることもなく、アノードへ到達する。すなわち、大電流を維持したまま十分に集束された電子ビームが得られる。

【0061】

30

なお、このような使用例から明らかのように、本発明に従う場合、集束電極積層構造20における単位積層段の数は、図示されている四段で十分である。以前に模索された三枚の集束電極を用いる場合には実際に素子を作製することが困難であった所、それぞれが十分に問題なく作製可能な膜厚範囲の薄さで済む四枚の集束電極を用いることで、素子構築の現実性を確保しながら、三枚構成同様、電気的特性において極めて良好な結果を得られるからである。単位積層段の数を増し、集束電極を五枚以上に増やすことで、バイアス印加関係においてさらなる別途の工夫を施し、動作を意図的に制御することがある場合には、もちろん、そのように単位積層段の数を増しても良いが、そうでない場合には、単位積層段の数を四段以上にするにはコストパフォーマンス的に不利になる。

【0062】

40

もっとも、実際に集束動作をさせるために、四枚の集束電極21~24を用いるとしても、上記の望ましいバイアス印加例において $V_{f4} >> V_{f3}$ や、 $V_{f1} >> V_{f2}$ のように、大きな電位差を持たせねばならなくなることもある。ところが、 V_{f4} や V_{f1} に対し、 V_{f3} や V_{f2} が大きな電位差を置かざるを得なくなってくると、第二集束電極22や第三集束電極23への電界集中が大きくなり、それらから電界放出が起こってしまうこともあり得た。例えば本発明者の実験によると、 $V_{f4} = V_{f1} = 100V$ としたとき、 $V_{f2} = V_{f3}$ が0Vを下回ると第二集束電極22及び第三集束電極23から電界放出が起こってしまった。第二、第三集束電極22, 23から放出された電子は本来必要とするものではないので、このような集束電極からの電子放出は起こらないようにすることが望ましい。

【0063】

50

そこで、このような不要な電界放出を抑え込むためには、積層集束電極構造20中にある全部で複数枚(この場合は四枚)の集束電極の中、第二、第三集束電極等、電界放出が起こる可能性のある電極の仕事関数を高くすることで電子放出を起りにくくするか、幾何形状的に電界集中が起き難くするのが有効である。すなわち、材質としてプラチナ等、ニオブよりも仕事関数の高い材料で作製するか、これに加えて、あるいはこれに代えて、次のような加工を施すのが良い。

【0064】

すなわち、図1(A)では、仮想線の円で囲った部分に第三集束電極23で代表させてその内周縁23eを拡大して示しているが、ここに認められるように、電極表面とそれに直交する内周縁23eの面との接合縁部に鋭利な角ができないように、当該開口内周縁の表面を角を持たない滑らかな形状、例えば断面半円形状に加工するのである。このようにすれば効果的にこの部分23eへの電界集中を抑えることができる。このための加工方法例については、後の作製工程例中において述べる。

10

【0065】

図2(A)~(K)には本発明の集束電極一体型電界放出素子の望ましい作製工程例が示されている。図が煩雑になるのを避けるため、各枝図において、その前に説明されたことで明らかになる構成要素には同じ符号の付与を省略することもある。また、図1において用いた符号と同じ符号の付された構成要素は図1中におけると同じ構成要素であって、これまでの説明を援用し、以下では説明を省略する場合もある。

20

【0066】

まず図2(A)に示されているように、既に図3(A),(B)に即して述べた方法その他、この種の分野に周知の手法に従い、望ましくはシリコンの基板10上に一体に先端11tpが先鋭電子放出端となるコーン型エミッタ11を形成する。次いで図2(B)に示すように、基板10上に全面に絶縁膜12aと、将来はそこから引き出しゲート電極13を形成するための導電性薄膜13aを順次成膜する。絶縁膜12aの成膜方法には様々なものがあるが、このときの成膜の具合が次に形成する集束電極(レンズ電極)の開口円の中心軸位置合わせ精度に大きく影響する。指向性のある成膜方法では、エミッタ11の頂点11tpを中心とする真円状に成膜することができず、電極の中心軸が狂ってしまう。つまり、エミッタ11の形状に対してコンフォーマルに成膜できる手法でなければならないが、本発明者の実験ではテトラエトキシシラン(TEOS)ガスを用いてのCVD(化学気相成長)法でSiO₂薄膜を絶縁膜12aとして成膜することで、非常に良好な結果を得た。

30

【0067】

引き出しゲート電極となるべき導電性薄膜13aにも様々な材料が考えられ、本来的には任意であり、後続のエッチング工程でこの導電性薄膜のみを確実にエッチングできれば良いが、本作製例では100nm厚のニオブ(Nb)を好適に用いることができた。

【0068】

次いで、導電性薄膜13aにあってエミッタ11の直上に当たる部分のみを選択的にエッチングする工程に入るが、既に図1(A)に即して述べたように、エミッタ先端11tpの高さと引き出しゲート電極の内周縁13eの高さとが丁度一致するか、あるいはエミッタ先端11tpの方が100nm程度高くなるように加工するのが、電界集中が最も強くなり、より低電圧で電子放出するエミッタを得るのに都合が良い。逆に例えば200nm以上、エミッタ先端11tpの方が高くなっている場合、電界集中の度合いは下がってくる。そこで、このような望ましい構造を得るためには、次のような工程に従うことが勧められる。

40

【0069】

まず、図2(C)に示されているように、導電性薄膜13a上に全体的に、エッチング耐性のある適当な材料層、例えば、感光させる訳ではないが適当なるフォトリソ材料から選ぶことのできるエッチング耐性材料層31を回転塗布する。このとき、当該エッチング耐性材料層31の粘度と回転塗布の際の回転数を制御して、平坦部の膜厚がエミッタ先端11tpの高さよりも薄い膜となるように設定する必要がある。このように設定しておけば、エミッタ先端11tp上の部分の膜厚が自然と薄くなるように塗布できる。

50

【0070】

その後、リアクティブイオンエッチング(RIE)法等によりエッチングを行うと、エッチング耐性材料層31の薄い膜厚の部位のみ、選択的にエッチングされるので、図2(D)に示されているように、エミッタ先端11tpの直上の部分のみ、導電性薄膜13aが選択的にエッチングされる。ただしこのRIEを行う際には、導電性薄膜13aの下で露呈した絶縁膜12aをエッチングしないガス種を用いる必要がある。本作製例では、ニオブの導電性薄膜13aとシリコン酸化膜の絶縁膜12aに対し、SF₆ガスを用いてエッチングを行うことで、絶縁膜12aを殆どエッチングすることなく、導電性薄膜13aをのみ、所望形状にエッチングし、所望の開口を有する引き出しゲート電極13を形成できた。

【0071】

そもそも下地の絶縁膜12aがエミッタに関しコンフォーマルに形成されているため、引き出しゲート電極13もその断面形状においてコニーデ式火山の噴火口近傍のような盛り上がり形状になる訳であるが、エッチングにより開口させられた噴火口状の開口内周縁13eのエミッタ先端11tpの高さに対する高さ位置調整は、このときのRIEの処理時間で容易に制御できる。これは、適当なエッチング耐性材料層31を選べば、ゆっくりではあるがRIEにより当該層31もエッチングされるようにし得るためである。この構造が完成したら、図2(E)に示すように、エッチング耐性材料層31は除去する。

【0072】

ここで注目すべき一つは、本作製例では、引き出しゲート電極13に実質的に開口を開けるに際し、直接にその内径形状をリソグラフィで決めてはいないことである。従前に認められたように、直接にリソグラフィを用いると、どうしても当該エッチング面で円を形成するので円の内周縁ががたついてしまい、真円度が損なわれてしまう。開口内周縁のがたつき形状は既に述べたように電界の乱れを生じさせるので、結果として収差の原因となる。ところが、上述の本実施形態の作製例に認められる手法では、開けられる開口は、当該開口の内周縁形状が絶縁膜13aの表面形状で決定され、この絶縁膜13aの成膜には、既述の通りエミッタに関しコンフォーマルな成膜法を選んでいるので、引き出しゲート電極13の内周縁13eの平面形状は非常に真円に近い構造になると言う利点も併せ持つ。この点は、後述する各集束電極の作製に関しても原則として同様である。

【0073】

引き出しゲート電極13の形成(開口形成)が完了したならば、次いで、本発明に従う集束電極積層構造の構築工程に移る。まず、図2(F)に示されているように、図2(B)に即して説明したと同様の手法で、望ましくはTEOSガスを用いてのCVD法により、図1(A)に示した集束電極積層構造20中の最下段の絶縁膜となるべき絶縁膜25aとその上に導電性薄膜21aを順次形成し、これら一層の絶縁膜25aと一層の導電性薄膜21aとで最初の単位積層段を構成させる。そして、同様に一層の絶縁膜とその上の一層の導電性薄膜とで構成される次の単位積層段を積層する前に、図2(C)から(E)に即して説明した工程を再度採り、自身の単位積層段(25a+21a)に属する当該導電性薄膜21aのエミッタ先端11tp上に位置する部分をエッチング除去し、エミッタ先端11tp上に位置する開口を有する第一集束電極21を形成する。

【0074】

これが終わってから、その上に次の単位積層段を積層し、やはりその単位積層段の導電性薄膜をエッチングしてエミッタ先端11tp上に位置する部分に開口を開け、集束電極としてからもう一つ上の単位積層段を積層するという手順を必要な段数分繰り返し、図2(G)に示すように、必要段数が四段の場合には第一絶縁膜25aの上に第一集束電極21が、その上の第二絶縁膜26aの上に第二集束電極22が、さらにその上の第三絶縁膜27aの上には第三集束電極23が、そして最後にその上の第四絶縁膜28aの上には第四集束電極24が積層された構造を得る。

【0075】

ただし、これも先に述べたように、各絶縁膜の成膜にエミッタ形状に関するコンフォーマルな成膜法を選んでいるとは言え、集束電極の積層数が増え、上段に行く程、エッチング面が中心軸方向を向くようになって来るので、開口内周縁形状にはがたつきが開始

10

20

30

40

50

める。そこで、これも先に述べたが、上の段の集束電極になる程、開口径を大きくし、がたつきの影響が相対的に小さくなるようにしておくのが良く、図2(G)にもそのようにした場合の断面端面が示されている。

【0076】

なお、集束電極21~24を構築すべき出発材料層となる各導電性薄膜にも、やはり材料選択上、高い自由度があるが、以降の工程において光(ないし紫外線)を透過しないことが要求されるので、半導体であるよりは金属であることが望ましい。本作製例では実際には引き出しゲート電極と同様、集束電極にもニオブを用いた。もっとも、先に少し述べたように、第二、第三電極22, 23からの不足の電界放出を抑えるために高い仕事関数を持つものが必要になる場合には、プラチナ等、他の適当なる材料を選んで差し支えない。

10

【0077】

次いで、残存している絶縁膜群12a, 25a~28aを、従前行われていたように一工程で全てをエッチングしてエミッタ先端11tpを一挙に露呈させるのではなく、各絶縁膜の内周縁の半径方向外方への後退距離を規定しながらの個別のエッチング処理に入る。つまり、既述したように、一度のエッチングで全ての絶縁膜を除去してしまうと、上の段である程、より長い時間エッチングされるので、絶縁膜の当該後退距離が長くなり、素子が二次元に集積形成されるのが昨今では普通の状況下では、やがては隣の素子と繋がってしまうような不都合が生じ兼ねない。また、最終的には上段に位置する集束電極を支える絶縁膜が弱くなってしまい、その集束電極が陥没するという状況も生じ兼ねない。

【0078】

20

これを避けるための本発明における絶縁膜個別エッチング工程は図2(H)~(K)に即して説明できる。まず、最上段の絶縁膜28aにのみ、所定の開口を開けるエッチングを行う。このとき、既に述べたように、当該絶縁膜28aの上の集束電極24の開口内周縁24eに対し、所望の後退距離d4となるように開口させるのが望ましいならば、そのために必要な時間をエッチングレートから算出し、これに従い選択エッチングを行う。このときのエッチングには等方性が要求されるが、バッファード沸酸等を用いることでこの等方性エッチングを満たすことができ、各電極の構成材料であるニオブは沸酸ではエッチングされない。

【0079】

このようにして、図2(H)に示すように最上段の絶縁膜28aにのみ、望ましくは所定の後退距離d4を持つ開口を形成したならば、その下の絶縁膜27aをエッチングする前にそこでエッチングを一旦停止する。その状態で図2(I)に示すように、ポジ型フォトリソ32を塗布し、これを露光、現像する。

30

【0080】

すると、最上段の集束電極24によって隠されている部分は、当該集束電極24自身がマスクの働きをし、フォトリソ32にあってその下の部分のみ感光されず、したがって現像工程を経てフォトリソの露光部分を除去しても、露光していない部分のフォトリソ材料部分33はそのまま残る。この状態が図2(J)に示されており、最上段の集束電極24の下にあって絶縁膜28の開口内周縁28eの後退距離d4に相当する空隙部分が未露光の残存フォトリソ部分33により埋められた構造が具現している。これは結局、当該絶縁膜28の開口内周縁28eを保護し、以降のエッチング工程でさらなる後退を起こす虞を効果的に排除し、定められた後退距離d4を確保していることになる。

40

【0081】

このようにしてから、図2(H)に即して説明したと同様の等方性エッチングにより、一つ下の絶縁膜27a、すなわち下からは三段目の第三絶縁膜27aのみ、エッチングを行い、望ましくは所定の後退距離d3を有する開口を形成して図2(K)の状態を得る。

【0082】

その後、最上段に残っている残存フォトリソ33を剥離液により除去してから、図2(I)~(K)に即して述べた上記工程と全く同様に、ポジ型フォトリソを塗布し、これを露光、現像することで、後退距離部分に相当する空隙を残存フォトリソ部分で埋めた構造を得、再び図2(I)以降の工程と同じ手順に従ってさらにもう一段下の絶縁膜の開口

50

を図る。

【0083】

以下、この工程を繰り返して、最後にはエミッタ先端11tp上に残る絶縁膜12aに開口を開けて、エミッタ先端11tpを軸方向に整合して並ぶ一連の開口内に露呈させ、図1(A)に示した断面構造の本発明に従う集束電極一体型電界放出素子の完成とする。もちろん、既に述べた理由から、各单位積層段の絶縁膜25~28の開口内周縁25e~28eに関する後退距離は、下段に行く程、長くなるようにエッチングするのが良い。

【0084】

なお、上述の工程では、各絶縁膜の後退距離部分を埋めていた未露光の残存フォトレジスト部分33は、一段下の絶縁膜に開口を開けた後、その度毎に剥離液で除去していたが、
10
そうではなく、引き出しゲート電極13の下の絶縁膜12に開口を開けた後、剥離液により一遍に除去しても良い。

【0085】

本発明に従うこのような手法、すなわち、積層集束電極構造20中の絶縁膜25~28を最上段から下段に向かい、まずは一段開口させ、開口させた後に自身の単位積層段に属する集束電極の開口内周縁に対する自身の開口内周縁の後退距離までの間の空隙を未露光フォトレジスト部分で埋め、その後の一つ下の段の絶縁膜をまた一段開口させて行くという作業を繰り返して最下段の絶縁膜にまで一連に開口を順次形成して行く手法は、従前においては問題となった、上段の絶縁膜程、半径方向外方にどんどんとエッチングされて行ってしまう不都合を根本的に抑え得る手法となる。
20

【0086】

また、先に述べたが、図1(A)の仮想線の円で囲った部分に示すように、一つまたは複数の集束電極、例えば第二、第三集束電極23, 22の開口内周縁23e, 22eの表面を断面半円形状等、角を持たない滑らかな形状に加工する必要がある場合には、当該加工を要する集束電極23, 22に開口を開けた時点で、ないしは少なくとも引き出しゲート電極13の下の絶縁膜12aに開口を開ける以前の工程で、例えばアルゴンイオン等を当該内周縁に照射すれば良い。このようなイオン照射で断面半円形状の滑らかな表面に加工することは容易に可能である。実際、本発明者の実験では100kVのアルゴンイオンを 10^{16} 個/cm²程度照射することで、加工対象の開口内周縁を滑らかな表面に加工することができ、そこからの電界放出を良く抑え込むことができた。この作業を少なくとも最も下の絶縁膜12aに開口を開ける前に行うと言うことは、エミッタ先端の先鋭形状が当該イオン照射により鈍らされることを防げる意味がある。
30

【0087】

もちろん、照射するイオンの加速電圧は、集束電極に用いる材質と膜厚に応じて適当なるように設定できる。定性的に言えば、集束電極を構成する導電性薄膜の中をイオンが進む飛程(進入深さ)が膜厚の1/2以下になるように設定するのが一般には望ましい。余り加速電圧が高いと集束電極が下側に曲がってしまう不都合も生じ兼ねないので、これは実際の素子作製現場では注意を要する。例えばニオブよりも軽い金属(原子量の小さな金属)を使う場合や膜厚が200nmよりもさらに薄いような場合には、100kVの加速電圧では高過ぎることになる可能性がある。
40

【0088】

加速電圧の下限は、明確ではないものの、例えば100nmのNb膜での実験では25kV程度の加速電圧でも加工対象の開口内周縁が丸くなる効果は認められた。ただ、これよりもさらに低くすると今度はスパッタリングが起き、膜が削れて来るので、換言すれば加速電圧の下限値はスパッタリングが起きない程度まで、ということになる。また、加速電圧が低いとイオンビームの輸送の途中でイオン同士が反発し合っってビームが広がり、単位面積当たりに入射するイオンの数が減ってしまうため、上述のように例えば 10^{16} 個/cm²のイオンを照射するのもそれに要する時間はとても長くなってしまい、現実的ではなくなってくる場合もある。

【0089】

10

20

30

40

50

イオンの照射量に就いては、これは多ければ多い程、集束電極開口内周縁の断面半円形状化傾向は強くなり、本発明者の実験では 5×10^{15} 個/cm²以上で角が丸くなる傾向が認められ始め、 $1 \sim 2 \times 10^{16}$ 個/cm²で綺麗な断面半円形状になった。照射量をそれ以上に増やしても構わないが、それは寧ろ加工時間の無駄となる。

【0090】

いずれにしても、以上に述べた本発明に従う集束電極一体型電界放出素子の望ましい作製例によると、各電極13, 21~24の開口中心はエミッタ先端11tpの鉛直線上に自己整合的に揃い、極めて高い位置合わせ精度が要求されることになってしまうリソグラフィは援用する必要がなくなる。エミッタに関してのコンフォーマルな成膜法を選んでいるので、自ずから開口部の中心軸は揃うからであり、後から電極を重ね合わせる場合のような、高い精度が要求され、実際には相当困難な位置合わせ作業も必要ない。

10

【0091】

また、各集束電極下の各絶縁膜の後退度合いも、それぞれに定めた後退距離をかなり忠実に守れるため、イオンや電子がそれら絶縁膜を衝撃することもなく、結果として信頼性の高い集束電極一体型電界放出素子が作製できる。

【0092】

以上、本発明をその望ましい実施形態に即して説明したが、本発明の要旨構成に即する限り、任意の変更は自由である。繰り返すが、要すれば絶縁膜とその上の集束電極から成る単位積層段の数は五段以上であっても良い。

【図面の簡単な説明】

20

【0093】

【図1】本発明による集束電極一体型電界放出素子の望ましい一実施形態における概略構成図である。

【図2】図1に示した素子を作製するための工程群の説明図である。

【図3】従来における集束電極一体型電界放出素子の作製工程例の説明図である。

【図4】従来における集束電極一体型電界放出素子の他の作製工程例の説明図である。

【符号の説明】

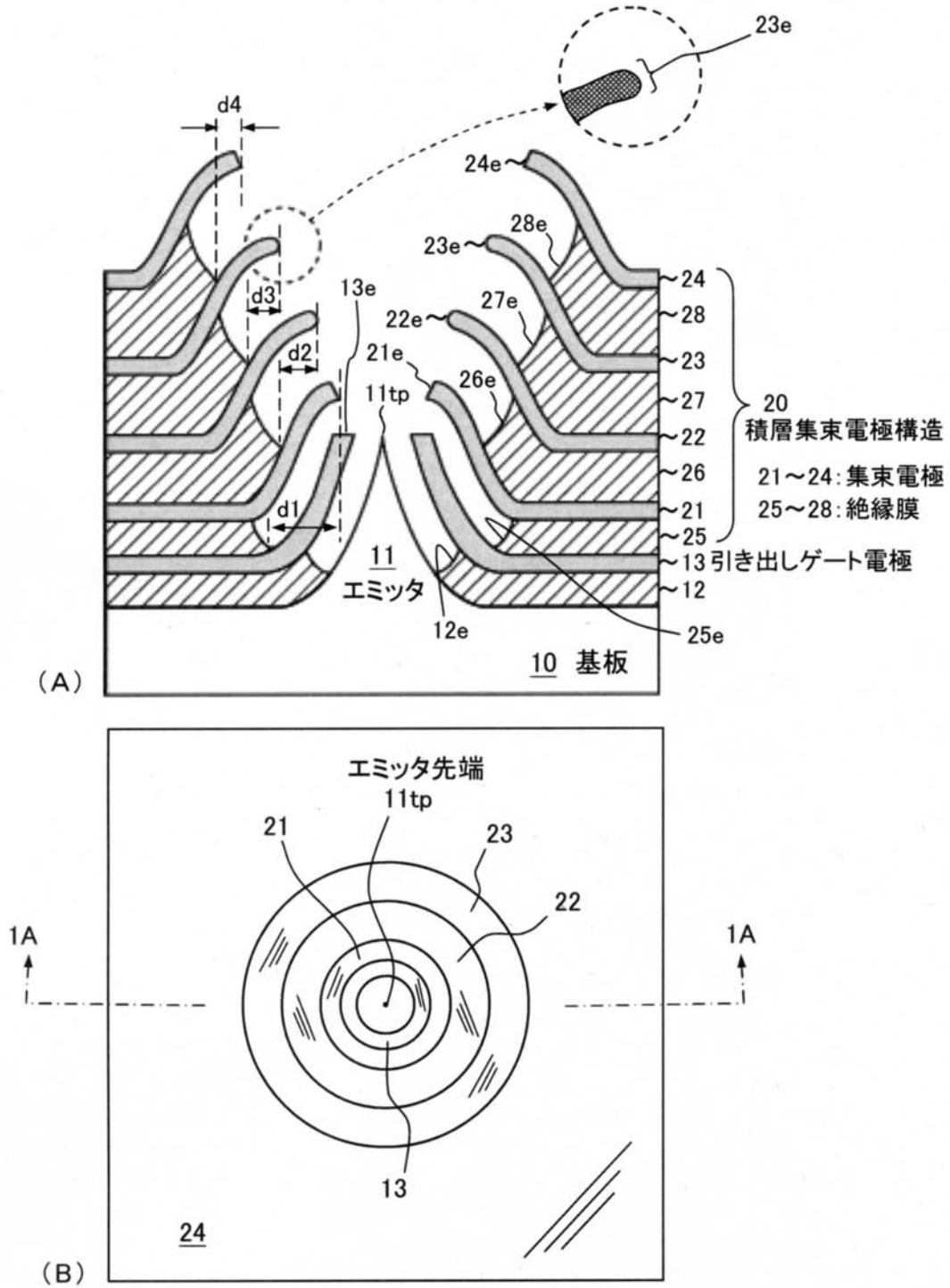
【0094】

- 10 基板
- 11 エミッタ
- 11tp エミッタ先端(電子放出端)
- 12 絶縁膜
- 13 引き出しゲート電極
- 13e 引き出しゲート電極開口内周縁
- 20 積層集束電極構造
- 21, 22, 23, 24 集束電極
- 21e, 22e, 23e, 24e 集束電極開口内周縁
- 25e, 26e, 27e, 28e 絶縁膜開口内周縁
- 31 エッチング耐性材料層
- 32 フォトレジスト
- 33 フォトレジストの未露光部分
- d1, d2, d3, d4 絶縁膜開口内周縁の後退距離

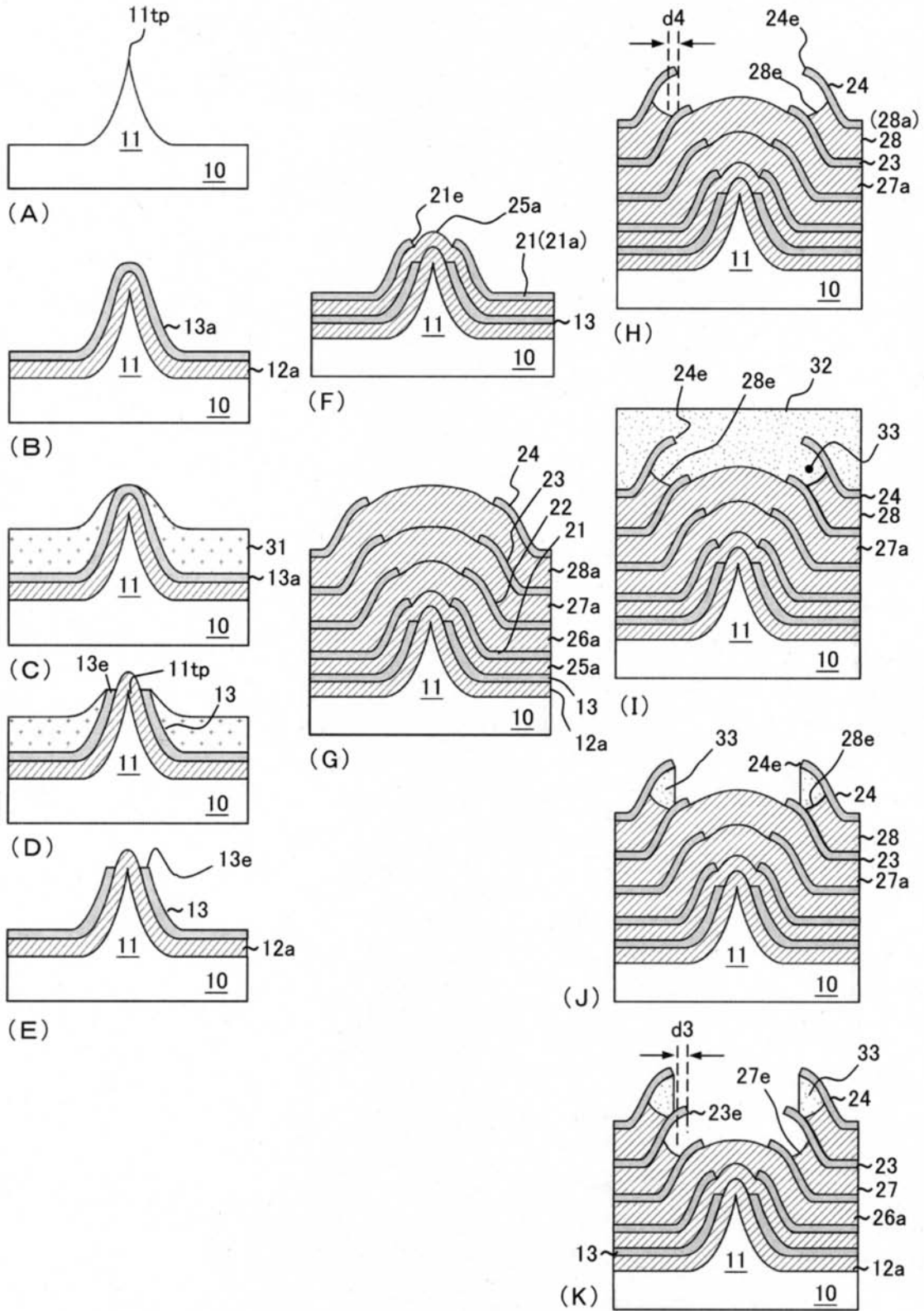
30

40

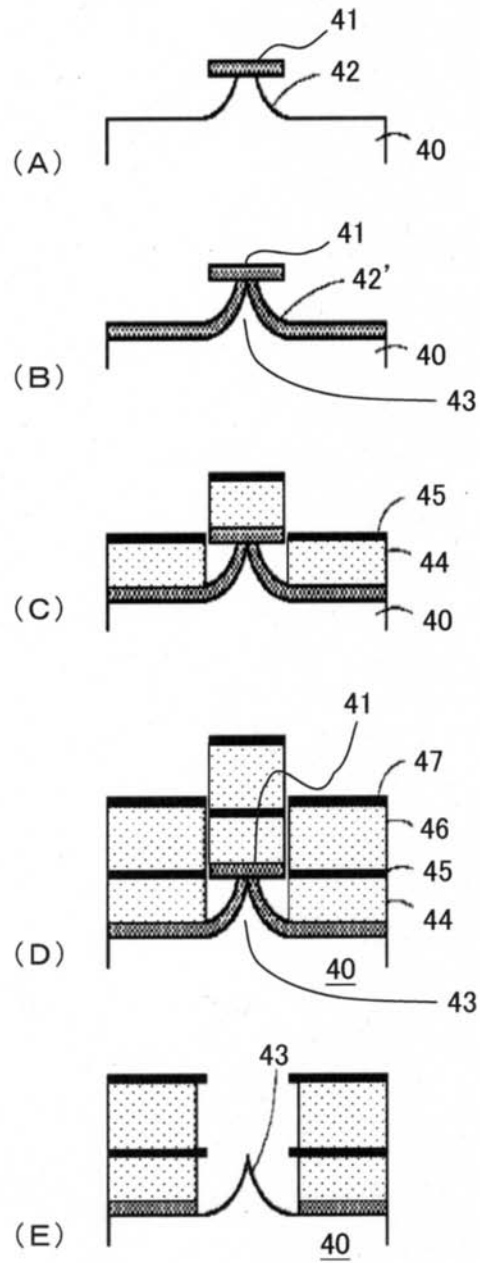
【図1】



【 図 2 】



【 図 3 】



【 図 4 】

