

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-147946

(P2018-147946A)

(43) 公開日 平成30年9月20日(2018.9.20)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 21/205 (2006.01)	H O 1 L 21/205	4 G O 7 7
C 3 O B 25/02 (2006.01)	C 3 O B 25/02	Z 4 K O 3 O
C 3 O B 29/04 (2006.01)	C 3 O B 29/04	G 5 F O 4 5
C 3 O B 29/38 (2006.01)	C 3 O B 29/38	D
C 3 O B 29/36 (2006.01)	C 3 O B 29/36	A

審査請求 未請求 請求項の数 4 O L (全 8 頁) 最終頁に続く

(21) 出願番号 特願2017-39028 (P2017-39028)
 (22) 出願日 平成29年3月2日 (2017.3.2)

新規性喪失の例外適用申請有り

(71) 出願人 504174135
 国立大学法人九州工業大学
 福岡県北九州市戸畑区仙水町1番1号

(74) 代理人 100090697
 弁理士 中前 富士男

(74) 代理人 100176142
 弁理士 清井 洋平

(74) 代理人 100127155
 弁理士 来田 義弘

(72) 発明者 片宗 優貴
 福岡県北九州市戸畑区仙水町1-1 国立
 大学法人九州工業大学内

(72) 発明者 和泉 亮
 福岡県北九州市戸畑区仙水町1-1 国立
 大学法人九州工業大学内

最終頁に続く

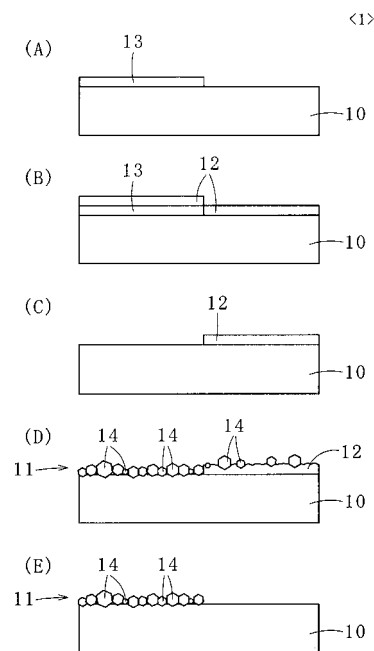
(54) 【発明の名称】 半導体膜形成方法

(57) 【要約】

【課題】熱安定性を有し、化学気相蒸着後に基材から容易に除去可能なマスキング材を用いて、半導体膜を所定パターンに安定的に設けることが可能な半導体膜形成方法を提供する。

【解決手段】基材10に半導体膜11を所定のパターンで設ける半導体膜形成方法において、基材10表面の所定領域にマスキング材であるSiCNO膜12を形成する第1工程と、水素ラジカルの発生及び基材10の加熱を伴う化学気相蒸着によって、基材10表面のSiCNO膜12の非形成領域に半導体膜11を設けると共に、SiCNO膜12を脆化させる第2工程と、脆化したSiCNO膜12を基材10から除去する第3工程とを有する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

基材に半導体膜を所定のパターンで設ける半導体膜形成方法において、前記基材表面の所定領域にマスクング材である SiCN₀膜を形成する第 1 工程と、水素ラジカルの発生及び前記基材の加熱を伴う化学気相蒸着によって、前記基材表面の前記 SiCN₀膜の非形成領域に前記半導体膜を設けると共に、前記 SiCN₀膜を脆化させる第 2 工程と、脆化した前記 SiCN₀膜を前記基材から除去する第 3 工程とを有することを特徴とする半導体膜形成方法。

【請求項 2】

請求項 1 記載の半導体膜形成方法において、前記 SiCN₀膜の組成を Si_xC_yN_zO_(1-x-y-z)として、該組成の原子数比は、 $0.40 < x < 0.60$ 、 $0.10 < y < 0.30$ 、 $0.10 < z < 0.30$ 、 $0 < 1 - x - y - z < 0.20$ であることを特徴とする半導体膜形成方法。

【請求項 3】

請求項 2 記載の半導体膜形成方法において、前記原子数比は、 $0.50 < x < 0.60$ 、 $0.10 < y < 0.20$ 、 $0.15 < z < 0.25$ 、 $0.05 < 1 - x - y - z < 0.15$ であることを特徴とする半導体膜形成方法。

【請求項 4】

請求項 1 ~ 3 のいずれか 1 項に記載の半導体膜形成方法において、前記半導体膜は、ダイヤモンド、窒化ガリウム又はシリコンカーバイドの結晶成長によって形成されることを特徴とする半導体膜形成方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体膜を所定のパターンで基材に設ける半導体膜形成方法に関する。

【背景技術】

【0002】

ダイヤモンドは、バンドギャップが 5.47 eV と大きく、炭化珪素や窒化ガリウムに比べ、絶縁破壊電界やキャリア移動度に優れることから、高効率かつ大電力用のパワー半導体の材料として期待されている。そして、ダイヤモンドは、それらの電気的特性に加え、機械的特性、熱伝導性及び化学的安定性に優れるため、MEMS、ヒートシンク、化学電極、バイオセンシングデバイス等、幅広い分野での採用が検討されている。ダイヤモンドをこれらの用途に用いるには、ダイヤモンドを所定の形状に高精度に成形する技術が重要であり、特に、ダイオードやトランジスタ等の微細化プロセスが必要な半導体デバイスには、ダイヤモンドの成形技術の高精度化が求められる。なお、ダイヤモンドを所定の形状に成形する具体的な技術が特許文献 1、2 に開示されている。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開平 5 - 3 1 9 9 8 6 号公報

【特許文献 2】特開平 7 - 6 9 7 9 3 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

高精度な成形技術として、ドライエッチングによる微細加工が存在するが、トランジスタ等のパワー半導体の製造プロセスにおいて、基材表面に堆積したダイヤモンド膜をドライエッチングで加工すると、基材表面を損傷するという問題がある。

ドライエッチング以外の方法として、マスクング材を利用したダイヤモンドの選択成長が考えられるが、気相合成法によって基材上でダイヤモンドを結晶成長させると、マスクン

10

20

30

40

50

グ材が高温（例えば、700 以上）になることから、マスキング材は熱安定性を有することが重要である。

【0005】

マスキング材が熱安定性を有すれば、ダイヤモンドの結晶成長時に、1) マスキング材により形成されたパターンングの寸法精度の低下を抑制でき、2) マスキング材と基材間での反応、拡散による基材表面の損傷が防止できる。

また、マスキング材は、ダイヤモンド膜を成膜した後に基材から容易に除去できることを要する。

そして、マスキング材の熱安定性や基材からの除去の容易性は、選択成長の対象が、ダイヤモンドである場合に限定されず、例えば、窒化ガリウムやシリコンカーバイド等、化学気相蒸着が高温下で行われる半導体膜に対して有効である。

本発明は、かかる事情に鑑みてなされたもので、熱安定性を有し、化学気相蒸着後に基材から容易に除去可能なマスキング材を用いて、半導体膜を所定パターンに安定的に設けることが可能な半導体膜形成方法を提供することを目的とする。

【課題を解決するための手段】

【0006】

前記目的に沿う本発明に係る半導体膜形成方法は、基材に半導体膜を所定のパターンで設ける半導体膜形成方法において、前記基材表面の所定領域にマスキング材であるSiCN膜を形成する第1工程と、水素ラジカルの発生及び前記基材の加熱を伴う化学気相蒸着によって、前記基材表面の前記SiCN膜の非形成領域に前記半導体膜を設けると共に、前記SiCN膜を脆化させる第2工程と、脆化した前記SiCN膜を前記基材から除去する第3工程とを有する。

【0007】

本発明に係る半導体膜形成方法において、前記SiCN膜の組成を $Si_xCyNzO(1-x-y-z)$ として、該組成の原子数比は、 $0.40 < x < 0.60$ 、 $0.10 < y < 0.30$ 、 $0.10 < z < 0.30$ 、 $0 < 1-x-y-z < 0.20$ であるのが好ましい。

【0008】

本発明に係る半導体膜形成方法において、前記原子数比は、 $0.50 < x < 0.60$ 、 $0.10 < y < 0.20$ 、 $0.15 < z < 0.25$ 、 $0.05 < 1-x-y-z < 0.15$ であるのが好ましい。

【0009】

本発明に係る半導体膜形成方法において、前記半導体膜は、ダイヤモンド、窒化ガリウム又はシリコンカーバイドの結晶成長によって形成されるのが好ましい。

【発明の効果】

【0010】

本発明に係る半導体膜形成方法は、基材表面の所定領域にマスキング材としてSiCN膜を形成するので、マスキング材に高い熱安定性を持たせると共に、化学気相蒸着後に基材からマスキング材を容易に除去することができ、半導体膜を所定パターンに安定的に設けることが可能である。

【図面の簡単な説明】

【0011】

【図1】(A)～(E)は本発明の一実施の形態に係る半導体膜形成方法の説明図である。

【図2】(A)はダイヤモンド膜の成膜処理後のシリコン基板表面のSiCN膜の形成領域及び非形成領域を示す顕微鏡写真であり、(B)は図2(A)の枠内を撮像した顕微鏡写真である。

【図3】(A)はダイヤモンド膜の成膜処理後のSiCN膜の形成領域の断面を撮像した顕微鏡写真であり、(B)は図3(A)の枠内を撮像した顕微鏡写真である。

【発明を実施するための形態】

【0012】

続いて、添付した図面を参照しつつ、本発明を具体化した実施の形態につき説明し、本発明の理解に供する。

図1(A)～(E)に示すように、本発明の一実施の形態に係る半導体膜形成方法は、基材10に半導体膜11を所定のパターンで設ける方法であって、基材10表面の所定領域にマスクング材であるSiCN膜12を形成する第1工程と、水素ラジカルの発生と基材10の加熱を伴う化学気相蒸着によって、基材10表面のSiCN膜12の非形成領域に半導体膜11を設けると共に、SiCN膜12を脆化させる第2工程と、脆化したSiCN膜12を基材10から除去する第3工程とを有する。以下、詳細に説明する。

【0013】

本実施の形態では、第2工程で基材10表面に設ける半導体膜11をダイヤモンド膜とする。

第1工程では、まず、基材(例えば、シリコン基板)10の表面に堆積したフォトレジスト13に対し露光、現像を行い、図1(A)に示すように、基材10表面にフォトレジスト13が成膜された領域とフォトレジスト13が無い領域を設ける。

そして、マイクロ波、ラジオ波又は熱フィラメント等を利用した化学気相蒸着によって、図1(B)に示すように、基材10の表面側全体、即ち、フォトレジスト13の成膜領域及びフォトレジストが無い領域の双方にSiCN膜12を成膜する。

【0014】

本実施の形態では、SiCN膜12の生成のために、ヘキサメチルジシラザンを珪素源、炭素源及び窒素源として用い、アンモニアを窒素源として用いる。SiCN膜12の組成の1つである酸素は、窒素源として使用するアンモニアに不純物として含まれる水分から供給される。適量の酸素を確保するため、必要に応じて別途水等を供給してもよい。化学気相蒸着に熱フィラメント法を採用する場合、フィラメント材として使用する金属(例えばタングステン)が蒸発して、SiCN膜12に最大で2原子%程度混入することがある。

【0015】

次に、基材10表面に設けられたフォトレジスト13を、リフトオフによって、フォトレジスト13表面に成膜されたSiCN膜12と共に除去し、図1(C)に示すように、基材10表面のフォトレジスト13が無かった領域(即ち、所定領域)のみにSiCN膜12を残す。これによって、基材10表面の所定領域にSiCN膜12が形成された状態にする(ここまで第1工程)。

本実施の形態では、第2工程で半導体結晶14(図1(D)参照)の核生成密度を高める観点から、第1工程後、あるいは、第1工程でフォトレジスト13を基材10表面に設ける前に、ダイヤモンド粉末等を用いた研磨処理によって基材10表面に疵を設けている。

【0016】

第2工程では、図1(D)に示すように、基材10表面に半導体結晶(本実施の形態では、ダイヤモンド結晶)14を成長(エピタキシャル成長)させ、半導体膜11を形成する処理がなされる。

熱フィラメント法による化学気相蒸着は、プラズマ等で問題となるエッチングの影響が比較的少ないことから、本実施の形態では熱フィラメント法を採用している。

【0017】

図示しない熱フィラメントCVD装置内で、700以上に加熱した基材10及びSiCN膜12に、気化可能な炭化水素基を有する原料(例えば、メタン、エタン等の炭化水素の他、メタノール、エタノール等のアルコール系炭化水素や、テトラヒドロフラン等のエーテル系炭化水素を採用可能)を供給する。これによって、基材10表面で半導体結晶14が成長し、その結果、基材10表面のSiCN膜12の非形成領域に半導体膜11が成膜される。

【0018】

SiCN膜12表面にも半導体結晶14が形成されるが、その形成密度は基材10表面

10

20

30

40

50

のSiCNO膜12の非形成領域に比べて低く、SiCNO膜12表面には半導体膜11が成膜されない。

従って、基材10表面で半導体結晶14が成長する際、基材10表面に設けられたSiCNO膜12はマスキング材として作用し、基材10において、SiCNO膜12の非形成領域のみに半導体膜11が形成される。

【0019】

また、基材10表面で半導体結晶14が成長する際、炭化水素基を有する原料や熱フィラメントCVD装置内の水分から生じた水素ラジカルが、SiCNO膜12及び基材10に供給されることとなる。SiCNO膜12は、結晶構造を有さないアモルファスであることから、加熱された状態で水素ラジカルが供給されることによって変性し脆化する。SiCNO膜12の変性による脆化は、SiCNO膜12の表面側から裏面側（基材10側）に向かって厚み方向に進行するので、基材10表面に成膜するSiCNO膜12の厚みと化学気相蒸着の時間等の調整によって、SiCNO膜12全体を脆化する制御が可能となる。

10

【0020】

ここで、SiCNO膜12を安定的に脆化させる観点においては、基材10に成膜されたSiCNO膜12の組成を $Si_xCyNzO(1-x-y-z)$ として、その組成の原子数比は、 $0.40 < x < 0.60$ 、 $0.10 < y < 0.30$ 、 $0.10 < z < 0.30$ 、 $0 < 1-x-y-z < 0.20$ であるのが好ましく、 $0.50 < x < 0.60$ 、 $0.10 < y < 0.20$ 、 $0.15 < z < 0.25$ 、 $0.05 < 1-x-y-z < 0.15$ であるのがより好ましい。なお、上記の組成の原子数比は、X線光電子分子法とArイオンエッチング処理の組み合わせによる測定によって得た値である。

20

【0021】

基材10に成膜されたSiCNO膜12の組成の原子数比は、第1工程でSiCNO膜12を成膜する際に、基材10に供給する各元素の原料供給量を調整することで制御可能である。また、半導体膜11中にホウ素やリン等を添加する場合、炭素源に加え、ホウ素源であるトリメチルホウ素や、リン源であるトリメチルフォスフィンを基材10に供給すればよい。

【0022】

そして、基材10表面のSiCNO膜12の非形成領域に、成長した多数の半導体結晶14によって半導体膜11が形成されることで、第2工程が終了する。

30

ここで、基材10表面にSiCNO膜12が設けられた状態は、半導体膜11形成の開始から完了まで維持され、更に、基材10のSiCNO膜12の形成領域に損傷等は生じないことから、SiCNO膜12は、半導体膜11を形成する際のマスキング材として機能することが分かる。

【0023】

そして、第3工程で、半導体膜11が所定のパターンで設けられた基材10から、図1(E)に示すように、脆化したSiCNO膜12を除去し、基材10表面に所定のパターンの半導体膜11のみを残した状態にする。SiCNO膜12は、エアーの吹き付け、拭き取り処理及び超音波洗浄の一あるいは2以上の組み合わせによって、基材10から除去可能である。

40

【実施例】

【0024】

次に、本発明の確認のために行った実験について説明する。

アセトン及び純水を用いた超音波洗浄を施したシリコン基板の表面の約半分をマスクし、原料気体にヘキサメチルジシラザン及びアンモニアを用いて、熱フィラメントCVD装置によって、シリコン基板表面の非マスク領域にSiCNO膜を成膜した。SiCNO膜の成膜処理は、圧力：10Pa、フィラメント温度：1600、シリコン基板温度：400の条件下で3時間行った。

【0025】

50

そして、SiCN膜が成膜されたシリコン基板に対し、基材であるシリコン基板の表面を粒径3 μm以下のダイヤモンド粉末で研磨した後、同じ熱フィラメントCVD装置を用いて、ダイヤモンド膜の成膜処理を行った。ダイヤモンド膜の成膜処理は、原料気体：メタン、輸送気体：水素、圧力：4 kPa、フィラメント温度：2000～2200、シリコン基板温度：750～800の条件下で6時間行った。

【0026】

その結果、図2(A)、(B)に示すように、シリコン基板表面のSiCN膜の非成膜領域には、ダイヤモンド結晶が高密度で設けられて、ダイヤモンド膜が形成された。一方、SiCN膜表面は、ダイヤモンド結晶の形成密度が低く、ダイヤモンド膜の成膜には至らなかった。

10

また、ダイヤモンド膜の成膜処理後のSiCN膜の形成領域の断面を撮像した顕微鏡写真は、図3(A)、(B)に示すようになり、ダイヤモンド膜の成膜処理によって、SiCN膜の表面側が、SiCN膜のその他の部分と見た目が異なっており、変性したのが確認できた。そして、SiCN膜の変性した表面側は、軽い拭き取り処理でSiCN膜表面に設けられたダイヤモンド結晶と共に除去できたことから、脆化していたのが分かった。

【0027】

SiCN膜の変性は、ダイヤモンド膜の成膜処理中に時間の経過と共に表面から厚み方向に進むため、SiCN膜の厚みやダイヤモンド膜を成膜する際の条件の調整によって、SiCN膜全体の脆化が可能であることが確認された。

20

また、SiCN膜によって形成されていたパターンングが、ダイヤモンド膜の成膜処理後も維持されていたこと、及び、シリコン基板表面のSiCN膜が成膜されていた領域に損傷等は無かったことが確認できた。

【0028】

以上、本発明の実施の形態を説明したが、本発明は、上記した形態に限定されるものでなく、要旨を逸脱しない条件の変更等は全て本発明の適用範囲である。

例えば、半導体膜は、SiCN膜を脆化する条件の化学気相蒸着によって基材表面に成膜されるものであればよい。従って、半導体膜は、ダイヤモンド膜に限定されず、例えば、窒化ガリウム(GaN)やシリコンカーバイド(SiC)の結晶成長によって形成されるものであってもよい。

30

【0029】

また、半導体膜の成膜を行う化学気相蒸着の方法は、熱フィラメント法に限定されず、例えば、マイクロ波やアーク放電によるプラズマ又は熱を利用した方法であってもよい。

そして、フォトレジスト以外のもの(例えば、金属マスク)を用いて、SiCN膜を基材表面に所定のパターンで設けることもできる。

更に、SiCN膜を生成する原料として、ヘキサメチルジシラザン及びアンモニア以外のものを使用してもよく、例えば、炭素源にメタン等の炭化水素を使用し、珪素源にシラン等の水素化珪素を使用することができる。

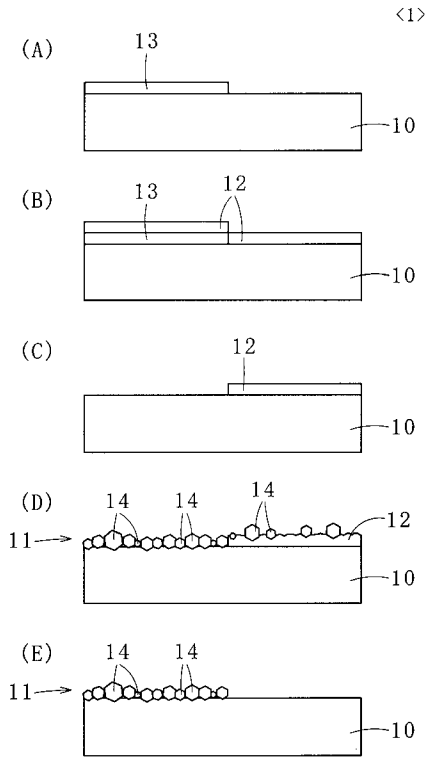
【符号の説明】

【0030】

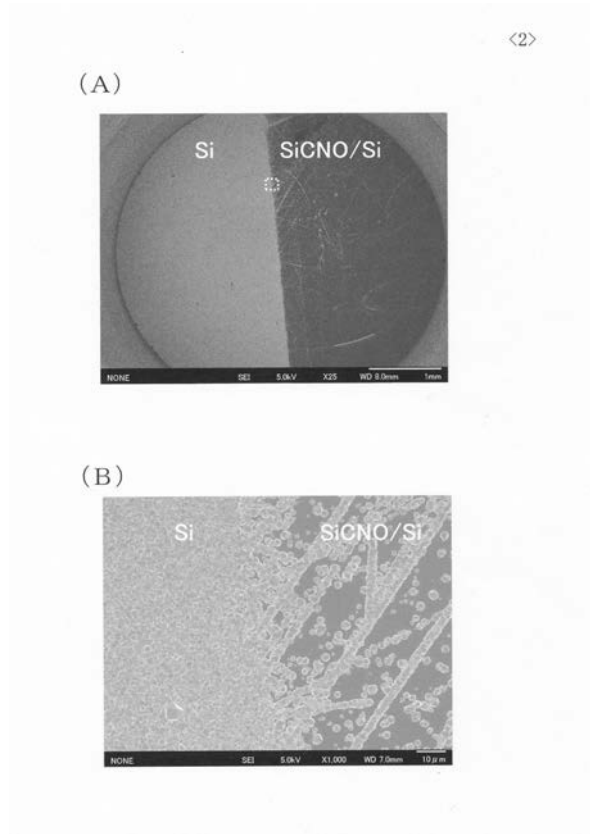
40

10：基材、11：半導体膜、12：SiCN膜、13：フォトレジスト、14：半導体結晶

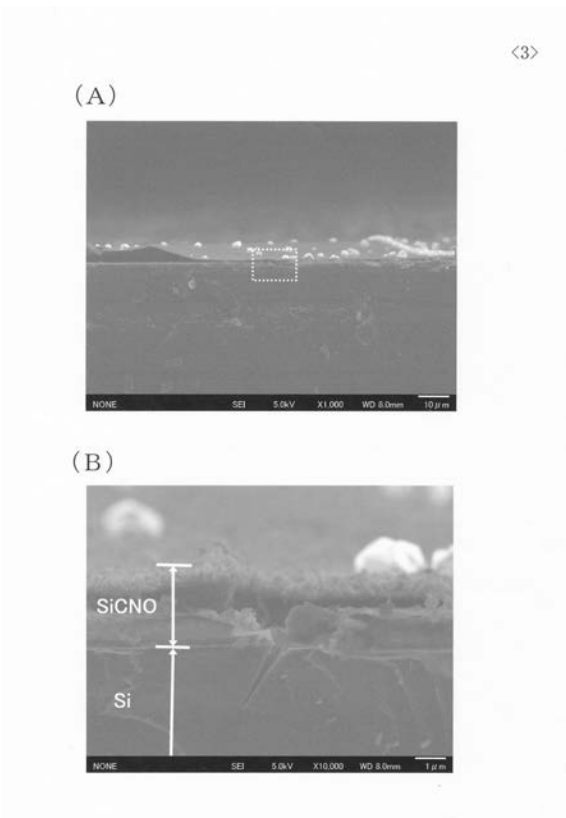
【 図 1 】



【 図 2 】



【 図 3 】



 フロントページの続き

(51) Int.Cl.		F I		テーマコード(参考)
C 2 3 C	16/04	(2006.01)	C 2 3 C	16/04
C 2 3 C	16/27	(2006.01)	C 2 3 C	16/27
C 2 3 C	16/34	(2006.01)	C 2 3 C	16/34
C 2 3 C	16/32	(2006.01)	C 2 3 C	16/32
C 2 3 C	16/30	(2006.01)	C 2 3 C	16/30

F ターム(参考) 4G077 AA03 BA03 BE08 BE15 DB21 EE07 FJ10
 4K030 AA06 AA09 AA13 AA24 BA08 BA20 BA28 BA29 BA37 BA38
 BA41 BA42 BB03 BB14 CA04 CA12 DA01 DA05 FA01 FA10
 LA14
 5F045 AA08 AA16 AB06 AB07 AB14 AC07 AC08 AC19 AD11 AD12
 AF03 AF20 DB02 GH02