

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-35917
(P2020-35917A)

(43) 公開日 令和2年3月5日(2020.3.5)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 3 O 1 G	5 F 0 5 8
HO 1 L 29/78 (2006.01)	HO 1 L 29/80 H	5 F 1 0 2
HO 1 L 21/338 (2006.01)	HO 1 L 29/78 3 O 1 Z	5 F 1 4 0
HO 1 L 29/778 (2006.01)	HO 1 L 21/316 M	
HO 1 L 29/812 (2006.01)		

審査請求 未請求 請求項の数 9 O L (全 24 頁) 最終頁に続く

(21) 出願番号 特願2018-161761 (P2018-161761)
(22) 出願日 平成30年8月30日 (2018. 8. 30)

(71) 出願人 899000068
学校法人早稲田大学
東京都新宿区戸塚町1丁目104番地
(74) 代理人 110002675
特許業務法人ドライト国際特許事務所
(72) 発明者 川原田 洋
東京都新宿区戸塚町1丁目104番地 学
校法人早稲田大学内
(72) 発明者 矢部 太一
東京都新宿区戸塚町1丁目104番地 学
校法人早稲田大学内
Fターム(参考) 5F058 BB10 BD04 BD05 BF06 BF27
BF29 BF37 BJ01

最終頁に続く

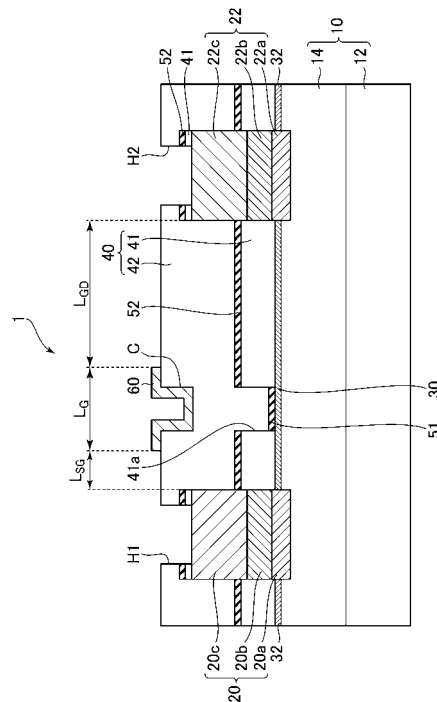
(54) 【発明の名称】 ダイヤモンド電界効果トランジスタ及びその製造方法

(57) 【要約】

【課題】 ノーマリオフの電気特性を有するダイヤモンド電界効果トランジスタを提供する。

【解決手段】 ダイヤモンド基板10と、ダイヤモンド基板10の上に形成されたソース電極20及びドレイン電極22と、ソース電極20とドレイン電極22との間のダイヤモンド基板10の領域に形成された水素化層30と、水素化層30の上面に接して形成された補助絶縁層51と、補助絶縁層51の上に形成されたゲート絶縁層40と、ゲート絶縁層40の上に形成され、平面視で補助絶縁層51に重なって配置されたゲート電極60とを含む。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

ダイヤモンド基板と、
 前記ダイヤモンド基板の上に形成されたソース電極及びドレイン電極と、
 前記ソース電極と前記ドレイン電極との間の前記ダイヤモンド基板の領域に形成された水素化層と、
 前記水素化層の上面に接して形成された補助絶縁層と、
 前記補助絶縁層の上に形成されたゲート絶縁層と、
 前記ゲート絶縁層の上に形成され、平面視で前記補助絶縁層に重なって配置されたゲート電極と

を有することを特徴とするダイヤモンド電界効果トランジスタ。

10

【請求項 2】

前記補助絶縁層は、シリコン酸化層であることを特徴とする請求項 1 に記載のダイヤモンド電界効果トランジスタ。

【請求項 3】

前記補助絶縁層は前記水素化層上の一部の領域に配置され、平面視で前記ゲート電極は前記補助絶縁層の全体に重なって配置されていることを特徴とする請求項 1 又は 2 に記載のダイヤモンド電界効果トランジスタ。

【請求項 4】

前記ゲート絶縁層は、前記水素化層上の一部の領域に開口部が配置された第 1 ゲート絶縁層と、前記開口部を埋め込んで前記第 1 ゲート絶縁層の上に配置された第 2 ゲート絶縁層とから形成され、
 前記補助絶縁層は、前記第 1 ゲート絶縁層の開口部の底に配置されていることを特徴とする請求項 3 に記載のダイヤモンド電界効果トランジスタ。

20

【請求項 5】

前記補助絶縁層は、前記ソース電極及び前記ドレイン電極を除く前記ダイヤモンド基板の領域に形成されることで、前記水素化層上の全体に配置され、
 前記ゲート電極は平面視で前記水素化層上の全体に重なって配置されていることを特徴とする請求項 1 又は 2 に記載のダイヤモンド電界効果トランジスタ。

【請求項 6】

ダイヤモンド基板の上にソース電極及びドレイン電極を形成する工程と、
 前記ソース電極と前記ドレイン電極の間の前記ダイヤモンド基板の領域を水素終端して水素化層を形成する工程と、
 前記水素化層の上面に接する補助絶縁層を形成する工程と、
 前記補助絶縁層の上にゲート絶縁層を形成する工程と、
 前記ゲート絶縁層の上に、平面視で前記補助絶縁層に重なるようにゲート電極を形成する工程と

を有することを特徴とするダイヤモンド電界効果トランジスタの製造方法。

30

【請求項 7】

前記補助絶縁層を形成する工程は、
 前記水素化層の上にシリコン層を形成し、前記シリコン層を酸化することを含むことを特徴とする請求項 6 に記載のダイヤモンド電界効果トランジスタの製造方法。

40

【請求項 8】

前記補助絶縁層を形成する工程の前に、前記水素化層上の一部の領域に開口部が設けられた第 1 ゲート絶縁層を形成する工程を有し、
 前記補助絶縁層を形成する工程において、前記第 1 ゲート絶縁層の開口部に前記補助絶縁層を形成し、
 前記補助絶縁層を形成する工程の後に、前記補助絶縁層及び前記第 1 ゲート絶縁層の上に第 2 ゲート絶縁層を形成する工程を有し、
 前記ゲート絶縁層は、前記第 1 ゲート絶縁層と前記第 2 ゲート絶縁層とから形成される

50

ことを特徴とする請求項 6 又は 7 に記載のダイヤモンド電界効果トランジスタの製造方法。

【請求項 9】

前記補助絶縁層を形成する工程において、

前記補助絶縁層は、前記ソース電極及び前記ドレイン電極を除く前記ダイヤモンド基板の領域に形成されることで、前記水素化層上の全体に配置され、

前記ゲート電極を形成する工程において、

前記ゲート電極は平面視で前記水素化層上の全体に重なって配置されることを特徴とする請求項 6 又は 7 に記載のダイヤモンド電界効果トランジスタの製造方法。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、ダイヤモンド基板を用いたダイヤモンド電界効果トランジスタ及びその製造方法に関する。

【背景技術】

【0002】

ダイヤモンドは、高電圧、大電流動作が必要とされる大電力用の半導体装置に適した半導体材料として期待されており、ダイヤモンド基板を用いた電界効果トランジスタ (FET: Field Effect Transistor) が開発されている。

【0003】

20

ダイヤモンド基板を用いた電界効果トランジスタでは、ダイヤモンド基板の表面を水素終端することにより、その表面直下に P 型の導電層を誘起して、トランジスタとして動作させる技術が提案されている (例えば、特許文献 1)。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2014 - 060377 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

30

一般的に、ダイヤモンド電界効果トランジスタは、ゲート電圧をかけないときもドレイン電流が流れるノーマリオンの電気特性を有する。

【0006】

しかし、ダイヤモンド電界効果トランジスタを高耐圧・高耐熱性能のパワートランジスタなどに向けて実用化するには、ゲート電圧をかけないときはドレイン電流が流れないノーマリオンの電気特性を有することが必要不可欠である。

【0007】

本発明は上記課題を鑑みてなされたものであり、ノーマリオンの電気特性を有するダイヤモンド電界効果トランジスタ及びその製造方法を提供することを目的とする。

【課題を解決するための手段】

40

【0008】

本発明のダイヤモンド電界効果トランジスタは、ダイヤモンド基板と、前記ダイヤモンド基板の上に形成されたソース電極及びドレイン電極と、前記ソース電極と前記ドレイン電極との間の前記ダイヤモンド基板の領域に形成された水素化層と、前記水素化層の上面に接して形成された補助絶縁層と、前記補助絶縁層の上に形成されたゲート絶縁層と、前記ゲート絶縁層の上に形成され、平面視で前記補助絶縁層に重なって配置されたゲート電極とを有する。

【0009】

また、本発明のダイヤモンド電界効果トランジスタの製造方法は、ダイヤモンド基板の上にソース電極及びドレイン電極を形成する工程と、前記ソース電極と前記ドレイン電極

50

の間の前記ダイヤモンド基板の領域を水素終端して水素化層を形成する工程と、前記水素化層の上面に接する補助絶縁層を形成する工程と、前記補助絶縁層の上にゲート絶縁層を形成する工程と、前記ゲート絶縁層の上に、平面視で前記補助絶縁層に重なるようにゲート電極を形成する工程とを有する。

【発明の効果】

【0010】

本発明のダイヤモンド電界効果トランジスタでは、ソース電極とドレイン電極との間のダイヤモンド基板の領域に水素化層が配置されて、チャンネル領域が形成されている。また、水素化層の上面に接する補助絶縁層が形成され、補助絶縁層の上にゲート絶縁層が形成されている。さらに、ゲート絶縁層の上に、平面視で補助絶縁層に重なるようにゲート電極が形成されている。

10

【0011】

一つの好適な態様では、補助絶縁層はシリコン酸化層から形成され、チャンネル領域の水素化層とゲート絶縁層との間にシリコン酸化層が配置される。シリコン酸化層は、ダイヤモンド基板と絶縁層との界面に正電荷を発生させるため、ダイヤモンド電界効果トランジスタのしきい値電圧がシフトしてノーマリオフの電気特性が得られる。

【図面の簡単な説明】

【0012】

【図1】第1実施形態のダイヤモンド電界効果トランジスタを示す断面図である。

【図2】図1のダイヤモンド電界効果トランジスタを上側からみた平面図である。

20

【図3】水素終端したダイヤモンド基板の上にSiO₂層とAl₂O₃層とを形成したときのシート抵抗の変化を示すグラフである。

【図4】第1実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図（その1）である。

【図5】第1実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図（その2）である。

【図6】第1実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図（その3）である。

【図7】第1実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図（その4）である。

30

【図8】第1実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図（その5）である。

【図9】第1実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図（その6）である。

【図10】第1実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図（その7）である。

【図11】第1実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図（その8）である。

【図12】第1実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図（その9）である。

40

【図13】第1実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図（その10）である。

【図14】第1実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図（その11）である。

【図15】第1実施形態のダイヤモンド電界効果トランジスタの電気特性の測定に用いた測定回路を示す模式図である。

【図16】第1実施形態のダイヤモンド電界効果トランジスタのドレイン電流 - ドレイン電圧 ($I_{DS} - V_{DS}$) 特性を示すグラフである。

【図17】第1実施形態のダイヤモンド電界効果トランジスタのドレイン電流 - ゲート電圧 ($I_{DS} - V_{GS}$) 特性を示すグラフである。

50

【図18】第1実施形態のダイヤモンド電界効果トランジスタのドレイン電流 (I_{DS}) のON/OFF比を示すグラフである。

【図19】第1実施形態のダイヤモンド電界効果トランジスタの絶縁破壊電圧(耐圧)を示すグラフである。

【図20】第2実施形態のダイヤモンド電界効果トランジスタを示す断面図である。

【図21】図20のダイヤモンド電界効果トランジスタを上側からみた平面図である。

【図22】第2実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図(その1)である。

【図23】第2実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図(その2)である。

【図24】第2実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図(その3)である。

【図25】第2実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図(その4)である。

【図26】第2実施形態のダイヤモンド電界効果トランジスタの製造方法を示す断面図(その5)である。

【図27】第2実施形態のダイヤモンド電界効果トランジスタのドレイン電流 - ドレイン電圧 ($I_{DS} - V_{DS}$) 特性を示すグラフである。

【図28】第2実施形態のダイヤモンド電界効果トランジスタのドレイン電流 - ゲート電圧 ($I_{DS} - V_{GS}$) 特性を示すグラフである。

【図29】第2実施形態のダイヤモンド電界効果トランジスタのドレイン電流 (I_{DS}) のON/OFF比を示すグラフである。

【発明を実施するための形態】

【0013】

以下、実施の形態について、添付の図面を参照して説明する。

(第1実施形態)

図1は第1実施形態のダイヤモンド電界効果トランジスタを示す断面図、図2は図1のダイヤモンド電界効果トランジスタを上側からみた平面図である。図4～図14は第1実施形態のダイヤモンド電界効果トランジスタの製造方法を説明するための図である。

【0014】

図1に示すように、第1実施形態のダイヤモンド電界効果トランジスタ1は、ダイヤモンド基板10を備えている。ダイヤモンド基板10は、単結晶ダイヤモンド基板12とその上に配置されたアンドープダイヤモンド層14とから形成される。アンドープダイヤモンド層14は、不純物である窒素が極めて少ない物性を有する。ダイヤモンド基板10として、この他に、黒色多結晶ダイヤモンド基板、あるいは透明多結晶ダイヤモンド基板を使用してもよい。

【0015】

図2の平面図を加えて参照すると、ダイヤモンド基板10の上に所定間隔を空けてソース電極20とドレイン電極22とが形成されている。図1は図2の平面図のI-Iに沿った断面に相当する。

【0016】

ソース電極20は、下から順に、カーバイド層20a、チタン(Ti)層20b及び金(Au)層20cが積層された積層膜から形成され、ダイヤモンド基板10にオーミック接続している。カーバイド層20aは、チタンをカーバイド化したものであり、ソース電極20とダイヤモンド基板10との接触抵抗を低くするために設けられている。

【0017】

カーバイド層20aは、チタン層20bを構成するTiをその直下のダイヤモンド基板10に拡散させてTiCを形成することにより、ダイヤモンド基板10に埋設した状態で形成される。

【0018】

10

20

30

40

50

また同様に、ドレイン電極 22 は、下から順に、カーバイド層 22 a、チタン (Ti) 層 22 b 及び金 (Au) 層 22 c が積層された積層膜から形成され、ダイヤモンド基板 10 にオーミック接続している。ドレイン電極 22 のカーバイド層 22 a はソース電極 20 のカーバイド層 20 a と同様に形成される。

【0019】

また、図 1 に示すように、ソース電極 20 とドレイン電極 22 との間のダイヤモンド基板 10 の領域に水素化層 30 が形成されている。

【0020】

水素化層 30 は、ソース電極 20 とドレイン電極 22 との間のダイヤモンド基板 10 の表面を水素終端することによって形成される。水素終端は、ダイヤモンド基板 10 の表面における炭素原子の未結合手 (ダングリングボンド: dangling bond) に水素を結合させた状態にすることである。

10

【0021】

さらに、ダイヤモンド基板 10 の表面のうちソース電極 20、ドレイン電極 22 及び水素化層 30 を除く領域に、素子分離層 32 が形成されている。素子分離層 32 は、ダイヤモンド基板 10 の表面を酸素終端することによって形成される。酸素終端は、ダイヤモンド基板 10 の表面における炭素原子の未結合手に酸素を結合させた状態にすることである。

【0022】

図 1 及び図 2 では、一つのダイヤモンド電界効果トランジスタが配置されるダイヤモンド基板 10 の領域が部分的に示されており、実際には、ダイヤモンド基板 10 には多数のダイヤモンド電界効果トランジスタの領域が区画されている。

20

【0023】

素子分離層 32 は、ダイヤモンド基板 10 上に配置される多数のダイヤモンド電界効果トランジスタを電氣的に分離するために形成される。

【0024】

また、図 1 に示すように、水素化層 30 及び素子分離層 32 の上に第 1 ゲート絶縁層 41 が形成されている。第 1 ゲート絶縁層 41 は、アルミナ (Al_2O_3) 層から形成され、その厚みは例えば 32 nm 程度である。第 1 ゲート絶縁層 41 (アルミナ層) は、後述する製造方法の欄で説明する原子層堆積 (ALD: Atomic Layer Deposition) 法により形成される。

30

【0025】

アルミナ層に存在する負電荷により、アルミナ層の直下のダイヤモンド基板 10 側に正孔が誘起されて 2 次元正孔ガス (2DHG: two-dimensional hole gas) となる。このようにして、水素化層 30 のパターンとダイヤモンド基板 10 との界面に沿って P 型導電層が配置されてチャネル領域 R が形成される。

【0026】

単結晶ダイヤモンド基板 12 は、ダイヤモンド中に不純物である窒素が多量に存在している。窒素を多く含む水素終端ダイヤモンドは 2 次元正孔ガスを非常に誘起しにくい。このため、本実施形態のダイヤモンド基板 10 は、単結晶ダイヤモンド基板 12 の上に窒素を殆ど含まないアンドープダイヤモンド層 14 を形成している。

40

【0027】

また、第 1 ゲート絶縁層 41 には開口部 41 a が形成されている。図 2 の平面図を参照すると、第 1 ゲート絶縁層 41 の開口部 41 a は帯状のチャネル領域 R の水素化層 30 を幅方向に横切るように細長状に配置され、開口部 41 a の両端部が水素化層 30 からはみ出している。

【0028】

そして、第 1 ゲート絶縁層 41 の開口部 41 a の底に、トランジスタのしきい値電圧 (V_{th}) をシフトさせるための第 1 補助絶縁層 51 が形成されている。第 1 補助絶縁層 51 は、チャネル領域 R 内で下側の水素化層 30 に接した状態で形成される。

50

【0029】

また、図1に示すように、第1ゲート絶縁層41の上面に第2補助絶縁層52が形成されている。第1補助絶縁層51及び第2補助絶縁層52は、シリコン酸化層から形成され、厚みが1nm~2nmのシリコン層を酸化することにより得られる。

【0030】

さらに、第1補助絶縁層51及び第2補助絶縁層52の上に第2ゲート絶縁層42が形成されている。第2ゲート絶縁層42は、第1ゲート絶縁層41の開口部41aを埋め込んで形成される。第2ゲート絶縁層42は、アルミナ(Al_2O_3)層から形成され、その厚みは例えば200nm程度である。

【0031】

第2ゲート絶縁層42の上面には第1ゲート絶縁層41の開口部41aの段差の影響で形成された細長状の凹部Cが配置されている。このようにして、第1ゲート絶縁層41と第2ゲート絶縁層42とによりゲート絶縁層40が形成されている。

【0032】

また、ゲート絶縁層40の上にゲート電極60が形成されている。図2の平面図を参照すると、ゲート電極60は、平面視において略コの字状に配置され、縦方向に延在する縦延部60aと、縦延部60aの両端から横方向に延在する横延部60bとが一体になって形成される。

【0033】

ゲート電極60の縦延部60aが、帯状のチャネル領域Rの水素化層30を幅方向に横切るように配置されている。ゲート電極60の横延部60bは、コンタクト部として機能し、外部電源などに接続される。

【0034】

図2に示すように、第1補助絶縁層51の幅W1は、ゲート電極60の縦延部60aの幅W2よりも小さく設定されている。これにより、製造プロセスで第1補助絶縁層51とゲート電極60とが位置ずれするとしても、平面視においてチャネル領域R内で第1補助絶縁層51がゲート電極60の縦延部60aから外側にはみ出さないようになっている。

【0035】

第1補助絶縁層51がチャネル領域R内でゲート電極60の縦延部60aからはみ出して配置されると、トランジスタの電気特性を制御しにくくなるためである。このように、ゲート電極60は、平面視において第1補助絶縁層51の全体に重なるように配置される。

【0036】

また、ソース電極20上の第1ゲート絶縁層41、第2補助絶縁層52及び第2ゲート絶縁層42が開口されてコンタクトホールH1が形成されている。コンタクトホールH1の底にソース電極20の金属20cが露出している。

【0037】

また、ドレイン電極22上の第1ゲート絶縁層41、第2補助絶縁層52及び第2ゲート絶縁層42が開口されてコンタクトホールH2が形成されている。コンタクトホールH2の底にドレイン電極22の金属22cが露出している。

【0038】

以上のような構造により、第1実施形態のダイヤモンド電界効果トランジスタ1が構築されている。

【0039】

アルミナ層から形成されるゲート絶縁層40は、水素化層30との界面に多くの負電荷が存在する。このため、本実施形態と違って、水素化層30の上に第1補助絶縁層51(シリコン酸化層)を配置しない場合は、ゲート電圧をかけなくてもP型のキャリアである正孔(ホール)が引き寄せられる。その結果、ソース電極20とドレイン電極22との間にP型導電層を介してドレイン電流が流れるノーマリオンの電気特性になりやすい。

【0040】

10

20

30

40

50

第1実施形態では、しきい値電圧 (V_{th}) をシフトさせてノーマリオフの電気特性を得るために、ゲート電極60とチャンネル領域Rとが重なる領域の水素化層30の上に、第1補助絶縁層51 (シリコン酸化層) を配置している。

【0041】

シリコン酸化層は、水素化層30との界面に負電荷が存在せず、むしろ正電荷をもつ特性を有する。これにより、アルミナ層から形成されるゲート絶縁層40の負電荷の効果が弱くなり、その結果、しきい値電圧がシフトしてノーマリオフの電気特性が得られると考えられる。

【0042】

また、図3には、1) 水素終端されたダイヤモンド基板、2) ダイヤモンド基板上に成膜したSi層に自然酸化でSiO₂層を形成した構造、3) ダイヤモンド基板上にSiO₂層及びAl₂O₃層を形成した構造についてシート抵抗を測定したデータが示されている。

10

【0043】

シリコン層の成膜は450の温度での通電加熱蒸着により行った。また、3)の構造では、2)の構造の未酸化のSi層がAl₂O₃層の成膜時に完全に酸化されて全体がSiO₂層となっている。

【0044】

図3のデータに示すように、水素終端されたダイヤモンド基板のシート抵抗は、 3×10^4 / であった。また、ダイヤモンド基板上にSiO₂層を形成した構造のシート抵抗は 2.5×10^5 / であった。また、ダイヤモンド基板上にSiO₂層及びAl₂O₃層を形成した構造のシート抵抗は代表値で 2×10^7 / 程度であり、測定限界のため抵抗値はばらついている。

20

【0045】

このように、水素終端されたダイヤモンド基板上にSiO₂層 (第1補助絶縁層51) とAl₂O₃層 (ゲート絶縁層40) とを積層した構造にすると、水素終端されたダイヤモンド基板だけの場合よりもシート抵抗が2桁くらい高くなる。

【0046】

よって、図1を参照すると、第1補助絶縁層51 (SiO₂層) が配置された領域の積層構造において局所的に抵抗が高くなっていることになり、その結果、しきい値電圧 (V_{th}) (絶対値) が大きな値にシフトして、ノーマリオフの電気特性になると考えられる。

30

【0047】

本実施形態では、しきい値電圧 (V_{th}) をシフトさせるための第1補助絶縁層51の好適な例として、シリコン酸化層を使用している。シリコン酸化層の他に、アルミナ層よりも水素化層との界面に存在する負電荷が少ない特性を有する絶縁層であれば同様な効果が期待できる。

【0048】

さらには、シリコン酸化層の他に、上記した図3のダイヤモンド基板/SiO₂層/Al₂O₃層の構造のシート抵抗と同レベルの高いシート抵抗値が得られる絶縁層であれば、同様な効果が期待できる。

40

【0049】

また、図1及び図2に示すように、第1実施形態では、ゲート電極60の縦延部60aが帯状のチャンネル領域Rを幅方向に横切るように配置されるため、ゲート電極60 - ドレイン電極22の間隔 (L_{GD}) を大きく確保することができる。このため、ゲート電極60 - ドレイン電極22の間の耐圧を向上させることができる。

【0050】

次に、第1実施形態のダイヤモンド電界効果トランジスタ1の製造方法について説明する。図4に示すように、まず、単結晶ダイヤモンド基板12の上に不純物である窒素が極めて少ないアンドープダイヤモンド層14が積層されたダイヤモンド基板10を作成する

50

。

【0051】

例えば、CVD (Chemical Vapor Deposition)法により、シリコン基板(不図示)の上に厚みが200 μ m~1mm、例えば500 μ m程度の単結晶ダイヤモンドを形成して単結晶ダイヤモンド基板12を得る。次いで、CVD法により、単結晶ダイヤモンド基板12の上に、厚みが200 μ m~1mm、例えば500 μ m程度のアンドープダイヤモンド層14を形成する。

【0052】

その後、単結晶ダイヤモンド基板12及びアンドープダイヤモンド層14をシリコン基板から外してダイヤモンド基板10を得る。さらに、ダイヤモンド基板10の表面を研磨した後に、酸素終端処理を行う。

10

【0053】

酸素終端処理は、例えば、プラズマリアクタ装置を用いて、ダイヤモンド基板10の表面を酸素プラズマに曝すことにより行われる。これによって、ダイヤモンド基板10の表面を酸素終端すると同時に、表面に付着している不純物を除去する。

【0054】

ダイヤモンド基板10の表面に酸素終端を行うのは、ソース電極20及びドレイン電極22をダイヤモンド基板10の上に接着性よく形成するためである。

【0055】

次いで、図5に示すように、ソース電極20及びドレイン電極22に対応する領域に開口部25aを備えたレジスト層25をダイヤモンド基板10の上に形成する。開口部25aを備えたレジスト層25は、感光性樹脂層をフォトリソグラフィに基づいて露光、現像することにより形成される。

20

【0056】

続いて、同じく図5に示すように、電子ビーム蒸着法などにより、レジスト層25の開口部25a内及びレジスト層25の上面にチタン層及び金属層を順に成膜する、これにより、レジスト層25の開口部25a内に、ソース電極20を構成するチタン層20b及び金属層20cと、ドレイン電極22を構成するチタン層22b及び金属層22cとが形成される。また同時に、レジスト層25の上面にチタン層20x及び金属層20yが形成される。

【0057】

さらに、図6に示すように、アセトンなどの有機溶媒を用いて、レジスト層25を除去する。このとき、レジスト層25の上面に形成されたチタン層20x及び金属層20yはレジスト層25と同時に除去される。このようなリフトオフプロセスにより、ソース電極20用のチタン層20b及び金属層20cと、ドレイン電極22用のチタン層22b及び金属層22cとをダイヤモンド基板10の上に形成する。

30

【0058】

図6には、リフトオフプロセスを行った後に、ダイヤモンド基板10に対して高温アニールを行った後の状態が示されている。高温アニール処理は、水素ガスを導入した低圧雰囲気下でダイヤモンド基板10を所定時間で加熱した後に急冷する。

【0059】

図6に示すように、このような高温アニール処理によって、チタン層20b, 22bの直下のダイヤモンド基板10の領域に炭化チタン(TiC)からなるカーバイド層20a, 22aがそれぞれ形成される。

40

【0060】

これにより、カーバイド層20a、チタン層20b及び金属層20cから形成されるソース電極20が得られる。また同時に、カーバイド層22a、チタン層22b及び金属層22cから形成されるドレイン電極22が得られる。

【0061】

次いで、図7に示すように、ソース電極20及びドレイン電極22が形成されたダイヤモンド基板10を加熱しながら水素プラズマに曝す。これによって、ソース電極20とド

50

レイン電極 22 との間のダイヤモンド基板 10 の表面が水素終端されて、水素化層 30 が形成される。

【0062】

水素化層 30 を形成することによって、水素化層 30 の直下のダイヤモンド基板 10 の表面に P 型導電層が誘起される。この工程では、ダイヤモンド基板 10 の表面のうちソース電極 20 及びドレイン電極 22 を除く全ての領域が水素終端され、チャンネル領域 R (図 2) 以外の領域にも水素化層 30 が形成される。

【0063】

次いで、図 8 に示すように、前述した図 2 のソース電極 20 とドレイン電極 22 との間のチャンネル領域 R に配置された水素化層 30 がレジストパターンで保護されるようにレジスト層 27 を形成する。レジスト層 27 は、チャンネル領域 R の水素化層 30 と共に、ソース電極 20 及びドレイン電極 22 の上面の一部を被覆して形成される。平面視 (図 2) において、ソース電極 20 及びドレイン電極 22 の対向する内側の側面以外の 3 つの側面がそれぞれレジスト層 27 から露出した状態にする。

10

【0064】

続いて、プラズマリアクタ装置を用いて、ダイヤモンド基板 10 の表面を酸素プラズマに曝す。これにより、ダイヤモンド基板 10 の表面のうちレジスト層 27 が形成されていない領域が水素終端された状態から酸素終端された状態に変化し、素子分離層 32 が形成される。

【0065】

その後、アセトンなどの有機溶媒を用いて、レジスト層 27 を除去する。これにより、図 2 のチャンネル領域 R のみに水素化層 30 が残され、それ以外の領域に素子分離層 32 が形成された状態となる。

20

【0066】

次いで、図 9 に示すように、水素化層 30 及び素子分離層 32 の上に第 1 ゲート絶縁層 41 を形成する。第 1 ゲート絶縁層 41 は、ソース電極 20 及びドレイン電極 22 の上面にも形成される。第 1 ゲート絶縁層 41 はアルミナ層から形成され、後述する第 2 ゲート絶縁層の形成工程で説明する原子層堆積 (ALD: Atomic Layer Deposition) 法により形成される。第 1 ゲート絶縁層 41 の厚みは、例えば、32 nm 程度である。

【0067】

続いて、図 10 に示すように、前述した図 1 及び図 2 の第 1 補助絶縁層 51 が配置される領域に開口部を備えたレジスト層 (不図示) を第 1 ゲート絶縁層 41 の上に形成する。さらに、レジスト層の開口部を通して第 1 ゲート絶縁層 41 をエッチングして開口部 41a を形成する。

30

【0068】

第 1 ゲート絶縁層 41 (アルミナ層) のエッチングは、TMHA (水酸化テトラメチルアンモニウム) 系現像液である NMD-3 (東京応化工業製) によって行われる。その後、レジスト層が除去される。これにより、第 1 ゲート絶縁層 41 の開口部 41a の底に水素化層 30 が露出した状態となる。

【0069】

次いで、図 11 に示すように、超真空下での通電加熱蒸着により、第 1 ゲート絶縁層 41 の開口部 41a 内及び上面に厚みが 1 nm ~ 2 nm 程度のシリコン層 (不図示) を形成する。シリコン層は、ソース電極 20 及びドレイン電極 22 上の第 1 ゲート絶縁層 41 の上面にも形成される。

40

【0070】

シリコン層の成膜時の加熱温度は、例えば 450 に設定される、さらに、4 日間大気中に放置することにより、自然酸化によりシリコン層を酸化してシリコン酸化層を得る。第 1 ゲート絶縁層 41 の開口部 41a 内のシリコン酸化層が第 1 補助絶縁層 51 として形成される。

【0071】

50

第1ゲート絶縁層41の開口部41a内の第1補助絶縁層51は、その下の水素化層30に接した状態で形成される。前述したように、第1補助絶縁層51は、トランジスタのノーマリオンの電気特性をノーマリオフの電気特性にするための絶縁層として機能する。この時点では、シリコン層の全てがシリコン酸化層にはなっておらず、厚み方向の基端側に未酸化のシリコン層が残っている。

【0072】

また同時に、第1ゲート絶縁層41の上面に配置されたシリコン酸化層が第2補助絶縁層52として形成される。第2補助絶縁層52は、水素化層30から第1ゲート絶縁層41の厚み分(32nm)だけ離れて形成されるため、しきい値電圧(V_{th})をシフトさせる絶縁層としては殆ど機能しない。さらに同時に、ソース電極20及びドレイン電極22上の第1ゲート絶縁層41の上にも第2補助絶縁層52が形成される。

10

【0073】

続いて、図12に示すように、第1補助絶縁層51及び第2補助絶縁層52の上に第2ゲート絶縁層42を形成する。第2ゲート絶縁層42はアルミナ層から形成され、厚みは例えば200nm程度である。第2ゲート絶縁層42は、ソース電極20及びドレイン電極22を埋め込んで形成される。

【0074】

第2ゲート絶縁層42は原子層堆積(ALD: Atomic Layer Deposition)法により形成される。詳しく説明すると、原子層堆積法は、反応室内でダイヤモンド基板10を加熱した状態にし、第1のプリカーサとしてのトリメチルアルミニウム(TMA: Trimethylaluminum)ガスを投入して、TMA分子を第1補助絶縁層51及び第2補助絶縁層52の表面に吸着させる第1のステップを有する。

20

【0075】

原子層堆積法は、次に、余剰なTMAガスである未吸着のTMA分子を排気する第2のステップを有する。原子層堆積法は、次に、第2のプリカーサとしての水(気体)を投入し、TMAと反応させる第3のステップを有する。また、原子層堆積法は、次に、TMAが水分子に反応することによって生成されるメタン分子及び余剰な水(気体)を排気する第4のステップを有する。

【0076】

以上の第1~第4のステップを1サイクルとし、このサイクルを繰り返す。サイクル数を調整することにより、所望の膜厚の第2ゲート絶縁層42を形成することができる。第2ゲート絶縁層42を形成する際のダイヤモンド基板10の温度は、トランジスタの高温における動作安定性の観点からは、200以上、好適には400以上とするのが好ましい。

30

【0077】

第2ゲート絶縁層42を原子層堆積法で形成する際に、第3のステップで投入される水(H_2O)が酸化剤として機能する。これによって、図11の工程で自然酸化によって形成されたシリコン酸化層の下に残っている未酸化のシリコンを完全に酸化させることができる。その結果、シリコン層の全体が酸化されたシリコン酸化層からなる第1補助絶縁層51及び第2補助絶縁層52が得られる。

40

【0078】

第2ゲート絶縁層42を形成する際に、下地の第1ゲート絶縁層41の開口部41aの段差の影響によって、第2ゲート絶縁層42の上面に凹部Cが配置される。

【0079】

次いで、図13に示すように、前述した図1及び図2のコンタクトホールH1, H2に対応する開口部を備えたレジスト層(不図示)を第2ゲート絶縁層42の上に形成する。さらに、レジスト層の開口部を通して第2ゲート絶縁層42、第2補助絶縁層52及び第1ゲート絶縁層41をエッチングする。これにより、ソース電極20に到達するコンタクトホールH1と、ドレイン電極22に到達するコンタクトホールH2とが形成される。

【0080】

50

その後、図14に示すように、前述した図2の略コの字状のゲート電極60に対応する開口部29aを備えたレジスト層29を第2ゲート絶縁層42の上に形成する、さらに、電子ビーム蒸着法や抵抗加熱蒸着法により、レジスト層29の開口部29aにアルミニウム層を形成してゲート電極60を得る。レジスト層29の上面に形成されたアルミニウム層は、リフトオフプロセスにより、レジスト層29と同時に除去される。

【0081】

以上により、図1の第1実施形態のダイヤモンド電界効果トランジスタ1が製造される。

【0082】

次に、第1実施形態のダイヤモンド電界効果トランジスタ1の電気特性を測定した結果について説明する。

10

【0083】

図15は、第1実施形態のダイヤモンド電界効果トランジスタの電気特性の測定に用いた測定回路を示す模式図である。図15の測定サンプルは模式的に描かれており、図1のダイヤモンド電界効果トランジスタ1とは異なっている。

【0084】

図15に示すように、測定サンプルのソース電極20を接地し、電流計70と直流電源72とを介してドレイン電極22を接地し、ソース電極20とゲート電極60との間に直流電源74と電流計76とを接続した。そして、直流電源72によりドレイン電圧(V_{DS})を調整し、直流電源74によりゲート電圧(V_{GS})を調整した。また、電流計70によりドレイン電流(I_{DS})を測定し、電流計76によりゲート電流(I_{GS})を測定した。

20

【0085】

この図15の測定方法に基づいて、第1実施形態のダイヤモンド電界効果トランジスタのサンプル(1)のドレイン電流-ドレイン電圧(V_{DS} - I_{DS})特性を室温にて測定した結果が図16に示されている。サンプル(1)では、図1において、ソース電極20-ゲート電極60の間隔(L_{SG})=2 μ m、ゲート電極60の間隔(L_G)=10 μ m、ゲート電極60-ドレイン電極22の間隔(L_{GD})=10 μ mに設定した。

【0086】

ゲート電圧(V_{GS})を-40V~+28Vの範囲で+4Vずつ変化させた。また、ドレイン電流 I_{DS} をゲート幅(水素化層30の幅:25 μ m)で規格化した値を縦軸に示している。図16に示すように、MOSFETは良好な特性を示した。

30

【0087】

ピンチオフ及び飽和領域で良好なドレイン電流-ドレイン電圧(I_{DS} - V_{DS})特性を有し、最大ドレイン電流(I_{DS})=-53.4mA/mm(V_{DS} =-50V、 V_{GS} =-40Vのとき)を示した。この最大ドレイン電流(I_{DS})は、他のノーマリオフダイヤモンドFETと比較しても極めて高い値を有する。

【0088】

図17は、サンプル(1)のドレイン電流-ゲート電圧(I_{DS} - V_{GS})特性を測定した結果である。図17に示すように、ドレイン電流(I_{DS})のノーマリオフ動作を確認した。ドレイン電流(I_{DS})は20Vから-3V未満まではドレイン電流が流れることなく、-3Vから流れ始めノーマリオフ動作を確認した。この測定では、ドレイン電圧(V_{DS})を-30Vに設定した。

40

【0089】

図18は、サンプル(2)を用いてドレイン電流(I_{DS})のON/OFF比を測定した結果である。サンプル(2)では、図1において、ソース電極20-ゲート電極60の間隔(L_{SG})=2 μ m、ゲート電極60の間隔(L_G)=10 μ m、ゲート電極60-ドレイン電極22の間隔(L_{GD})=2 μ mに設定した。

【0090】

図18に示すように、ドレイン電流(I_{DS})(絶対値)はおよそ $1 \times 10^{-11} \sim 1$

50

$\times 10^{-3}$ の間で変化し、8桁のON/OFF比が得られた。この測定では、ドレイン電圧(V_{DS})を $-30V$ に設定した。

【0091】

図19は、サンプル(3)を用いて、絶縁破壊電圧(耐圧)を測定した結果である。サンプル(3)では、図1において、ソース電極20-ゲート電極60の間隔(L_{SG})= $2\mu m$ 、ゲート電極60の間隔(L_G)= $10\mu m$ 、ゲート電極60-ドレイン電極22の間隔(L_{GD})= $15\mu m$ に設定した。

【0092】

ゲート電圧(V_{GS})を $-15V$ に設定してサンプル(3)のOFF状態における耐圧を求めた。この測定の際のドレイン電圧(V_{DS})に対するドレイン電流(I_{DS})(絶対値)とゲート電流(I_G)(絶対値)の変化を図19に示す。ドレイン電圧(V_{DS})が $-1221V$ のときに絶縁破壊が確認され、耐圧が $1221V$ であることが分かった。 $1000V$ を超える耐圧が得られており、パワーデバイスとしてノーマリオフかつ高耐圧なデバイスを確認した。

10

【0093】

以上のように、第1実施形態のダイヤモンド電界効果トランジスタ1は、チャンネル領域Rとゲート電極60とが重なる領域の水素化層30の上に第1補助絶縁層51(シリコン酸化層)を配置することにより、ノーマリオフの電気特性が得られるようになる。

【0094】

また、今までのノーマリオン(ON)の電気特性を有するダイヤモンド電界効果トランジスタと同等な電流密度と、十分な耐圧とを有するため、高耐圧・高耐熱性能のパワートランジスタなどに適用することができる。

20

【0095】

さらに、ノーマリオフの電気特性を有するダイヤモンド電界効果トランジスタを実用化できるため、インバータ回路に応用し、その技術を送電システム、電車、自動車、及び太陽光発電システムなどに利用することができる。

【0096】

(第2実施形態)

図20及び図21は第2実施形態のダイヤモンド電界効果トランジスタを説明するための図、図22~図26は第2実施形態のダイヤモンド電界効果トランジスタの製造方法を説明するための図である。第2実施形態では、第1実施形態と同一要素には同一符号を付してその詳しい説明を省略する。

30

【0097】

第2実施形態では、第1実施形態の図1及び図2において、しきい値電圧(V_{th})をシフトさせるための第1補助絶縁層51がチャンネル領域Rの水素化層30上の全体に配置され、かつ、ゲート電極60がチャンネル領域Rの全体に重なるように配置される。

【0098】

図21は図20のダイヤモンド電界効果トランジスタ2を上側からみた平面図であり、図20は図21のII-IIに沿った断面に相当する。

【0099】

図20及び図21に示すように、第2実施形態のダイヤモンド電界効果トランジスタ2では、第1実施形態と同様に、ソース電極20とドレイン電極22との間のダイヤモンド基板10の領域に水素化層30が配置されることでチャンネル領域Rが形成されている。

40

【0100】

また、第1実施形態と同様に、ダイヤモンド基板10のソース電極20、ドレイン電極22及び水素化層30を除く領域に素子分離層32が形成されている。

【0101】

そして、第2実施形態では、図20のダイヤモンド基板10の表面のうちソース電極20及びドレイン電極22を除く領域の水素化層30及び素子分離層32の上に補助絶縁層50(シリコン酸化層)が配置されている。このようにして、第2実施形態では、ダイヤ

50

モンド基板 10 のチャンネル領域 R の水素化層 30 上の全体に補助絶縁層 50 が配置されている。

【0102】

また、補助絶縁層 50、ソース電極 20 及びドレイン電極 22 の上に、ゲート絶縁層 40 が形成されている。さらに、ソース電極 20 上の補助絶縁層 50 及びゲート絶縁層 40 が開口されてコンタクトホール H1 が形成されている。また、ドレイン電極 22 上の補助絶縁層 50 及びゲート絶縁層 40 が開口されてコンタクトホール H2 が形成されている。

【0103】

図 21 の平面図を加えて参照すると、ダイヤモンド基板 10 のチャンネル領域 R の水素化層 30 の全体に重なるように略 T 字状のゲート電極 60 がゲート絶縁層 40 の上に形成されている。ゲート電極 60 は、縦方向及び横方向に延在する四角形の平板部 60x と、平板部 60x の一端から横方向に延在する横延部 60y とが一体になって形成される。

10

【0104】

ゲート電極 60 の平板部 60x の縦方向の幅がチャンネル領域 R の短手方向の幅よりも大きく設定されている、また、ゲート電極 60 の平板部 60x の横方向の幅がチャンネル領域 R の長手方向の長さよりも大きく設定されている。

【0105】

このようにして、平面視でゲート電極 60 の平板部 60x がチャンネル領域 R の水素化層 30 の全体に重なるように配置されている。また、ゲート電極 60 の平板部 60x の横方向の端が平面視でソース電極 20 及びドレイン電極 22 の内側部分に重なるように配置されている。

20

【0106】

これにより、製造プロセスでゲート電極 60 に位置ずれが発生するとしても、チャンネル領域 R 内で補助絶縁層 50 がゲート電極 60 からはみ出すことがない。

【0107】

第 2 実施形態のダイヤモンド電界効果トランジスタ 2 では、チャンネル領域 R の全体にしきい値電圧 (V_{th}) をシフトさせるための補助絶縁層 50 が配置され、平面視で補助絶縁層 50 の全体に重なるようにゲート電極 60 がゲート絶縁層 40 の上に配置されている。

【0108】

これにより、第 2 実施形態のダイヤモンド電界効果トランジスタ 2 では、第 1 実施形態と同様に、アルミナ層から形成されるゲート絶縁層 40 の水素化層 30 との界面に存在する負電荷の効果が弱くなると共に、チャンネル領域 R 上の構造の抵抗が高くなる。

30

【0109】

その結果、第 2 実施形態のダイヤモンド電界効果トランジスタ 2 においても、しきい値電圧 (V_{th}) (絶対値) が大きな値にシフトして、ノーマリオフの電気特性が得られる。

【0110】

次に、第 2 実施形態のダイヤモンド電界効果トランジスタ 2 の製造方法を説明する。図 22 に示すように、まず、前述した第 1 実施形態の図 4 ~ 図 8 の工程を遂行することにより、図 8 の構造体からレジスト層 27 を除去した後の構造体を用意する。図 22 では、ダイヤモンド基板 10 のチャンネル領域 R (図 21) に水素化層 30 が配置され、水素化層 30、ソース電極 20 及びドレイン電極 22 を除く領域に素子分離層 32 が形成された状態である。

40

【0111】

次いで、図 23 に示すように、水素化層 30、素子分離層 32、ソース電極 20 及びドレイン電極 22 の上にシリコン層 (不図示) を形成し、自然酸化によりシリコン層を酸化させてシリコン酸化層を得る。

【0112】

シリコン酸化層がゲートしきい値電圧 (V_{th}) をシフトさせるための補助絶縁層 50

50

として形成される。シリコン層は、第1実施形態の図11の工程と同様に、超真空下での通電加熱蒸着によって形成され、厚みは1nm~2nm程度に設定される。

【0113】

第2実施形態では、補助絶縁層50を形成する前に第1実施形態の図9の第1ゲート絶縁層41を形成しないため、ダイヤモンド基板10の表面のうちソース電極20及びドレイン電極22を除く領域に補助絶縁層50が形成される。

【0114】

続いて、図24に示すように、補助絶縁層50の上にゲート絶縁層40を形成する。ゲート絶縁層40は、第1実施形態の図12の工程で説明した原子層堆積法によって形成され、厚みは200nm~300nm程度に設定される。

10

【0115】

次いで、図25に示すように、前述した第1実施形態の図13の工程と同様な方法により、ソース電極20の到達するコンタクトホールH1とドレイン電極22に到達するコンタクトホールH2とを形成する。

【0116】

続いて、図26に示すように、前述した第1実施形態の図14の工程と同様に、図21のゲート電極60の平面形状に対応する開口部37aを備えたレジスト層37をゲート絶縁層40の上に形成する。そして、レジスト層37の開口部37aにアルミニウム層を形成してゲート電極60を得る。レジスト層37の上面に形成されたアルミニウム層は、リフトオフプロセスにより、レジスト層37と同時に除去される。

20

【0117】

以上により、図20の第2実施形態のダイヤモンド電界効果トランジスタ2が製造される。

【0118】

前述した第1実施形態の図15の測定方法に基づいて、第2実施形態のダイヤモンド電界効果トランジスタのサンプル(4)のドレイン電流-ドレイン電圧($V_{DS} - I_{DS}$)特性を室温にて測定した結果が図27に示されている。

【0119】

サンプル(4)では、図20において、ソース電極20-ドレイン電極22の間隔(L_{SD}) = 2 μ m、ゲート電極60の間隔(L_G) = 6 μ m、ソース電極20-ゲート電極60の間隔 = 0 μ m、ゲート電極60-ドレイン電極22の間隔 = 0 μ m、ソース電極20とゲート電極60が重なっている領域 = 2 μ m、ゲート電極60とドレイン電極22が重なっている領域 = 2 μ mに設定した。

30

【0120】

ゲート電圧(V_{GS})を-40V~0Vの範囲で+4Vずつ変化させた。ソース電極20-ドレイン電極22の間隔(L_{SD}) = 2 μ m、ゲート電極60の間隔(L_G) = 6 μ mで、ドレイン電流(I_{DS})をゲート幅(水素化層30の幅: 25 μ m)で規格化した値を縦軸に示している。

【0121】

図27に示すように、MOSFETは良好な特性を示した。ピンチオフ及び飽和領域で良好なドレイン電流-ドレイン電圧($I_{DS} - V_{DS}$)特性を有し、最大ドレイン電流(I_{DS}) = -44.1mA/mm(V_{DS} = -30V、 V_{GS} = -40Vのとき)を示した。

40

【0122】

図28は、サンプル(4)を使用し、ドレイン電流-ゲート電圧($I_{DS} - V_{GS}$)特性を測定した結果である。図28に示すように、ドレイン電流(I_{DS})は、-4V未満まではドレイン電流が流れることなく、-4Vから流れ始めノーマリオフ動作を確認した。この測定では、ドレイン電圧(V_{DS})を-30Vに設定した。

【0123】

図29は、サンプル(4)を使用し、ドレイン電流(I_{DS})のON/OFF比を測定

50

した結果である。図 29 に示すように、ドレイン電流 ($I_{D S}$) (絶対値) はおよそ $1 \times 10^{-11} \sim 1 \times 10^{-3}$ の間で変化し、8 桁の ON/OFF 比が得られた。この測定では、ドレイン電圧 ($V_{D S}$) を -30 V に設定した。

【0124】

以上のように、第 2 実施形態のダイヤモンド電界効果トランジスタ 2 は、チャネル領域 R の水素化層 30 上の全体に補助絶縁層 50 (シリコン酸化層) を配置し、チャネル領域 R の全体に重なるようにゲート電極 60 を配置することにより、ノーマリオフの電気特性が得られるようになる。

【0125】

さらに、今までのノーマリオン of の電気特性を有するダイヤモンド電界効果トランジスタと同等な電流密度と、十分な耐圧とを有するため、高耐圧・高耐熱性能のパワートランジスタなどに適用することができる。

【符号の説明】

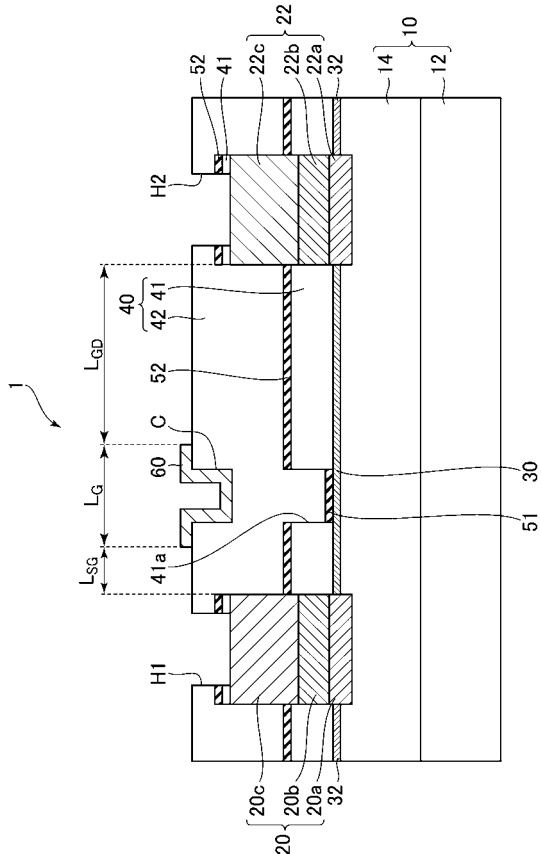
【0126】

1, 2 ... ダイヤモンド電界効果トランジスタ、10 ... ダイヤモンド基板、12 ... 単結晶ダイヤモンド基板、14 ... アンドープダイヤモンド層、20 ... ソース電極、20a, 22a ... カーバイド層、20b, 22b ... チタン層、20c, 22c ... 金層、22 ... ドレイン電極、25, 27, 29, 37 ... レジスト層、25a, 29a, 37a, 41a ... 開口部、30 ... 水素化層、32 ... 素子分離層、40 ... ゲート絶縁層、41 ... 第 1 ゲート絶縁層、42 ... 第 2 ゲート絶縁層、50 ... 補助絶縁層、51 ... 第 1 補助絶縁層、52 ... 第 2 補助絶縁層、60 ... ゲート電極、60a ... 縦延部、60b, 60y ... 横延部、60x ... 平板部、C ... 凹部、H1, H2 ... コンタクトホール、R ... チャネル領域。

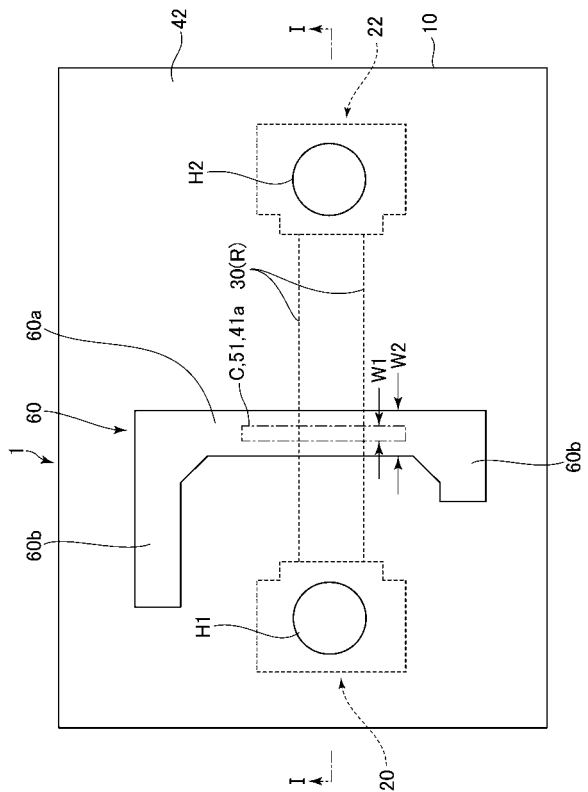
10

20

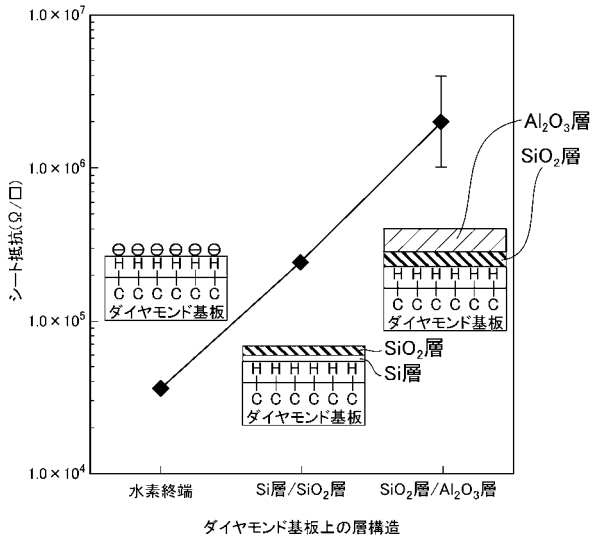
【図 1】



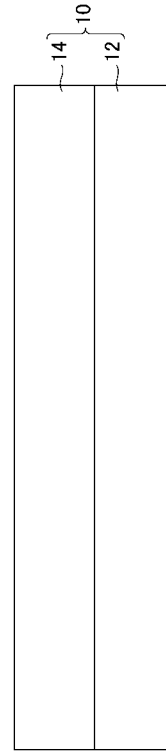
【図 2】



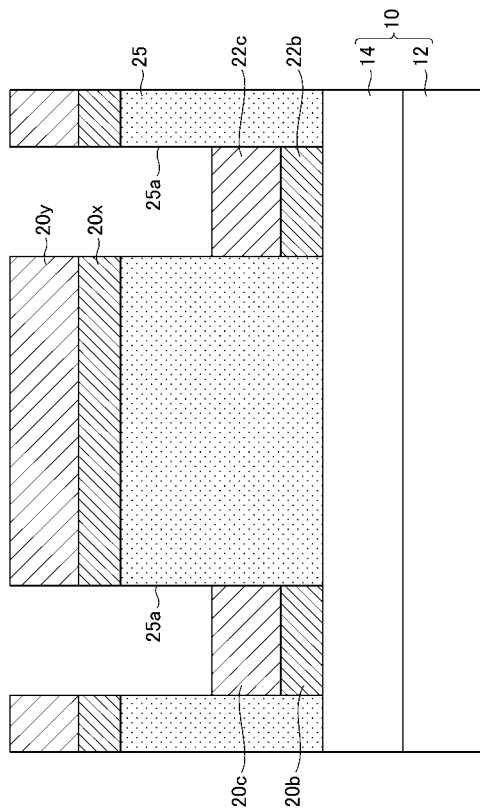
【 図 3 】



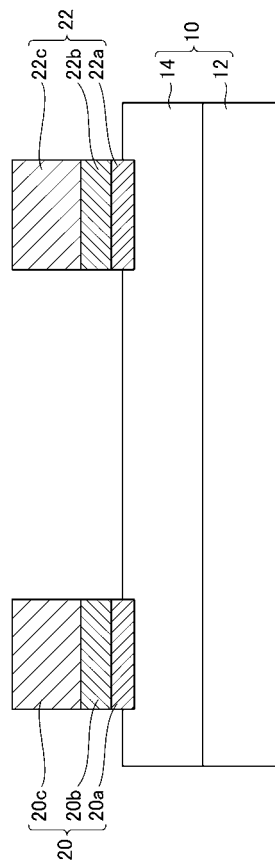
【 図 4 】



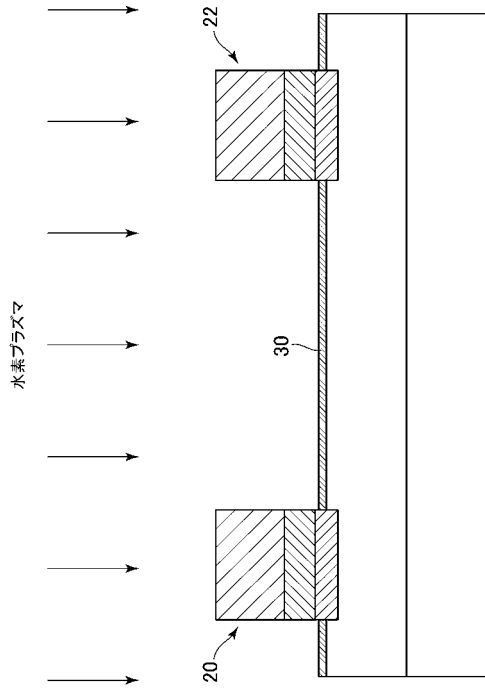
【 図 5 】



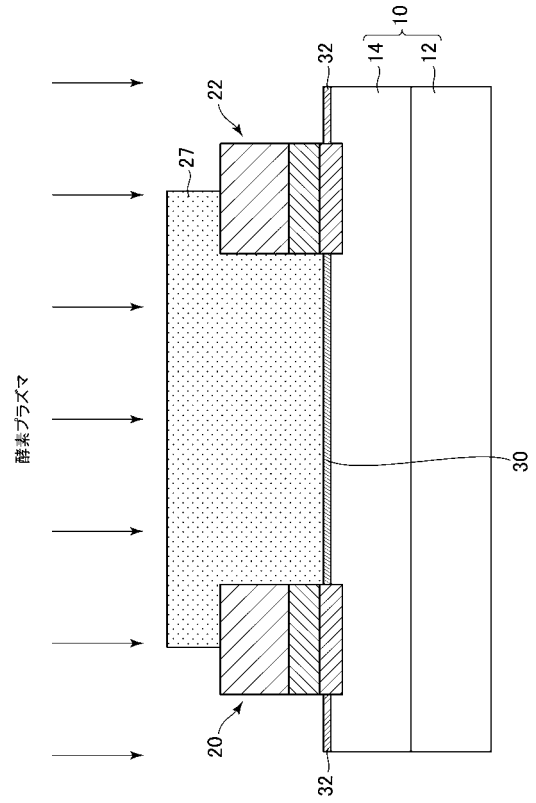
【 図 6 】



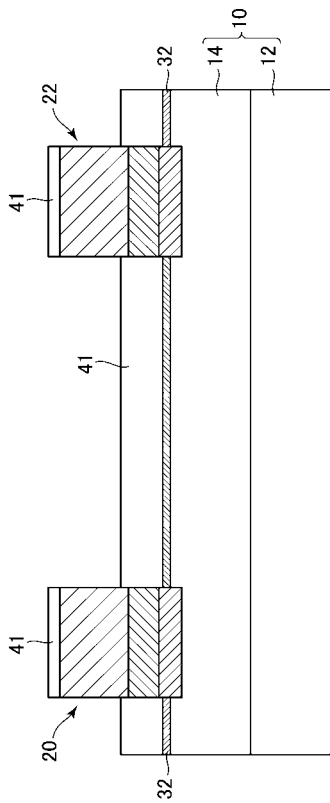
【 図 7 】



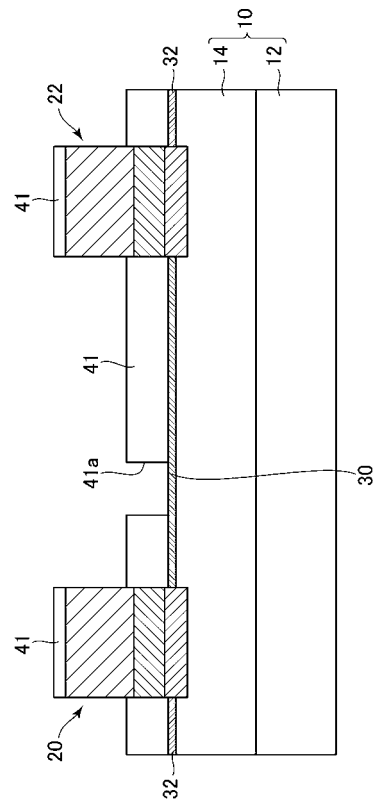
【 図 8 】



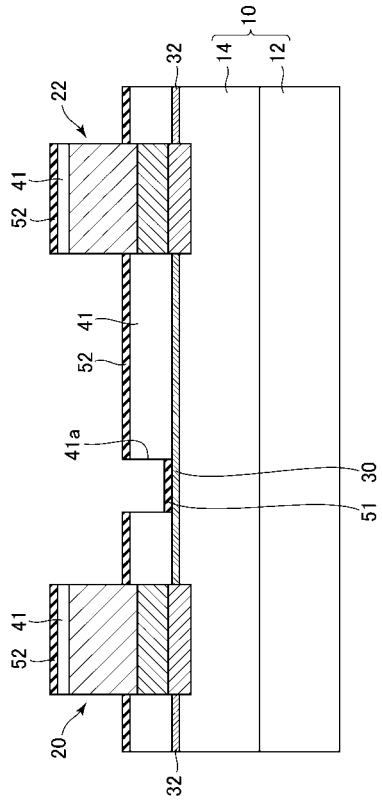
【 図 9 】



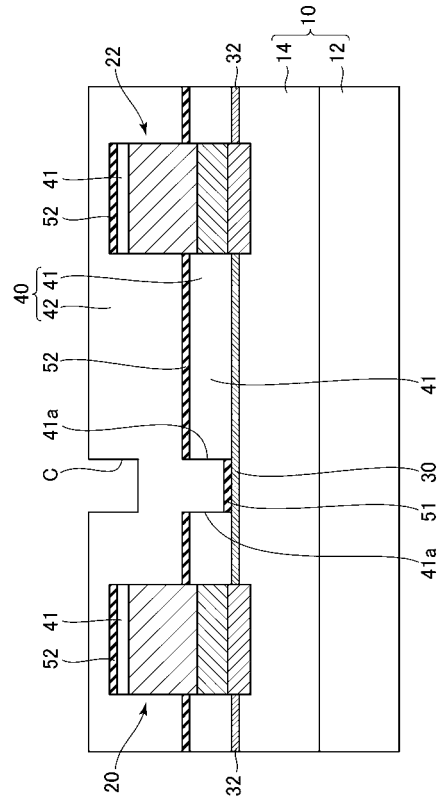
【 図 10 】



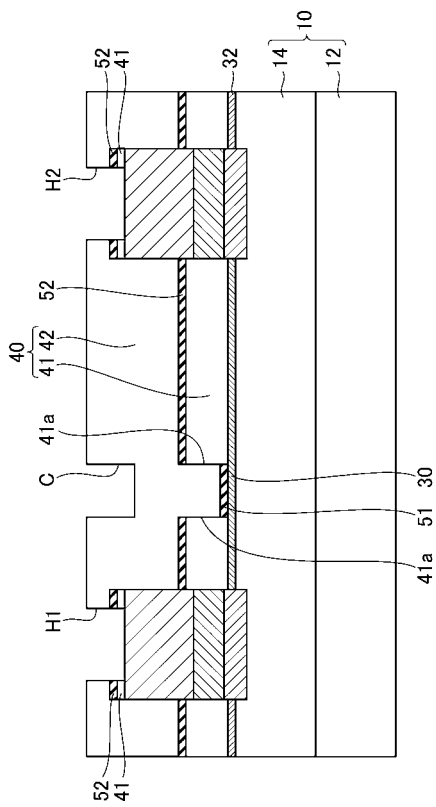
【 図 1 1 】



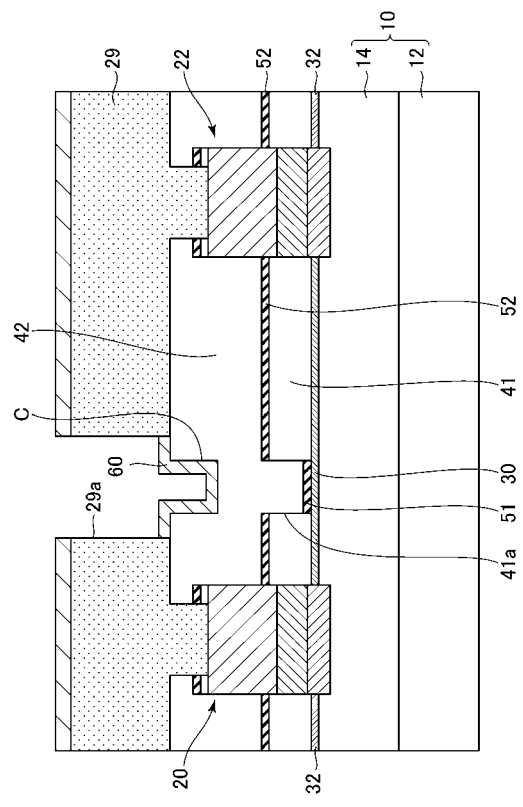
【 図 1 2 】



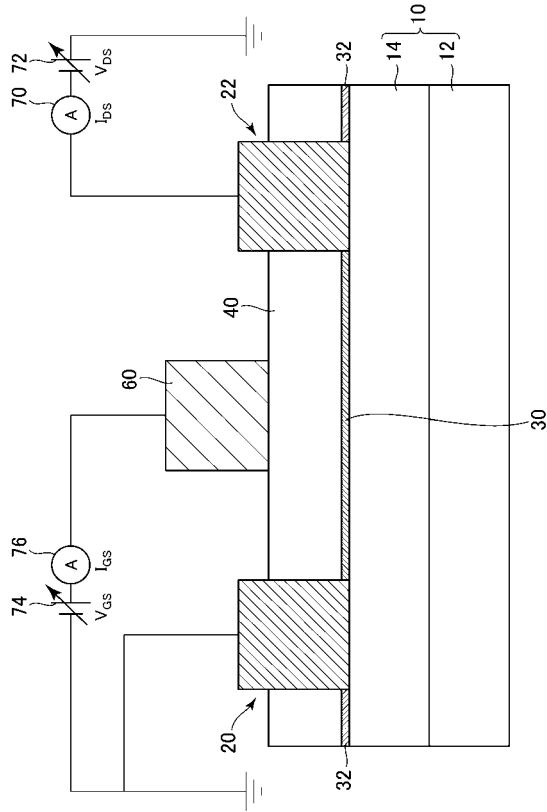
【 図 1 3 】



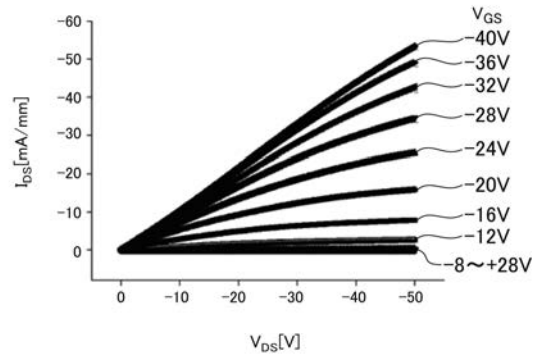
【 図 1 4 】



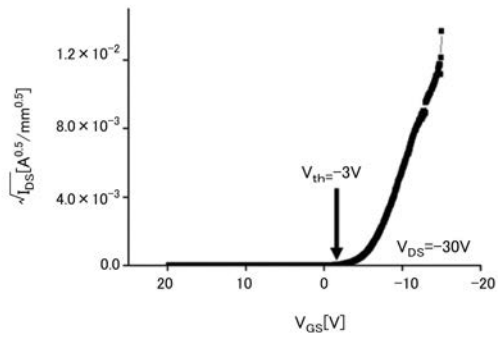
【 図 1 5 】



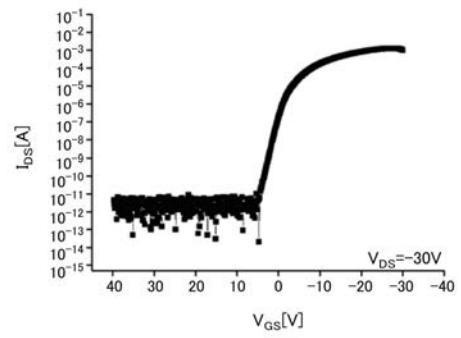
【 図 1 6 】



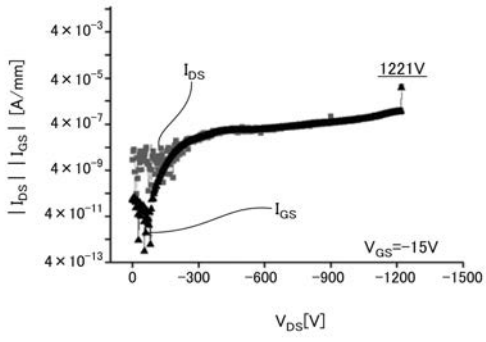
【 図 1 7 】



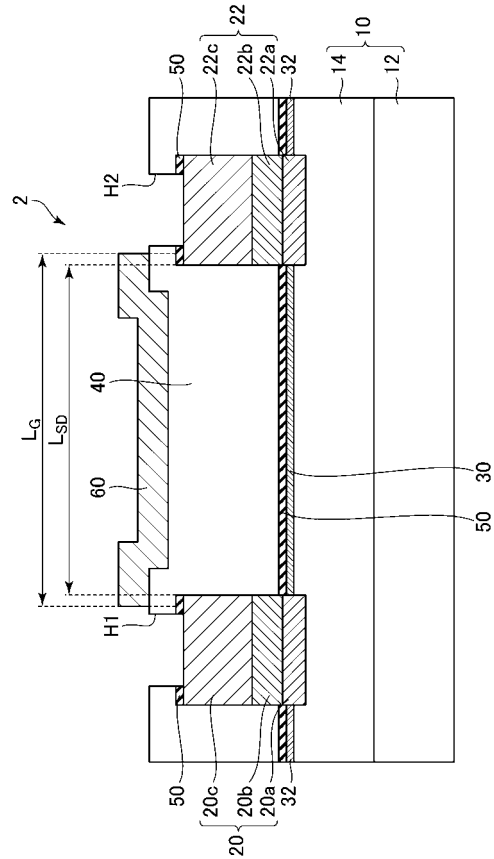
【 図 1 8 】



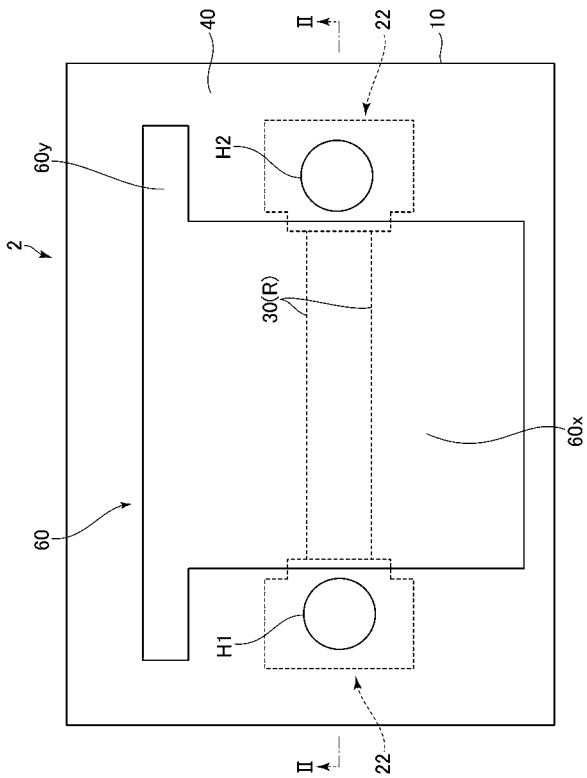
【 図 19 】



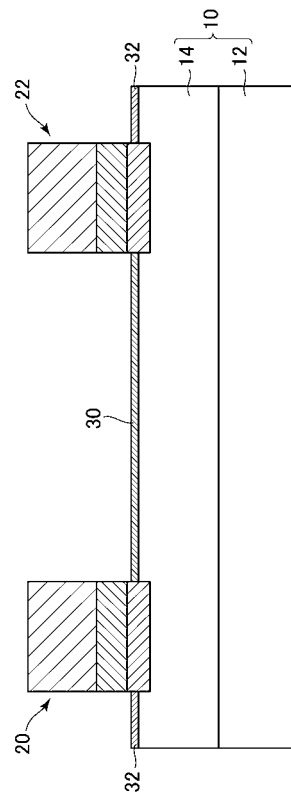
【 図 20 】



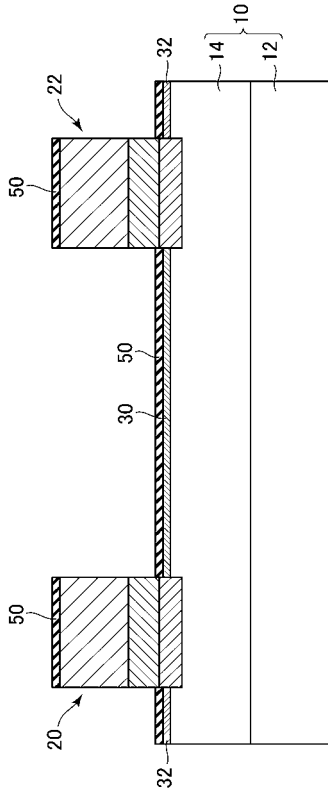
【 図 21 】



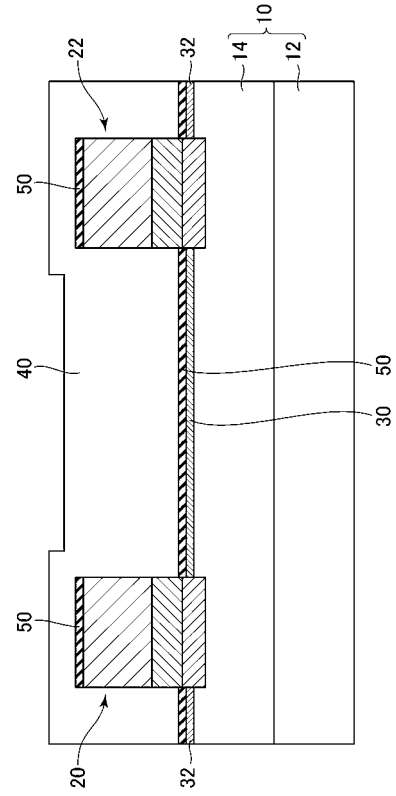
【 図 22 】



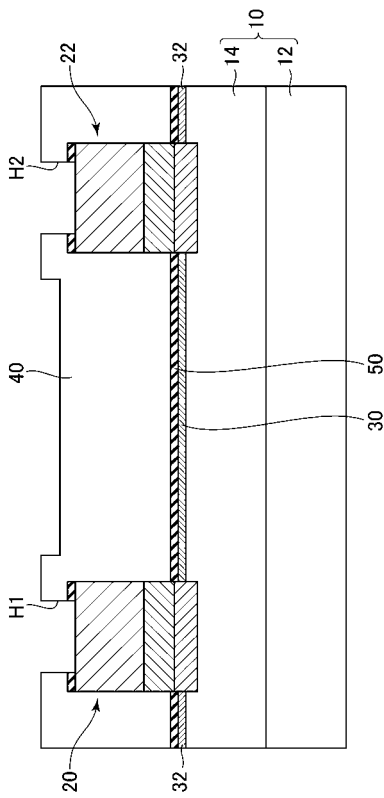
【図 2 3】



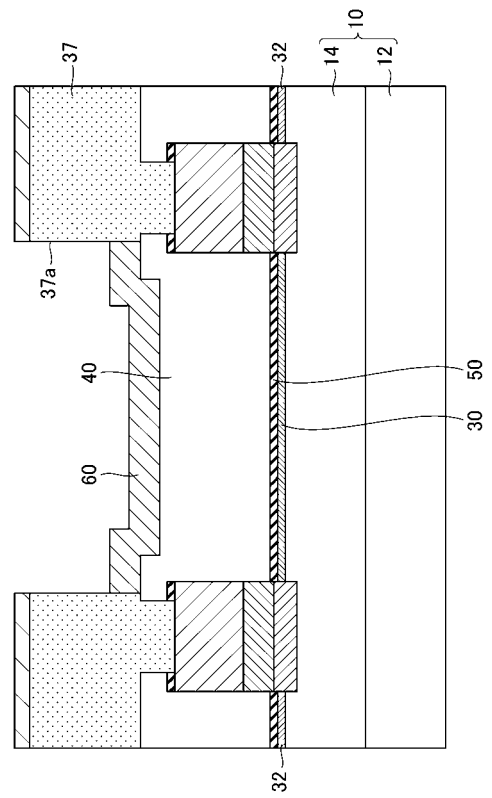
【図 2 4】



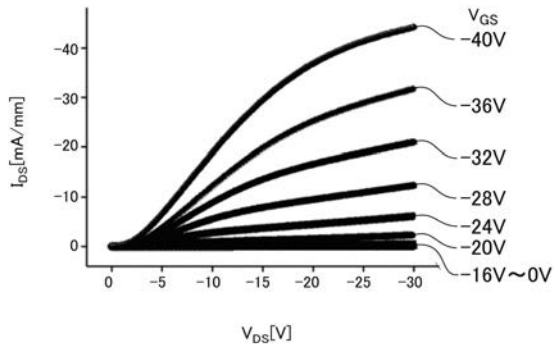
【図 2 5】



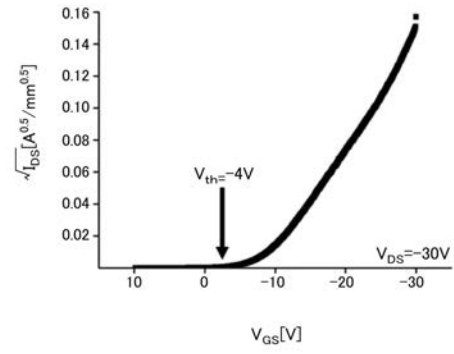
【図 2 6】



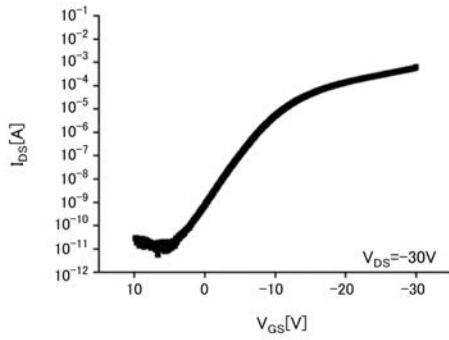
【 図 2 7 】



【 図 2 8 】



【 図 2 9 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

H 0 1 L 21/316 (2006.01)

Fターム(参考) 5F102 GB01 GC01 GD10 GJ02 GK02 GL02 GM02 GR04 GR07 GR12
GS04 GS07
5F140 AA06 AA24 BA04 BA16 BC19 BD02 BD05 BD11 BD18 BE07
BE09 BF01 BF05 BF51 BG27 BH30 BJ03 BJ07 BJ13 BJ15
BK28 BK37 BK38 CB00 CE00 CE02