

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-61447

(P2020-61447A)

(43) 公開日 令和2年4月16日(2020.4.16)

(51) Int.Cl.
H01L 39/22 (2006.01)

F I
H01L 39/22 ZAAK

テーマコード(参考)
4M113

審査請求 未請求 請求項の数 6 O L (全 24 頁)

(21) 出願番号 特願2018-191287 (P2018-191287)
(22) 出願日 平成30年10月9日 (2018.10.9)

(71) 出願人 503360115
国立研究開発法人科学技術振興機構
埼玉県川口市本町四丁目1番8号
(74) 代理人 100149548
弁理士 松沼 泰史
(74) 代理人 100163496
弁理士 荒 則彦
(74) 代理人 100161207
弁理士 西澤 和純
(74) 代理人 100147267
弁理士 大槻 真紀子
(72) 発明者 中村 泰信
東京都目黒区駒場四丁目6番1号 東京大
学先端科学技術研究センター内

最終頁に続く

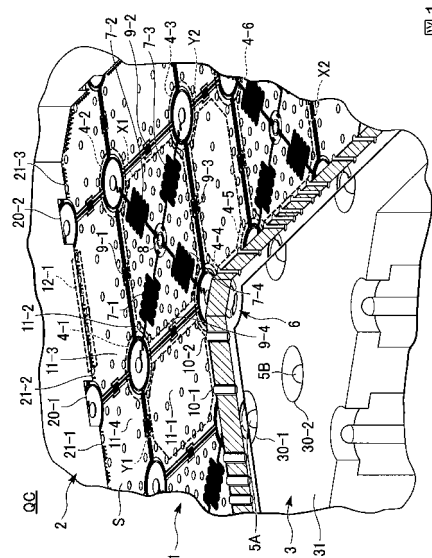
(54) 【発明の名称】 超伝導複合量子計算回路

(57) 【要約】

【課題】量子ビット間の相互作用または漏話を抑制できること。

【解決手段】超伝導複合量子計算回路は、量子ビットと量子ビットの状態を観測する観測電極とを含む回路素子の配線パターンと、接地電位である接地パターンとが基板表面に形成され、基板表面のうちの第1面に形成される接地パターンと、第1面の裏面である第2面に形成される接地パターンとを基板内部において接続する貫通電極を備える回路基板と、回路基板の第1面に形成される接地パターンに接する第1接触部と、第1面に形成される配線パターンの形状に応じた形状の第1非接触部とを備える第1接地電極と、回路基板の第2面に形成される接地パターンに接する第2接触部を備える第2接地電極と、を備える。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

量子ビットと前記量子ビットの状態を観測する観測電極とを含む回路素子の配線パターンと、接地電位である接地パターンとが基板表面に形成され、前記基板表面のうちの第 1 面に形成される前記接地パターンと、前記第 1 面の裏面である第 2 面に形成される前記接地パターンとを基板内部において接続する貫通電極を備える回路基板と、

前記回路基板の前記第 1 面に形成される前記接地パターンに接する第 1 接触部と、前記第 1 面に形成される前記配線パターンの形状に応じた形状の第 1 非接触部とを備える第 1 接地電極と、

前記回路基板の前記第 2 面に形成される前記接地パターンに接する第 2 接触部を備える第 2 接地電極と、

を備える超伝導複合量子計算回路。

10

【請求項 2】

前記第 1 接地電極を前記回路基板の前記第 1 面に押し付ける、または、前記第 2 接地電極を前記回路基板の前記第 2 面に押し付ける付勢部材をさらに備え、

前記第 1 接地電極は、前記接地パターンの展延性よりも高い展延性を有する超伝導体によって形成される第 1 展延部を介して前記接地パターンに接し、

前記第 2 接地電極は、前記接地パターンの展延性よりも高い展延性を有する超伝導体によって形成される第 2 展延部を介して前記接地パターンに接する、

請求項 1 に記載の超伝導複合量子計算回路。

20

【請求項 3】

前記量子ビットは、接地部と第 1 の結合容量を有する第 1 の電極と、接地部と前記第 1 の結合容量よりも大きい第 2 の結合容量を有し、前記第 1 の電極とジョセフソン接合により接続される第 2 の電極とを含む

請求項 1 または請求項 2 に記載の超伝導複合量子計算回路。

【請求項 4】

前記回路基板は、前記第 1 面に形成される前記配線パターンに含まれる前記量子ビットの位置に応じた前記第 2 面の位置である量子ビット対応位置に、中心部電極と、当該中心部電極の周囲を囲む周囲電極と、当該中心部電極と当該周囲電極とを接続する接続電極とを備える

請求項 3 に記載の超伝導複合量子計算回路。

30

【請求項 5】

前記第 1 面に形成される前記配線パターンに含まれる前記量子ビットの位置に対応する位置に前記第 1 接地電極が有する前記第 1 非接触部の内部、または、前記第 1 面に形成される前記配線パターンに含まれる前記量子ビットの位置に応じた前記第 2 面の位置である量子ビット対応位置に対応する位置に前記第 2 接地電極が有する第 2 非接触部の内部、に配置され、前記量子ビットに制御信号を供給する制御信号線

をさらに備える請求項 1 から請求項 4 のいずれか一項に記載の超伝導複合量子計算回路

【請求項 6】

前記制御信号の周波数帯域がマイクロ波帯域である

請求項 5 に記載の超伝導複合量子計算回路。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、超伝導複合量子計算回路に関する。

【背景技術】

【0002】

量子計算機に関する技術の研究や開発が行われている。量子計算機に関する技術において、超伝導量子ビットを用いた量子計算機において 2 量子ビットゲート操作を行う方法が

50

知られている（特許文献 1、2 参照）。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】米国特許第 7 6 1 3 7 6 5 号明細書

【特許文献 2】米国特許出願公開第 2 0 1 6 / 0 3 8 0 6 3 6 号明細書

【発明の概要】

【発明が解決しようとする課題】

【0004】

超伝導回路を用いた量子コンピュータの実現のために開発されてきた従来の量子回路では、演算において必要とされる量子ビット間の不要な相互作用を完全にオフすることが困難な回路構成となっている。オフする際に残留する相互作用が存在すると、残留する相互作用自身が量子ビットの制御誤りの原因となるだけでなく、量子ビットに発生したエラーが周囲に伝搬し、拡散する要因となる。残留する相互作用自身が量子ビットの制御誤りの原因となったり、量子ビットに発生したエラーが周囲に伝搬し拡散したりすることは、誤り耐性をもつ量子コンピュータの実装において大きな問題なると同時に、誤り耐性を持たない近似型計算の計算精度低下につながる大きな問題となる。

10

【0005】

本発明は上記の点に鑑みてなされたものであり、量子ビット間の相互作用または漏話を抑制できる超伝導複合量子計算回路を提供する。

20

【課題を解決するための手段】

【0006】

本発明は上記の課題を解決するためになされたものであり、本発明の一態様は、量子ビットと前記量子ビットの状態を観測する観測電極とを含む回路素子の配線パターンと、接地電位である接地パターンとが基板表面に形成され、前記基板表面のうちの第 1 面に形成される前記接地パターンと、前記第 1 面の裏面である第 2 面に形成される前記接地パターンとを基板内部において接続する貫通電極を備える回路基板と、前記回路基板の前記第 1 面に形成される前記接地パターンに接する第 1 接触部と、前記第 1 面に形成される前記配線パターンの形状に応じた形状の第 1 非接触部とを備える第 1 接地電極と、前記回路基板の前記第 2 面に形成される前記接地パターンに接する第 2 接触部を備える第 2 接地電極と、を備える超伝導複合量子計算回路である。

30

【0007】

また、本発明の一態様は、上記の超伝導複合量子計算回路において、前記第 1 接地電極を前記回路基板の前記第 1 面に押し付ける、または、前記第 2 接地電極を前記回路基板の前記第 2 面に押し付ける付勢部材をさらに備え、前記第 1 接地電極は、前記接地パターンの展延性よりも高い展延性を有する超伝導体によって形成される第 1 展延部を介して前記接地パターンに接し、前記第 2 接地電極は、前記接地パターンの展延性よりも高い展延性を有する超伝導体によって形成される第 2 展延部を介して前記接地パターンに接する。

【0008】

また、本発明の一態様は、上記の超伝導複合量子計算回路において、前記量子ビットは、接地部と第 1 の結合容量を有する第 1 の電極と、接地部と前記第 1 の結合容量よりも大きい第 2 の結合容量を有し、前記第 1 の電極とジョセフソン接合により接続される第 2 の電極とを含む。

40

【0009】

また、本発明の一態様は、上記の超伝導複合量子計算回路において、前記回路基板は、前記第 1 面に形成される前記配線パターンに含まれる前記量子ビットの位置に応じた前記第 2 面の位置である量子ビット対応位置に、中心部電極と、当該中心部電極の周囲を囲む周囲電極と、当該中心部電極と当該周囲電極とを接続する接続電極とを備える。

【0010】

また、本発明の一態様は、上記の超伝導複合量子計算回路において、前記第 1 面に形成

50

される前記配線パターンに含まれる前記量子ビットの位置に対応する位置に前記第1接地電極が有する前記第1非接触部の内部、または、前記第1面に形成される前記配線パターンに含まれる前記量子ビットの位置に応じた前記第2面の位置である量子ビット対応位置に対応する位置に前記第2接地電極が有する第2非接触部の内部、に配置され、前記量子ビットに制御信号を供給する制御信号線をさらに備える。

【0011】

また、本発明の一態様は、上記の超伝導複合量子計算回路において、前記制御信号の周波数帯域がマイクロ波帯域である。

【発明の効果】

【0012】

本発明によれば、量子ビット間の相互作用または漏話を抑制できる。

【図面の簡単な説明】

【0013】

【図1】本発明の実施形態に係る超伝導複合量子計算回路の構成の一例を示す図である。

【図2】本発明の実施形態に係る基板表面のうちの観測用領域の上面図である。

【図3】本発明の実施形態に係る第1非接触部及び第1接触部の一例を示す図である

【図4】本発明の実施形態に係る量子ビットの一例を示す図である。

【図5】本発明の実施形態に係る第1等価回路の一例を示す図である。

【図6】本発明の実施形態に係るフィルタパターンの一例を示す図である。

【図7】本発明の実施形態に係る第2等価回路の一例を示す図である。

【図8】本発明の実施形態に係る第3キャパシタに流れる電流の制御電流の周波数に対する関係の一例を示す図である。

【図9】本発明の実施形態に係る超伝導複合量子計算回路の量子ビットの部分の断面の一例を示す図である。

【図10】本発明の実施形態に係る超伝導共振器及び観測電極の一例を示す図である。

【図11】本発明の実施形態に係る超伝導複合量子計算回路の観測電極の部分の断面の一例を示す図である。

【図12】本発明の変形例に係る量子ビットの一例を示す図である。

【図13】本発明の変形例に係る量子ビットの一例を示す図である。

【図14】本発明の変形例に係る量子ビットの一例を示す図である。

【図15】本発明の変形例に係る量子ビットの一例を示す図である。

【図16】本発明の変形例に係る量子ビットの一例を示す図である。

【図17】本発明の変形例に係る量子ビットの一例を示す図である。

【図18】本発明の変形例に係る量子ビットの一例を示す図である。

【図19】本発明の変形例に係るフィルタパターンの一例を示す図である。

【図20】本発明の変形例に係るフィルタパターンの一例を示す図である。

【図21】本発明の変形例に係るフィルタパターンの一例を示す図である。

【発明を実施するための形態】

【0014】

(実施形態)

以下、図面を参照しながら本発明の実施形態について詳しく説明する。図1は、本実施形態に係る超伝導複合量子計算回路QCの構成の一例を示す図である。超伝導複合量子計算回路QCは、回路基板1と、第1接地電極2と、第2接地電極3とを備える。回路基板1は、第1接地電極2と、第2接地電極3とにより挟まれている。

回路基板1からみて第1接地電極2が備えられる側を上側、回路基板1からみて第2接地電極3が備えられる側を下側という。

【0015】

回路基板1は、一例としてシリコン等の誘電体基板である。回路基板1では、シリコン等の誘電体基板の基板表面S上に超伝導膜により回路素子の配線パターンCP及び接地パターンGPが形成される。なお、回路基板1の材質がシリコンである場合、回路基板1は

10

20

30

40

50

所定の温度よりも低い温度において備えられ当該シリコンは誘電体となる。

【0016】

配線パターンCPには、量子ビット4と、量子ビット4の状態を観測する観測電極8と、超伝導共振器7と、キャパシタ9とが含まれる。図1では、量子ビット4の一例として、量子ビット4-1~4-6が示されている。図1では、超伝導共振器7の一例として、超伝導共振器7-1~7-4が示されている。図1では、キャパシタ9の一例として、キャパシタ9-1~9-4が示されている。

【0017】

接地パターンGPは、接地電位である。接地パターンGPには、第1接地パターンGP1と、第2接地パターンGP2とがある。第1接地パターンGP1は、基板表面Sのうち上側の第1面S1に形成される。第2接地パターンGP2は、第1面S1の裏面である第2面S2に形成される。第1接地パターンGP1には、基板上面接地電極11が含まれる。図1では、基板上面接地電極11の一例として、基板上面接地電極11-1~11-4が示されている。

10

【0018】

貫通電極10は、回路基板1の第1面S1に形成される第1接地パターンGP1と、第1面S1の裏面である第2面S2に形成される第2接地パターンGP2とを基板内部において接続する。第1接地パターンGP1と、第2接地パターンGP2とは、貫通電極10によって電氣的に接触する。図1では、貫通電極10の一例として、貫通電極10-1、及び貫通電極10-2が示されている。

20

【0019】

また、回路基板1の基板表面S上において、量子ビット4-1~4-4のように隣接する4つの量子ビット4を頂点とする四角形の領域を、観測用領域Xという。図1では、観測用領域Xの一例として、観測用領域X1及び観測用領域X2が示されている。

回路基板1の誘電体基板上において、隣接する量子ビット4-4、量子ビット4-3、量子ビット4-5、及び量子ビット4-6のように隣接する4つの量子ビット4を頂点とする四角形の領域を、間隙接地領域Yという。図1では、間隙接地領域Yの一例として、第1間隙接地領域Y1及び第1間隙接地領域Y2が示されている。

基板表面Sでは、観測用領域X、及び観測用領域Xを囲む間隙接地領域Yのパターンが繰り返されている。図1では、当該パターンのうちの一部が示されている。

30

【0020】

上述したように、回路基板1では、量子ビット4と量子ビット4の状態を観測する観測電極8とを含む回路素子の配線パターンCPと、接地電位である接地パターンGPとが基板表面Sに形成される。回路基板1は、基板表面Sのうちの第1面S1に形成される第1接地パターンGP1と、第1面S1の裏面である第2面S2に形成される第2接地パターンGP2とを基板内部において接続する貫通電極10を備える。

【0021】

第1接地電極2には、基板表面Sと対向する面に、基板表面S上の配線パターンCPに合わせてエッチング加工が施された後、超伝導膜が形成される。第1接地電極2には、当該エッチング加工によって第1非接触部20が形成される。

40

第1非接触部20は、基板表面Sのうちの第1面S1と接触していない。第1非接触部20と、第1面S1との間の距離は、一例として、数十から数百マイクロメートルである。第1非接触部20は、基板表面Sのうちの第1面S1に形成される配線パターンCPの形状に応じた形状である。

【0022】

一方、第1接地電極2には、第1接地電極2の基板表面Sと対向する面のうち第1非接触部20以外の部分として第1接触部21が備えられる。

第1接触部21は、回路基板1の第1面S1に形成される第1接地パターンGP1に、上面超伝導マイクロポンプ12-1を介して接する。上面超伝導マイクロポンプ12-1は、一例として、接地パターンGPの展延性よりも高い展延性を有する超伝導体である。

50

上面超伝導マイクロパンプ 12 - 1 は、第 1 展延部 12 の一例である。

【0023】

ここで本実施形態において、展延性とは、展性または延性、もしくは展性と延性との両方の性質をいう。図 1 では、第 1 接触部 21 の一例として、第 1 接触部 21 - 1、第 1 接触部 21 - 2、及び第 1 接触部 21 - 3 が示されている。

【0024】

上述したように、第 1 接地電極 2 は、接地パターン GP の展延性よりも高い展延性を有する超伝導体によって形成される第 1 展延部 12 を介して接地パターン GP に接する。

【0025】

ここで図 2 及び図 3 を参照し、第 1 非接触部 20 及び第 1 接触部 21 について説明する。

10

図 2 は、本実施形態に係る基板表面 S のうちの観測用領域 X1 の上面図である。

図 2 では、第 1 非接触部 20 の一例として、第 1 非接触部 20 - 3、第 1 非接触部 20 - 4、第 1 非接触部 20 - 5、及び第 1 非接触部 20 - 6 が示されている。

【0026】

図 3 は、本実施形態に係る第 1 非接触部 20 及び第 1 接触部 21 の一例を示す図である。図 3 では、第 1 接触部 21 の一例として、第 1 接触部 21 - 1 ~ 21 - 12 が示されている。第 1 非接触部 20 は、第 1 接触部 21 を除く部分であり、上述したようにエッチング加工により形成される。図 3 では、第 1 非接触部 20 の一例として、第 1 非接触部 20 - 1 及び第 1 非接触部 20 - 2 が示されている。

20

【0027】

上述したように、第 1 接地電極 2 は、回路基板 1 の第 1 面 S1 に形成される第 1 接地パターン GP1 に接する第 1 接触部 21 と、第 1 面 S1 に形成される配線パターン CP の形状に応じた形状の第 1 非接触部 20 とを備える。

【0028】

図 1 に戻って超伝導複合量子計算回路 QC の説明を続ける。

量子ビット 4 は、超伝導薄膜上に形成された超伝導量子ビットである。ここで図 4 及び図 5 を参照し、量子ビット 4 について説明する。

図 4 は、本実施形態に係る量子ビット 4 の一例を示す図である。量子ビット 4 は、内側円盤 40 と、外リング 41 と、ジョセフソン接合 42 と、量子ビット手部 43 - 1 と、量子ビット手部 43 - 2 とを備える。内側円盤 40 と、外リング 41 と、量子ビット手部 43 - 1 と、量子ビット手部 43 - 2 とは、それぞれ金属電極である。

30

【0029】

内側円盤 40 と、外リング 41 とは、同心円の金属電極を形成する。内側円盤 40 と、外リング 41 とは、ジョセフソン接合 42 により接合される。外リング 41 には、量子ビット手部 43 - 1 と、量子ビット手部 43 - 2 と、量子ビット手部 43 - 3 と、量子ビット手部 43 - 4 とが接続される。図 4 では、量子ビット手部 43 - 3 と、量子ビット手部 43 - 4 とは不図示である。

外リング 41 は、基板上面接地電極 11 により周囲を囲まれている。基板上面接地電極 11 - 1 及び基板上面接地電極 11 - 2 は、基板上面接地電極 11 の一例である。

40

【0030】

ここで図 5 を参照し、量子ビット 4 の等価回路である第 1 等価回路 4C について説明する。

図 5 は、本実施形態に係る第 1 等価回路 4C の一例を示す図である。同心円の金属電極である内側円盤 40 と外リング 41 との間には、キャパシタ Cdq が形成される。第 1 等価回路 4C では、キャパシタ Cdq と、ジョセフソン接合 42 に由来するインダクターによって、非線形な LC 共振器 LCR が形成される。キャパシタ Cdq は容量 Cq をもつ。

【0031】

第 1 接地電極 2、第 2 接地電極 3、基板上面接地電極 11、及び基板下面接地電極 13

50

をまとめて接地部 G E という。

内側円盤 4 0 と接地部 G E との間には、第 1 キャパシタ C d 1 が形成される。第 1 キャパシタ C d 1 は第 1 容量 C 1 をもつ。第 1 容量 C 1 は、内側円盤 4 0 と基板上面接地電極 1 1 との距離によって主に決まる。図 4 の例では、内側円盤 4 0 と基板上面接地電極 1 1 との距離は、内側円盤 4 0 の半径によって決まる。

外リング 4 1 と接地部 G E との間には、第 2 キャパシタ C d 2 が形成される。第 2 キャパシタ C d 2 は第 2 容量 C 2 をもつ。第 2 容量は、外リング 4 1 と基板上面接地電極 1 1 との距離によって主に決まる。外リング 4 1 と基板上面接地電極 1 1 との距離は、外リング 4 1 の半径によって決まる。

【 0 0 3 2 】

量子ビット 4 と第 1 接地電極 2 との間や、量子ビット 4 と接地部 G E との間には、不要輻射電界 E が発生し得る。不要輻射電界 E 1 は、量子ビット 4 と接地部 G E との間での不要輻射電界 E の一例である。不要輻射電界 E 2 は、量子ビット 4 と接地部 G E との間での不要輻射電界 E の一例である。

【 0 0 3 3 】

量子ビット 4 では、内側円盤 4 0 の半径及び外リング 4 1 の半径は、第 2 容量 C 2 が第 1 容量 C 1 よりも大きくなるという条件に基づいて決められる。量子ビット 4 では、外リング 4 1 の半径を、第 2 容量 C 2 が第 1 容量 C 1 よりも大きくなるように大きくしている。

量子ビット 4 では、第 2 容量 C 2 が第 1 容量 C 1 よりも大きいため、不要輻射電界 E による電位の変動は、外リング 4 1 を介して接地部 G E へと伝搬する。つまり、第 2 キャパシタ C d 2 は、いわゆるバイパスコンデンサーとして機能する。

【 0 0 3 4 】

不要輻射電界 E による電位の変動が外リング 4 1 を介して接地部 G E へと伝搬するため、内側円盤 4 0 と外リング 4 1 との間での電位差は、不要輻射電界 E による電位の変動の影響を第 2 容量 C 2 が第 1 容量 C 1 よりも大きくない場合に比べて受けにくい。ここで内側円盤 4 0 と外リング 4 1 との間での電位差は、量子ビット 4 がビット情報を記録するための素子として機能するために、不要輻射電界 E に対して安定的である必要がある。

【 0 0 3 5 】

上述したように、量子ビット 4 は、接地部 G E と第 1 容量 C 1 を有する内側円盤 4 0 と、接地部 G E と第 1 容量 C 1 よりも大きい第 2 容量 C 2 を有し、内側円盤 4 0 とジョセフソン接合 4 2 により接続される外リング 4 1 とを含む。

【 0 0 3 6 】

図 1 に戻って超伝導複合量子計算回路 Q C の構成の説明を続ける。

第 2 接地電極 3 は、一例として、アルミニウム電極である。第 2 接地電極 3 は、第 2 非接触部 3 0 と、第 2 接触部 3 1 とを備える。

【 0 0 3 7 】

第 2 非接触部 3 0 は、回路基板 1 の基板表面 S のうちの下側の面である第 2 面 S 2 と接触していない。第 2 接地電極 3 は、第 2 非接触部 3 0 を、量子ビット対応位置に対応する位置に有する。ここで量子ビット対応位置とは、回路基板 1 の基板表面 S のうちの上側の面である第 1 面 S 1 に形成される配線パターン C P に含まれる量子ビット 4 の位置に応じた第 2 面 S 2 の位置である。図 1 では、第 2 非接触部 3 0 の一例として、第 2 非接触部 3 0 - 1、及び第 2 非接触部 3 0 - 2 が示されている。

【 0 0 3 8 】

第 2 接触部 3 1 は、第 2 面 S 2 に形成される第 2 接地パターン G P 2 に、第 2 展延部 1 4 を介して接する。ここで、第 2 展延部 1 4 は、インジウムなど接地パターン G P の展延性よりも高い展延性を有する超伝導体である。第 2 展延部 1 4 には、後述する導電接触部 1 4 - 1 及び導電接触部 1 4 - 2 がある。

つまり、第 2 接地電極 3 は、接地パターン G P の展延性よりも高い展延性を有する超伝導体によって形成される第 2 展延部 1 4 を介して接地パターン G P に接する。

10

20

30

40

50

【 0 0 3 9 】

第 2 非接触部 3 0 の内部には、制御信号線 5 が、第 2 面 S 2 に対して下側から垂直方向に伸びて配置される。制御信号線 5 には、制御用信号線 5 A と、観測用信号線 5 B との 2 種類がある。制御用信号線 5 A は、量子ビット 4 に制御信号を伝達するための制御信号線 5 である。

観測用信号線 5 B は、量子ビット 4 の状態の観測結果を信号（観測信号という）として取り出すための制御信号線 5 である。観測信号は、観測用信号線 5 B をプローブ信号が伝達し、観測電極 8 の第 2 面 S 2 において当該プローブ信号が反射することによって、量子ビット 4 の状態の観測結果を反映して生成される。

【 0 0 4 0 】

制御信号及び観測信号には、一例として、通常は 4 ~ 1 2 ギガヘルツ帯のマイクロ波が用いられる。つまり、超伝導複合量子計算回路 Q C では、制御信号の周波数帯域はマイクロ波帯域である。

【 0 0 4 1 】

量子ビットの制御信号である制御電流が、制御用信号線 5 A を伝搬し、制御用信号線 5 A の先端に供えられた接触ばねピン 5 0 A により基板下面接地電極 1 3 に形成されるフィルタパターン 6 へ流れ込む。回路基板 1 の下側の面である第 2 面 S 2 に形成されるフィルタパターン 6 に流れ込んだ制御電流は、第 2 面 S 2 に形成されたフィルタパターン 6 から数か所の細線を通じて基板下面接地電極 1 3 へ還流する。

【 0 0 4 2 】

上述したように、第 2 接地電極 3 は、回路基板 1 の第 2 面 S 2 に形成される第 2 接地パターン G P 2 に接する第 2 接触部 3 1 を備える。

また、制御信号線 5 は、第 1 面 S 1 に形成される配線パターン C P に含まれる量子ビット 4 の位置に応じた第 2 面 S 2 の位置である量子ビット対応位置に対応する位置に第 2 接地電極 3 が有する第 2 非接触部 3 0 の内部に配置され、量子ビット 4 に制御信号を供給する。制御信号線 5 は、量子ビット 4 が配置される回路基板 1 の基板表面 S に対して、垂直な方向から配置される。つまり、制御信号線 5 は、3 次元の構造に基づいて配置される。

【 0 0 4 3 】

ここで図 6 及び図 7 を参照し、フィルタパターン 6 について説明する。

図 6 は、本実施形態に係るフィルタパターン 6 の一例を示す図である。フィルタパターン 6 は、量子ビット 4 の位置に応じた第 2 面 S 2 の位置である量子ビット対応位置に備えられる。

【 0 0 4 4 】

フィルタパターン 6 は、中心部電極 6 0 と、接続電極 6 2 とを備える。中心部電極 6 0 は円形の電極である。中心部電極 6 0 は、間隙部 6 1 を介して周囲を基板下面接地電極 1 3 によって囲まれる。中心部電極 6 0 と、基板下面接地電極 1 3 とは、接続電極 6 2 を介して接続される。ここで接続電極 6 2 は、数十マイクロメートル幅の細線状の金属電極である。

図 6 において、間隙部 6 1 - 1 ~ 6 1 - 4 は、間隙部 6 1 の一例である。図 6 において、接続電極 6 2 - 1 ~ 6 2 - 4 は、接続電極 6 2 の一例である。

【 0 0 4 5 】

ここで図 7 を参照し、フィルタパターン 6 を備える場合の量子ビット 4 の等価回路である第 2 等価回路 4 C a について説明する。

図 7 は、本実施形態に係る第 2 等価回路 4 C a の一例を示す図である。第 2 等価回路 4 C a (図 7) と、第 1 等価回路 4 C (図 5) とを比較すると、制御用信号線 5 A、インダクター I d s、及び第 3 キャパシタ C d c が異なるが、他の構成要素（第 1 キャパシタ C d 1、第 2 キャパシタ C d 2、L C 共振器 L C R、内側円盤 4 0、外リング 4 1、量子ビット手部 4 3 - 1、量子ビット手部 4 3 - 2、及び接地部 G E）が持つ機能は同じである。図 7 では、図 5 の第 1 等価回路 4 C と異なる部分を中心に説明する。

【 0 0 4 6 】

10

20

30

40

50

制御用信号線 5 A と、内側円盤 4 0 との間には、第 3 キャパシタ C_{dc} が形成される。第 3 キャパシタ C_{dc} は第 3 容量 C_c をもつ。

接続電極 6 2 は、第 3 キャパシタ C_{dc} と並列に備えられるインダクター I_{ds} を形成する。インダクター I_{ds} は、制御用信号線 5 A と接地部 GE とを接続する。インダクター I_{ds} は、インダクタンス L_s をもつ。

駆動電界 ED は、制御用信号線 5 A に流れる制御電流による電界である。

【0047】

インダクター I_{ds} と、第 3 容量 C_c と、第 1 キャパシタ C_{d1} 及び第 2 キャパシタ C_{d2} とは、ハイパスフィルターを形成する。ここで第 2 キャパシタ C_{d2} のもつ第 2 容量 C_2 の方が第 1 キャパシタ C_{d1} のもつ第 1 容量 C_1 よりも十分大きいため、当該ハイパスフィルターにおいて第 1 キャパシタ C_{d1} と第 2 キャパシタ C_{d2} とでは、第 1 キャパシタ C_{d1} の効果に比べて第 2 キャパシタ C_{d2} の効果が殆どである。当該ハイパスフィルターは、マイクロ波帯域よりも十分に高い周波数の信号を制御用信号線 5 A などの外部に通す。上述したように、量子ビット 4 の制御信号にはマイクロ波が用いられる。インダクター I_{ds} は、量子ビット 4 のエネルギーが外部へ漏れ出すことを抑制する。

10

【0048】

ここでインダクター I_{ds} である接続電極 6 2 の効果について説明する。

制御用信号線 5 A から供給される制御電流を制御電流 I とし、制御電流 I のうち第 3 キャパシタ C_{dc} の側に流れる電流成分を電流 I_c とし、制御電流 I のうちインダクター I_{ds} の側に流れる電流成分を電流 I_L とする。制御電流 I の大きさを大きさ i とし、電流 I_c の大きさを大きさ i_c とし、電流 I_L の大きさを大きさ i_L とする。

20

【0049】

インダクター I_{ds} のインダクタンス L_s が無限大の場合、電流 I_L の大きさ i_L はゼロとなり、電流 I_c の大きさ i_c は制御電流 I の大きさ i に等しくなる。LC 共振器 LCR が共振している場合、並列インピーダンスの大きさはゼロとなる。

LC 共振器 LCR に流れる電流は、電流 I_c の、第 1 キャパシタ C_{d1} の側に流れる電流成分と第 2 キャパシタ C_{d2} の側に流れる電流成分とのうち、第 2 キャパシタ C_{d2} の側に流れる電流成分となる。LC 共振器 LCR に流れる電流の大きさは、式 (1) のように表される。

30

【0050】

【数 1】

$$\frac{1}{\frac{1}{C_1} + \frac{1}{C_2}} i_c = \frac{C_2}{C_1 + C_2} i_c \quad \dots(1)$$

【0051】

インダクタンス L_s が小さくなる場合、電流 I_L の大きさ i_L が増加し、電流 I_c の大きさ i_c が減少する。したがって、上述した式 (1) によれば、インダクタンス L_s が小さくなる場合、LC 共振器 LCR に流れる電流の大きさは減少する。

40

ここで制御電流 I の大きさを大きさ i は、式 (2) のように表される。

【0052】

【数 2】

$$i = \frac{\left(\frac{1}{j\omega(C_1 + C_2)} + \frac{1}{j\omega C_C} \right) j\omega L_S}{\frac{1}{j\omega(C_1 + C_2)} + \frac{1}{j\omega C_C} + j\omega L_S} V \quad \dots(2)$$

【0053】

10

第2容量 C_2 が第3容量 C_C よりも十分に大きい場合には、式(2)より制御電流 I の大きさを大きさ i は、式(3)のように表される。

【0054】

【数 3】

$$i \xrightarrow{C_2 \gg C_C} \frac{\frac{L_S}{C_C}}{\frac{1}{j\omega C_C} + j\omega L_S} V \quad \dots(3)$$

20

【0055】

第2容量 C_2 が第3容量 C_C よりも十分に大きい場合には、式(3)より電流 I_C の大きさ i_C は、式(4)のように表される。

【0056】

【数 4】

$$i_C \xrightarrow{C_2 \gg C_C} \frac{j\omega L_S}{\frac{1}{j\omega C_C} + j\omega L_S} \cdot i = \frac{j\omega \frac{L_S^2}{C_C}}{\left(\frac{1}{j\omega C_C} + j\omega L_S \right)^2} \cdot V = \frac{\frac{1}{j\omega C_C} \cdot V}{\left(1 - (\omega^2 L C_C)^{-1} \right)^2} \quad \dots(4)$$

30

【0057】

ここで図8を参照し、第3キャパシタ C_{dc} に流れる電流 I_C の制御電流 I の周波数に対する関係について説明する。

40

図8は、本実施形態に係る第3キャパシタ C_{dc} に流れる電流 I_C の制御電流 I の周波数に対する関係の一例を示す図である。グラフG1は、制御電流 I の周波数の対数に対する電流 I_C の大きさ i_C の対数を示す。ここでグラフG1の横軸は、制御電流 I の周波数は、インダクター L_{ds} と第3キャパシタ C_{dc} とのLC共振器の共振周波数によって規格化されている。

【0058】

ここでLC共振器LCRの共振周波数は、式(5)によって表される。

【0059】

【数 5】

$$\frac{1}{2\pi} \frac{1}{\sqrt{(C_q + C_1)L_S}} \dots(5)$$

【0060】

マイクロ波帯域である LC 共振器 LCR の共振周波数は、横軸の座標の値が 0.1 の近傍の範囲 X に含まれる値に対応する。制御電流 I の周波数はマイクロ波帯域であるため、インダクタ Inds は、範囲 X よりも低い周波数を通過させず、ハイパスフィルタとして機能する。 10

【0061】

上述したように、回路基板 1 は、第 1 面 S1 に形成される第 1 接地パターン GP1 に含まれる量子ビット 4 の位置に応じた第 2 面 S2 の位置である量子ビット対応位置に、中心部電極 60 と、中心部電極 60 の周囲を囲む基板下面接地電極 13 と、当該中心部電極 60 と基板下面接地電極 13 とを接続する接続電極 62 とを備える。

【0062】

ここで図 9 を参照し、超伝導複合量子計算回路 QC の量子ビット 4 の部分の断面について説明する。

図 9 は、本実施形態に係る超伝導複合量子計算回路 QC の量子ビット 4 の部分の断面の一例を示す図である。 20

制御用信号線 5A は、接触ばねピン 50A と、同軸線誘電体部 52A とを備える。接触ばねピン 50A は、ばね 51A を内部に含み、ばね 51A の弾性力により回路基板 1 を第 1 接地電極 2 に押し付ける。同軸線誘電体部 52A は、接触ばねピン 50A を第 2 接地電極 3 から絶縁する。同軸線誘電体部 52A の形状は円筒状であり、図 9 では、同軸線誘電体部 52A の断面の一例として、同軸線誘電体部 52A-1 及び同軸線誘電体部 52A-2 が示されている。

【0063】

基板下面接地電極 13-1 と第 2 接触部 31-1 との間には、導電接触部 14-1 が備えられる。基板下面接地電極 13-2 と第 2 接触部 31-2 との間には、導電接触部 14-2 が備えられる。上述したように導電接触部 14-1 及び導電接触部 14-2 は、第 2 展延部 14 の一例である。 30

なお、導電接触部 14-1 及び導電接触部 14-2 に代えて、超伝導マイクロバンプが備えられてもよい。

【0064】

ここで超伝導複合量子計算回路 QC は、第 1 接地電極 2 の上側に、第 1 接地電極 2 を回路基板 1 の第 1 面 S1 に押し付ける付勢部材 P (不図示) を備える。ここで付勢部材 P は、ばね 51A の弾性力と反対向きに第 1 接地電極 2 を回路基板 1 の第 1 面 S1 に押し付ける。 40

付勢部材 P は、第 1 接地電極 2 を回路基板 1 の第 1 面 S1 に押し付けることにより、第 1 接地電極 2 を回路基板 1 に密着させ、かつ回路基板 1 を第 2 接地電極 3 に密着させる。付勢部材 P は、一例として、板ばね、または接触ばねピンである。

【0065】

図 1 に戻って超伝導複合量子計算回路 QC の説明を続ける。

超伝導共振器 7 は、量子ビット 4 と相互作用することによって量子ビット 4 の状態を読み出す。隣接する 4 つの超伝導共振器 7-1 ~ 7-4 は、観測電極 8 によって集約される。上述したように、読みだされた量子ビット 4 の状態は、観測電極 8 を介して観測用信号線 5B に観測信号として取り出される。

【0066】

ここで図 10 及び図 11 を参照し、超伝導共振器 7 及び観測電極 8 について説明する。 50

図10は、本実施形態に係る超伝導共振器7及び観測電極8の一例を示す図である。超伝導共振器7は、一例として第1面S1上において蛇行する形状を有する。なお、超伝導共振器7の形状は、超伝導共振器7が共振器として機能しさえすればどのような形状であってもよい。例えば、超伝導共振器7は、蛇行する形状に代えて、直線状の形状を有してもよいし、U字状に湾曲した形状であってもよい。

観測電極8は、観測基板貫通電極80を備える。観測基板貫通電極80は、回路基板1において備えられる場所が異なる以外は、貫通電極10と同一の特徴を備える。

【0067】

図11は、本実施形態に係る超伝導複合量子計算回路QCの観測電極8の部分の断面の一例を示す図である。観測基板貫通電極80の形状は円筒状であり、図11では、観測基板貫通電極80の断面の一例として、観測基板貫通電極80-1及び観測基板貫通電極80-2が示されている。

10

【0068】

観測用信号線5Bは、接触ばねピン50Bと、同軸線誘電体部52Bとを備える。接触ばねピン50Bは、ばね51Bを内部に含み、ばね51Bの弾性力により回路基板1を第1接地電極2に押し付ける。同軸線誘電体部52Bは、接触ばねピン50Bを第2接地電極3から絶縁する。同軸線誘電体部52Bの形状は円筒状であり、図11では、同軸線誘電体部52Bの断面の一例として、同軸線誘電体部52B-1及び同軸線誘電体部52B-2が示されている。

20

【0069】

なお、本実施形態では、制御信号線5が、第2接地電極3が有する第2非接触部30の内部から、基板表面Sの第2面S2に対して下側から垂直方向に伸びて配置される場合について説明したが、これに限らない。制御信号線5は、第1接地電極2が有する第1非接触部20の内部から、基板表面Sの第1面S1に上側から垂直方向に伸びて配置されてもよい。

つまり、制御信号線5は、第1面S1に形成される配線パターンCPに含まれる量子ビット4の位置に対応する位置に第1接地電極2が有する第1非接触部20の内部に配置されてもよい。

【0070】

制御信号線5が、第1接地電極2が有する第1非接触部20の内部から、基板表面Sの第1面S1に上側から垂直方向に伸びて配置される場合、超伝導複合量子計算回路QCにはフィルタパターン6は備えられなくてよい。

30

【0071】

また、制御信号線5は、量子ビット4及び観測電極8毎に、第2接地電極3が有する第2非接触部30の内部から、基板表面Sの第2面S2に対して下側から垂直方向に伸びて配置される場合と、第1接地電極2が有する第1非接触部20の内部から、基板表面Sの第1面S1に上側から垂直方向に伸びて配置される場合とがあってもよい。

【0072】

なお、本実施形態では、付勢部材Pが第1接地電極2を回路基板1の第1面S1に押し付ける場合について説明したが、これに限らない。付勢部材Pは、第2接地電極3を回路基板1の第2面S2に押し付けてもよい。また、超伝導複合量子計算回路QCは、第1接地電極2を回路基板1の第1面S1に押し付ける付勢部材と、第2接地電極3を回路基板1の第2面S2に押し付ける付勢部材との2種類の付勢部材とを備えてもよい。

40

【0073】

以上に説明したように、本実施形態に係る超伝導複合量子計算回路QCは、回路基板1と、第1接地電極2と、第2接地電極3とを備える。

回路基板1は、量子ビット4と量子ビット4の状態を観測する観測電極8とを含む回路素子の配線パターンCPと、接地電位である接地パターンGPとが基板表面Sに形成され、基板表面Sのうちの第1面S1に形成される第1接地パターンGP1と、第1面S1の裏面である第2面S2に形成される第2接地パターンGP2とを基板内部において接続す

50

る貫通電極 10 を備える。

第 1 接地電極 2 は、回路基板 1 の第 1 面 S 1 に形成される第 1 接地パターン GP 1 に接する第 1 接触部 21 と、第 1 面 S 1 に形成される配線パターン CP の形状に応じた形状の第 1 非接触部 20 とを備える。

第 2 接地電極 3 は、回路基板 1 の第 2 面 S 2 に形成される第 2 接地パターン GP 2 に接する第 2 接触部 31 を備える。

【0074】

この構成により、本実施形態に係る超伝導複合量子計算回路 QC では、量子ビット 4 の上側の空間や回路基板 1 内の不要な電磁モードの発生や広がりを抑制できるため、量子ビット間の相互作用または漏話を抑制できる。

10

【0075】

超伝導複合量子計算回路 QC では、第 1 接地電極 2 は、量子ビット 4 の上側の空間を、第 1 接地電極 2 が備えられない場合に比べて小さくする。量子ビット 4 の上側の空間には、不要な電磁モードが発生し得る。超伝導複合量子計算回路 QC では、不要な電磁モードのモード周波数を、量子ビット 4 の周波数から離調できる。また、超伝導複合量子計算回路 QC では、不要な電磁モードの量子ビット 4 の上側の空間における広がりを局所化することによって、量子ビット 4 の制御信号の広範囲への漏話を抑制できる。

貫通電極 10 は、回路基板 1 内の不要な電磁モードが発生することを抑制し、量子ビット 4 間の制御信号の広範囲への漏話を抑制できる。

【0076】

20

また、本実施形態に係る超伝導複合量子計算回路 QC は、第 1 接地電極 2 を回路基板 1 の第 1 面 S 1 に押し付ける、または、第 2 接地電極 3 を回路基板 1 の第 2 面 S 2 に押し付ける付勢部材 P をさらに備える。

ここで第 1 接地電極 2 は、接地パターン GP の展延性よりも高い展延性を有する超伝導体によって形成される第 1 展延部 12 を介して接地パターン GP に接する。

第 2 接地電極 3 は、接地パターン GP の展延性よりも高い展延性を有する超伝導体によって形成される第 2 展延部 14 を介して接地パターン GP に接する。

【0077】

この構成により、本実施形態に係る超伝導複合量子計算回路 QC では、第 1 接地電極 2 と回路基板 1 の第 1 面 S 1 上の接地パターン GP との間の空隙、または第 2 接地電極 3 と回路基板 1 の第 2 面 S 2 上の接地パターン GP と間の空隙を除去できるため、隣接する制御信号線 5 を伝搬する制御用信号または観測用信号相互間の漏話を抑制できる。

30

【0078】

また、本実施形態に係る超伝導複合量子計算回路 QC では、量子ビット 4 は、接地部 GE と第 1 の結合容量（この一例において、第 1 容量 C 1）を有する第 1 の電極（この一例において、内側円盤 40）と、接地部 GE と第 1 の結合容量（この一例において、第 1 容量 C 1）よりも大きい第 2 の結合容量（この一例において、第 2 容量 C 2）を有し、第 1 の電極（この一例において、内側円盤 40）とジョセフソン接合 42 により接続される第 2 の電極（この一例において、外リング 41）とを含む。

【0079】

40

この構成により、本実施形態に係る超伝導複合量子計算回路 QC では、外リング 41 によって、量子ビット 4 を構成する金属電極（この一例において、内側円盤 40、及び外リング 41）を伝搬する不要な電磁モードから遮蔽できるため、量子ビット 4 の誤り率を抑制できる。ここで量子ビット 4 を構成する金属電極（この一例において、内側円盤 40、及び外リング 41）を伝搬する不要な電磁モードとは、例えば、第 1 接地電極 2 や貫通電極 10 等を備えてもなお残った不要な電磁モードである。

【0080】

従来、量子ビットを形成する二つの金属電極は、接地電極に対して対称であるか、または、片側の金属電極が接地であった。二つの金属電極が接地電極に対して対称とは、二つの金属電極のうち一方の金属電極と当該接地電極との間の結合容量と、二つの金属電極

50

のうちの他方の金属電極と当該接地電極との間の結合容量とが等しいことをいう。また、量子ビットを形成する二つの金属電極のうち片側の金属電極が接地であるとは、片側の金属電極が接地電極と同等の機能を備えていることを意味する。

本実施形態に係る超伝導複合量子計算回路QCでは、量子ビットを形成する二つの金属電極のうち片側の金属電極を接地電極へ短絡しないことにより、接地電極面の電位揺らぎの影響を排除できる。

【0081】

また、本実施形態に係る超伝導複合量子計算回路QCでは、回路基板1は、第1面S1に形成される第1接地パターンGP1に含まれる量子ビット4の位置に応じた第2面S2の位置である量子ビット対応位置に、中心部電極60と、中心部電極60の周囲を囲む周囲電極（この一例において、基板下面接地電極13）と、中心部電極60と周囲電極（この一例において、基板下面接地電極13とを接続する接続電極62とを備える。

10

【0082】

この構成により、本実施形態に係る超伝導複合量子計算回路QCでは、量子ビット4の制御オフ時において、量子ビット4と制御信号線5との相互作用により量子ビット4のエネルギーが外部へ漏れ出すことを抑制できるため、量子ビット4の計算の誤り率を抑制できる。

【0083】

また、本実施形態に係る超伝導複合量子計算回路QCは、制御信号線5をさらに備える。制御信号線5は、第1面S1に形成される配線パターンCPに含まれる量子ビット4の位置に対応する位置に第1接地電極2が有する第1非接触部20の内部、または、第1面S1に形成される配線パターンCPに含まれる量子ビット4の位置に応じた第2面S2の位置である量子ビット対応位置に対応する位置に第2接地電極3が有する第2非接触部の内部、に配置され、量子ビット4に制御信号を供給する。

20

【0084】

この構成により、本実施形態に係る超伝導複合量子計算回路QCでは、回路基板1の基板表面S上において、量子ビット4の数に依らず一定の配線パターンCPの密度を確保できるため、回路基板1の基板表面S上において配線パターンCPの密度が大きくなることを抑制できる。

【0085】

従来、制御信号線は、基板の側面から導入され、基板の周辺から基板の表面の二次元平面に配置された量子ビットを制御していた。従来の回路では、量子ビットの数の増大に伴い、回路の配線密度が増え、いずれは限界となる。

30

一方、本実施形態に係る超伝導複合量子計算回路QCでは、制御信号線5を回路基板1の下側の第2面S2または上側の第1面S1に配置する三次元構造をとることにより、量子ビット4の数に依らず一定の配線パターンCPの密度を確保できる。本実施形態に係る超伝導複合量子計算回路QCでは、量子ビット4の数に依らず一定の配線パターンCPの密度を確保できるため、回路の大規模化に向けた拡張性を担保可能である。

【0086】

また、本実施形態に係る超伝導複合量子計算回路QCでは、制御信号線5が量子ビット4に供給する制御信号の周波数帯域がマイクロ波帯域である。

40

【0087】

本実施形態に係る超伝導複合量子計算回路QCでは、制御や観測にマイクロ波信号を用いることができるため、従来のRF(Radio Frequency)による制御に比べ、接地電極を流れる表面電流面積を最小化し、電極電位のゆらぎが抑制できる。

【0088】

(量子ビットを構成する金属電極の変形例)

上述した実施形態においては、量子ビット4を構成する金属電極である内側円盤40と、外リング41とが同心円の金属電極を形成する場合について説明したが、量子ビット4を構成する金属電極の形状は同心円に限らない。

50

ここで図 1 2 ~ 1 8 を参照し、量子ビット 4 を構成する金属電極の形状の変形例について説明する。変形例では、上述した実施形態の量子ビット 4 を構成する金属電極（図 4）と異なる部分を中心に説明する。

【 0 0 8 9 】

図 1 2 は、本実施形態の変形例に係る量子ビット 4 a の一例を示す図である。量子ビット 4 a は、内側円盤 4 0 a と、外リング 4 1 a と、ジョセフソン接合 4 2 a と、量子ビット手部 4 3 a - 1 と、量子ビット手部 4 3 a - 2 とを備える。

外リング 4 1 a は、外リング 4 1（図 4）と異なり、閉じておらず、間隙 4 4 a を有する。

【 0 0 9 0 】

図 1 3 は、本実施形態の変形例に係る量子ビット 4 b の一例を示す図である。量子ビット 4 b は、内側円盤 4 0 b と、外リング 4 1 b と、ジョセフソン接合 4 2 b と、量子ビット手部 4 3 b - 1 と、量子ビット手部 4 3 b - 2 とを備える。

外リング 4 1 b は、外リング 4 1（図 4）と異なり、閉じておらず、間隙 4 4 b を有する。外リング 4 1 b は、外リング 4 1 a（図 1 2）と異なり、量子ビット手部 4 3 b と直接には繋がっていない。

【 0 0 9 1 】

外リング 4 1 b は、凸部 4 5 b - 1 及び凸部 4 5 b - 2 を有する。量子ビット手部 4 3 b - 1 は先端部 4 6 b - 1 を有し、量子ビット手部 4 3 b - 2 は先端部 4 6 b - 2 を有する。凸部 4 5 b - 1 及び凸部 4 5 b - 2 は、先端部 4 6 b - 1 及び先端部 4 6 b - 2 の形状に応じた凹部を形成する。

【 0 0 9 2 】

図 1 4 は、本実施形態の変形例に係る量子ビット 4 c の一例を示す図である。量子ビット 4 c は、第 1 長方形 4 0 c と、第 2 長方形 4 1 c と、ジョセフソン接合 4 2 c と、量子ビット手部 4 3 c - 1 と、量子ビット手部 4 3 c - 2 とを備える。

第 1 長方形 4 0 c と、第 2 長方形 4 1 c とは、ジョセフソン接合 4 2 c により接続される。第 1 長方形 4 0 c と基板上面接地電極 1 1 c - 6 との距離は、第 1 容量 C 1 の値が第 2 容量 C 2 に比べて十分に小さくなる程度に大きい。図 1 4 では、一例として、第 1 長方形 4 0 c の面積を小さくして、第 1 長方形 4 0 c と基板上面接地電極 1 1 c - 6 との距離を大きくしている。第 2 長方形 4 1 c の第 1 長方形 4 0 c と対向する辺の長さは、第 1 長方形 4 0 c の第 2 長方形 4 1 c と対向する辺の長さよりも長い。

量子ビット手部 4 3 c - 1 及び量子ビット手部 4 3 c - 2 は、第 2 長方形 4 1 c に直接には繋がっていない。

【 0 0 9 3 】

基板上面接地電極 1 1 c - 5、及び基板上面接地電極 1 1 c - 6 の形状と、基板上面接地電極 1 1 - 5（図 4）、及び基板上面接地電極 1 1 - 6（図 4）とは、第 1 長方形 4 0 c の形状、及び第 2 長方形 4 1 c の形状に応じて異なる。

【 0 0 9 4 】

図 1 5 は、本実施形態の変形例に係る量子ビット 4 d の一例を示す図である。量子ビット 4 d は、第 1 長方形 4 0 d と、第 2 長方形 4 1 d と、ジョセフソン接合 4 2 d と、量子ビット手部 4 3 d - 1 と、量子ビット手部 4 3 d - 2 とを備える。

第 1 長方形 4 0 d と基板上面接地電極 1 1 d - 6 との距離は、第 1 容量 C 1 の値が第 2 容量 C 2 に比べて十分に小さくなる程度に大きい。図 1 5 では、一例として、第 1 長方形 4 0 d の面積を小さくして、第 1 長方形 4 0 d と基板上面接地電極 1 1 d - 6 との距離を大きくしている。図 1 5 に示す例では、第 2 長方形 4 1 d の第 1 長方形 4 0 d と対向する辺の長さと、第 1 長方形 4 0 d の第 2 長方形 4 1 d と対向する辺の長さとは等しい。なお、第 2 長方形 4 1 d の第 1 長方形 4 0 d と対向する辺の長さと、第 1 長方形 4 0 d の第 2 長方形 4 1 d と対向する辺の長さとは、図 1 4 の第 1 長方形 4 0 c 及び第 2 長方形 4 1 c のように等しくなくてもよい。

量子ビット手部 4 3 d - 1 は、屈曲した先端部 4 6 d - 1 を有し、量子ビット手部 4 3

10

20

30

40

50

d - 2は屈曲した先端部46d - 2を有する。基板上面接地電極11d - 5は、凸部110dを有する。先端部46d - 1、先端部46d - 2、及び凸部110dは、第2長方形41dに対向する。図15の量子ビット4dでは、先端部46d - 1、先端部46d - 2、及び凸部110dのため、先端部46d - 1、先端部46d - 2、及び凸部110dが備えられない場合に比べて第2容量C2が大きくなる。

【0095】

図16は、本実施形態の変形例に係る量子ビット4eの一例を示す図である。量子ビット4eは、第1長方形40eと、十字41eと、ジョセフソン接合42eとを備える。十字部分43e - 1と、十字部分43e - 2とは、量子ビット4eと隣接する量子ビットの十字の一部がそれぞれ示されている。

10

第1長方形40eと、十字41eとは、ジョセフソン接合42eにより接続される。

基板上面接地電極11e - 5及び基板上面接地電極11e - 6の形状の形状と、基板上面接地電極11 - 5(図4)、及び基板上面接地電極11 - 6(図4)とは、第1長方形40eと、十字41eの形状に応じて異なる。

【0096】

図17は、本実施形態の変形例に係る量子ビット4fの一例を示す図である。量子ビット4fは、第1長方形40fと、十字41fと、ジョセフソン接合42fとを備える。十字部分43f - 1と、十字部分43f - 2とは、量子ビット4fと隣接する量子ビットの十字の一部がそれぞれ示されている。

量子ビット4f(図17)と、量子ビット4e(図16)とでは、第1長方形40f(図17)と基板上面接地電極11f - 2(図17)との距離は、第1長方形40e(図16)と基板上面接地電極11e - 2(図16)との距離よりも大きくなっている点が異なる。この一例では、基板上面接地電極11e - 2(図16)の十字41e(図16)及び第1長方形40e(図16)に対向する部分の形状が直線であるのに対して、基板上面接地電極11f - 2(図17)の十字41f(図17)及び第1長方形40f(図17)に対向する部分の形状が曲線であることによって、第1長方形40f(図17)と基板上面接地電極11f - 2(図17)との距離が大きくなっている。

20

量子ビット4f(図17)では、第1長方形40f(図17)と基板上面接地電極11f - 2(図17)との距離が大きいため、量子ビット4e(図16)に比べて第1容量C1が小さい。

30

【0097】

図18は、本実施形態の変形例に係る量子ビット4gの一例を示す図である。量子ビット4gは、第1電極40gと、第2電極41gと、ジョセフソン接合42gと、量子ビット手部43g - 1と、量子ビット手部43g - 2とを備える。

第1電極40gと、第2電極41gとは、ジョセフソン接合42gにより接続される。第1電極40gと、第2電極41gとは、それぞれ櫛型の形状を有し、互いに対向することによって櫛形電極を形成する。図18に示す例では、第1電極40gは2つの歯を有し、第2電極41gは3つの歯を有する。

第1電極40gと基板上面接地電極11g - 6との距離は、第1容量C1の値が第2容量C2に比べて十分に小さくなる程度に大きい。図18では、一例として、第1電極40gの面積を小さくして、第1電極40gと基板上面接地電極11g - 6との距離を大きくしている。

40

【0098】

上述した変形例においては、内側円盤40a、内側円盤40b、第1長方形40c、第1長方形40d、第1長方形40e、第1長方形40f、及び第1電極40gは、第1の電極の一例である。外リング41a、外リング41b、第2長方形41c、第2長方形41d、十字41e、十字41f、及び第2電極41gは、第2の電極の一例である。

【0099】

第2の電極と接地部GEとの間の結合容量は、第1の電極と接地部GEとの間の結合容量よりも大きい。第1の電極と第2の電極との間の電位差は、不要輻射電界Eによる電位

50

の変動の影響を、第2の電極と接地部GEとの間の結合容量が第1の電極と接地部GEとの間の結合容量よりも大きくない場合に比べて受けにくい。

【0100】

(フィルタパターンの変形例)

上述した実施形態においては、フィルタパターン6が、中心部電極60と基板下面接地電極13とが4つの接続電極62によって接続される場合について説明したが、これに限らない。

ここで図19~21を参照し、フィルタパターン6の変形例について説明する。変形例では、上述した実施形態のフィルタパターン6(図6)と異なる部分を中心に説明する。

【0101】

図19は、本実施形態に係るフィルタパターン6aの一例を示す図である。フィルタパターン6aは、中心部電極60aと、接続電極62aとを備える。中心部電極60aは、間隙部61aを介して周囲を基板下面接地電極13aによって囲まれる。中心部電極60aと、基板下面接地電極13aとは、1つの接続電極62aによって接続される。

なお、接続電極62の数は、図6において説明した4つの場合、図19において説明した1つの場合に限られず、2つ、3つ、5つ以上であってもよい。

【0102】

図20は、本実施形態に係るフィルタパターン6bの一例を示す図である。フィルタパターン6bは、中心部電極60bと、接続電極62bとを備える。中心部電極60bは、間隙部61bを介して周囲を基板下面接地電極13bによって囲まれる。中心部電極60bと、基板下面接地電極13bとは、接続電極62bを介して接続される。

フィルタパターン6bにおいて、中心部電極60bと、接続電極62bとは、一体となって備えられる。中心部電極60bと、接続電極62bとは、一例として曲線状の輪郭を形成する。接続電極62b(図20)の幅は、中心部電極60bから基板下面接地電極13bへ向かう向きに狭くなる。

なお、接続電極62bの数は、図20において説明した1つの場合に限られず、2つ以上であってもよい。

【0103】

図21は、本実施形態に係るフィルタパターン6cの一例を示す図である。フィルタパターン6cは、中心部電極60cと、接続電極62c-1及び接続電極62c-2とを備える。中心部電極60cは、間隙部61b-1及び間隙部61b-2を介して周囲を基板下面接地電極13cによって囲まれる。中心部電極60cと、基板下面接地電極13cとは、接続電極62c-1及び接続電極62c-2を介して接続される。

中心部電極60cの形状は、長方形である。

なお、接続電極62c-1及び接続電極62c-2の数は、図21において説明した2つの場合に限られず、1つまたは3つ以上であってもよい。

【0104】

以上、図面を参照してこの発明の一実施形態について詳しく説明してきたが、具体的な構成は上述のものに限られることはなく、この発明の要旨を逸脱しない範囲内において様々な設計変更等を行うことが可能である。

【符号の説明】

【0105】

QC...超伝導複合量子計算回路、1...回路基板、S...基板表面、S1...第1面、S2...第2面、2...第1接地電極、3...第2接地電極、4...量子ビット、5...制御信号線、6...フィルタパターン、7...超伝導共振器、8...観測電極、9...キャパシター、10...貫通電極、11...基板上面接地電極、12...第1展延部、13...基板下面接地電極、14...第2展延部、20...第1非接触部、21...第1接触部、30...第2非接触部、31...第2接触部、40...内側円盤、41...外リング、42...ジョセフソン接合、43...量子ビット手部、45...基板下面接地電極、46...堀部、50...接触ピン、60...中心部電極、61...間隙部61、62...接続電極、80...観測基板貫通電極、P付勢部材、CP...配線パター

10

20

30

40

50

ン、G P ... 接地パターン

【 図 1 】

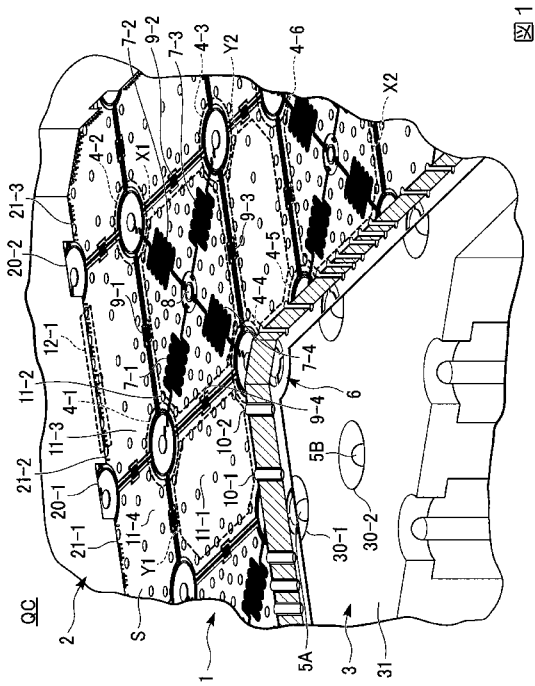


図 1

【 図 2 】

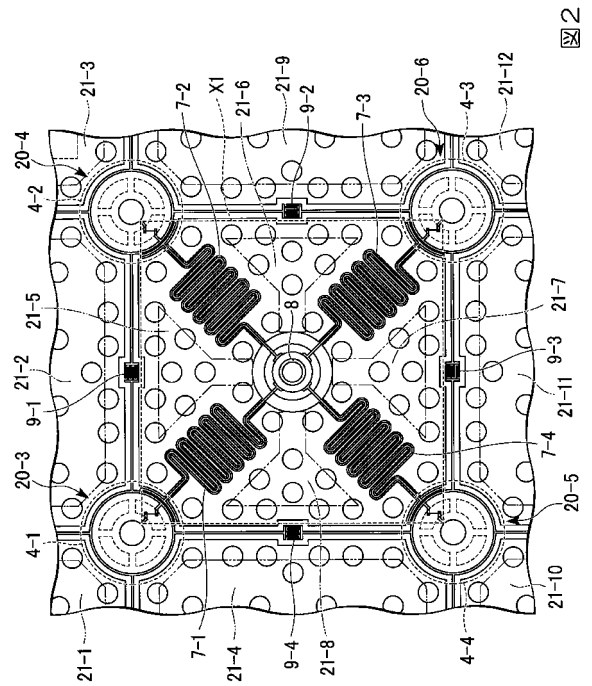
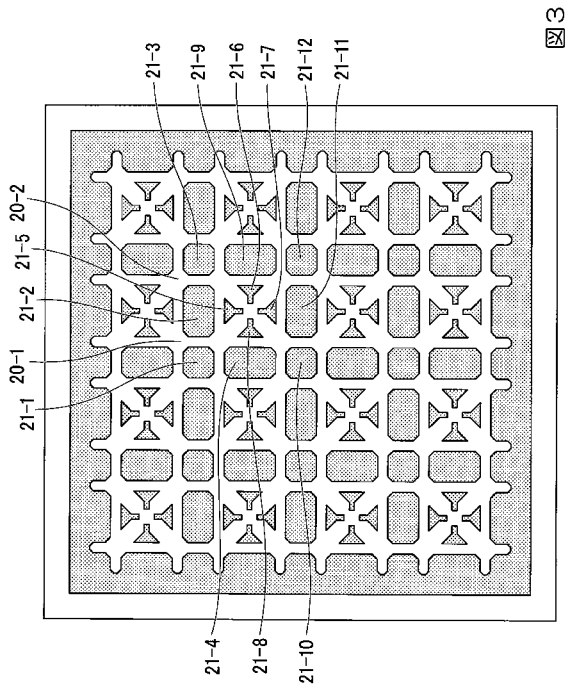
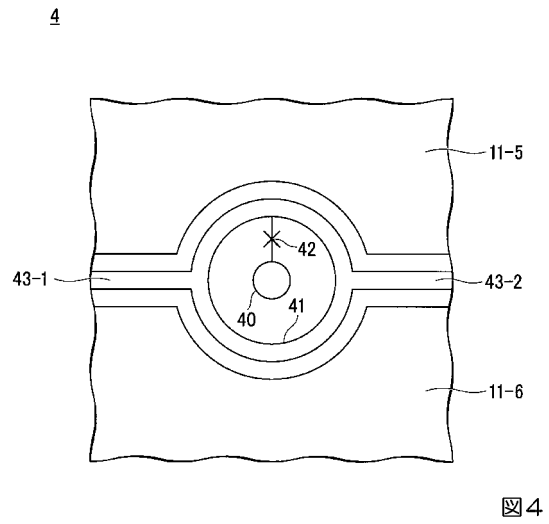


図 2

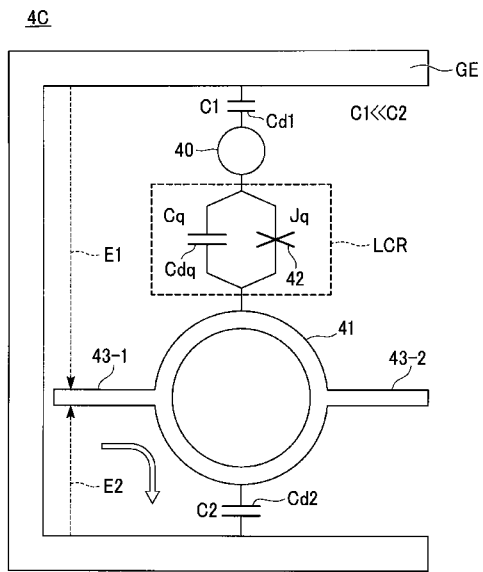
【 図 3 】



【 図 4 】



【 図 5 】



【 図 6 】

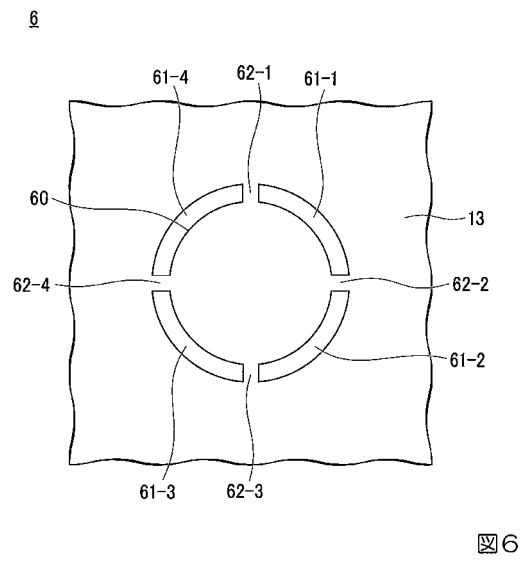


図 5

図 6

【 図 7 】

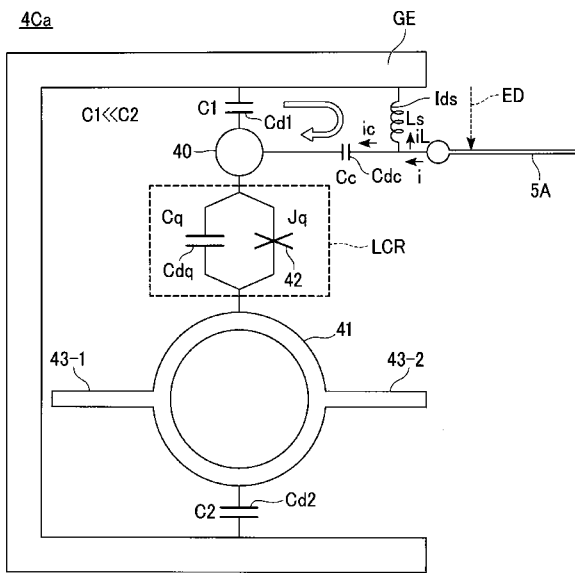


図 7

【 図 8 】

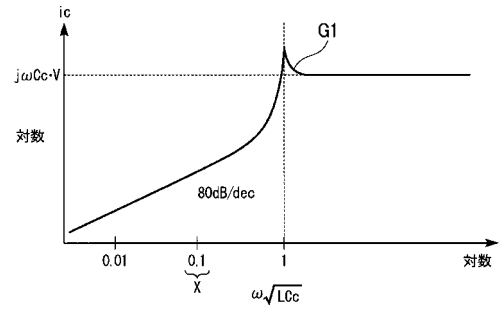


図 8

【 図 9 】

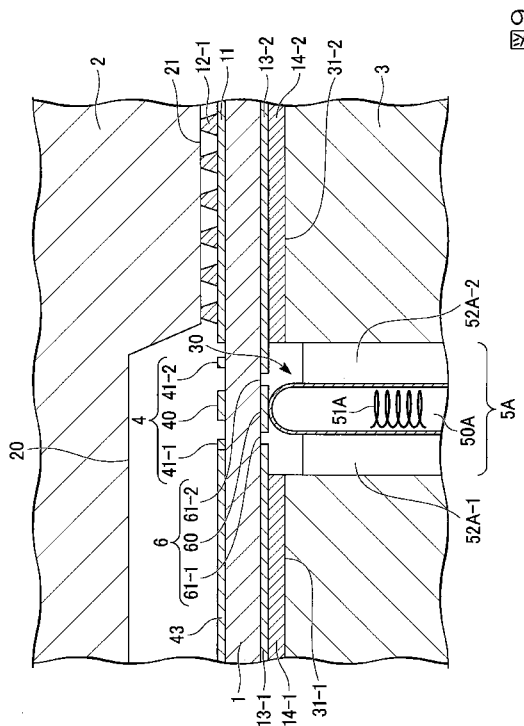


図 9

【 図 10 】

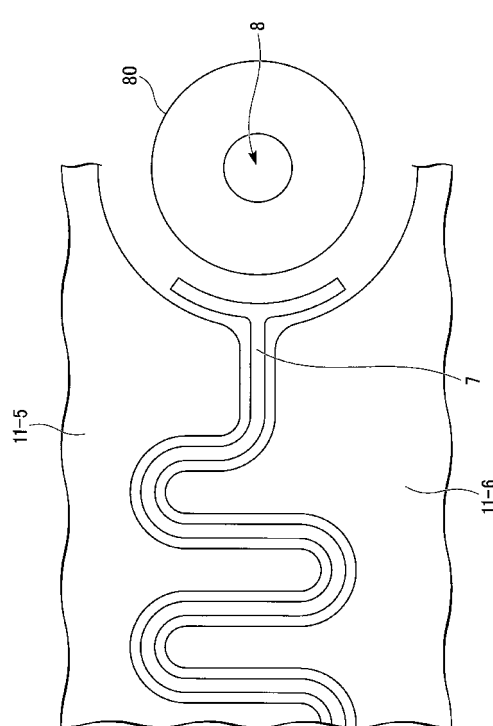


図 10

【 図 1 1 】

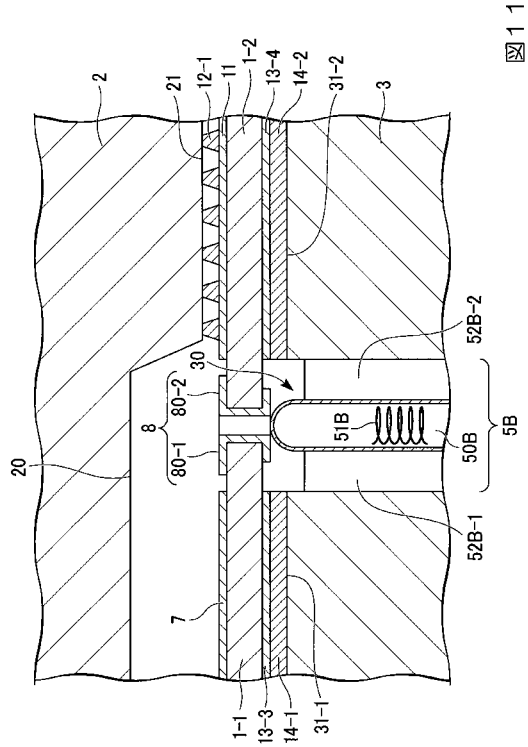


図 1 1

【 図 1 2 】

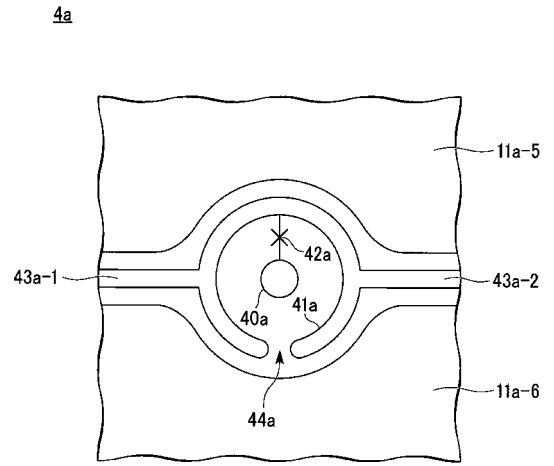


図 1 2

【 図 1 3 】

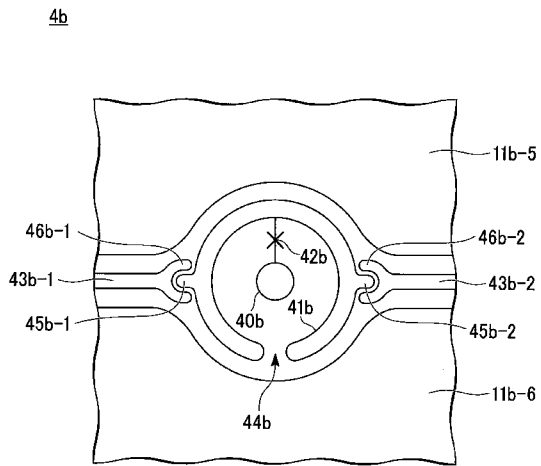


図 1 3

【 図 1 4 】

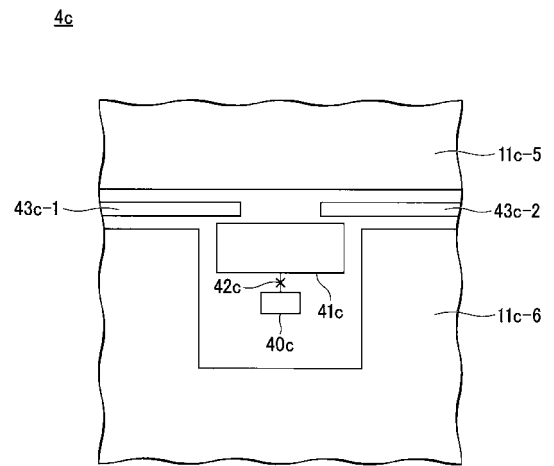


図 1 4

【 図 1 5 】

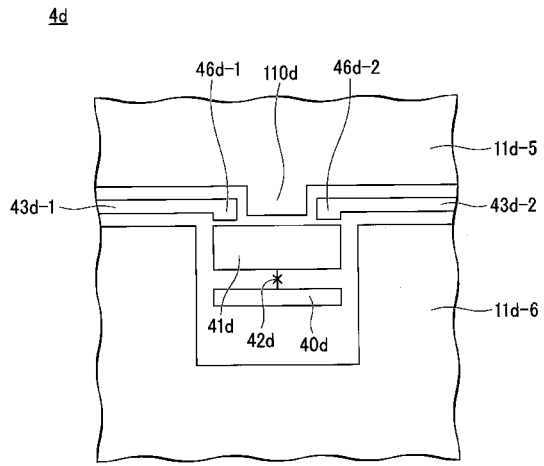


図 1 5

【 図 1 6 】

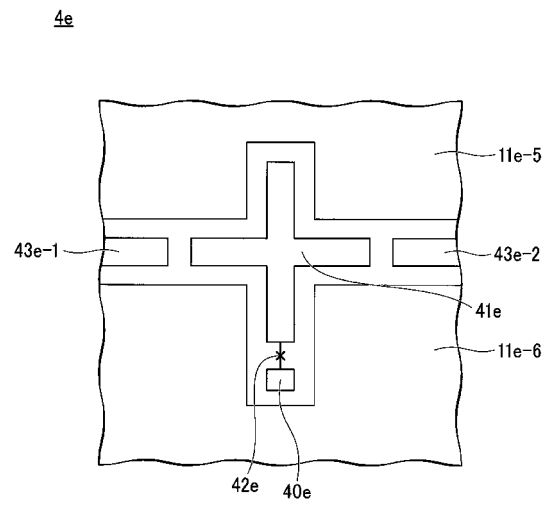


図 1 6

【 図 1 7 】

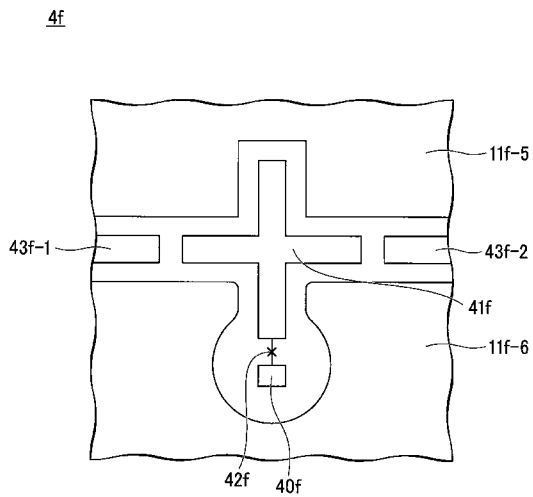


図 1 7

【 図 1 8 】

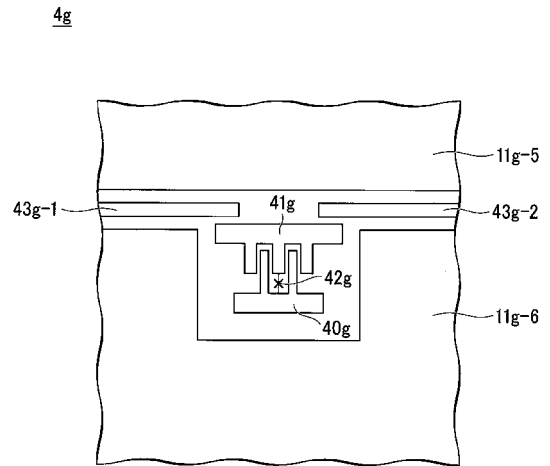


図 1 8

【 図 1 9 】

6a

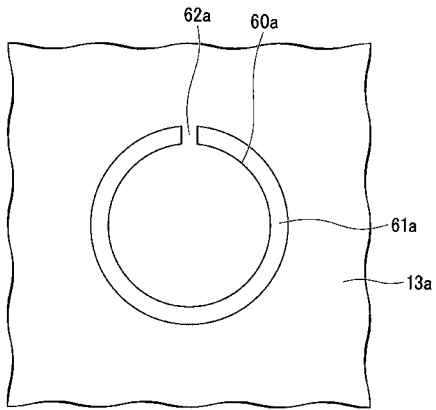


図 1 9

【 図 2 0 】

6b

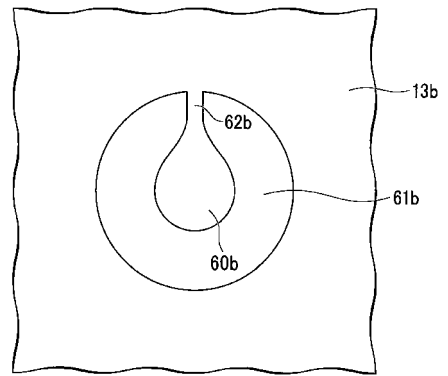


図 2 0

【 図 2 1 】

6c

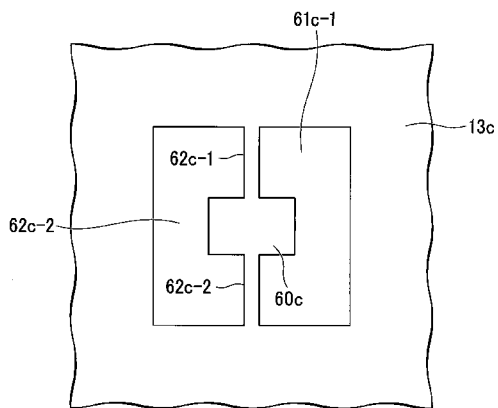


図 2 1

フロントページの続き

(72)発明者 田淵 豊

東京都目黒区駒場四丁目6番1号 東京大学先端科学技術研究センター内

(72)発明者 玉手 修平

東京都目黒区駒場四丁目6番1号 東京大学先端科学技術研究センター内

Fターム(参考) 4M113 AC45 AD51 AD61