

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-155527

(P2020-155527A)

(43) 公開日 令和2年9月24日(2020.9.24)

(51) Int.Cl.	F I	テーマコード(参考)
HO 1 L 21/822 (2006.01)	HO 1 L 27/04	V 5 F 0 3 8
HO 1 L 27/04 (2006.01)	HO 3 H 7/38	B
HO 3 H 7/38 (2006.01)	HO 1 L 27/04	C

審査請求 未請求 請求項の数 5 O L (全 10 頁)

(21) 出願番号 特願2019-51148 (P2019-51148)
 (22) 出願日 平成31年3月19日(2019.3.19)

(71) 出願人 597065329
 学校法人 龍谷大学
 京都府京都市伏見区深草塚本町67番地
 (74) 代理人 100121337
 弁理士 藤河 恒生
 (72) 発明者 石崎 俊雄
 滋賀県大津市瀬田大江町横谷1-5 学校
 法人龍谷大学内
 Fターム(参考) 5F038 AC20 AV09 AV13 AV17 AZ04
 AZ05 BG02 DF17 EZ20

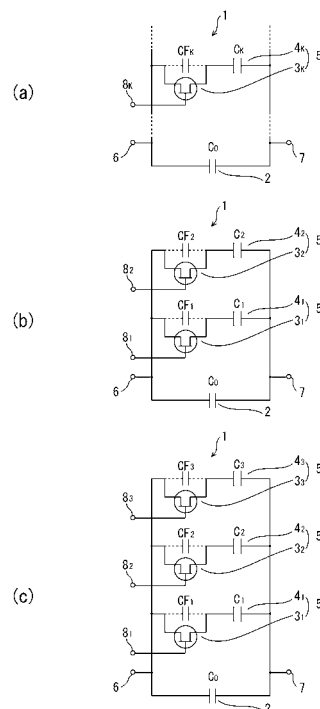
(54) 【発明の名称】 スイッチ切り替え型可変容量、スイッチ切り替え型可変容量の設計方法、及びインピーダンス整合回路

(57) 【要約】

【課題】スイッチ素子がオフ容量を有していても、回路が複雑にならずに高周波領域でも所望の可変の容量値を実現可能なスイッチ切り替え型可変容量を提供する。

【解決手段】このスイッチ切り替え型可変容量1は、第1端子6と第2端子7の間に設けられた基準用固定容量2と、第1端子6と第2端子7の間に基準用固定容量2と並列に設けられ、オフ状態及びオン状態となり得てオフ時にオフ容量(容量値 C_{F_K})を有するスイッチ素子 3_K とそれに直列接続された切り替え用固定容量 4_K とを有するN個の直列体 5_K (ここで、Nは2以上の自然数、Kは1~Nの自然数)と、を備え、離散的な容量値を示すN桁の2進数の値に応じてN個の直列体 5_K のスイッチ素子 3_K のオフ状態及びオン状態が切り替わることで、 2^N 通りに容量値が切り替わり得る。

【選択図】図1



【特許請求の範囲】

【請求項 1】

第 1 端子と第 2 端子の間に設けられた基準用固定容量と、

前記第 1 端子と前記第 2 端子の間に前記基準用固定容量と並列に設けられ、オフ状態及びオン状態となり得てオフ時にオフ容量を有するスイッチ素子とそれに直列接続された切り替え用固定容量とを有する N 個の直列体（ここで、N は 2 以上の自然数）と、を備え、
離散的な容量値を示す N 桁の 2 進数の値に応じて前記 N 個の直列体の前記スイッチ素子のオフ状態及びオン状態が切り替わることで、 2^N 通りに容量値が切り替わり得ることを特徴とするスイッチ切り替え型可変容量。

【請求項 2】

請求項 1 に記載のスイッチ切り替え型可変容量を設計する設計方法であって、

前記 2 進数の K 桁目のビットに 1 が立つときの前記スイッチ切り替え型可変容量の容量値の該 2 進数の値が 1 少ないときに比べての差分 C_K を全ての K の値について定め（ここで、K は 1 ~ N の自然数）、

前記 2 進数の全ての桁のビットが 0 のときの前記スイッチ切り替え型可変容量の容量値 C_R を定め、

前記 N 個の直列体の前記切り替え用固定容量の容量値 C_K 及び前記基準用固定容量の容量値 C_0 は、前記差分 C_K と前記容量値 C_R と前記スイッチ素子の前記オフ容量の容量値 C_{F_K} により導出されることを特徴とするスイッチ切り替え型可変容量の設計方法。

【請求項 3】

請求項 2 に記載のスイッチ切り替え型可変容量の設計方法において、

前記 C_K は、下記（式 2）（ここで、 A_K は下記（式 1）で与えられるもの）のように導出されることを特徴とするスイッチ切り替え型可変容量の設計方法。

$$A_K = \sum_{i=1}^{K-1} (2^{K-i-1} \cdot \Delta C_i) + \Delta C_K \quad \dots \text{(式 1)}$$

$$C_K = \frac{A_K + \sqrt{A_K^2 + 4 A_K \cdot C_{F_K}}}{2} \quad \dots \text{(式 2)}$$

【請求項 4】

請求項 3 に記載のスイッチ切り替え型可変容量の設計方法において、

前記 C_0 は、下記（式 3）のように導出されることを特徴とするスイッチ切り替え型可変容量の設計方法。

$$C_0 = C_R - \sum_{K=1}^N \frac{C_K \cdot C_{F_K}}{C_K + C_{F_K}} \quad \dots \text{(式 3)}$$

【請求項 5】

請求項 1 に記載のスイッチ切り替え型可変容量又は請求項 2 ~ 4 のいずれか 1 項に記載のスイッチ切り替え型可変容量の設計方法を用いて設計されたスイッチ切り替え型可変容量を有することを特徴とするインピーダンス整合回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、マイクロ波領域などの高周波領域で好適なスイッチ切り替え型可変容量、スイッチ切り替え型可変容量の設計方法、及びインピーダンス整合回路に関する。

【背景技術】

【0002】

マイクロ波領域などの高周波領域の回路では、電力を効率良く伝送するためにインピーダンス整合を行うことが必要であり、一般に、接続する素子間若しくは回路間にインピーダンス整合回路を設けて整合を行う。しかしながら、素子又は回路によっては動作条件に

10

20

30

40

50

よりインピーダンスが変化してしまうものが多々あり、インピーダンス整合回路を特定の容量値に固定できない場合も少なくない。その場合、多くは、バラクタダイオードなどの可変容量を用いたインピーダンス整合回路が用いられているが、バラクタダイオードを用いる回路は損失が大きい。

【0003】

一方、一般に、可変容量には、バラクタダイオードの他に、例えば特許文献1に開示されているように、FET（電界効果トランジスタ）をスイッチ素子として用い、FETにより複数個の固定の容量を切り替えるものが知られている。このようなスイッチ切り替え型可変容量では、ゲート幅を大きくしてFETのオン抵抗を減らすことにより、損失を低減することも可能である。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2015-62209号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、スイッチ切り替え型可変容量では、FETがオフ時でも固定の容量が完全に切り離されるわけではなく、実際にはFETのオフ容量と固定の容量との合成容量が付加された状態となる。特に、ゲート幅を大きくしてFETのオン抵抗を減らすと、逆比例してオフ容量が増加し、スイッチ切り替え型可変容量を高周波領域で用いると、所望の容量値を実現することが容易ではない。このオフ容量を無視できるくらいに小さくするためには、ドレイン-ソース間に並列にインダクタを接続するなどの補償手段を追加する方法が可能であるが、回路が複雑になり、更には、周波数特性が狭くなったり、かえってインダクタなどによる損失の増加があったりもする。また、周波数が比較的低ければ、FETの製造のプロセスの改良によりオフ容量を減少させることも考えられるが、FETが非常に高価なものとなる。

【0006】

本発明は、係る事由に鑑みてなされたものであり、その目的は、スイッチ素子がオフ容量を有していても、回路が複雑にならずに高周波領域でも所望の可変の容量値を実現可能なスイッチ切り替え型可変容量、スイッチ切り替え型可変容量の設計方法、及びインピーダンス整合回路を提供することにある。

【課題を解決するための手段】

【0007】

上記目的を達成するために、請求項1に記載のスイッチ切り替え型可変容量は、第1端子と第2端子の間に設けられた基準用固定容量と、前記第1端子と前記第2端子の間に前記基準用固定容量と並列に設けられ、オフ状態及びオン状態となり得てオフ時にオフ容量を有するスイッチ素子とそれに直列接続された切り替え用固定容量とを有するN個の直列体（ここで、Nは2以上の自然数）と、を備え、離散的な容量値を示すN桁の2進数の値に応じて前記N個の直列体の前記スイッチ素子のオフ状態及びオン状態が切り替わることで、 2^N 通りに容量値が切り替わり得ることを特徴とする。

【0008】

請求項2に記載のスイッチ切り替え型可変容量の設計方法は、請求項1に記載のスイッチ切り替え型可変容量を設計する設計方法であって、前記2進数のK桁目のビットに1が立つときの前記スイッチ切り替え型可変容量の容量値の該2進数の値が1少ないときに比べての差分 C_K を全てのKの値について定め（ここで、Kは1～Nの自然数）、前記2進数の全ての桁のビットが0のときの前記スイッチ切り替え型可変容量の容量値 C_R を定め、前記N個の直列体の前記切り替え用固定容量の容量値 C_K 及び前記基準用固定容量の容量値 C_0 は、前記差分 C_K と前記容量値 C_R と前記スイッチ素子の前記オフ容量の容量値 C_{F_K} により導出されることを特徴とする。

10

20

30

40

50

【 0 0 0 9 】

請求項 3 に記載のスイッチ切り替え型可変容量の設計方法は、請求項 2 に記載のスイッチ切り替え型可変容量の設計方法において、前記 C_K は、下記（式 2）（ここで、 A_K は下記（式 1）で与えられるもの）のように導出されることを特徴とする。

$$A_K = \sum_{i=1}^{K-1} (2^{K-i-1} \cdot \Delta C_i) + \Delta C_K \quad \dots \text{ (式 1)}$$

$$C_K = \frac{A_K + \sqrt{A_K^2 + 4 A_K \cdot C_{FK}}}{2} \quad \dots \text{ (式 2)}$$

10

【 0 0 1 0 】

請求項 4 に記載のスイッチ切り替え型可変容量の設計方法は、請求項 3 に記載のスイッチ切り替え型可変容量の設計方法において、前記 C_0 は、下記（式 3）のように導出されることを特徴とする。

$$C_0 = C_R - \sum_{K=1}^N \frac{C_K \cdot C_{FK}}{C_K + C_{FK}} \quad \dots \text{ (式 3)}$$

【 0 0 1 1 】

請求項 5 に記載のインピーダンス整合回路は、請求項 1 に記載のスイッチ切り替え型可変容量又は請求項 2 ~ 4 のいずれか 1 項に記載のスイッチ切り替え型可変容量の設計方法を用いて設計されたスイッチ切り替え型可変容量を有することを特徴とする。

20

【 発明の効果 】

【 0 0 1 2 】

本発明のスイッチ切り替え型可変容量、スイッチ切り替え型可変容量の設計方法、及びインピーダンス整合回路によれば、スイッチ素子がオフ容量を有していても、回路が複雑にならずに高周波領域でも所望の可変の容量値を実現可能となる。

【 図面の簡単な説明 】

【 0 0 1 3 】

【 図 1 】本発明の実施形態に係るスイッチ切り替え型可変容量を示す回路図であって、（ a ）は一般式（ K は 1 ~ N の自然数）の図、（ b ）は N が 2 の場合の図、（ c ）は N が 3 の場合の図である。

30

【 図 2 】同上のスイッチ切り替え型可変容量を有するインピーダンス整合回路を例示する回路図である。

【 発明を実施するための形態 】

【 0 0 1 4 】

以下、本発明の実施形態を、図面を参照しながら説明する。本発明の実施形態に係るスイッチ切り替え型可変容量 1 は、図 1（ a ）に示すように、基準用固定容量 2 を備え、また、スイッチ素子 3_K とそれに直列接続された切り替え用固定容量 4_K を有する直列体 5_K を N 個備える（ここで、 N は 2 以上の自然数、 K は 1 ~ N の自然数）ものである。基準用固定容量 2 と N 個の直列体 5_K は、第 1 端子 6 と第 2 端子 7 の間に設けられている。 N 個の直列体 5_K は、基準用固定容量 2 と並列に設けられている。

40

【 0 0 1 5 】

基準用固定容量 2 は、容量値 C_0 の固定容量である。スイッチ切り替え型可変容量 1 は、容量値 C_0 よりも大きな値になる。

【 0 0 1 6 】

切り替え用固定容量 4_K の容量値 C_K は、 K の値が大きくなるに従って大きくなるようにしている。

【 0 0 1 7 】

スイッチ素子 3_K は、オフ状態及びオン状態となり得るものである。スイッチ素子 3_K は、典型的には F E T（電界効果トランジスタ）であるが、それに限定されるものではな

50

い。また、スイッチ素子 3_K のオン状態及びオフ状態は、制御端子 8_K の状態によって制御される。制御端子 8_K は、外部入力により、離散的な容量値を示す N 桁の 2 進数の値に応じた状態にされる（スイッチ素子 3_K が FET の場合は、2 値の電位（多くは、電源電位（VDD）及び接地電位）が入力される）。スイッチ素子 3_K は、オフ状態が 2 進数のビットの値の 0、オン状態が 1 に対応する。

【0018】

N 個の直列体 5_K の各々は、それが含む切り替え用固定容量 4_K の容量値 C_K の大きさの順に従って、離散的な容量値を示す N 桁の 2 進数の各桁に対応している。つまり、切り替え用固定容量 4_K の容量値 C_K が最小の直列体 5_K （つまり 5_1 ）は 2 進数の最下位の桁（つまり 1 桁目）に対応し、切り替え用固定容量 4_K の容量値 C_K が大きくなるに従ってその直列体 5_K は大きい位の桁に対応し、切り替え用固定容量 4_K の容量値 C_K が最大の直列体 5_K （つまり 5_N ）は 2 進数の最上位の桁（つまり N 桁目）に対応する。

10

【0019】

こうして、スイッチ切り替え型可変容量 1 は、離散的な容量値を示す N 桁の 2 進数の値に応じて N 個の直列体 5_K のスイッチ素子 3_K のオフ状態及びオン状態が切り替わることで 2^N 通りの容量値が切り替え可能であり、インピーダンス整合回路などの回路に用いることができる（図 2 参照）。

【0020】

スイッチ素子 3_K は、オフ時にオフ容量（容量値 C_{F_K} ）を有する。直列体 5_K の容量値は、スイッチ素子 3_K がオフ時には、オフ容量と切り替え用固定容量 4_K との合成容量の容量値となり、一方、スイッチ素子 3_K がオン時には、切り替え用固定容量 4_K の容量値 C_K となる。

20

【0021】

スイッチ切り替え型可変容量 1 における 2^N 通りの容量値は、以下に詳述するように、2 進数の K 桁目のビットに 1 が立つときのスイッチ切り替え型可変容量 1 の容量値の該 2 進数の値が 1 少ないときに比べての差分 C_K を全ての K の値について定める（ここで、 K は N 以下の自然数）ことと、2 進数の値が 0（つまり、2 進数の全ての桁のビットが 0）のときのスイッチ切り替え型可変容量 1 の容量値（つまり、スイッチ切り替え型可変容量 1 の容量値の最低値） C_R を定めることによって、定めることができる。

【0022】

2 進数の K 桁目のビットに 1 が立つときのスイッチ切り替え型可変容量 1 の容量値の該 2 進数の値が 1 少ないときに比べての差分 C_K とは、換言すると、 K 桁目のビットが 1 で $K-1$ 桁目以下のビットが全て 0 のときのスイッチ切り替え型可変容量 1 の容量値と K 桁目のビットが 0 で $K-1$ 桁目以下のビットが全て 1 のときのスイッチ切り替え型可変容量 1 の容量値との差分のことである。このとき、 $K+1$ 桁目以上のビットの状態（以下、「 \cdot 」で示す）は影響しない。例えば、 K の値が 1 の場合は、 C_K は C_1 であり、 C_1 は、1 桁目のビットが 1 のとき（ $\cdot\cdot\cdot 1$ のとき）のスイッチ切り替え型可変容量 1 の容量値と 1 桁目のビットが 0 のとき（ $\cdot\cdot\cdot 0$ のとき）のスイッチ切り替え型可変容量 1 の容量値との差分である。 K の値が 2 の場合は、 C_K は C_2 であり、 C_2 は、2 桁目のビットが 1 で 1 桁目のビットが 0 のとき（ $\cdot\cdot 10$ のとき）のスイッチ切り替え型可変容量 1 の容量値と 2 桁目のビットが 0 で 1 桁目のビットが 1 のとき（ $\cdot\cdot 01$ のとき）のスイッチ切り替え型可変容量 1 の容量値との差分である。 K の値が 3 の場合は、 C_K は C_3 であり、 C_3 は、3 桁目のビットが 1 で 2 桁目以下のビットが全て 0 のとき（ $\cdot 100$ のとき）のスイッチ切り替え型可変容量 1 の容量値と 3 桁目のビットが 0 で 2 桁目以下のビットが全て 1 のとき（ $\cdot 011$ のとき）のスイッチ切り替え型可変容量 1 の容量値との差分である。 K の値が 4 以上の場合でも同様である。

30

40

【0023】

なお、差分 C_K は、 K の値に係わらず一定値 C にすることも可能である。そうすると、 N 桁の 2 進数の値を 1 だけ変えると、常にスイッチ切り替え型可変容量 1 の容量値が一定値 C だけ変化して切り替わるようになる。

50

【 0 0 2 4 】

差分 C_K を全ての K の値について定め、2進数の値が0のときのスイッチ切り替え型可変容量1の容量値 C_R を定めることによって、例えば、2進数の値が1のときにはスイッチ切り替え型可変容量1の容量値を $C_R + C_1$ とし、2進数の値が10のときにはスイッチ切り替え型可変容量1の容量値を $C_R + C_1 + C_2$ とし、2進数の値が11のときにはスイッチ切り替え型可変容量1の容量値を $C_R + C_1 + C_2 + C_1$ とし、2進数の値が100のときにはスイッチ切り替え型可変容量1の容量値を $C_R + C_1 + C_2 + C_1 + C_3$ とし、2進数の値が101のときにはスイッチ切り替え型可変容量1の容量値を $C_R + C_1 + C_2 + C_1 + C_3 + C_1$ とし、2進数の値が110のときにはスイッチ切り替え型可変容量1の容量値を $C_R + C_1 + C_2 + C_1 + C_3 + C_1 + C_2$ というように(2進数の値が111以上の場合も同様である)、スイッチ切り替え型可変容量1における 2^N 通りの容量値を定めることができる。

10

【 0 0 2 5 】

次に、これらの差分 C_K と容量値 C_R を実現するために、これらの差分 C_K と容量値 C_R とスイッチ素子 3_K のオフ容量の容量値 CF_K による切り替え用固定容量 4_K の容量値 C_K 及び基準用固定容量2の容量値 C_0 の導出について説明する。

【 0 0 2 6 】

容量値 C_K は以下のようにして導出することができる。すなわち、2進数の K 桁目のビットに1が立ったときのスイッチ切り替え型可変容量1の容量値は、下記の方程式(式A)の左辺と右辺であらわすことができる。

20

$$C_R + \sum_{i=1}^{K-1} (2^{K-i-1} \cdot \Delta C_i) + \Delta C_K = C_R + C_K - \frac{C_K \cdot CF_K}{C_K + CF_K} \quad \dots (式A)$$

【 0 0 2 7 】

(式A)の左辺は、2進数の全ての桁のビットが0のときのスイッチ切り替え型可変容量1の容量値(つまり、スイッチ切り替え型可変容量1の容量値の最低値) C_R を基に、2進数の i 桁目(及び K 桁目)のビットに1が立つ毎にその差分 C_i (及び C_K) を足し合わせたものである(ここで、 i は $K-1$ 以下の自然数)。つまり、 C_1 が 2^{K-2} 回分、 \dots 、 C_{K-1} が1回分、 C_K が1回分、足し合わせたものとなっている。なお、(式A)の左辺は、 K の値が1の場合は、 C_0 による数列の和は0になり、 $C_R + C_1$ となる。

30

【 0 0 2 8 】

(式A)の右辺は、1個の直列体 5_K に着目し、2進数の全ての桁のビットが0のときのスイッチ切り替え型可変容量1の容量値(つまり、スイッチ切り替え型可変容量1の容量値の最低値) C_R に、2進数の K 桁目のビットが1のときと0のときの直列体 5_K の容量値の差を足し合わせたものである。

【 0 0 2 9 】

下記(式1)のように A_K を定義する。

$$A_K = \sum_{i=1}^{K-1} (2^{K-i-1} \cdot \Delta C_i) + \Delta C_K \quad \dots (式1)$$

40

A_K を用いると、(式A)は下記の方程式(式B)のようになる。

$$A_K = \frac{C_K^2}{C_K + CF_K} \quad \dots (式B)$$

【 0 0 3 0 】

(式B)を解くと、容量値 C_K が下記(式2)に示すように導出される。

$$C_K = \frac{A_K + \sqrt{A_K^2 + 4 A_K \cdot CF_K}}{2} \quad \dots (式2)$$

50

【 0 0 3 1 】

そして、基準用固定容量 2 の容量値 C_0 は、以下の (式 3) に示すように、導出することができる。 による数列の和は、スイッチ素子 3_K が全てオフになったときの全ての直列体 5_K の容量値の和である。

$$C_0 = C_R - \sum_{K=1}^N \frac{C_K \cdot CF_K}{C_K + CF_K} \quad \dots \text{(式 3)}$$

【 0 0 3 2 】

なお、スイッチ素子 3_K のオフ容量の容量値 CF_K は、通常は同じ特性のスイッチ素子 3_K が用いられるということから、 K の値に係わらず一定値 CF にして算出することも可能である。

10

【 0 0 3 3 】

以上のようにして、どのような N の値でも容量値 C_K 及び容量値 C_0 が導出できる。一般的に、 N の値が小さいものの方が用いられ易いと考えられるので、以下、図 1 (b) に示すような N が 2 の場合と図 1 (c) に示すような N が 3 の場合を具体的な数字を当てて説明する。

【 0 0 3 4 】

N が 2 の場合は、(式 1) は、 $A_1 = C_1$ 、 $A_2 = C_1 + C_2$ となり、(式 2) は、

$$C_1 = \frac{\Delta C_1 + \sqrt{\Delta C_1^2 + 4\Delta C_1 \cdot CF_1}}{2} \quad \dots \text{(式 2a)}$$

20

$$C_2 = \frac{(\Delta C_1 + \Delta C_2) + \sqrt{(\Delta C_1 + \Delta C_2)^2 + 4(\Delta C_1 + \Delta C_2) \cdot CF_2}}{2}$$

となる。また、(式 3) は、

$$C_0 = C_R - \left(\frac{C_1 \cdot CF_1}{C_1 + CF_1} + \frac{C_2 \cdot CF_2}{C_2 + CF_2} \right) \quad \dots \text{(式 3a)}$$

となる。

30

【 0 0 3 5 】

ここで、もし、差分 C_K を K の値に係わらず一定値 C とし、スイッチ素子 3_1 、 3_2 の全てのオフ容量の容量値 CF_K を一定値 CF としたならば、(式 2a) は、

$$C_1 = \frac{\Delta C + \sqrt{\Delta C^2 + 4\Delta C \cdot CF}}{2} \quad \dots \text{(式 2a')}$$

$$C_2 = \frac{2\Delta C + \sqrt{4 \cdot \Delta C^2 + 8 \Delta C \cdot CF}}{2}$$

となり、(式 3a) は、

40

$$C_0 = C_R - \left(\frac{C_1 \cdot CF}{C_1 + CF} + \frac{C_2 \cdot CF}{C_2 + CF} \right) \quad \dots \text{(式 3a')}$$

となる。

【 0 0 3 6 】

N が 3 の場合は、(式 1) は、 $A_1 = C_1$ 、 $A_2 = C_1 + C_2$ 、 $A_3 = 2 C_1 + C_2 + C_3$ となり、(式 2) は、

$$C_1 = \frac{\Delta C_1 + \sqrt{\Delta C_1^2 + 4\Delta C_1 \cdot CF_1}}{2}$$

$$C_2 = \frac{(\Delta C_1 + \Delta C_2) + \sqrt{(\Delta C_1 + \Delta C_2)^2 + 4(\Delta C_1 + \Delta C_2) \cdot CF_2}}{2} \quad \dots \text{(式 2b)}$$

$$C_3 = \frac{(2\Delta C_1 + \Delta C_2 + \Delta C_3) + \sqrt{(2\Delta C_1 + \Delta C_2 + \Delta C_3)^2 + 4(2\Delta C_1 + \Delta C_2 + \Delta C_3) \cdot CF_3}}{2}$$

となる。また、(式 3) は、

10

$$C_0 = C_R - \left(\frac{C_1 \cdot CF_1}{C_1 + CF_1} + \frac{C_2 \cdot CF_2}{C_2 + CF_2} + \frac{C_3 \cdot CF_3}{C_3 + CF_3} \right) \quad \dots \text{(式 3b)}$$

となる。

【0037】

ここで、差分 C_K を K の値に係わらず一定値 C とし、スイッチ素子 3_1 、 3_2 、 3_3 の全てのオフ容量の容量値 CF_K を一定値 CF としたならば、(式 2b) は、

$$C_1 = \frac{\Delta C + \sqrt{\Delta C^2 + 4\Delta C \cdot CF}}{2}$$

20

$$C_2 = \frac{2\Delta C + \sqrt{4 \cdot \Delta C^2 + 8\Delta C \cdot CF}}{2} \quad \dots \text{(式 2b')}$$

$$C_3 = \frac{4\Delta C + \sqrt{16 \cdot \Delta C^2 + 16\Delta C \cdot CF}}{2}$$

となり、(式 3b) は、

$$C_0 = C_R - \left(\frac{C_1 \cdot CF}{C_1 + CF} + \frac{C_2 \cdot CF}{C_2 + CF} + \frac{C_3 \cdot CF}{C_3 + CF} \right) \quad \dots \text{(式 3b')}$$

30

となる。

【0038】

以上説明したように、スイッチ切り替え型可変容量 1 は、切り替えの(可変の)容量値がスイッチ素子 3_K のオフ容量の容量値 CF_K を組み入れたものにすることができるので、スイッチ素子 3_K がオフ容量を有していても、また、たとえオン抵抗を減らすようにスイッチ素子 3_K のサイズ(スイッチ素子 3_K が FET の場合は、そのゲート幅)を大きくしても、回路が複雑にならずにマイクロ波領域などの高周波領域でも所望の切り替えの(可変の)容量値を実現可能となる。また、 2^N 通りの容量値を実現するのに直列体 5_K が N 個で済むので、専有面積が大きくなって済み、また、高価な(高周波領域では特に高価な)スイッチ素子 3_K の数も多くなって済み。例えば、4 通りの容量値を実現するのに直列体 5_K が僅か 2 個(つまり、スイッチ素子 3_K と切り替え用固定容量 4_K がそれぞれ僅か 2 個)で済み、8 通りの容量値を実現するのに直列体 5_K が僅か 3 個(つまり、スイッチ素子 3_K と切り替え用固定容量 4_K がそれぞれ僅か 3 個)で済み。

40

【0039】

なお、式 3 (及び式 3a、3a'、3b、3b') の右辺がもし負の値になった場合には、基準用固定容量 2 の容量値 C_0 を下記の(式 C) に示すインダクタンス L_0 により等価的に実現することが可能である。ここで、 ω は信号の角周波数である。本願では、この場合でも、インダクタンス L_0 のインダクタをそれと等価な容量値 C_0 の基準用固定容量(明細書中では基準用固定容量 2)と表記するものとする。

$$L_0 = \frac{1}{\omega_0^2 \cdot C_0} \quad \dots \text{ (式 C)}$$

【 0 0 4 0 】

スイッチ切り替え型可変容量 1 は、上記のように、インピーダンス整合回路に用いることができる。この場合、例えば、図 2 に示す高周波用の出力回路 9 A の出力インピーダンスを整合するインピーダンス整合回路 9 B のように、スイッチ切り替え型可変容量 1 の第 1 端子 6 と第 2 端子 7 のうち一方を出力回路 9 A の出力から負荷 9 C までの間の信号線に接続し、第 1 端子 6 と第 2 端子 7 のうち他方を接地電位に接続するようにできる。なお、図 2 では、インピーダンス整合回路 9 B として、インダクタ 9 B a を挟んで 2 個のスイッチ切り替え型可変容量 1 を設けた型のを例示しており、また、図中の 9 B b_κ、9 B c_κ はそれぞれ、スイッチ切り替え型可変容量 1 の制御端子 8_κ の入力電位を制御する外部スイッチであってマニュアルスイッチや電子スイッチなどが可能である。

10

【 0 0 4 1 】

インピーダンス整合回路 9 B のようなインピーダンス整合回路は、例えば、マイクロ波加熱やマイクロ波通信などで用いることができ、また、ワイヤレス電力伝送 (WPT) などでも用いることができる。また、スイッチ切り替え型可変容量 1 は、インピーダンス整合回路以外でも、フィルタ回路や発振回路などの回路で用いることができる。

【 0 0 4 2 】

以上、本発明の実施形態に係るスイッチ切り替え型可変容量、スイッチ切り替え型可変容量の設計方法、及びインピーダンス整合回路について説明したが、本発明は、上述の実施形態に記載したものに限られることなく、特許請求の範囲に記載する事項の範囲内でのさまざまな設計変更が可能である。

20

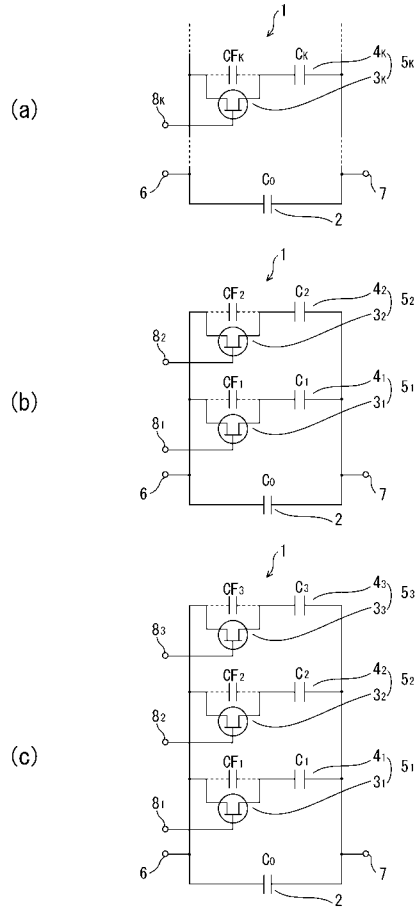
【 符号の説明 】

【 0 0 4 3 】

- 1 スイッチ切り替え型可変容量
- 2 基準用固定容量
- 3_κ スイッチ素子
- 4_κ 切り替え用固定容量
- 5_κ スイッチ素子と切り替え用固定容量の直列体
- 6 第 1 端子
- 7 第 2 端子
- 8_κ 制御端子
- 9 A 高周波用の出力回路
- 9 B インピーダンス整合回路
- 9 B a インピーダンス整合回路内のインダクタ
- 9 B b_κ、9 B c_κ 外部スイッチ
- 9 C 負荷

30

【 図 1 】



【 図 2 】

