

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-193494  
(P2019-193494A)

(43) 公開日 令和1年10月31日(2019.10.31)

(51) Int. Cl. F I テーマコード (参考)  
 HO2M 7/48 (2007.01) HO2M 7/48 R 5H770  
 HO2M 7/48 E

審査請求 未請求 請求項の数 6 O L (全 13 頁)

(21) 出願番号	特願2018-86151 (P2018-86151)	(71) 出願人	503027931 学校法人同志社 京都府京都市上京区今出川通烏丸東入玄武町601番地
(22) 出願日	平成30年4月27日 (2018.4.27)	(74) 代理人	110000475 特許業務法人みのり特許事務所
		(72) 発明者	加藤 利次 京都府京田辺市多々羅部谷1-3 同志社大学内
		(72) 発明者	井上 馨 京都府京田辺市多々羅部谷1-3 同志社大学内
		Fターム(参考)	5H770 BA11 CA05 CA06 DA01 DA22 DA30 DA41

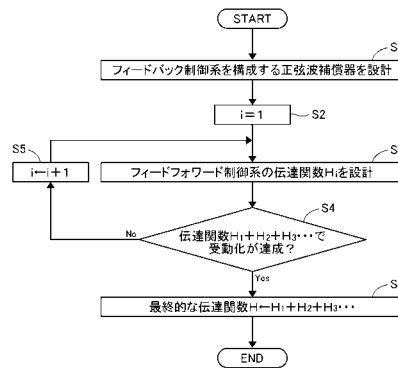
(54) 【発明の名称】 系統連系インバータシステムの制御系の設計方法

(57) 【要約】

【課題】 インバータの応答性およびシステムの安定性の両方を従来の手法よりも確実に確保することができる、系統連系インバータシステムの制御系の設計方法を提供する。

【解決手段】 本発明に係る設計方法は、フィードバック制御系を構成する正弦波補償器を設計するステップS1と、フィードフォワード制御系の伝達関数 $H_i$ （ただし、 $i$ は当ステップの実行回数）を構成する主特性部 $H_i^{\wedge}$ とこれにより伝達される信号の帯域を制限するフィルタ特性部 $F_i$ とを設計するステップS3と、S3にて設計された全伝達関数 $H_i$ の組み合わせ $H_1 + H_2 + \dots$ による制御でインバータの受動化が達成されたか否かを判定するステップS4と、S4において達成されたと判定された場合は、組み合わせ $H_1 + H_2 + \dots$ をフィードフォワード制御系の最終的な伝達関数 $H$ とし、達成されなかったと判定された場合は、S3を再度実行させるステップ(S5, S6)とを備える。

【選択図】 図7



## 【特許請求の範囲】

## 【請求項 1】

系統と該系統に対する電力供給源として動作する少なくとも 1 つのインバータとを備えた系統連系インバータシステムを制御するための、フィードバック制御系およびフィードフォワード制御系を含む制御系の設計方法であって、

前記フィードバック制御系を構成する正弦波補償器を設計する第 1 ステップと、

前記フィードフォワード制御系の伝達関数  $H_i$  (ただし、 $H_i = H^{\wedge}_i \cdot F_i$ 、 $i$  は当ステップの実行回数) を構成する 2 次以下の主特性部  $H^{\wedge}_i$  と該主特性部  $H^{\wedge}_i$  により伝達される信号の帯域を制限する 2 次以下のフィルタ特性部  $F_i$  とを前記インバータが受動的となるように設計する第 2 ステップと、

前記第 2 ステップにおいてこれまでに設計された全ての前記伝達関数  $H_i$  の組み合わせ  $H_1 + H_2 + H_3 + \dots$  によるフィードフォワード制御で前記インバータの受動化が達成されたか否かを判定する第 3 ステップと、

前記第 3 ステップにおいて前記受動化が達成されたと判定された場合は、前記伝達関数  $H_i$  の組み合わせ  $H_1 + H_2 + H_3 + \dots$  を前記フィードフォワード制御系の最終的な伝達関数  $H$  として設計を終了し、前記第 3 ステップにおいて前記受動化が達成されなかったと判定された場合は、第 2 ステップを再度実行させる第 4 ステップと、を備えたことを特徴とする設計方法。

10

## 【請求項 2】

前記第 1 ステップにおいて、前記正弦波補償器を最適制御法により設計することを特徴とする請求項 1 に記載の設計方法。

20

## 【請求項 3】

前記第 2 ステップにおいて、前記主特性部  $H^{\wedge}_i$  および前記フィルタ特性部  $F_i$  をあてはめにより設計することを特徴とする請求項 1 または請求項 2 に記載の設計方法。

## 【請求項 4】

前記フィルタ特性部  $F_i$  が、1 次のローパスフィルタ、1 次のハイパスフィルタまたは 2 次のバンドパスフィルタである

ことを特徴とする請求項 1 ~ 請求項 3 のいずれか一項に記載の設計方法。

## 【請求項 5】

前記フィルタ特性部  $F_i$  が、1 次の第 1 フィルタ特性部  $F_{i1}$  および 1 次の第 2 フィルタ特性部  $F_{i2}$  の積  $F_{i1} \cdot F_{i2}$  である

ことを特徴とする請求項 1 ~ 請求項 3 のいずれか一項に記載の設計方法。

30

## 【請求項 6】

前記第 3 ステップにおいて、前記インバータの出力アドミタンス  $Y_o$  の位相が  $-90 [^\circ] \sim +90 [^\circ]$  の範囲に収まっている場合に前記受動化が達成されたと判定することを特徴とする請求項 1 ~ 請求項 5 のいずれか一項に記載の設計方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、系統と該系統に対する電力供給源として動作する少なくとも 1 つのインバータとを備えた系統連系インバータシステムを制御するための制御系の設計方法に関する。

40

## 【背景技術】

## 【0002】

近年、太陽電池や二次電池等から出力される直流電力をインバータによって 50 / 60 [Hz] の交流電力に変換し、変換後の電力を商用送配電系統(以下、単に「系統」という)に供給する非電力事業者や個人が急増している。このため、今日の系統には、多種多様なインバータが並列に接続されている。なお、本明細書では、系統と該系統に対する電力供給源として動作する少なくとも 1 つのインバータとを備えたものを、「系統連系インバータシステム」または単に「システム」と呼ぶ。

50

## 【 0 0 0 3 】

個々のインバータに対して、エネルギー関数（例えば、リアプノフ関数）に基づいた制御等の安定性を考慮した好適な制御が適用される場合、システムの安定性は確保される。しかしながら、このような制御では、自由度の一部が安定性の確保のために使用される。このため、このような制御が適用されたインバータは、系統電力の正弦波形に対する応答性が悪いという問題があった。

## 【 0 0 0 4 】

この問題を解決するべく、本発明者らは、非特許文献 1 において、系統連系インバータシステムの制御系をフィードバック制御系とフィードフォワード制御系とで構成する手法を提案した。この手法によれば、フィードバック制御系で応答性を確保しながら、あてはめにより設計した伝達関数  $H$  を用いたフィードフォワード制御系で安定性を確保することができる。

10

## 【 先行技術文献 】

## 【 非特許文献 】

## 【 0 0 0 5 】

【 非特許文献 1 】 中島勇介，加藤利次，井上馨、「グリッド連系インバータシステムのフィードフォワード制御による安定化法の検討」、一般社団法人電気学会 半導体電力変換 / モータドライブ合同研究会、S P C - 1 7 - 0 1 4、2 0 1 7 年

## 【 発明の概要 】

## 【 発明が解決しようとする課題 】

20

## 【 0 0 0 6 】

しかしながら、上記従来手法を適用しただけでは、実使用において考慮すべき周波数帯（ $10 \sim$  数  $k$  [ Hz ]）での安定性を十分に確保できない場合があった。

## 【 0 0 0 7 】

本発明は上記事情に鑑みてなされたものであって、その課題とするところは、インバータの応答性およびシステムの安定性の両方を従来手法よりも確実に確保することができる、系統連系インバータシステムの制御系の設計方法を提供することにある。

## 【 課題を解決するための手段 】

## 【 0 0 0 8 】

上記課題を解決するために、本発明に係る設計方法は、系統と該系統に対する電力供給源として動作する少なくとも 1 つのインバータとを備えた系統連系インバータシステムを制御するための、フィードバック制御系およびフィードフォワード制御系を含む制御系の設計方法であって、[ 1 ] フィードバック制御系を構成する正弦波補償器を設計する第 1 ステップと、[ 2 ] フィードフォワード制御系の伝達関数  $H_i$ （ただし、 $H_i = H^{^i} \cdot F_i$ 、 $i$  はこのステップの実行回数）を構成する 2 次以下の主特性部  $H^{^i}$  と該主特性部  $H^{^i}$  により伝達される信号の帯域を制限する 2 次以下のフィルタ特性部  $F_i$  とをインバータが受動的となるように設計する第 2 ステップと、[ 3 ] 第 2 ステップにおいてこれまでに設計された全ての伝達関数  $H_i$  の組み合わせ  $H_1 + H_2 + H_3 + \dots$  によるフィードフォワード制御でインバータの受動化が達成されたか否かを判定する第 3 ステップと、[ 4 ] 第 3 ステップにおいて受動化が達成されたと判定された場合は、伝達関数  $H_i$  の組み合わせ  $H_1 + H_2 + H_3 + \dots$  をフィードフォワード制御系の最終的な伝達関数  $H$  として設計を終了し、第 3 ステップにおいて受動化が達成されなかったと判定された場合は、第 2 ステップを再度実行させる第 4 ステップと、を備えている。

30

40

## 【 0 0 0 9 】

上記設計方法は、第 1 ステップにおいて、正弦波補償器を最適制御法により設計する、との構成を有していてもよい。

## 【 0 0 1 0 】

また、上記設計方法は、第 2 ステップにおいて、主特性部  $H^{^i}$  およびフィルタ特性部  $F_i$  をあてはめにより設計する、との構成を有していてもよい。なお、設計されるフィルタ特性部  $F_i$  は、1 次のローパスフィルタ、1 次のハイパスフィルタおよび 2 次のバンド

50

パスフィルタのいずれかであってもよいし、1次の第1フィルタ特性部  $F_{i1}$  および1次の第2フィルタ特性部  $F_{i2}$  の積  $F_{i1} \cdot F_{i2}$  であってもよい。

【0011】

また、上記設計方法は、第3ステップにおいて、インバータの出力アドミタンス  $Y_o$  の位相が  $-90 [^\circ] \sim +90 [^\circ]$  の範囲に収まっている場合に受動化が達成されたと判定する、との構成を有していてもよい。

【発明の効果】

【0012】

本発明によれば、インバータの応答性およびシステムの安定性の両方を従来手法よりも確実に確保することができる、系統連系インバータシステムの制御系の設計方法を提供することができる。

10

【図面の簡単な説明】

【0013】

【図1】系統連系インバータシステムの概略構成図である。

【図2】図1に示す系統連系インバータシステムに備えられたインバータの一例を示す回路図である。

【図3】図1に示す系統連系インバータシステムの等価回路図である。

【図4】図1に示す系統連系インバータシステムの別の等価回路図である。

【図5】図1に示す系統連系インバータシステムのさらに別の等価回路図である。

【図6】本発明に係る設計方法によって設計された制御系のブロック図である。

20

【図7】本発明に係る設計方法のフロー図である。

【図8】インバータの出力アドミタンス  $Y_o$  を  $Y_{fb}$  とした場合の、出力アドミタンス  $Y_o$  の振幅特性および位相特性を示すグラフである。

【図9】インバータの出力アドミタンス  $Y_o$  を  $Y_{fb} + Y_{ff1}$  とした場合の、出力アドミタンス  $Y_o$  の振幅特性および位相特性を示すグラフである。

【図10】インバータの出力アドミタンス  $Y_o$  を  $Y_{fb} + Y_{ff1} + Y_{ff2}$  とした場合の、出力アドミタンス  $Y_o$  の振幅特性および位相特性を示すグラフである。

【図11】インバータの出力アドミタンス  $Y_o$  を  $Y_{fb} + Y_{ff1} + Y_{ff2}$  とした場合の、連係点電圧およびインバータ出力電流を示すグラフである。

【発明を実施するための形態】

30

【0014】

以下、添付図面を参照しつつ、本発明に係る系統連系インバータシステムの制御系の設計方法について説明する。

【0015】

(系統連系インバータシステムの構成および安定性)

図1に、本発明に係る設計方法によって設計された制御系によって制御される系統連系インバータシステム1を示す。同図に示すように、系統連系インバータシステム1は、系統インダクタ3を有する系統2と該系統2に対して並列に接続されたN台(ただし、Nは1以上の整数)のインバータ(第1インバータ  $INV_1$ , 第2インバータ  $INV_2$ , ..., 第Nインバータ  $INV_N$ )とを備えている。各インバータ  $INV_1$ ,  $INV_2$ , ...,  $INV_N$  は、系統2に対する電力供給源として動作する。

40

【0016】

系統2の一端を基準としたときの他端の電位は  $V_s$  であり、系統連系点4の一方を基準としたときの他方の電位は  $V_{gc}$  である。また、系統インダクタ3のインダクタンスは  $L_s$  である。

【0017】

図2に示すように、第1インバータ  $INV_1$  は、直流電源5と、単相ブリッジ6を構成する4つのスイッチ素子  $SW_1$ ,  $SW_2$ ,  $SW_3$ ,  $SW_4$  と、単相ブリッジ6の出力側に設けられたLC形フィルタ7と、系統連系点4に接続される出力端子11, 11とを備えている。フィルタ7は、出力電流(後述する電流  $I_{L2}$ )の高調波を抑制するための

50

もので、第1インダクタ8と、第2インダクタ9と、キャパシタ10とを含んでいる。また、スイッチ素子 $SW_1$ 、 $SW_2$ 、 $SW_3$ 、 $SW_4$ は、不図示の制御部によってオン/オフが制御されるよう構成されている。

【0018】

直流電源5が出力する電圧を $E$ とすると、単相ブリッジ6の出力電圧は $uE$ （ただし、指令値 $u$ は、 $-1 \leq u \leq 1$ ）となる。第1インダクタ8を流れる電流は $I_{L1}$ 、第2インダクタ9を流れる電流は $I_{L2}$ 、キャパシタ10に発生する電圧は $v_c$ である。また、第1インダクタ8のインダクタンスは $L_1$ 、第2インダクタ9のインダクタンスは $L_2$ 、キャパシタ10のキャパシタンスは $C$ である。電流 $I_{L2}$ は、第1インバータ $INV_1$ の出力電流となる。

10

【0019】

他のインバータ $INV_2$ 、 $\dots$ 、第 $N$ インバータ $INV_N$ も第1インバータ $INV_1$ と同様の構成を有している。しかしながら、これは単なる一例であって、インバータ $INV_1$ 、 $INV_2$ 、 $\dots$ 、 $INV_N$ の構成は、同一であってもよいし、異なってもよい。

【0020】

系統連系インバータシステム1は、図3に示す等価回路で表すことができる。つまり、各インバータ $INV_1$ 、 $INV_2$ 、 $\dots$ 、 $INV_N$ は、電流源 $I_j$ （ただし、 $j = 1, 2, \dots, N$ ）と出力アドミタンス $Y_j$ （ただし、 $j = 1, 2, \dots, N$ ）のノードの回路で表すことができる。また、系統側は、系統インピーダンス $Z_s$ （ただし、 $Z_s = j\omega L_s$ ）と電圧源 $V_s$ のテブナンの回路で表すことができる。

20

【0021】

図3に示す等価回路は、図4に示す等価回路に書き換えることもできる。ただし、 $Y_o$ は、全インバータ $INV_1$ 、 $INV_2$ 、 $\dots$ 、 $INV_N$ の出力アドミタンス $Y_1$ 、 $Y_2$ 、 $\dots$ 、 $Y_N$ の和である。また、 $I_o$ は、全インバータ $INV_1$ 、 $INV_2$ 、 $\dots$ 、 $INV_N$ の電流 $I_1$ 、 $I_2$ 、 $\dots$ 、 $I_N$ が出力する電流の和である。

【0022】

ここで、図4に示す等価回路では、周波数領域において次式が成立する。

【数1】

$$V_s(s) = \frac{V_{gc}(s) + Z_s(s)I_o(s)}{1 + Z_s(s)Y_o(s)} \quad \dots (1)$$

30

式(1)の右辺の分母にナイキストの安定判別法を適用することにより、「出力アドミタンス $Y_o$ の位相が $-90 [^\circ] \sim +90 [^\circ]$ の範囲内に収まっていれば、系統連系インバータシステム1は安定である」との条件を導き出すことができる。なお、系統連系インバータシステム1が安定であることと、系統2に接続されたインバータ $INV_1$ 、 $INV_2$ 、 $\dots$ 、 $INV_N$ が全体として受動的であることとは等価である。

【0023】

(系統連系インバータシステムの状態方程式)

40

図1および図2に示す系統連系インバータシステム1の連続系における状態方程式は、状態変数を $x$ とすると、以下の通りとなる。

【数2】

$$\left. \begin{aligned} \dot{x}(t) &= A_c x(t) + b_c u(t) + h_c v_s(t) \\ y(t) &= c_c x(t) \end{aligned} \right\} \quad \dots (2)$$

ただし、連続系システム行列 $A_c$ 、連続系入力ベクトル $b_c$ 、連続系出力ベクトル $c_c$ および連続系外乱ベクトル $h_c$ は、式(3)の通りである。

【数 3】

$$A_c = \begin{bmatrix} 0 & -1/L_1 & 0 \\ 1/C & 0 & -1/C \\ 0 & 1/L_2 & 0 \end{bmatrix}, \quad b_c = \begin{bmatrix} E/L_1 \\ 0 \\ 0 \end{bmatrix}, \quad c_c = [0 \ 0 \ 1], \quad h_c = \begin{bmatrix} 0 \\ 0 \\ -1/L_2 \end{bmatrix} \quad \dots (3)$$

【0024】

これをサンプリング周期  $T_s$  [s] で離散化すると、式(4)が得られる。

10

【数 4】

$$\left. \begin{array}{l} x[i+1] = Ax[i] + bu[i] + hv_s[i] \\ y[i] = cx[i] \end{array} \right\} \quad \dots (4)$$

ただし、離散系システム行列  $A$ 、離散系入力ベクトル  $b$ 、離散系出力ベクトル  $c$  および離散系外乱ベクトル  $h$  は、式(5)の通りである。

【数 5】

$$A = e^{A_c T_s}, \quad b = \int_0^{T_s} e^{A_c \tau} d\tau b_c, \quad c = c_c, \quad h = \int_0^{T_s} e^{A_c \tau} d\tau h_c \quad \dots (5) \quad 20$$

【0025】

(系統連系インバータシステムの制御系の設計方法)

本発明に係る設計方法は、全体として受動的となるようにインバータ  $INV_1, INV_2, \dots, INV_N$  を制御する制御系を設計する方法である。本発明に係る設計方法によって設計された制御系は、応答性を確保するためのフィードバック制御系による出力アドミタンス  $Y_{fb}$  と、受動性(すなわち、系統連系インバータシステム1の安定性)を確保するためのフィードフォワード制御系による出力アドミタンス  $Y_{ff}$  との和によって出力アドミタンス  $Y_o$  が表されるように、インバータ  $INV_1, INV_2, \dots, INV_N$  を制御する。したがって、本発明を適用する場合、系統連系インバータシステム1の等価回路は、図5に示す通りとなる。この等価回路では、次式が成立する。

30

【数 6】

$$Y_o = Y_{fb} + Y_{ff} \quad \dots (6)$$

【0026】

また、本発明に係る設計方法によって設計された制御系は、特許文献1に記載の従来の手法とは異なり、出力アドミタンス  $Y_{ff}$  が複数の出力アドミタンス  $Y_{ff1}, Y_{ff2}, \dots, Y_{ffM}$  (ただし、 $M$  は2以上の整数) の和によって表されるように、インバータ  $INV_1, INV_2, \dots, INV_N$  を制御する。したがって、式(6)は、式(7)のように書き換えることができる。

40

【数 7】

$$Y_o = Y_{fb} + (Y_{ff1} + Y_{ff2} + \dots + Y_{ffM}) \quad \dots (7)$$

【0027】

図6に、本発明に係る設計方法によって設計された制御系を示す。同図に示すように、この制御系は、主回路部およびデジタル回路部で構成されている。本発明に係る設計方法は、この制御系のうち、特に、フィードバック制御系を構成する正弦波補償器の伝達関数  $G$  および状態フィードバック係数ベクトル  $f$  と、フィードフォワード制御系の伝達関数  $H$  とを設計する。なお、図中の  $i_r$  は、正弦波基準波形である。また、正弦波補償器の伝達関数  $G$  は、次式で表される。ただし、式(8)中の  $k_1, k_2$  は、制御ゲインである。

50

【数 8】

$$G = \frac{k_2 z + k_1}{z^2 - 2 \cos(\omega_0 T) z + 1} \quad \dots (8)$$

【0028】

図 6 に示した制御系では、周波数領域において以下の状態方程式が成立する。

【数 9】

$$\left. \begin{aligned} sX(s) &= A_c X(s) + b_c U(s) + h_c V_s(s) \\ U(s) &= -f S_m X(s) + G(i_r - c S_m X(s)) + H S_m V_s(s) \end{aligned} \right\} \quad \dots (9) \quad 10$$

これを整理すると、式 (10) が得られる。

【数 10】

$$(sI - A_c + b_c f S_m + b_c G c S_m)^{-1} X(s) = h_c V_s(s) + b_c H S_m V_s(s) + b_c G i_r \quad \dots (10)$$

したがって、インバータ  $INV_1, INV_2, \dots, INV_N$  の出力アドミタンス  $Y_o, Y_{fb}$  および  $Y_{ff}$  は、以下の通りとなる。

【数 11】

$$\begin{aligned} Y_o &= -\frac{I_{L2}}{V_s} \\ &= -c(sI - A_c + b_c f S_m + b_c G c S_m)^{-1} h_c - c(sI - A_c + b_c f S_m + b_c G c S_m)^{-1} b_c H S_m \end{aligned} \quad \dots (11) \quad 20$$

【数 12】

$$\left. \begin{aligned} Y_{fb} &= c(sI - A_c + b_c f S_m + b_c G c S_m)^{-1} h_c \\ Y_{ff} &= c(sI - A_c + b_c f S_m + b_c G c S_m)^{-1} b_c H S_m \end{aligned} \right\} \quad \dots (12) \quad 30$$

【0029】

上記の通り、本発明に係る設計方法によって設計された制御系は、フィードフォワード制御系による出力アドミタンス  $Y_{ff}$  が複数の出力アドミタンス  $Y_{ff1}, Y_{ff2}, \dots, Y_{ffM}$  の和によって表されるように、インバータ  $INV_1, INV_2, \dots, INV_N$  を制御する。このため、式 (12) 中の伝達関数  $H$  は、式 (13) のように書き換えることができる。

【数 13】

$$H = H_1 + H_2 + \dots + H_M \quad \dots (13) \quad 40$$

【0030】

本発明に係る設計方法は、式 (13) 中の伝達関数  $H_1$  を 2 次以下の主特性部  $H^{\wedge}_1$  と該主特性部  $H^{\wedge}_1$  により伝達される信号の帯域を制限する 2 次以下のフィルタ特性部  $F_1$  との積により構成する。他の伝達関数  $H_2, H_3, \dots, H_M$  についても同様である。したがって、本発明に係る設計方法によって設計された制御系では、次式が成立する。ただし、 $i = 1, 2, \dots, M$  である。

【数 14】

$$H_i[z] = \widehat{H}_i[z] F_i[z] \quad \dots (14) \quad 50$$

## 【 0 0 3 1 】

ここで、主特性部  $H^{\wedge}_i$  は、例えば、次式のような形式を有している。ただし、 $a_0$  ,  $a_1$  ,  $a_2$  ,  $b_1$  ,  $b_2$  は、あてはめにより決定される係数である。

## 【 数 1 5 】

$$\hat{H}_i[z] = \frac{a_0 + a_1 z^{-1} + a_2 z^{-2}}{1 + b_1 z^{-1} + b_2 z^{-2}} \quad \dots (15)$$

## 【 0 0 3 2 】

また、フィルタ特性部  $F_i$  は、例えば、次式のような形式を有した1次のローパスフィルタまたは1次のハイパスフィルタである。ただし、 $c_0$  ,  $c_1$  ,  $d_1$  は、あてはめにより決定される係数である。

## 【 数 1 6 】

$$F_i[z] = \frac{c_0 + c_1 z^{-1}}{1 + d_1 z^{-1}} \quad \dots (16)$$

フィルタ特性部  $F_i$  は、1次のローパスフィルタ  $F_{iL}$  と1次のハイパスフィルタ  $F_{iH}$  との積で表される2次のバンドパスフィルタ  $F_{iL} \cdot F_{iH}$  であってもよい。

## 【 0 0 3 3 】

図7に、本発明に係る設計方法のフロー図を示す。同図に示すように、本発明に係る設計方法は、第1ステップS1～第6ステップS6で構成されている。

## 【 0 0 3 4 】

第1ステップS1では、フィードバック制御系を構成する正弦波補償器を最適制御法等の既知の手法により設計する。より詳しくは、第1ステップS1では、状態フィードバック係数ベクトル  $f$  および式(8)中の制御ゲイン  $k_1$  ,  $k_2$  を決定する。

## 【 0 0 3 5 】

第2ステップS2では、変数  $i$  を初期値である1に設定する。

## 【 0 0 3 6 】

第3ステップS3では、フィードフォワード制御系の伝達関数  $H_1$  を設計する。より詳しくは、第3ステップS3では、インバータ  $INV_1$  ,  $INV_2$  ,  $\dots$  ,  $INV_N$  が全体として受動的となるように、主特性部  $H^{\wedge}_1$  に含まれる係数  $a_0$  ,  $a_1$  ,  $a_2$  ,  $b_1$  ,  $b_2$  をあてはめにより決定するとともに、主特性部  $H^{\wedge}_1$  によって伝達される信号の帯域を部分的に制限するフィルタ特性部  $F_1$  に含まれる係数  $c_0$  ,  $c_1$  ,  $d_1$  をあてはめにより決定する。例えば、主特性部  $H^{\wedge}_1$  によって伝達される信号の高域部分に受動化を妨げる要素がある場合は、フィルタ特性部  $F_1$  がローパスフィルタとなるように係数  $c_0$  ,  $c_1$  ,  $d_1$  を決定し、主特性部  $H^{\wedge}_1$  によって伝達される信号の低域部分に受動化を妨げる要素がある場合は、フィルタ特性部  $F_1$  がハイパスフィルタとなるように係数  $c_0$  ,  $c_1$  ,  $d_1$  を決定する。また、主特性部  $H^{\wedge}_1$  によって伝達される信号の高域部分および低域部分に受動化を妨げる要素がある場合は、フィルタ特性部  $F_1 = F_{1L} \cdot F_{1H}$  がバンドパスフィルタとなるように  $F_{1L}$  および  $F_{1H}$  の係数  $c_0$  ,  $c_1$  ,  $d_1$  を決定する。

## 【 0 0 3 7 】

第4ステップS4では、前述の安定性確認手法により、伝達関数  $H_1 (= H^{\wedge}_1 \cdot F_1)$  によるフィードフォワード制御で受動化が達成されたか否かを判定する。ここで、2次以下の比較的シンプルな主特性部  $H^{\wedge}_1$  およびフィルタ特性部  $F_1$  の組み合わせでは、係数をどのように選択してもインバータ  $INV_1$  ,  $INV_2$  ,  $\dots$  ,  $INV_N$  の十分な受動化が達成できない場合があり得る。このような場合、本発明に係る設計方法では、変数  $i$  に1を加算し、フィードフォワード制御系の伝達関数  $H_2$  を設計する(第5ステップS5および第3ステップS3参照)。一方、受動化が達成できた場合は、伝達関数  $H_1$  を最終的な伝達関数  $H$  として、設計を終了する(第6ステップS6参照)。

10

20

30

40

50



## 【 0 0 3 8 】

なお、第3ステップS3で設計する主特性部 $H^{\wedge}_1$ およびフィルタ特性部 $F_1$ を3次以上の高次なものとすれば、第4ステップS4で受動化が達成できていないとの判定がなされることをある程度防ぐことができる。しかしながら、3次以上の主特性部 $H^{\wedge}_1$ およびフィルタ特性部 $F_1$ を使用することは、第3ステップS3における計算が非常に複雑化するので、現実的ではない。

## 【 0 0 3 9 】

2回目に実行される第4ステップS4では、伝達関数 $H_1 + H_2$ によるフィードフォワード制御で受動化が達成されたか否かを判定する。また、3回目に実行される第4ステップS4では、伝達関数 $H_1 + H_2 + H_3$ によるフィードフォワード制御で受動化が達成されたか否かを判定する。このように、第4ステップS4では、これまでに設計された全ての伝達関数 $H_i$ の組み合わせ $H_1 + H_2 + H_3 + \dots$ によるフィードフォワード制御で受動化が達成されたか否かを判定する。

10

## 【 0 0 4 0 】

第3ステップS3、第4ステップS4および第5ステップS5は、第4ステップS4において受動化が達成されたとの判定がなされるまで繰り返し実行される。

## 【 0 0 4 1 】

(具体的な設計例)

続いて、本発明に係る設計方法による具体的な設計例について説明する。なお、本例では、系統2に1台のインバータ(第1インバータ $INV_1$ )が接続されているものとする。また、本例では、第1インバータ $INV_1$ 等の回路パラメータを表1の通りとする。

20

## 【表1】

回路パラメータ	値
直流電源5の出力電圧E	200[V]
連系点電圧 $V_{gc}$ の振幅	141[V]
連系点電圧 $V_{gc}$ の周波数	50[Hz]
第1インダクタ8のインダクタンス $L_1$	0.76[mH]
第2インダクタ9のインダクタンス $L_2$	0.76[mH]
キャパシタ10のキャパシタンスC	9.3[ $\mu$ F]
単相ブリッジ6のスイッチング周波数	10[kHz]
サンプリング周波数	10[kHz]
系統インダクタンス $L_S$	5[mH]

30

## 【 0 0 4 2 】

最初に、図7に示したフローにしたがい、最適制御法により状態フィードバック係数ベクトル $f$ および制御ゲイン $k_1, k_2$ を決定する(第1ステップS1)。その結果を表2に示す。

40

## 【表2】

	値
状態フィードバック係数ベクトル $f$	[0.0402, -0.000407, 0.0248]
制御ゲイン $k_1, k_2$	-0.0185, 0.0216

## 【 0 0 4 3 】

図8に、出力アドミタンス $Y_o = Y_{fb}$ とした場合(すなわち、 $Y_{fb}$ に $Y_{ff}$ を加算しない場合)の、出力アドミタンス $Y_o$ の振幅特性および位相特性を示す。同図に示すように、出力アドミタンス $Y_o (= Y_{fb})$ の位相は、50[Hz]近傍において急激に変

50

化して90 [°] を超える。このことは、第1インバータINV<sub>1</sub> が受動的ではないことを示している。つまり、このことは、系統インピーダンスZ<sub>s</sub> によっては系統連系インバータシステム1が安定ではない場合があることを示している。

【0044】

そこで、これを修正するべく、式(17)のような特性を有する出力アドミタンスY<sub>ff1</sub> に対応する伝達特性H<sub>1</sub> (= H<sup>^</sup><sub>1</sub> · F<sub>1</sub>) を設計する(第3ステップS3)。ただし、式(17)中のR<sub>d</sub>、L<sub>d</sub> およびC<sub>d</sub> の値は、問題となっている帯域において出力アドミタンスY<sub>ff1</sub> の影響がもっとも大きくなるように設定した(表3参照)。

【数17】

$$Y_{ff1} = \frac{1}{R_d + sL_d + \frac{1}{sC_d}} \dots (17)$$

10

【表3】

	値
フィードフォワードダンピング抵抗R <sub>d</sub>	10[Ω]
フィードフォワードインダクタL <sub>d</sub>	1[mH]
フィードフォワードキャパシタC <sub>d</sub>	158[μF]

20

【0045】

あてはめにより決定した主特性部H<sup>^</sup><sub>1</sub> およびフィルタ特性部F<sub>1</sub> (ローパスフィルタ) の係数は表4および表5に示す通りである。

【表4】

主特性部H <sup>^</sup> <sub>1</sub> の係数	値
a <sub>0</sub> , a <sub>1</sub> , a <sub>2</sub>	0.005812, -0.01005, 0.004562
b <sub>1</sub> , b <sub>2</sub>	-1.9393, 0.9408

30

【表5】

フィルタ特性部F <sub>1</sub> の係数	値
C <sub>0</sub> , C <sub>1</sub>	0.2457, 0.2457
d <sub>1</sub>	-0.5086

【0046】

図9に、出力アドミタンスY<sub>o</sub> = Y<sub>fb</sub> + Y<sub>ff1</sub> とした場合の、出力アドミタンスY<sub>o</sub> の振幅特性および位相特性を示す。これらは、出力アドミタンスY<sub>ff1</sub> を追加することにより大幅に改善されたものの、依然として受動化が達成できていない帯域(50 ~ 60 [Hz]) が存在していることを示している(第4ステップS4の判定の結果が“No”)。

40

【0047】

そこで、この帯域における受動化を達成するべく、出力アドミタンスY<sub>ff2</sub> に対応する伝達特性H<sub>2</sub> (= H<sup>^</sup><sub>2</sub> · F<sub>2L</sub> · F<sub>2H</sub>) を設計する(2回目の第3ステップS3)。表6、表7および表8に、あてはめにより決定した主特性部H<sup>^</sup><sub>2</sub>、フィルタ特性部F<sub>2L</sub> (ローパスフィルタ) およびフィルタ特性部F<sub>2H</sub> (ハイパスフィルタ) の係数を示す。

【表 6】

主特性部 $H_2$ の係数	値
$a_0, a_1$	0, 0.005
$b_1$	-1

【表 7】

フィルタ特性部 $F_{2L}$ の係数	値
$C_0, C_1$	0.01, 0.01
$d_1$	-0.98

10

【表 8】

フィルタ特性部 $F_{2H}$ の係数	値
$C_0, C_1$	0.99, -0.99
$d_1$	-0.98

## 【0048】

図10に、出力アドミタンス $Y_o = Y_{fb} + Y_{ff1} + Y_{ff2}$ とした場合の、出力アドミタンス $Y_o$ の振幅特性および位相特性を示す。これらは、出力アドミタンス $Y_{ff2}$ をさらに追加することにより、全ての帯域において受動化が達成できたことを示している（第4ステップS4の判定の結果が“Yes”）。

20

## 【0049】

最後に、図6に示す制御系における伝達関数 $H$ を $H_1 + H_2 + H_3$ とする（第6ステップS6）。

## 【0050】

図11に示すように、このようにして設計された制御系によって制御された第1インバータ $INV_1$ は、応答性に関しても良好な特性を示す。

## 【0051】

以上、本発明に係る系統連系インバータシステムの制御系の設計方法について説明してきたが、本発明は上記の構成に限定されるものではなく、種々の変形が含まれることはいうまでもない。

30

## 【符号の説明】

## 【0052】

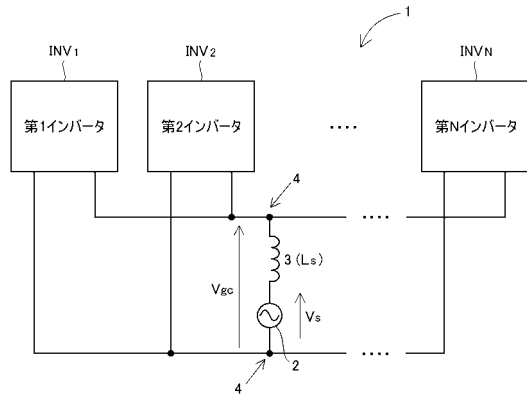
- 1 系統連系インバータシステム
- 2 系統
- 3 系統インダクタ
- 4 系統連系点
- 5 直流電源
- 6 単相ブリッジ
- 7 フィルタ
- 8 第1インダクタ
- 9 第2インダクタ
- 10 キャパシタ
- 11 出力端子

$INV_1, INV_2, \dots, INV_N$  インバータ

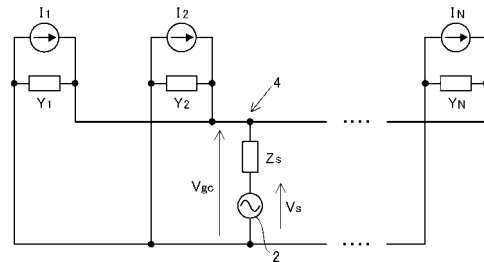
$SW_1, SW_2, SW_3, SW_4$  スイッチ

40

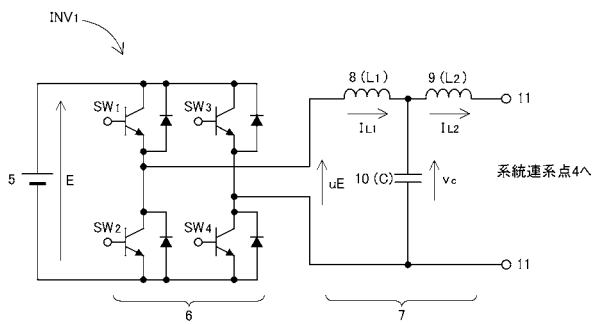
【図1】



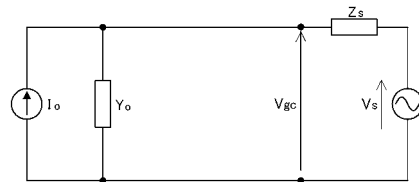
【図3】



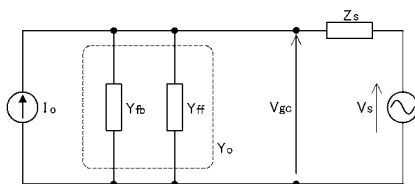
【図2】



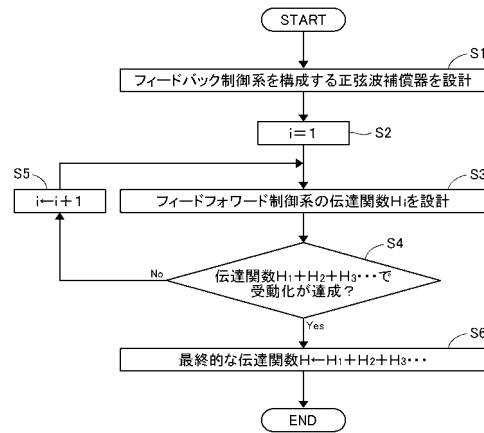
【図4】



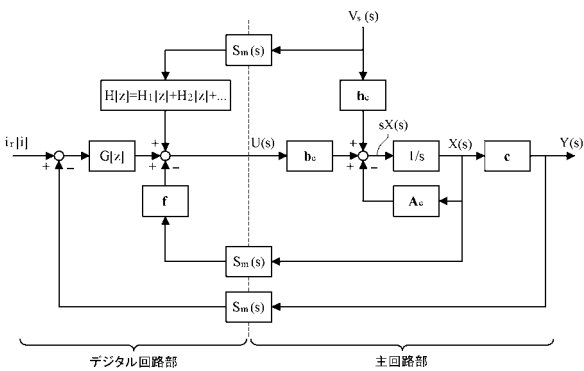
【図5】



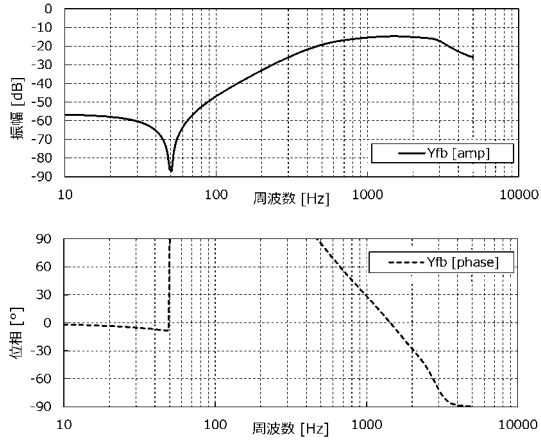
【図7】



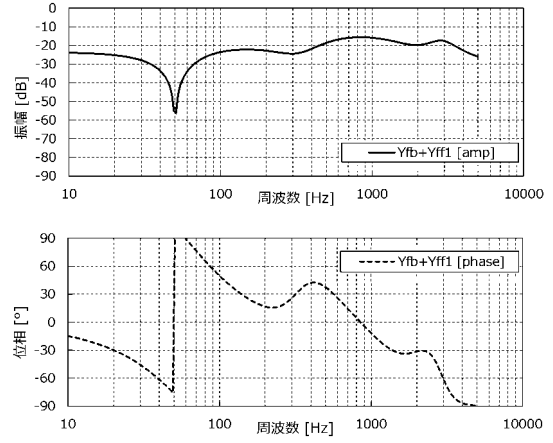
【図6】



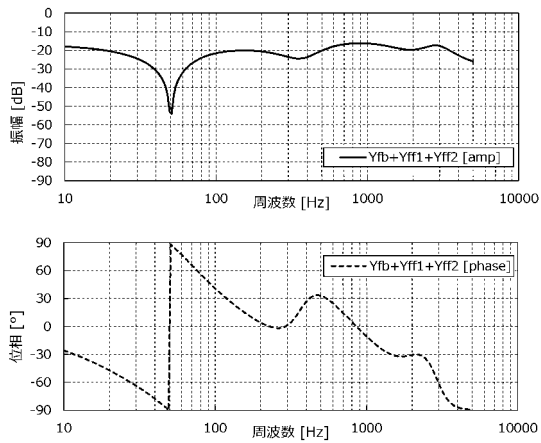
【 図 8 】



【 図 9 】



【 図 10 】



【 図 11 】

