

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2021-13007  
(P2021-13007A)

(43) 公開日 令和3年2月4日(2021.2.4)

(51) Int.Cl.			F I			テーマコード (参考)		
HO 1 L	21/02	(2006.01)	HO 1 L	21/02	B	5 F 1 5 2		
HO 1 L	21/329	(2006.01)	HO 1 L	29/91	A			
HO 1 L	29/868	(2006.01)	HO 1 L	29/91	F			
HO 1 L	29/861	(2006.01)	HO 1 L	21/20				
HO 1 L	21/20	(2006.01)	HO 1 L	29/91	H			

審査請求 未請求 請求項の数 12 O L (全 19 頁)

(21) 出願番号 特願2020-14220 (P2020-14220)  
 (22) 出願日 令和2年1月30日(2020.1.30)  
 (31) 優先権主張番号 特願2019-125039 (P2019-125039)  
 (32) 優先日 令和1年7月4日(2019.7.4)  
 (33) 優先権主張国・地域又は機関 日本国(JP)

(71) 出願人 519135633  
 公立大学法人大阪  
 大阪府大阪市阿倍野区旭町一丁目2番7-601号  
 (74) 代理人 100124039  
 弁理士 立花 顕治  
 (74) 代理人 100179213  
 弁理士 山下 未知子  
 (74) 代理人 100170542  
 弁理士 榊田 剛  
 (72) 発明者 梁 剣波  
 大阪府大阪市住吉区杉本3丁目3番138号 公立大学法人大阪 大阪市立大学内

最終頁に続く

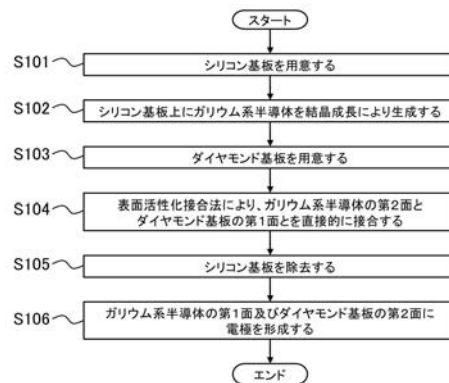
(54) 【発明の名称】 半導体デバイスの製造方法及び半導体デバイス

(57) 【要約】

【課題】簡易な構成により放熱性能を向上させた半導体デバイス及びその製造方法を提供する。

【解決手段】本発明の一側面に係る半導体デバイスの製造方法は、互いに対向する第1面及び第2面を有するガリウム系半導体を用意するステップと、互いに対向する第1面及び第2面を有するダイヤモンド基板を用意するステップと、前記ガリウム系半導体の第2面及び前記ダイヤモンド基板の第1面を表面活性化接合法により接合するステップと、を備える。

【選択図】図2



## 【特許請求の範囲】

## 【請求項 1】

互いに対向する第 1 面及び第 2 面を有するガリウム系半導体を用意するステップと、  
互いに対向する第 1 面及び第 2 面を有するダイヤモンド基板を用意するステップと、  
前記ガリウム系半導体の第 2 面及び前記ダイヤモンド基板の第 1 面を表面活性化接合法  
により接合するステップと、  
を備える、  
半導体デバイスの製造方法。

## 【請求項 2】

前記ガリウム系半導体の第 1 面及び前記ダイヤモンド基板の第 2 面それぞれに電極を形  
成するステップを更に備え、

前記ガリウム系半導体は、n 型にドーピングされており、

前記ダイヤモンド基板は、p 型にドーピングされている、

請求項 1 に記載の半導体デバイスの製造方法。

## 【請求項 3】

表面活性化接合法により、前記ダイヤモンド基板の第 2 面にヒートシンクを接合するス  
テップを更に備える、

請求項 1 に記載の半導体デバイスの製造方法。

## 【請求項 4】

前記ヒートシンクは、アルミニウム又は銅により形成されている、

請求項 3 に記載の半導体デバイスの製造方法。

## 【請求項 5】

前記ガリウム系半導体は、窒化アルミニウムガリウム、窒化ガリウム、又は酸化ガリウ  
ムにより構成される、

請求項 1 から 4 のいずれか 1 項に記載の半導体デバイスの製造方法。

## 【請求項 6】

前記ガリウム系半導体を用意するステップは、

シリコン、サファイア、炭化ケイ素、又は窒化ガリウムにより構成された基板を用意  
するステップ、及び

用意された前記基板上に前記ガリウム系半導体を結晶成長により生成するステップ、  
を備え、

前記半導体デバイスの製造方法は、前記ガリウム系半導体の第 2 面及び前記ダイアモン  
ド基板の第 1 面を接合した後に、前記基板を除去するステップを更に備える、

請求項 1 から 5 のいずれか 1 項に記載の半導体デバイスの製造方法。

## 【請求項 7】

前記ダイヤモンド基板は、単結晶ダイヤモンドにより形成されている、

請求項 1 から 6 のいずれか 1 項に記載の半導体デバイスの製造方法。

## 【請求項 8】

互いに対向する第 1 面及び第 2 面を有するダイヤモンド基板と、

互いに対向する第 1 面及び第 2 面を有するガリウム系半導体であって、当該ガリウム系  
半導体の第 2 面が前記ダイヤモンド基板の第 1 面に直接的に接合した、ガリウム系半導体  
と、

を備える、

半導体デバイス。

## 【請求項 9】

前記ガリウム系半導体の第 1 面上に形成された第 1 電極と、

前記ダイヤモンド基板の第 2 面上に形成された第 2 電極と、

を更に備え、

前記ガリウム系半導体は、n 型にドーピングされており、

前記ダイヤモンド基板は、p 型にドーピングされている、

10

20

30

40

50

請求項 8 に記載の半導体デバイス。

【請求項 10】

前記ダイヤモンド基板の第 2 面に直接的に接合したヒートシンクを更に備える、  
請求項 8 に記載の半導体デバイス。

【請求項 11】

前記ガリウム系半導体は、窒化アルミニウムガリウム、窒化ガリウム、又は酸化ガリウムにより構成される、

請求項 8 から 10 のいずれか 1 項に記載の半導体デバイス。

【請求項 12】

前記ダイヤモンド基板は、単結晶ダイヤモンドにより形成されている、

請求項 8 から 11 のいずれか 1 項に記載の半導体デバイス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体デバイスの製造方法及び半導体デバイスに関する。

【背景技術】

【0002】

一般的に、室温で高い電子濃度を有する n 型ダイヤモンド半導体と、高い正孔濃度を有する窒化物半導体 (InGaN、GaN、AlN 等) 又は酸化ガリウム半導体 ( $Ga_2O_3$ ) との接合が困難であることは知られている。つまり、ダイヤモンドの結晶構造と窒化物半導体、又は酸化ガリウム半導体との結晶構造は互いに異なっているため、p 型ダイヤモンド半導体/n 型窒化物半導体、又は p 型ダイヤモンド半導体/n 型酸化ガリウム半導体のヘテロ接合が結晶成長によって作製することが非常に困難である。

【0003】

非特許文献 1 には、窒化アルミニウム (AlN) により構成された窒化物半導体 (0001) 面の原子配列と類似するダイヤモンド (111) 面を利用し、ダイヤモンド上に単結晶窒化アルミニウムを結晶成長させることが提案されている。これにより、n 型窒化アルミニウムと p 型ダイヤモンドとのヘテロ接合を形成することができる。また、非特許文献 2 には、ダイヤモンド上に生成された窒化アルミニウム層をバッファ層とし、この窒化アルミニウム層上に、窒化アルミニウムガリウム (AlGaN) 又は窒化ガリウム (GaN) を備えるパワーデバイスを作製することが提案されている。

【先行技術文献】

【非特許文献】

【0004】

【非特許文献 1】Kazuyuki Hirama, Yoshitaka Taniyasu, Makoto Kasu, "Electroluminescence and capacitance-voltage characteristics of single-crystal n-type AlN (0001)/p-type diamond (111) heterojunction diodes", Appl. Phys. Lett. 98, 011908 (2011)

【非特許文献 2】Kazuyuki Hirama, Yoshitaka Taniyasu, Makoto Kasu, "AlGaN/GaN high-electron mobility transistors with low thermal resistance grown on single-crystal diamond (111) substrates by metalorganic vapor-phase epitaxy", Appl. Phys. Lett. 98, 162112 (2011)

【発明の概要】

【発明が解決しようとする課題】

【0005】

本件発明者らは、上記のような半導体デバイスには、次のような問題点があることを見出した。結晶成長によりダイヤモンド上に直接 InGaN、GaN、 $Ga_2O_3$  半導体層を成膜することは困難である。そこで、窒化アルミニウム層をバッファ層として用いて、窒化物半導体を備えるパワーデバイスをダイヤモンド上に形成することが考えられる。しかしながら、この場合、ダイヤモンド等に比べて窒化アルミニウム層の熱伝導率が低いため

10

20

30

40

50

、パワーデバイスの放熱特性が、この窒化アルミニウム層により制限されてしまう。

【0006】

本発明は、一側面では、このような実情を鑑みてなされたものであり、その目的は、簡易な構成により放熱性能を向上させた半導体デバイス及びその製造方法を提供することである。

【課題を解決するための手段】

【0007】

本発明は、上述した課題を解決するために、以下の構成を採用する。

【0008】

すなわち、本発明の一側面に係る半導体デバイスの製造方法は、互いに対向する第1面及び第2面を有するガリウム系半導体を用意するステップと、互いに対向する第1面及び第2面を有するダイヤモンド基板を用意するステップと、前記ガリウム系半導体の第2面及び前記ダイヤモンド基板の第1面を表面活性化接合法により接合するステップと、を備える。

10

【0009】

当該製造方法では、表面活性化接合法によって、ガリウム系半導体の第2面とダイヤモンド基板の第1面とが直接的に接合される。ガリウム系半導体及びダイヤモンド基板は半導体素子を構成してもよい。或いは、ガリウム系半導体の第1面側には半導体素子が形成されてよい。したがって、当該構成によれば、窒化アルミニウム層等の熱障壁になり得る中間層を設けることなく、ガリウム系半導体とダイヤモンド基板とを接合することができる。そのため、簡易な構成により放熱性能を向上させた半導体デバイスを得ることができる。

20

【0010】

なお、ガリウム系半導体は、ガリウムを含む半導体である。例えば、ガリウム系半導体は、窒化アルミニウムガリウム ( $AlGaN$ )、窒化インジウムガリウム ( $InGaN$ )、窒化ガリウム ( $GaN$ )、又は酸化ガリウム ( $Ga_2O_3$ ) により構成されてよい。これにより、ガリウム系半導体及びダイヤモンド半導体からなるヘテロ構造を有する高周波数 (10kHz以上)、高耐圧 (100V以上)、高耐熱 (動作温度がセ氏30度以上)、及び高出力 (0.1W以上) のパワーデバイスを実現することができる。ガリウム系半導体である  $AlGaN$ 、 $InGaN$ 、又は  $GaN$  は、シリコン、サファイア、炭化ケイ素 ( $SiC$ )、又は窒化ガリウム ( $GaN$ ) 基板上で結晶成長を実施することで生成されてよい。シリコン基板は、シリコンにより形成された基板である。この基板のシリコンには、チョクラルスキー法 (Czochralski法)、フローティングゾーン法 (Floating Zone法) 等により作製されたシリコン等が用いられてよい。ガリウム系半導体である  $Ga_2O_3$  は、 $Ga_2O_3$  基板そのもの又は  $Ga_2O_3$  基板上で結晶成長とイオン注入を実施することで生成されてよい。

30

【0011】

ダイヤモンド基板は、ダイヤモンドにより形成された基板である。この基板のダイヤモンドには、単結晶ダイヤモンド、多結晶ダイヤモンド等が用いられてよい。単結晶ダイヤモンドは、高温高圧合成法及びマイクロ波プラズマ化学気相法により作製されてよい。また、多結晶ダイヤモンドは、熱フィラメント、マイクロ波プラズマ、プラズマ化学気相法等により成長させてよい。また、表面活性化接合法は、接合する2つの対象物それぞれの表面に、ビーム (例えば、アルゴンビーム) 又はプラズマを照射して、各表面を洗浄化及び活性化した後、圧力を付与して表面同士を接合する接合方法である。

40

【0012】

上記一側面に係る半導体デバイスの製造方法は、前記ガリウム系半導体の第1面及び前記ダイヤモンド基板の第2面それぞれに電極を形成するステップを更に備えてもよい。前記ガリウム系半導体は、n型にドーピングされており、前記ダイヤモンド基板は、p型にドーピングされていてもよい。p型ダイヤモンド基板は、高温高圧法により作製されてよい、あるいはダイヤモンド基板上で結晶成長を実施することで生成されてもよい。当該構

50

成によれば、半導体デバイスとして、p型ダイヤモンド基板及びn型ガリウム系半導体により構成されたpn接合を含む半導体素子を作製することができる。この半導体素子により、高出力、高耐熱、低損失、遠紫外線LED(light emitting diode)又はミリ波帯パワーデバイスの実現を期待することができる。

【0013】

上記一側面に係る半導体デバイスの製造方法は、表面活性化接合法により、前記ダイヤモンド基板の第2面にヒートシンクを接合するステップを更に備えてもよい。当該製造方法では、表面活性化接合法により、ダイヤモンド基板の第2面にヒートシンクが直接的に接合される。したがって、当該製造方法によれば、熱障壁になり得る中間層を設けることなく、ダイヤモンド基板とヒートシンクとを接合することができるため、放熱性能を更に向上させた半導体デバイスを得ることができる。なお、前記ヒートシンクは、アルミニウム又は銅により形成されてよい。これにより、ヒートシンクを安価に製造することができるため、半導体デバイスの製造コストを抑えることができる。

10

【0014】

上記一側面に係る半導体デバイスの製造方法において、前記ガリウム系半導体を用意するステップは、シリコン、サファイア、炭化ケイ素(SiC)、又は窒化ガリウム(GaN)により構成された基板を用意するステップ、及び用意された前記基板上に前記ガリウム系半導体を結晶成長により生成するステップ、を備えてもよい。更に、上記一側面に係る半導体デバイスの製造方法は、前記ガリウム系半導体の第2面及び前記ダイヤモンド基板の第1面を接合した後に、前記基板を除去するステップを更に備えてもよい。当該製造方法によれば、放熱性能を向上させた半導体デバイスを適切に製造することができる。

20

【0015】

上記一側面に係る半導体デバイスの製造方法において、前記ダイヤモンド基板は、単結晶ダイヤモンドにより形成されていてもよい。単結晶ダイヤモンドは、比較的の高い熱伝導率を有している。そのため、当該製造方法によれば、放熱性能を適切に向上させた半導体デバイスを得ることができる。

【0016】

また、本発明の一側面に係る半導体デバイスは、互いに対向する第1面及び第2面を有するダイヤモンド基板と、互いに対向する第1面及び第2面を有するガリウム系半導体であって、当該ガリウム系半導体の第2面が前記ダイヤモンド基板の第1面に直接的に接合した、ガリウム系半導体と、を備える。当該構成では、窒化アルミニウム層等の熱障壁になり得る中間層を設けることなく、ガリウム系半導体及びダイヤモンド基板が直接的に接合されている。そのため、簡易な構成により放熱性能を向上させた半導体デバイスを提供することができる。

30

【0017】

上記一側面に係る半導体デバイスは、前記ガリウム系半導体の第1面上に形成された第1電極と、前記ダイヤモンド基板の第2面上に形成された第2電極と、を更に備えてもよい。前記ガリウム系半導体は、n型にドーピングされていてもよい。前記ダイヤモンド基板は、p型にドーピングされていてもよい。p型ダイヤモンド基板は、高温高圧法により作製されてよい、或いはダイヤモンド基板上で結晶成長を実施することで生成されていてもよい。当該構成によれば、半導体デバイスとして、p型ダイヤモンド基板及びn型ガリウム系半導体により構成されたpn接合を含む半導体素子を提供することができる。

40

【0018】

上記一側面に係る半導体デバイスは、前記ダイヤモンド基板の第2面に直接的に接合したヒートシンクを更に備えてもよい。当該構成によれば、放熱性能を更に向上させた半導体デバイスを提供することができる。なお、前記ヒートシンクは、アルミニウム又は銅により形成されてよい。

【0019】

上記一側面に係る半導体デバイスにおいて、前記ダイヤモンド基板は、単結晶ダイヤモンドにより形成されていてもよい。当該構成によれば、放熱性能を適切に向上させた半導

50

体デバイスを提供することができる。

【発明の効果】

【0020】

本発明によれば、簡易な構成により放熱性能を向上させた半導体デバイス及びその製造方法を提供することができる。

【図面の簡単な説明】

【0021】

【図1】図1は、実施の形態に係る半導体デバイスの構成の一例を模式的に示す。

【図2】図2は、実施の形態に係る半導体デバイスの製造方法の一例を示すフローチャートである。

【図3】図3は、実施の形態に係る半導体デバイスの製造過程の一状態を模式的に例示する。

【図4】図4は、実施の形態に係る半導体デバイスの製造過程の一状態を模式的に例示する。

【図5】図5は、実施の形態に係る半導体デバイスの製造過程の一状態を模式的に例示する。

【図6】図6は、実施の形態に係る半導体デバイスの製造過程の一状態を模式的に例示する。

【図7】図7は、実施の形態に係る半導体デバイスの製造過程の一状態を模式的に例示する。

【図8】図8は、実施の形態に係る半導体デバイスの製造過程の一状態を模式的に例示する。

【図9】図9は、他の形態に係る半導体デバイスの製造方法の一例を示すフローチャートである。

【図10A】図10Aは、他の形態に係る半導体デバイスの構成の一例を模式的に示す。

【図10B】図10Bは、他の形態に係る半導体デバイスの製造方法の一例を示すフローチャートである。

【図11A】図11Aは、表面活性化接合法によりガリウム系半導体（窒化ガリウム）とダイヤモンド基板とを接合することで得られた構造体の接合界面の断面を観察することで得られたTEM（Transmission Electron Microscope）像（500, 000倍）を示す。

【図11B】図11Bは、表面活性化接合法によりガリウム系半導体（窒化ガリウム）とダイヤモンド基板とを接合することで得られた構造体の接合界面の断面を観察することで得られたTEM像（3, 000, 000倍）を示す。

【図11C】図11Cは、表面活性化接合法によりガリウム系半導体（窒化ガリウム）とダイヤモンド基板とを接合することで得られた構造体の接合界面の断面を観察することで得られたTEM像（12, 000, 000倍）を示す。

【図12】図12は、表面活性化接合法によりガリウム系半導体（酸化ガリウム）とダイヤモンド基板とを接合することで得られた構造体の接合界面の断面を観察することで得られたTEM像（500, 000倍）を示す。

【図13A】図13Aは、表面活性化接合法によりダイヤモンド基板とヒートシンク（銅）とを接合することで得られた構造体（熱処理前）の接合界面の断面を観測することで得られたTEM像（120万倍）を示す。

【図13B】図13Bは、表面活性化接合法によりダイヤモンド基板とヒートシンク（銅）とを接合することで得られた構造体（セ氏500度で熱処理後）の接合界面の断面を観測することで得られたTEM像（120万倍）を示す。

【図13C】図13Cは、表面活性化接合法によりダイヤモンド基板とヒートシンク（銅）とを接合することで得られた構造体（セ氏700度で熱処理後）の接合界面の断面を観測することで得られたTEM像（120万倍）を示す。

【図14】図14は、時間領域サーモリフレクタンス法により、モリブデン/銅/ダイヤモンド試料のサーモリフレクタンス信号の測定結果を示す。

10

20

30

40

50

## 【発明を実施するための形態】

## 【0022】

以下、本発明の一側面に係る実施の形態（以下、「本実施形態」とも表記する）を、図面に基づいて説明する。ただし、以下で説明する本実施形態は、あらゆる点において本発明の例示に過ぎない。本発明の範囲を逸脱することなく種々の改良や変形を行うことができることは言うまでもない。つまり、本発明の実施にあたって、実施形態に応じた具体的構成が適宜採用されてもよい。なお、以下の説明では、説明の便宜のため、図面内の向きを基準として説明を行う。

## 【0023】

## § 1 構成例

図1を用いて、本実施形態に係る半導体デバイス1の構成の一例を説明する。図1は、本実施形態に係る半導体デバイス1の構成の一例を模式的に示す。本実施形態に係る半導体デバイス1は、上側から順に、第1電極30、ガリウム系半導体20、ダイヤモンド基板10、及び第2電極35を備える。

10

## 【0024】

ダイヤモンド基板10は、ダイヤモンドにより形成された基板である。このダイヤモンド基板10の材料には、単結晶ダイヤモンド、多結晶ダイヤモンド等が用いられてよい。単結晶ダイヤモンドは、高温高圧合成法及びマイクロ波プラズマ化学気相法により作製されてよい。また、多結晶ダイヤモンドは、熱フィラメント、マイクロ波プラズマ、プラズマ化学気相法等により作製されてよい。単結晶ダイヤモンドは固体物質中最も高い熱伝導率を有しているため、放熱性能を高める観点からは、ダイヤモンド基板10は、単結晶ダイヤモンドにより形成されているのが好ましい。

20

## 【0025】

ダイヤモンド基板10は、互いに対向する第1面11及び第2面12を有する。本実施形態では、ダイヤモンド基板10は、p型にドーピングされている。ダイヤモンド基板10にドーピングされる不純物は、例えば、ホウ素(B)、水素(H)等であってよい。なお、ダイヤモンド基板10の寸法及び形状は、特に限定されなくてもよく、実施の形態に応じて適宜決定されてよい。

## 【0026】

ガリウム系半導体20は、ガリウムを含む半導体である。このガリウム系半導体20の材料は、実施の形態に応じて適宜選択されてよい。例えば、ガリウム系半導体20は、窒化アルミニウムガリウム(AlGa<sub>N</sub>)、窒化インジウムガリウム(InGa<sub>N</sub>)、窒化ガリウム(GaN)、又は酸化ガリウム(Ga<sub>2</sub>O<sub>3</sub>)により構成されてよい。

30

## 【0027】

ガリウム系半導体20は、互いに対向する第1面21及び第2面22を有する。ガリウム系半導体20の第2面22は、ダイヤモンド基板10の第1面11に直接的に接合している。本実施形態では、ガリウム系半導体20は、n型にドーピングされている。ガリウム系半導体20にドーピングされる不純物は、例えば、珪素(Si)、マグネシウム(Mg)、錫(Sn)、亜鉛(Zn)等であってよい。なお、ガリウム系半導体20の寸法及び形状は、特に限定されなくてもよく、実施の形態に応じて適宜決定されてよい。

40

## 【0028】

第1電極30は、ガリウム系半導体20の第1面21上に形成されている。第2電極35は、ダイヤモンド基板10の第2面12上に形成されている。各電極(30、35)の材料は、実施の形態に応じて適宜選択されてよい。例えば、第1電極30には、チタン(Ti)/金(Au)、ニッケル(Ni)/アルミニウム(Al)/金(Au)又はニッケル(Ni)/金(Au)が用いられてよい。第2電極35には、チタン(Ti)/金(Au)又は金(Au)が用いられてよい。また、各電極(30、35)の寸法及び形状は、特に限定されなくてもよく、実施の形態に応じて適宜決定されてよい。

## 【0029】

## § 2 製造方法

50

次に、図 2 ~ 図 8 を用いて、本実施形態に係る半導体デバイス 1 の製造方法の一例を説明する。図 2 は、本実施形態に係る半導体デバイス 1 の製造方法の一例を示すフローチャートである。図 3 ~ 図 8 は、本実施形態に係る半導体デバイス 1 の製造過程の一状態を模式的に例示する。

【 0 0 3 0 】

なお、以下で説明する製造方法は、本発明の「半導体デバイスの製造方法」の一例である。ただし、以下で説明する方法は一例に過ぎず、各ステップは可能な限り変更されてもよい。また、以下で説明する方法について、実施の形態に応じて、適宜、ステップの省略、置換、及び追加が行われてもよい。

【 0 0 3 1 】

(ステップ S 1 0 1 及び S 1 0 2 )

まず、第 1 面 2 1 及び第 2 面 2 2 を有するガリウム系半導体 2 0 を用意する。本実施形態では、ガリウム系半導体 2 0 を用意するステップは、ステップ S 1 0 1 及びステップ S 1 0 2 を備える。

【 0 0 3 2 】

図 3 に示されるとおり、ステップ S 1 0 1 では、シリコン ( S i ) 基板 4 0 を用意する。シリコン基板 4 0 は、シリコンにより形成された基板である。このシリコン基板 4 0 の材料には、チョクラルスキー法、フローティングゾーン法等により作製されたシリコン等が用いられてよい。

【 0 0 3 3 】

ステップ S 1 0 2 では、シリコン基板 4 0 上にガリウム系半導体 2 0 を結晶成長により生成する。結晶成長の方法は、実施の形態に応じて適宜決定されてよい。結晶成長により生成されるガリウム系半導体 2 0 は、例えば、窒化アルミニウムガリウム ( A l G a N ) 層、窒化インジウムガリウム ( I n G a N ) 又は窒化ガリウム ( G a N ) 層である。図 4 に示されるとおり、この結晶成長の過程において、ガリウム系半導体 2 0 を生成する前に、緩衝層 4 1 を生成してもよい。ガリウム系半導体 2 0 が窒化アルミニウムガリウム ( A l G a N ) 層、窒化インジウムガリウム ( I n G a N ) 又は窒化ガリウム ( G a N ) 層により構成される場合、緩衝層 4 1 は、例えば、窒化アルミニウム ( A l N ) 層であってよい。

【 0 0 3 4 】

本実施形態では、結晶成長により生成されるガリウム系半導体 2 0 の成長面 ( 結晶表面 ) が第 2 面 2 2 として取り扱われる。一方、反対側の面、図 4 の例では、緩衝層 4 1 との接合面が、第 1 面 2 1 として取り扱われる。ガリウム系半導体 2 0 の用意が完了すると、次のステップ S 1 0 3 に作業を進める。

【 0 0 3 5 】

(ステップ S 1 0 3 )

ステップ S 1 0 3 では、第 1 面 1 1 及び第 2 面を有するダイヤモンド基板 1 0 を用意する。なお、ステップ S 1 0 3 を実行する順序は、この例に限定されなくてもよい。ステップ S 1 0 3 は、上記ステップ S 1 0 1 又はステップ S 1 0 2 の前に実行されてもよい。或いは、ステップ S 1 0 3 は、上記ステップ S 1 0 1 又はステップ S 1 0 2 と同時に実行されてもよい。ダイヤモンド基板 1 0 の用意が完了すると、次のステップ S 1 0 4 に作業を進める。

【 0 0 3 6 】

(ステップ S 1 0 4 )

図 5 に示されるとおり、ステップ S 1 0 4 では、ガリウム系半導体 2 0 の第 2 面 2 2 及びダイヤモンド基板 1 0 の第 1 面 1 1 を表面活性化接合法により接合する。表面活性化接合法は、接合する 2 つの対象物それぞれの表面に、ビーム ( 例えば、アルゴンビーム ) 又はプラズマを照射して、各表面を洗浄化及び活性化した後、圧力を付与して表面同士を接合する接合方法である。この表面活性化接合法には、公知の接合装置が用いられてよい。

【 0 0 3 7 】

10

20

30

40

50



例えば、前処理として、ダイヤモンド基板 10 の第 1 面 1 1 及びガリウム系半導体 20 の第 2 面 2 2 を研磨し、平面平坦性 (Ra) を 0.5 nm 以下にする。次に、研磨したダイヤモンド基板 10 の第 1 面 1 1 及びガリウム系半導体 20 の第 2 面 2 2 それぞれを有機薬品、酸性薬品、及びアルカリ性薬品の順で洗浄することでそれぞれの汚染物質を除去し、清浄な表面にする。そして、真空雰囲気中において、ダイヤモンド基板 10 の第 1 面 1 1 及びガリウム系半導体 20 の第 2 面 2 2 それぞれにアルゴン (Ar) 中性ビームを照射する。その後、室温 ~ 400 度の雰囲気中において、 $1.0 \times 10^2$  MPa ~  $2.0 \times 10^5$  MPa の圧力でそれぞれを接合するように加圧する。

#### 【0038】

これにより、ダイヤモンド基板 10 の第 1 面 1 1 とガリウム系半導体 20 の第 2 面 2 2 とを接合することができる。本実施形態では、図 6 に示されるとおり、ダイヤモンド基板 10、ガリウム系半導体 20、緩衝層 41、及びシリコン基板 40 を備える構造体を形成することができる。このダイヤモンド基板 10 の第 1 面 1 1 とガリウム系半導体 20 の第 2 面 2 2 とを表面活性化接合法により接合することができるという知見は、後述する実施例から得ることができた。表面活性化接合法による接合が完了すると、次のステップ S 105 に作業を進める。

10

#### 【0039】

(ステップ S 105)

ガリウム系半導体 20 の第 2 面 2 2 及びダイヤモンド基板 10 の第 1 面 1 1 を接合した後、ステップ S 105 では、シリコン基板 40 を除去する。上記図 4 の例のように、緩衝層 41 を生成した場合には、緩衝層 41 を更に除去する。

20

#### 【0040】

シリコン基板 40 及び緩衝層 41 を除去する方法は、実施の形態に応じて適宜選択されてよい。例えば、機械研磨及びウェットエッチングにより、シリコン基板 40 を除去することができる。これにより、図 7 に示されるとおり、ダイヤモンド基板 10、ガリウム系半導体 20、及び緩衝層 41 を備える構造体を得ることができる。次に、例えば、ドライエッチングにより、緩衝層 41 を除去することができる。これにより、図 8 に示されるとおり、互いに直接的に接合されたダイヤモンド基板 10 及びガリウム系半導体 20 を備える構造体を適切に得ることができる。シリコン基板 40 及び緩衝層 41 の除去が完了すると、次のステップ S 106 に作業を進める。

30

#### 【0041】

(ステップ S 106)

ステップ S 106 では、ガリウム系半導体 20 の第 1 面 2 1 及びダイヤモンド基板 10 の第 2 面 1 2 それぞれに各電極 (30、35) を形成する。各電極 (30、35) を形成する方法は、各電極 (30、35) の材料に応じて適宜選択されてよい。例えば、ガリウム系半導体 20 の第 1 面 2 1 にニッケル (Ni) 及び金 (Au) を蒸着することで、第 1 電極 30 を形成することができる。また、ダイヤモンド基板 10 の第 2 面 1 2 に金 (Au) を蒸着することで、第 2 電極 35 を形成することができる。

#### 【0042】

なお、ダイヤモンド基板 10 及びガリウム系半導体 20 はそれぞれ、任意のタイミングでドーピングされてよい。例えば、ダイヤモンド基板 10 は、ステップ S 103 による用意の過程でドーピングされてよい。同様に、ガリウム系半導体 20 は、ステップ S 101 及び S 102 による用意の過程でドーピングされてよい。或いは、また、ダイヤモンド基板 10 及びガリウム系半導体 20 の少なくとも一方は、ステップ S 104 の接合の後にドーピングされてよい。

40

#### 【0043】

各電極 (30、35) の形成が完了すると、本実施形態に係る半導体デバイス 1 の製造作業は終了する。これにより、図 1 に示されるとおり、p 型のダイヤモンド基板 10 及び n 型のガリウム系半導体 20 により構成された pn 接合を含む半導体素子として機能する半導体デバイス 1 を作製することができる。この半導体デバイス 1 により、遠紫外線 LE

50

D (light emitting diode) 又はミリ波帯トランジスタの実現を期待することができる。

【0044】

[特徴]

以上のように、本実施形態に係る製造方法では、上記ステップS104において、表面活性化接合法によって、ガリウム系半導体20の第2面22及びダイヤモンド基板10の第1面11を接合する。これにより、窒化アルミニウム層等の熱障壁になり得る中間層を設けることなく、ダイヤモンド基板10及びガリウム系半導体20を接合することができる。そのため、簡易な構成により放熱性能を向上させた半導体デバイス1を得ることができる。

【0045】

§3 変形例

以上、本発明の一実施形態について説明したが、前述までの説明はあらゆる点において本発明の例示に過ぎない。本発明の範囲を逸脱することなく種々の改良や変形を行うことができることは言うまでもない。例えば、以下のような変更が可能である。なお、以下では、上記実施形態と同様の構成要素に関しては同様の符号を用い、上記実施形態と同様の点については、適宜説明を省略した。以下の変形例は適宜組み合わせ可能である。

【0046】

<3.1>

上記実施形態では、ガリウム系半導体20を用意するステップは、ステップS101及びステップS102を備えている。しかしながら、ガリウム系半導体20を用意するステップは、このような例に限定されなくてもよく、実施の形態に応じて適宜決定されてよい。例えば、シリコン基板40は、サファイア、炭化ケイ素(SiC)、又は窒化ガリウム(GaN)基板に置き換えられてよい。また、例えば、ステップS101及びステップS102は省略され、適宜生成されたガリウム系半導体20を取得してもよい。例えば、ガリウム半導体20として酸化ガリウム半導体を用いる場合には、以下のとおり、製造工程を変更することができる。

【0047】

図9は、ガリウム半導体20として酸化ガリウム半導体を用いる場合の半導体デバイス1の製造方法の一例を示すフローチャートである。ステップS111では、酸化ガリウム基板( $Ga_2O_3$ )を用意する。つまり、シリコン基板が不要であり、酸化ガリウムを直接的に基板として用いることができる。酸化ガリウム基板は、融液成長法であるedge-defined film-fed growth (EFG)法等によって作製されてもよい。ステップS112及びステップS113は、上記ステップS103及びステップS104と同様である。ステップS112では、ダイヤモンド基板を用意する。ステップS113では、酸化ガリウム基板の第2面(ガリウム系半導体20の第2面に相当する面)及びダイヤモンド基板10の第1面11を表面活性化接合法により接合する。ステップS114では、酸化ガリウム基板を薄膜化する。薄膜化は、エッチング処理等により $10\mu m$ 以下にすることが好ましい。また、酸化ガリウム基板は、n型の不純物(例えば、錫(Sn)、珪素(Si))がドーピングされてよい。更に、酸化ガリウム基板の第1面をさらに高濃度にn型の不純物を結晶成長又はイオン注入により形成してもよい。

【0048】

<3.2>

上記実施形態では、p型のダイヤモンド基板10及びn型のガリウム系半導体20を備える半導体デバイス1が作製される。しかしながら、半導体デバイス1の構成は、このような例に限定されなくてもよく、実施の形態に応じて適宜決定されてよい。例えば、ダイヤモンド基板10は、ドーピングされずに用いられてもよい。

【0049】

図10Aは、本変形例に係る半導体デバイス1Aの構成の一例を模式的に示す。本変形例に係る半導体デバイス1Aは、上から順に、ガリウム系半導体20A、ダイヤモンド基板10A、及びヒートシンク50を備える。更に、本変形例に係る半導体デバイス1Aは

10

20

30

40

50

、ガリウム系半導体20A上に形成された第1電極30A、及びダイヤモンド基板10A上に形成された第2電極35Aを備えている。

【0050】

ダイヤモンド基板10Aは、第1面11A及び第2面12Aを備える。本変形例では、ダイヤモンド基板10Aは、p型にもn型にもドーピングされていない。また、ダイヤモンド基板10Aは、ガリウム系半導体20Aよりも面積が広く形成されており、第1面11Aの一部が露出している。この第1面11Aの露出している部分に第2電極35Aが形成されている。この点を除き、ダイヤモンド基板10Aは、上記実施形態に係るダイヤモンド基板10と同様に構成されてよい。

【0051】

ガリウム系半導体20Aは、第1面21A及び第2面22Aを有する。上記実施形態と同様に、ガリウム系半導体20Aの第1面21Aには、第1電極30Aが形成され、第2面22Aは、ダイヤモンド基板10Aの第1面11Aに直接的に接合している。ガリウム系半導体20Aは、上記ガリウム系半導体20と同様に構成されてよい。ガリウム系半導体20Aは、n型にドーピングされてよい。さらに、ガリウム系半導体20Aの第1面21Aを更に高濃度にn型の不純物を結晶成長又はイオン注入により形成してもよい。

【0052】

本変形例では、ガリウム系半導体20Aの第1面21Aに、半導体素子（不図示）が形成されてよい。半導体素子の構成は、特に限定されなくてよく、実施の形態に応じて適宜決定されてよい。半導体素子の一例として、第1面21Aに適宜電極を形成することで、ショットキー接触によるダイオードを形成することができる。ダイヤモンド基板10A上には、ガリウム系半導体20Aを用いて、高出力（0.1W以上）、高耐圧（100V以上）、高耐熱（動作温度がセ氏30度以上）、短波長（200～600nm）、高周波数（10kHz以上）、及び高集積化（1000以上の素子を内蔵）のパワー素子が形成されてよい。

【0053】

ヒートシンク50は、ダイヤモンド基板10Aの第2面12Aに直接的に接合している。ヒートシンク50の寸法、形状、及び材料は、放熱又は吸熱が可能であれば、実施の形態に応じて適宜決定されてよい。ヒートシンク50は、アルミニウム又は銅により形成されてよい。これにより、ヒートシンク50を安価に製造することができるため、半導体デバイス1Aの製造コストを抑えることができる。

【0054】

[製造方法]

次に、図10Bを用いて、本変形例に係る半導体デバイス1Aの製造方法の一例を説明する。図10Bは、本変形例に係る半導体デバイス1Aの製造方法の一例を示すフローチャートである。なお、以下で説明する製造方法は、本発明の「半導体デバイスの製造方法」の一例である。ただし、以下で説明する方法は一例に過ぎず、各ステップは可能な限り変更されてもよい。また、以下で説明する方法について、実施の形態に応じて、適宜、ステップの省略、置換、及び追加が行われてもよい。

【0055】

ステップS201～ステップS205は、上記実施形態に係るステップS101～ステップS105と同様である。ステップS201～ステップS205を実行した結果、互いに直接的に接合されたダイヤモンド基板10A及びガリウム系半導体20Aを備える構造体を得ることができる。

【0056】

（ステップS206）

ステップS206では、ガリウム系半導体20Aの第1面21Aに半導体素子を形成する。半導体素子の形成には、結晶成長、エッチング、蒸着等の公知の半導体製造プロセスが適用されてよい。また、この半導体製造プロセスには、公知の製造装置が用いられてよい。半導体素子を形成すると、次のステップS207に作業を進める。

10

20

30

40

50

## 【0057】

(ステップS207)

ステップS207では、表面活性化接合法により、ダイヤモンド基板10Aの第2面12Aにヒートシンク50を接合する。接合前に、ダイヤモンド基板10Aの第2面12及びヒートシンク50の接合面を研磨し、平面平坦性(Ra)を1nm以下にする。次に、研磨したダイヤモンド基板10Aの第2面12及びヒートシンク50の接合面それぞれを有機薬品、酸性薬品、及びアルカリ性薬品の順で洗浄することでそれぞれの汚染物質を除去し、清浄な表面にする。そして、真空雰囲気中において、ダイヤモンド基板10Aの第2面12及びヒートシンク50の接合面それぞれにアルゴン(Ar)中性ビームを照射する。その後、室温の雰囲気中において、 $1.0 \times 10^2 \text{ MPa} \sim 2.0 \times 10^5 \text{ MPa}$ の圧力でそれぞれを接合するように加圧する。ヒートシンク50の接合が完了した後、ヒートシンク50及びダイヤモンド基板10Aの接合界面に対して熱処理を行ってもよい。熱処理の温度は、例えば、セ氏30度～700度であってよく、熱処理の時間は、例えば、1分～100時間であってよい。

10

## 【0058】

ヒートシンク50の接合が完了すると、本変形例に係る半導体デバイス1Aの製造作業は終了する。これにより、図10Aに示されるとおり、ダイヤモンド基板10Aにヒートシンク50が直接的に接合された半導体デバイス1Aを作製することができる。本変形例に係る半導体デバイス1Aでは、ダイヤモンド基板10A及びヒートシンク50が放熱の役割を果たす。ダイヤモンド基板10A及びヒートシンク50の間には、熱障壁になり得る中間層が設けられていない。そのため、放熱性能に優れた半導体デバイス1Aを得ることができる。

20

## 【0059】

なお、本変形例において、ヒートシンク50は省略されてもよい。この場合、ステップS207は省略されてよい。また、ヒートシンク50は、表面活性化接合法以外の方法でダイヤモンド基板10Aに接合されてもよい。例えば、ダイヤモンド基板10Aの第2面12Aに、はんだ、ろう、金属膜等により形成された中間層を形成してもよい。そして、この中間層を介して、ヒートシンク50をダイヤモンド基板10Aの第2面12Aに接合してもよい。

30

## 【0060】

## §4 実施例

以下、本発明の実施例について説明する。ただし、本発明は以下の実施例に限定される訳ではない。

## 【0061】

窒化ガリウム(GaN)により構成されたガリウム系半導体及びダイヤモンド基板を用意し、接合装置内において、表面活性化接合法により、ガリウム系半導体及びダイヤモンド基板を接合することで、実施例1に係る半導体デバイスを得た。同様に、酸化ガリウム( $\text{Ga}_2\text{O}_3$ )により構成されたガリウム系半導体及びダイヤモンド基板を用意し、接合装置内において、表面活性化接合法により、ガリウム系半導体及びダイヤモンド基板を接合することで、実施例2に係る半導体デバイスを得た。各実施例(1、2)の作製条件は、以下のとおりである。

40

## 【0062】

&lt;実施例1の製造条件&gt;

- ・ガリウム系半導体：窒化ガリウム(GaN)(10mm×10mm×0.5mm)
- ・ダイヤモンド基板：単結晶ダイヤモンド(4mm×4mm×0.5mm)
- ・接合装置：ムサシノエンジニアリング株式会社製常温接合装置
- ・前処理：接合面研磨、接合面化学薬品洗浄、接合面アルゴン照射
- ・接合条件：真空 $1.0 \times 10^{-6} \text{ Pa}$ 以下、常温～セ氏400度、圧力 $1.0 \times 10^2 \text{ MPa}$ 以上

## 【0063】

50

< 実施例 2 の製造条件 >

- ・ガリウム系半導体：酸化ガリウム ( $\text{Ga}_2\text{O}_3$ ) (10 mm × 10 mm × 0.5 mm)
- ・ダイヤモンド基板：単結晶ダイヤモンド (4 mm × 4 mm × 0.5 mm)
- ・接合装置：ムサシノエンジニアリング株式会社製常温接合装置
- ・前処理：接合面研磨、接合面化学薬品洗浄、接合面アルゴン照射
- ・接合条件：真空  $1.0 \times 10^{-6}$  Pa 以下、常温～セ氏 400 度、圧力  $1.0 \times 10^2$  MPa 以上

【0064】

以上により作製した各実施例のガリウム系半導体とダイヤモンド基板との接合界面の断面を電子顕微鏡（日本電子社製、型番：JEM-2200FS）により観察し、TEM 像を撮影した。図 11A は、実施例 1 の断面を観察することで得られた TEM 像（500, 000 倍）を示す。図 11B は、実施例 1 の断面を観察することで得られた TEM 像（3, 000, 000 倍）を示す。図 11C は、実施例 1 の断面を観察することで得られた TEM 像（12, 000, 000 倍）を示す。また、図 12 は、実施例 2 の断面を観察することで得られた TEM 像（500, 000 倍）を示す。図 11A～図 11C 及び図 12 に示されるとおり、それぞれの接合界面には中間層は形成されておらず、かつそれぞれの接合界面は比較的に安定的であった。そのため、上記条件の表面活性化接合法により、ガリウム系半導体及びダイヤモンド基板を安定的に接合することができることが分かった。

10

【0065】

[ 参考例 ]

20

銅により構成されたヒートシンク及びダイヤモンド基板を用意し、表面活性化接合法により、ヒートシンク及びダイヤモンド基板を接合することで、参考例 1 に係る試料を得た。参考例 1 の作製条件は、以下のとおりである。

【0066】

< 参考例 1 の製造条件 >

- ・ヒートシンク：銅 (20 mm × 20 mm × 2 mm)
- ・ダイヤモンド基板：単結晶ダイヤモンド (5 mm × 5 mm × 0.5 mm)
- ・接合装置：ムサシノエンジニアリング株式会社製常温接合装置
- ・前処理：接合面化学薬品洗浄、接合面アルゴン照射
- ・接合条件：真空  $1.0 \times 10^{-6}$  Pa 以下、常温～セ氏 400 度、圧力  $1.0 \times 10^2$  MPa 以上

30

【0067】

以上により作製した参考例 1 に係る試料の接合界面の断面を熱処理前に電子顕微鏡（日本電子社製、型番：JEM-2200FS）により観察し、TEM 像を撮影した。また、参考例 1 に係る試料に対してセ氏 500 度の熱処理を 5 分間行い、電子顕微鏡により観察し、TEM 像を撮影した。TEM 像の撮影後、更に、参考例 1 に係る試料に対してセ氏 700 度の熱処理を 5 分間行い、電子顕微鏡により観察し、TEM 像を撮影した。

【0068】

図 13A は、試料の接合界面の断面を熱処理前に観察することで得られた TEM 像（120 万倍）を示す。図 13B は、試料の接合界面の断面をセ氏 500 度で熱処理後に観察することで得られた TEM 像（120 万倍）を示す。図 13C は、試料の接合界面の断面をセ氏 700 度で熱処理後に観察することで得られた TEM 像（120 万倍）を示す。図 13A に示されるとおり、熱処理前では、接合界面の厚さ方向に 2 つの層を含み、上部の矢印で示した層には、銅の結晶欠陥層が、下部の矢印で示した層には、接合界面に厚み約 5 nm のダイヤモンドの結晶欠陥層が観察された。しかしながら、図 13B 及び図 13C に示されるとおり、熱処理の温度を上げることで、この結晶欠陥層の厚みを減少させることができることが分かった。図 13B に示されるとおり、接合界面の厚さ方向に矢印で示した層が、厚み約 2 nm のダイヤモンドの結晶欠陥層である。また、図 13C に示されるとおり、セ氏 700 度の熱処理により、結晶欠陥層の厚みをさらに減少させることができ、ダイヤモンド及び銅を含む混合層を形成できることが分かった。すなわち、表面活性化

40

50

接合法により、ヒートシンクをダイヤモンド基板に接合した後、熱処理を行うことで、ヒートシンクの放熱性及び吸熱性の向上を図ることができることが分かった。

【0069】

次に、モリブデン及び銅により構成されたヒートシンク及びダイヤモンド基板を用意し、表面活性化接合法により、ヒートシンクの銅の部分及びダイヤモンド基板を接合することで、参考例2に係る試料を得た。参考例2の製造条件は、以下のとおりである。

【0070】

<参考例2の製造条件>

- ・ヒートシンク：モリブデン及び銅（20mm×20mm×2mm）
- ・ダイヤモンド基板：単結晶ダイヤモンド及び多結晶ダイヤモンド（10mm×10mm×0.5mm）
- ・接合装置：ムサシノエンジニアリング株式会社製常温接合装置
- ・前処理：接合面化学薬品洗浄、接合面アルゴン照射
- ・接合条件：真空 $1.0 \times 10^{-6}$ Pa以下、常温～セ氏400度、圧力 $1.0 \times 10^2$ MPa以上

【0071】

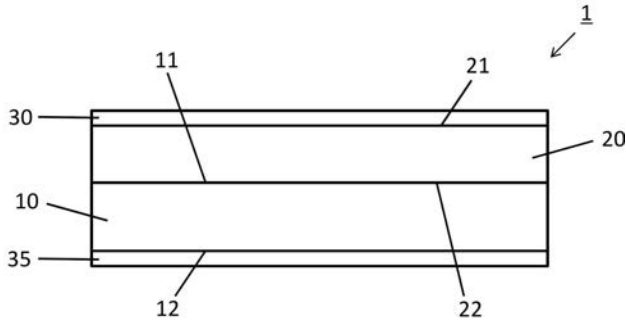
図14は、パルスレーザーを用いて、時間領域サーモリフレクタンス法により、以上により作製した参考例2に係る試料のサーモリフレクタンス信号を測定した結果を示す。この結果、銅及びダイヤモンドの接合界面の熱抵抗値は、 $1.6 \times 10^{-8}$  ( $m^2 K / W$ )であることが分かった。この結果から、表面活性化接合法により、ヒートシンク及びダイヤモンド基板の間の熱抵抗値を抑えることができ、これにより、ヒートシンクの放熱性及び吸熱性の向上を図ることができることが分かった。なお、同一構造の熱抵抗値をフォノンミスマッチモデルにより算出したところ、熱抵抗値の算出結果は、 $1.13 \times 10^{-8}$  ( $m^2 K / W$ )であった。そのため、この測定結果は、理論による算出結果とほぼ一致した。

【符号の説明】

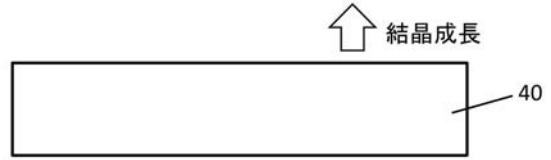
【0072】

- 1 ... 半導体デバイス、
- 10 ... ダイヤモンド基板、11 ... 第1面、12 ... 第2面、
- 20 ... ガリウム系半導体、21 ... 第1面、22 ... 第2面、
- 30 ... 第1電極、35 ... 第2電極、
- 40 ... シリコン基板、41 ... 緩衝層、
- 1A ... 半導体デバイス、50 ... ヒートシンク

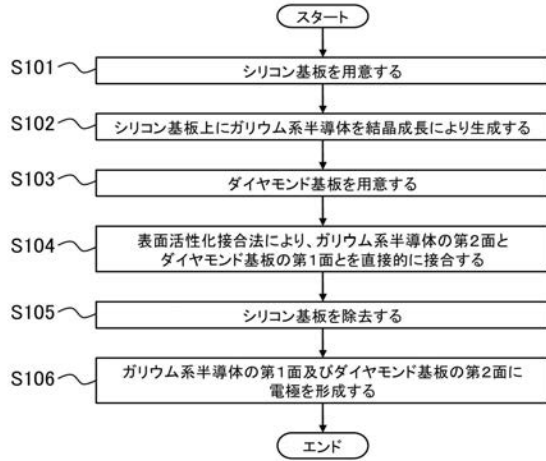
【 図 1 】



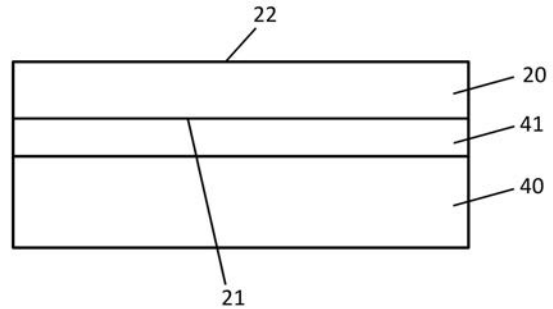
【 図 3 】



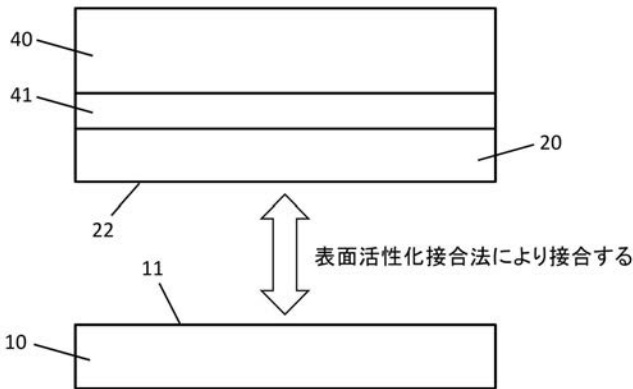
【 図 2 】



【 図 4 】



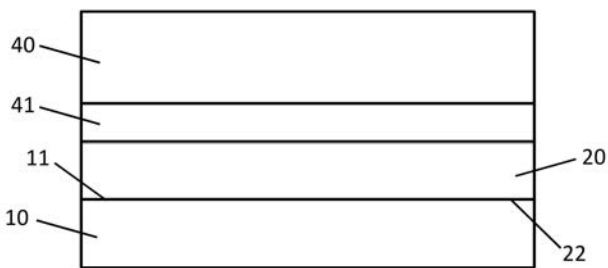
【 図 5 】



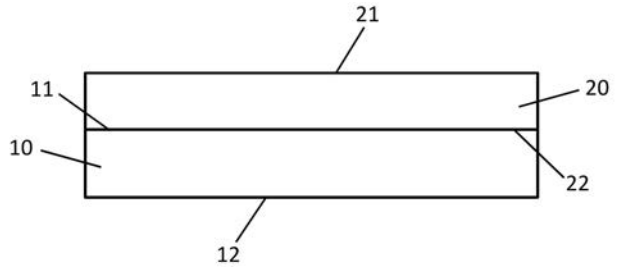
【 図 7 】



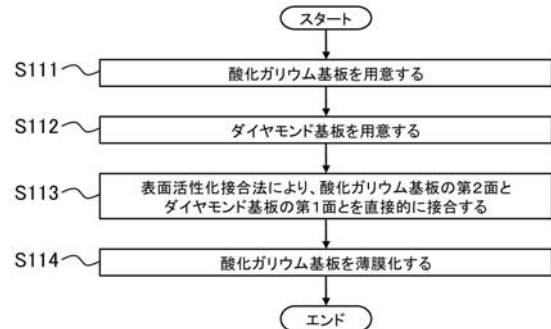
【 図 6 】



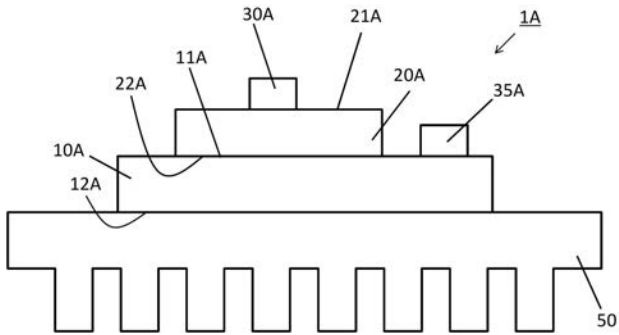
【 図 8 】



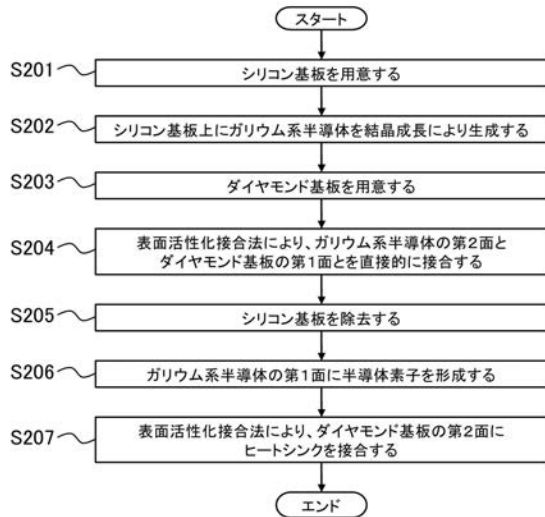
【 図 9 】



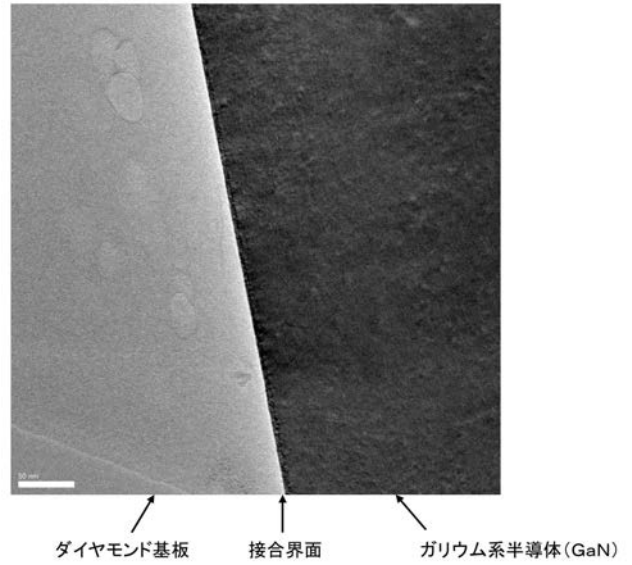
【図10A】



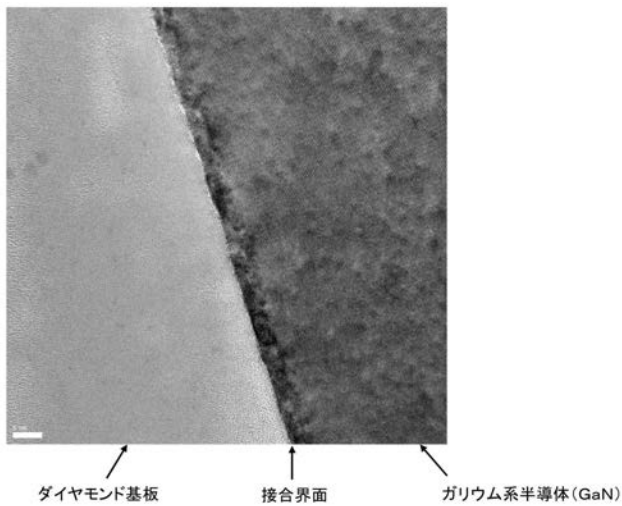
【図10B】



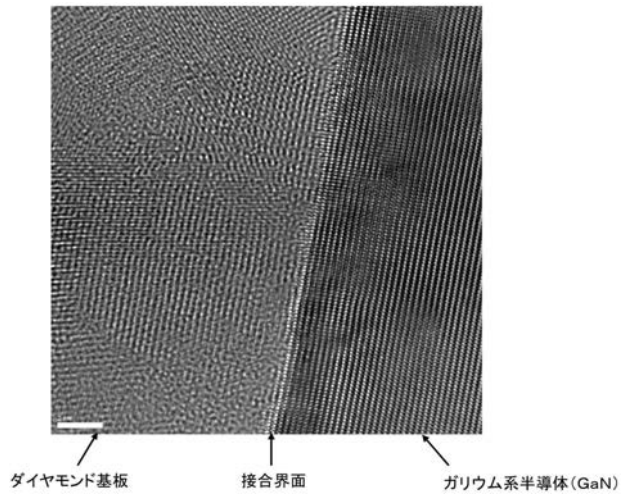
【図11A】



【図11B】

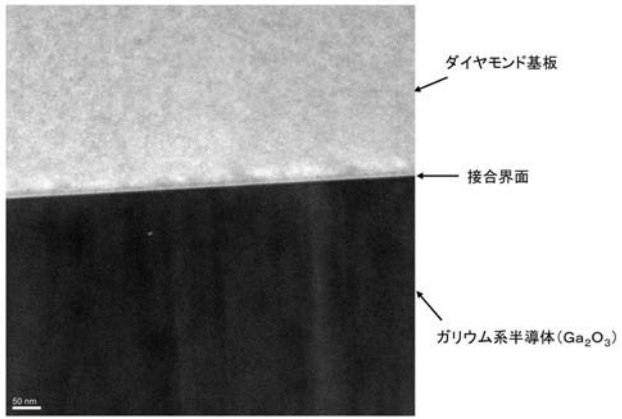


【図11C】

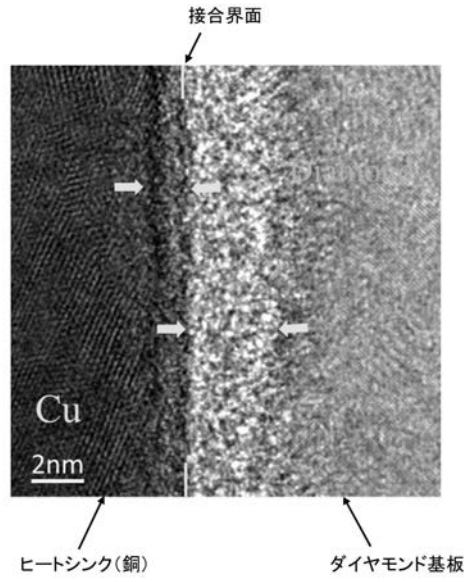




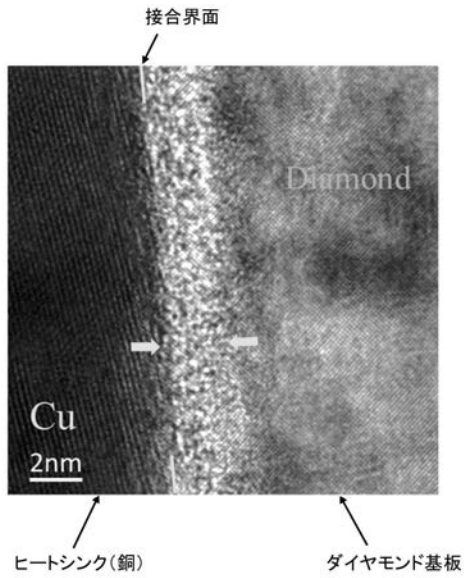
【 図 1 2 】



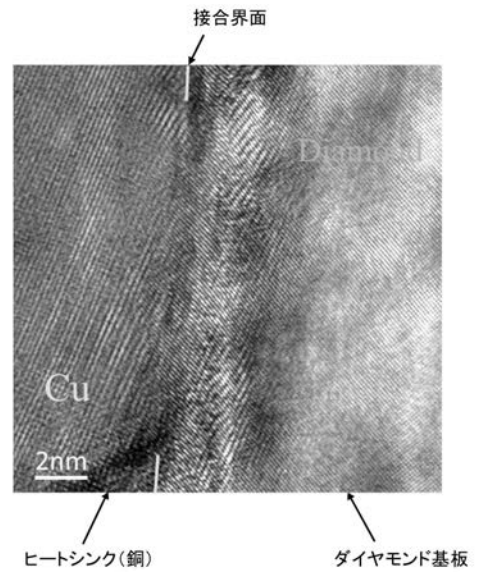
【 図 1 3 A 】



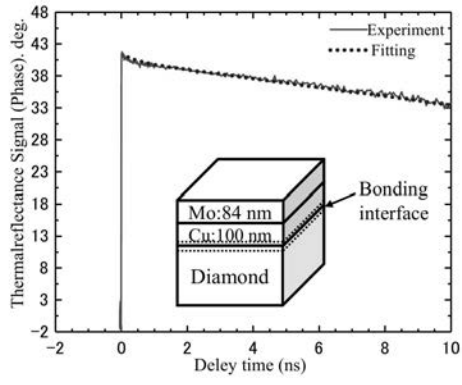
【 図 1 3 B 】



【 図 1 3 C 】



【 図 1 4 】



---

フロントページの続き

(72)発明者 重川 直輝

大阪府大阪市住吉区杉本3丁目3番138号 公立大学法人大阪 大阪市立大学内

Fターム(参考) 5F152 LP02 LP08 MM02 MM03 MM10 NN02 NN03 NN05 NN09 NN13

NN22 NP09 NQ01 NQ09