

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-223700
(P2001-223700A)

(43) 公開日 平成13年8月17日 (2001.8.17)

(51) Int.Cl.⁷
H 0 4 L 12/28

識別記号

F I
H 0 4 L 11/20

テマコード* (参考)
H 5 K 0 3 0

審査請求 有 請求項の数 7 O L (全 7 頁)

(21) 出願番号 特願2000-30506 (P2000-30506)

(22) 出願日 平成12年2月8日 (2000.2.8)

特許法第30条第1項適用申請有り 平成11年9月28日
社団法人情報処理学会発行の「第59回 (平成11年後期)
全国大会講演論文集 (3)」に発表

(71) 出願人 391012327

東京大学長

東京都文京区本郷7丁目3番1号

(72) 発明者 齊藤 忠夫

神奈川県横浜市神奈川区松ヶ丘55-4

(72) 発明者 相田 仁

神奈川県川崎市宮前区宮崎2-12-1

(72) 発明者 森野 博章

神奈川県町田市小川1-26-7

(72) 発明者 タイ タッチ パオ

東京都足立区綾瀬4-9-2-101

(74) 代理人 100059258

弁理士 杉村 暁秀 (外2名)

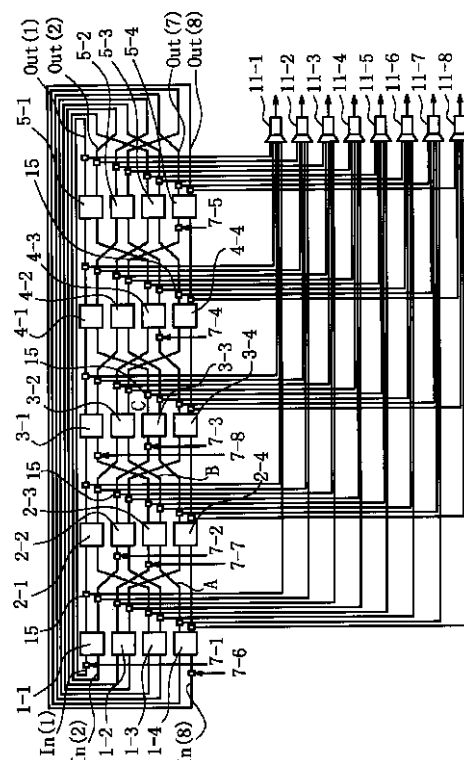
最終頁に続く

(54) 【発明の名称】 入力分散型パケットスイッチ網及び入力分散型パケットスイッチ

(57) 【要約】

【課題】 ミスルート発生を抑制してパケット損失を十分に低減することが可能な、パケットスイッチ網及びパケットスイッチを提供する。

【解決手段】 2×2のスイッチエレメントをシャフル型トポロジーで接続し、8×8スイッチ網を構成する。そして、スイッチエレメント5-1~5-4の出力リンクout(1)~(8)は、スイッチエレメント1-1~1-4の入力リンクin(1)~(8)とそれぞれ接続されて、スイッチ網全体がリング状を呈するように構成する。さらに、パケット入力部の入力位置7-1~7-8をスイッチ網の横方向におけるスイッチエレメントの各段に分散して配置する。



【特許請求の範囲】

【請求項 1】 複数の 2×2 のスイッチエレメントを多段に配置するとともに、シャフル型トポロジーで接続することにより $N \times N$ ($N = 2^k$, k は 2 以上の整数) スイッチ網を構成し、この $N \times N$ スイッチ網を構成する前記複数の 2×2 のスイッチエレメントの内、最左列に位置するスイッチエレメントのリンクと最右列に位置するスイッチエレメントのリンクとをそれぞれ接続することにより、前記 $N \times N$ スイッチ網をリング状に形成するとともに、前記 $N \times N$ スイッチ網に対するパケット入力部を具え、このパケット入力部の入力位置を前記 $N \times N$ スイッチ網の横方向に分散させたことを特徴とする、入力分散型パケットスイッチ網。

【請求項 2】 前記複数のスイッチエレメントは、前記 $N \times N$ スイッチ網の縦方向において $N/2$ 段で配置されてなるとともに、前記 $N \times N$ スイッチ網の横方向において $\log_2 N$ 段以上で配置されてなることを特徴とする、請求項 1 に記載の入力分散型パケットスイッチ網。

【請求項 3】 前記 $N \times N$ スイッチ網の横方向を構成する各段において、前記複数のスイッチエレメントを構成する各スイッチエレメントの出力ポートを、それぞれ前記 $N \times N$ スイッチ網に対するパケット出力部に接続したことを特徴とする、請求項 1 又は 2 に記載の入力分散型パケットスイッチ網。

【請求項 4】 前記各スイッチエレメントの出力ポートと前記パケット出力部との間に、フィルタを設けたことを特徴とする、請求項 3 に記載の入力分散型パケットスイッチ網。

【請求項 5】 前記パケット入力部の入力位置と、この入力位置に連続して位置するスイッチエレメントとの間に、入力バッファを設けたことを特徴とする、請求項 1 ~ 4 のいずれか一に記載の入力分散型パケットスイッチ網。

【請求項 6】 前記パケット出力部は、コンセントレータと出力バッファとを具えることを特徴とする、請求項 3 ~ 5 のいずれか一に記載の入力分散型パケットスイッチ網。

【請求項 7】 請求項 1 ~ 6 のいずれか一に記載の入力分散型パケットスイッチ網と、第 1 のヘッダ処理部と、第 2 のヘッダ処理部とを具え、前記第 1 のヘッダ処理部は、前記入力分散型パケットスイッチ網の入力側に設けられてパケットにスイッチングヘッダを付加するとともに、前記第 2 のヘッダ処理部は、前記入力分散型パケットスイッチ網の出力側に設けられて前記スイッチングヘッダを削除することを特徴とする、入力分散型パケットスイッチ。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、入力分散型パケットスイッチ網及び入力分散型パケットスイッチに関し、

さらに詳しくは、大容量の高速デジタル通信などにおいて好適に用いることのできる、入力分散型パケットスイッチ網及び入力分散型パケットスイッチに関する。

【0002】

【従来の技術】 高速デジタル通信の発展を支える通信技術として、回線交換方式とパケット交換方式とが提唱され、現在用いられている。回線交換方式は、端末の要求に応じて一定速度の回線を端末相互間に接続するものである。すなわち、所定のデジタル信号をバイト単位で時分割多重した後、フレーム中のタイムスロットをデータバッファメモリに書き込み、予め決められたタイムスロット順に呼び出すものである。通信中においては、与えられたタイムスロット順に呼び出すため、一定速度で長時間通信する場合に適したものである。

【0003】 一方、パケット交換方式では、所定のデジタル信号を適当なサイズのパケットに分割した後、このパケットのヘッダにアドレスなどの制御情報を付加し、この制御情報を基に前記所定のデジタル信号を転送するものである。パケットのサイズ(長さ)は、情報の性質や速度に応じて任意に設定される。このため、上記回線交換方式と比較して、通信形態の柔軟性が高い。

【0004】 このようなパケット交換方式におけるパケットのスイッチングは、入力されるパケットを ATM セルに分割した後、多段接続スイッチ網に入力させ、出力する際に再びパケットに組み立てるものである。この場合、入力されるトラヒックの量が特定の入力ポートに偏る場合があり、かつその偏りの事前予測が困難なことから、再ルーティング型の多段接続スイッチ網として、タンデムバニヤン (Tandem Banyan) スイッチ、及び MS 4 スイッチなどが用いられている。

【0005】

【発明が解決しようとする課題】 バニヤンスイッチにおいては、所定のバニヤンスイッチ網においてセルのミスルート (misroute) が発生すると、このセルが次のバニヤンスイッチ網に入力されるまで再ルーティングが開始されない。したがって、この間のタイムラグによってセルが廃棄されてしまう場合が生じ、パケット損失が増大してしまうという問題があった。特に、入力トラヒックが大きい場合においては、入力に近いバニヤンスイッチ網ほどミスルートの発生割合が高くなり、これに伴うパケット損失の増大は極めて深刻なものであった。

【0006】 一方、MS 4 スイッチにおいては、セルのミスルートが発生すると同じスイッチ網内において、次の段のスイッチエレメントから再ルーティングが開始される。したがって、バニヤンスイッチに比べるとスイッチエレメントの利用効率が高く、再ルーティングされるまでの時間が短縮化するため、パケット損失率は比較的低いものとなる。しかしながら、総てのセルは MS 4 スイッチ網の左側から入力されるため、入力トラヒックが大きく高負荷がかかっているような場合においては、セ

ルのミスルートが発生し易くなる。したがって、このような場合においては、MS4スイッチといえども、パケット損失率は無視できないほど増大してしまう。

【0007】本発明は、ミスルート発生を抑制してパケット損失を十分に低減することが可能な、パケットスイッチ網及びパケットスイッチを提供することを目的とする。

【0008】

【課題を解決するための手段】本発明のパケットスイッチ網は、複数の 2×2 のスイッチエレメントを多段に配置するとともに、シャフル型トポロジーで接続することにより $N \times N$ ($N = 2^k$ 、 k は2以上の整数)スイッチ網を構成し、この $N \times N$ スイッチ網を構成する前記複数の 2×2 のスイッチエレメントの内、最左列に位置するスイッチエレメントのリンクと最右列に位置するスイッチエレメントのリンクとをそれぞれ接続することにより、前記 $N \times N$ スイッチ網をリング状に形成するとともに、前記 $N \times N$ スイッチ網に対するパケット入力部を具備し、このパケット入力部の入力位置を前記 $N \times N$ スイッチ網の横方向に分散させたことを特徴とする、入力分散型パケットスイッチ網である。

【0009】このように、本発明のパケットスイッチ網は、スイッチ網に対するパケット入力部を具備している。したがって、従来と異なり、パケットをATMセルに分割することなく直接スイッチ網内に導入することができるため、スイッチング処理量を大幅に低減することができる。

【0010】また、前記パケット入力部の入力位置を前記スイッチ網の横方向に分散させている。このため、入力トラヒックが大きくなった場合においても、入力位置自体がスイッチ網内において分散しているため、各スイッチエレメントに対する負荷は減少する。そして、パケット同士の衝突を抑制することができるため、パケットのミスルート発生自体を減少させることができる。したがって、再ルーティングを抑制してパケット損失を減少させることができる。

【0011】さらに、スイッチ網を構成するスイッチエレメントはリング状に接続されている。このため、スイッチ網内の後段に位置する入力位置からパケットが入力された場合においても、このパケットは、スイッチ網の最右列に位置するスイッチエレメントから、スイッチ網の最左列に位置するスイッチエレメントに転送される。したがって、スイッチエレメントの不足によってパケットのスイッチングが十分に行われず、入力されたパケットが出力されなくなるということはない。

【0012】また、このような転送によって後段及び前段のスイッチエレメントが有効に用いられるため、スイッチエレメントの利用効率が増大する。したがって、スイッチ網を構成するスイッチエレメント数を低減し、スイッチ網を小型化できるという追加の利益をも得ること

ができる。

【0013】また、本発明の入力分散型パケットスイッチは、上記のような入力分散型パケットスイッチ網に対し、第1のヘッダ処理部と第2のヘッダ処理部とを設け、以下の発明の実施の形態で述べるように、入力されるパケットにスイッチングヘッダを付加して、実際スイッチとして利用できるように構成したものである。

【0014】

【発明の実施の形態】以下、本発明を発明の実施の形態に基づいて詳細に説明する。図1は、本発明の入力分散型パケットスイッチ網の回路図である。図1に示すスイッチ網は、 2×2 のスイッチエレメントが縦に4段、横に5段配置されるとともに、各スイッチエレメント同士はシャフル型トポロジーで接続され、 8×8 スイッチ網を構成している。そして、スイッチエレメント5-1~5-4の出力リンクout(1)~(8)は、スイッチエレメント1-1~1-4の入力リンクin(1)~(8)とそれぞれ接続されて、スイッチ網全体がリング状を呈するように構成されている。

【0015】また、パケット入力部の入力位置はスイッチ網の横方向に分散されている。具体的には、最左列のスイッチエレメント1-1の部分7-1及びスイッチエレメント1-4の部分7-6、並びに横方向第1段と第2段との間において、スイッチエレメント2-2の部分7-2及びスイッチエレメント2-3の部分7-7にパケット入力部が入力されている。そして、横方向第2段と第3段との間において、スイッチエレメント3-1の部分7-3及びスイッチエレメント3-3の部分7-8、横方向第3段と第4段との間において、スイッチエレメント4-3の部分7-4、並びに横方向第4段と第5段との間において、スイッチエレメント5-4の部分7-5にパケット入力部が入力されている。

【0016】さらに、各スイッチエレメントの出力ポートは、フィルタ15を介してパケット出力部11-1~11-8に接続されている。

【0017】このように図1に示す本発明の入力分散型パケットスイッチは、パケット入力部をスイッチ網の横方向の各段に分散して配置させている。したがって、入力トラヒックが高い場合においても、各パケットがスイッチ網の全体に分散して入力されるため、特定のスイッチエレメントにおけるパケット同士の衝突割合が減少する。このため、パケットのミスルート自体が減少し、再ルーティングを抑制してパケット損失を低減することができる。

【0018】例えば、MS4スイッチのように、パケット入力部の総てをスイッチ網の最左側に配置した場合、スイッチエレメント2-1においては、スイッチエレメント1-1から出力されたパケットとスイッチエレメント1-3から出力されたパケットが衝突するが生じる。しかしながら、本発明においては、スイッチエレ

ント1-3の部分にパケット入力位置を設けず、このスイッチエレメントの段に相当するパケット入力位置7-3及び7-4を、スイッチ網の横方向の第2段と第3段との間、及び第3段と第4段との間に分散して配置している。したがって、スイッチエレメント2-1における上述のようなパケットの衝突を回避することができ、スイッチ網全体におけるパケットのミスルートを減少させることができる。

【0019】また、図1に示す本発明の入力分散型パケットスイッチ網においては、スイッチ網を構成するスイッチエレメントの最右列と最左列とを接続し、スイッチ網をリング状に形成している。このため、パケット入力部をスイッチ網横方法の後段に設けた場合においても、入力されたパケットは最右列に位置するスイッチエレメントから最左列に位置するスイッチエレメントに転送される。このため、パケット入力部を分散して配置した場合においても、パケットの出力が可能となる。

【0020】スイッチ網がリング状を呈していないとすると、例えば、パケット入力部7-5から入力されたパケットは、スイッチエレメント5-4を通過した後、その出力ポートから出力部11-7又は11-8のみに出力される。このため、パケットのスイッチングヘッダが、出力部11-1に出力されるべきアドレスを有している場合、このパケット情報は適正にスイッチングされず、したがって外部に出力されなくなる。

【0021】しかしながら、本発明のようにスイッチ網をリング状に形成することにより、例えば、パケット入力部7-5から入力されたパケットは、スイッチエレメント5-4を通過してout(8)からin(8)へ転送され、スイッチエレメント1-4を通過した後、スイッチエレメント2-3にルーティングされ、さらにスイッチエレメント3-1にルーティングされる。そして、スイッチエレメント3-1を通過した後、出力ポートを通じて出力部11-1に出力されることになる。したがって、スイッチ網の後段に入力させたパケットもスイッチ網全体としてスイッチングし、必要な情報として外部に取り出すことができる。

【0022】また、後段に位置するスイッチエレメント5-4などと、前段に位置するスイッチエレメント1-4などとが効率良く用いられ、スイッチエレメントの利用効率が增大する。したがって、スイッチ網内におけるスイッチエレメント数を低減することができ、これによってスイッチ網を小型化することができる。

【0023】図1に示すスイッチ網においては、各スイッチエレメントの後方において出力ポートと出力部との間にフィルタが設けられている。このフィルタは後に説明するパケットのスイッチングにおいて、パケットがルーティングされる際のスイッチングヘッダにおけるカウンタ値をチェックするためのものである。

【0024】なお、図1に示す入力分散型パケットスイ

ッチは、スイッチエレメントが縦に4段、横に5段配置されて構成されている。しかしながら、この配置構成は、特に限定されるものではない。但し、段数が多いほどパケット損失数を抑制することができるため、各スイッチエレメントから $N \times N$ スイッチ網を構成する場合には、スイッチエレメントを縦に $N/2$ 段、横に $\log_2 N$ 段以上で配置することが好ましい。

【0025】また、図1に示すようにパケット入力部は、スイッチ網の横方向に分散されているため、パケット入力部から所定のスイッチエレメントに入力されたパケットが、前の段のスイッチエレメントからルーティングされることによって到達したパケットと衝突してしまう場合がある。例えば、パケット入力部7-3からスイッチエレメント3-3に入力されたパケットが、前の段のスイッチエレメント2-2からルーティングされることによって到達したパケットと衝突するような場合である。

【0026】したがって、このようなパケットの衝突を防止すべく、パケット入力部の入力位置と、この入力位置に連続するスイッチエレメントとの間にバッファ（以下、「入力バッファ」という）を設けることが好ましい。これによって、所定のスイッチエレメントに新たに入力されるパケットと、前の段のスイッチエレメントからルーティングされて前記所定のスイッチエレメントに到達したパケットとは、それぞれ入力バッファに一端格納された後、順次に出力されるようになるため、前記所定のスイッチエレメントにおけるこれらパケットの衝突を防止することができる。

【0027】例えば、パケット入力位置7-7とスイッチエレメント2-3との間に入力バッファを設けることにより、スイッチエレメント2-3に新たに入力されたパケットと、スイッチエレメント1-2からルーティングされて到達したパケットとは、入力バッファに一端入力された後、順次に出力されるようになる。したがって、これらのパケットのスイッチエレメント2-3における衝突を防止することができる。

【0028】また、図1に示すパケット出力部11-1～11-8は、コンセントレータとバッファ（以下、「出力バッファ」という）とを具備することが好ましい。出力バッファは、一般に出力ポートに複数のパケットが同時に到着する場合に、パケットの待ち合わせ損失を防ぐ目的で設けられ、スイッチ網から出力されたパケットをある一定量だけ格納するように構成されている。そして、ハードウェアの負担を軽減すべく、その量はある一定値以下に設定されている。この場合、トラヒック集中があると、この設定値を超えてパケットが同時に書き込み状態になるため、これらのパケットの内相当程度があふれてしまい、パケット損失の問題を引き起こしてしまう。したがって、出力バッファに加え、コンセントレータをパケット出力部中に設けることが好ましい。こ

れによって、トラヒック集中が発生した場合においても、過剰なパケットが廃棄されるため、上記のような問題を回避することができる。

【0029】図2は、上記入力分散型パケットスイッチ網を用いた入力分散型パケットスイッチの一例の概略を示す図である。図2に示す入力分散型パケットスイッチは、上述したような構成からなる入力分散型パケットスイッチ網21と、第1のヘッダ処理部22と、第2のヘッダ処理部23とからなる。また、図中における矢印Pはパケットのスイッチング方向を示すものである。スイッチの入力側に位置する第1のヘッダ処理部22においては、入力されるパケットに対してスイッチングヘッダが付加される。スイッチングヘッダは、図3に示すように、カウンタと宛先ポート番号とからなり、パケット本体のヘッダ部分に付加される。

【0030】カウンタは、初期値 $\log_2 N$ に設定され、スイッチ網中を正しくルーティングして所定のスイッチエレメントに至る毎に、その値を“1”ずつ減じる。そして、その値が“0”になったときにおいては、ルーティングが総て正しく行われたことを意味するため、スイッチエレメントの出力ポートを通過して外部へ出力される。宛先ポート番号は、入力されたパケットが出力されるべき出力ポート、すなわち、出力部に至るべき情報であり、“0”、“1”からなる2進数で表されている。

【0031】例えば、所定のパケットが第1のヘッダ処理部において、カウンタ初期値“3”、及び宛先ポート番号(101)からなるスイッチングヘッダが付加され、図1に示すようなスイッチ網21に、入力位置7-6から入力されとする。この場合においては、スイッチエレメント1-4において宛先ポート番号(101)の先頭の数字“1”が参照され、上側の出力ポートAに出力されてスイッチエレメント2-3にルーティングされる。このとき、ルーティングが正しく行われているため、カウンタの値は1減じられて“2”となる。

【0032】スイッチエレメント2-3にルーティングされる以前に、その手前に設けられたフィルタ15でこのカウンタがチェックされる。カウンタの値は、“2”であるため、スイッチエレメント2-3において再度ルーティングされ、宛先ポート番号の2番目の数字“0”が参照されて下側の出力ポートBに出力されて、スイッチエレメント3-2にルーティングされる。そして、ルーティングが正しく行われているため、カウンタの値が1減じられて“1”となる。

【0033】同様に、スイッチエレメント3-2手前のフィルタでこのカウンタ値が参照され、スイッチエレメント3-2でルーティングされ、宛先ポート番号の3番目の数字である“1”が参照されて上側の出力ポートCに出力される。このときカウンタ値は“0”であるから、スイッチエレメント4-1手前のフィルタでこの値

がチェックされることによってスイッチエレメント4-1にルーティングされることなく、パケット出力部11-5に出力される。パケット出力部に出力される際には、第2のヘッダ処理部23において前記パケットから上記スイッチングヘッダが削除された後に出力される。

【0034】なお、上記のようなルーティングの過程において、パケットの衝突が発生してパケットがミスルートした場合は、次の段から再度ルーティングが開始される。このとき、カウンタ値は初期値に設定され、ルーティングは最初からやり直される。

【0035】

【実施例】本発明の入力分散型パケットスイッチを用いてシミュレーションを行った。シミュレーション条件は以下に示すとおりである。

(1) スイッチ条件

2×2のスイッチエレメント数：縦方向に32個(32段)

パケット入力部数：64個

伝送速度：155.52(Mbps)

(2) トラヒック条件

パケット長：ヘッダ20(octet)、データ1~1480(octet)

パケット到着間隔：指数分布に従う

パケット入力位置：スイッチエレメントの全段に亘って均等に配置する

トラヒック量：60%

【0036】図4は、上記のようなシミュレーション条件によって、トラヒックが均一な場合のパケット損失率とスイッチエレメントの段数との関係を示したものである。なお、図4においては、比較のため従来のMS4スイッチの場合についても併せて示している。図中、曲線Xで表される本発明の入力分散型パケットスイッチは、曲線Yで表されるMS4スイッチと比べ、同一のスイッチエレメントの段数を有する場合において、パケット損失率が小さいことが分かる。例えば、スイッチエレメント段数が24の場合、本発明の入力分散型パケットスイッチのパケット損失率は、約 1×10^{-6} と極めて小さい値を示すが、MS4スイッチのパケット損失率は約 1×10^{-4} 程度である。

【0037】また、同一のパケット損失率を達成するに際して、本発明の入力分散型パケットスイッチは、MS4スイッチと比較して少ないスイッチエレメント段数で済むことが分かる。例えば、約 1×10^{-4} のパケット損失率を達成するに際して、本発明の入力分散型パケットスイッチは、スイッチエレメントの段数が18で済むのに対し、MS4スイッチエレメントは24段のスイッチエレメントが必要となる。以上のことから、本発明の入力分散型パケットスイッチは、MS4スイッチと比較して、パケット損失率が極めて低く、スイッチ網を構成しているスイッチエレメントが極めて有効に用いられてい

ることが分かる。

【0038】なお、本実施例において詳述しないが、トラフィックが不均一な場合についても同様の結果を示した。

【0039】以上、具体例を挙げながら発明の実施の形態に基づいて本発明を詳細に説明してきたが、本発明は上記内容に限定されるものではなく、本発明の範疇を逸脱しない限りにおいて、あらゆる変形や変更が可能である。

【0040】

【発明の効果】以上説明したように、本発明によれば、スイッチ網に対するパケット入力部の入力位置を分散させるとともに、スイッチ網をリング状に形成しているので、パケットの衝突を抑制して再ルーティングの割合を減少させ、パケット損失率を低減することができる。また、スイッチ網を構成するスイッチエレメントの利用効率が増すため、従来のスイッチと比べて、同一のパケット損失率を達成するに際してのスイッチエレメント数を

低減でき、スイッチ網自体を小型化することができる。

【図面の簡単な説明】

【図1】 本発明の入力分散型パケットスイッチ網の一例を示す回路図である。

【図2】 本発明の入力分散型パケットスイッチの一例を示す概略図である。

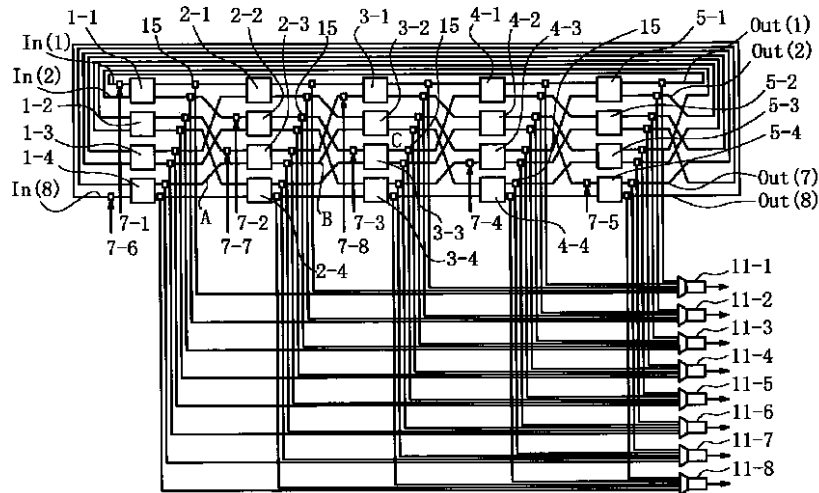
【図3】 本発明の入力分散型パケットスイッチにおける、スイッチングヘッダ内のフォーマット構成を示す図である。

【図4】 本発明の入力分散型パケットスイッチのシミュレーション結果を示す図である。

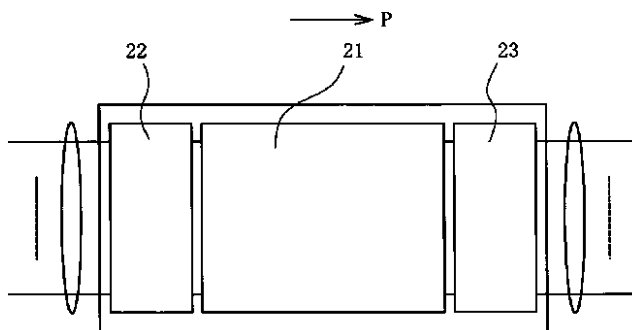
【符号の説明】

- 1 - 1 ~ 5 - 4 スイッチエレメント
- 7 - 1 ~ 7 - 7 パケット入力部の入力位置
- 11 - 1 ~ 11 - 8 パケット出力部
- 21 パケットスイッチ網
- 22 第1のヘッダ処理部
- 23 第2のヘッダ処理部

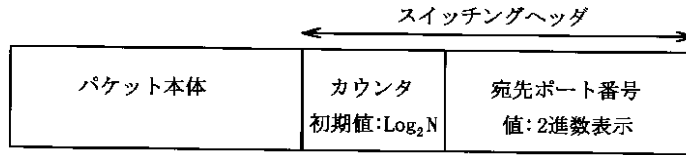
【図1】



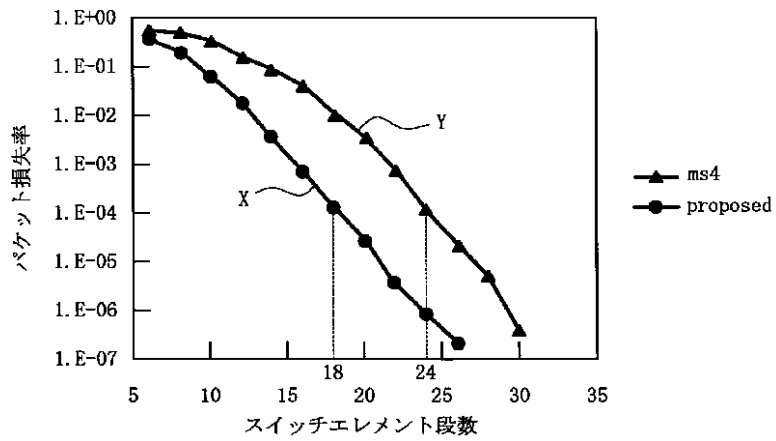
【図2】



【図3】



【図4】



フロントページの続き

Fターム(参考) 5K030 GA04 GA12 HA10 JA06 KX05
KX15 KX24