

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2003-86835  
(P2003-86835A)

(43) 公開日 平成15年3月20日 (2003.3.20)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード <sup>*</sup> (参考)
H 0 1 L 33/00		H 0 1 L 33/00	A 5 F 0 0 4
21/3065		21/302	J 5 F 0 4 1

審査請求 有 請求項の数 8 O L (全 6 頁)

(21) 出願番号 特願2001-278057(P2001-278057)

(22) 出願日 平成13年9月13日 (2001.9.13)

特許法第30条第1項適用申請有り 2001年3月28日  
(社) 応用物理学会発行の「2001年(平成13年)春季  
第48回応用物理学関係連合講演会 講演予稿集 第3分  
冊」に発表

(71) 出願人 391012394

東北大学長

宮城県仙台市青葉区片平2丁目1番1号

(72) 発明者 羽根 一博

宮城県仙台市青葉区中山9丁目21番5号

(72) 発明者 金森 義明

宮城県仙台市太白区八木山松波町18番3号

ティエラ松波102号

(74) 代理人 100072051

弁理士 杉村 興作 (外1名)

Fターム(参考) 5F004 DA04 DA18 DB21 EA22 EB08

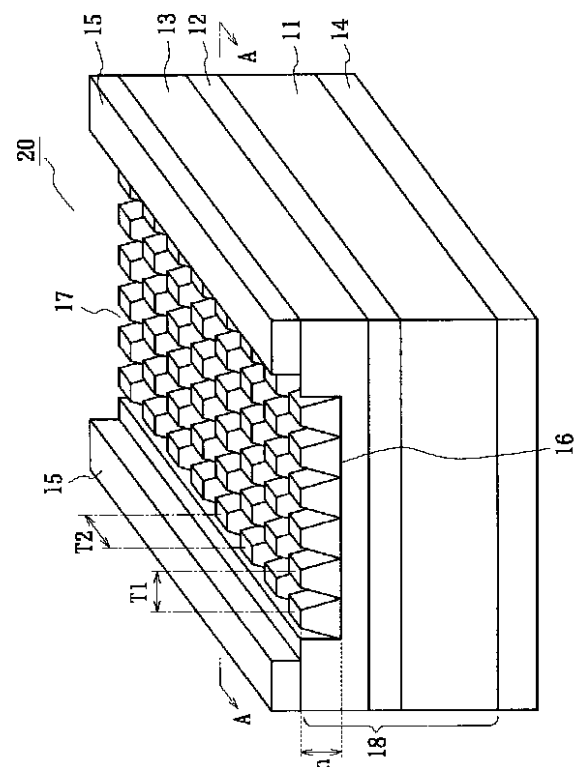
5F041 AA03 CA12 CA36 CA74

(54) 【発明の名称】 半導体発光素子及び半導体発光素子の製造方法

(57) 【要約】

【課題】 半導体発光素子を構成する複数の半導体層からなる多層積層構造で生成された光に対する透過率を向上させ、光の高い取り出し効率を得る。

【解決手段】 基板11、第1の半導体層12、及び第2の半導体層13から構成される多層積層構造18の発光面16上に、発光面16より出力される光の波長よりも短い周期で配置された、複数の凸部からなる反射防止フィルタ17を形成する。



## 【特許請求の範囲】

【請求項1】 複数の半導体層からなる多層積層構造を含む半導体発光素子であって、前記多層積層構造の発光面上に、前記多層積層構造より発せられる光の波長よりも短い周期で、格子状に配置された複数の凸部よりなる反射防止フィルタを具えることを特徴とする、半導体発光素子。

【請求項2】 前記反射防止フィルタは、前記多層積層構造の、前記発光面を構成する半導体層と同一の半導体材料から構成されていることを特徴とする、請求項1に記載の半導体発光素子。

【請求項3】 前記反射防止フィルタを構成する前記複数の凸部の高さが100nm～400nmであることを特徴とする、請求項1又は2に記載の半導体発光素子。

【請求項4】 前記反射防止フィルタを構成する前記複数の凸部の格子状周期が100nm～400nmであることを特徴とする、請求項1～3のいずれか一に記載の半導体発光素子。

【請求項5】 複数の半導体層からなる多層積層構造を形成する工程と、前記多層積層構造の発光面上に電子線レジスト膜を形成する工程と、前記レジスト膜を電子線描画し、現像することにより所定のレジストパターンを形成する工程と、前記レジストパターンを介して前記多層積層構造の、前記発光面を構成する半導体層をエッチングして、前記多層積層構造より発せられる光の波長よりも短い周期で格子状に配置された、反射防止フィルタを形成する工程と、を含むことを特徴とする、半導体発光素子の製造方法。

【請求項6】 前記多層積層構造の、前記発光面を構成する半導体層のエッチングは、エッチングガスを放電により原子状に分解してなる原子状のエッチング種を用いて行なうことを特徴とする、請求項5に記載の半導体発光素子の製造方法。

【請求項7】 前記エッチングガスはエッチング特性の異なる複数のハロゲン系ガスからなり、前記エッチングは前記複数のハロゲン系ガスを交互に用いて行なうことを特徴とする、請求項6に記載の半導体発光素子の製造方法。

【請求項8】 前記複数のハロゲン系ガスは、SF<sub>6</sub>ガス及びCl<sub>2</sub>ガスから構成されることを特徴とする、請求項7に記載の半導体発光素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体発光素子及び半導体発光素子の製造方法に関する。

## 【0002】

【従来の技術】近年においては、小型、軽量、及び長寿命などの長所を有する発光ダイオード(LED)などの半導体発光素子の社会的要求が高まっており、これに伴

いLEDの高輝度化及び高効率化の要求も高まっている。

【0003】図1は、従来のダブルヘテロ構造のLEDの一例を示す構成図である。図1に示すLED10においては、p-GaAlAsなどからなる基板1上に、同じくp-GaAlAsなどからなる第1の半導体層2及びn-GaAlAsなどからなる第2の半導体層3が順次に形成されている。そして、基板1の裏面にはAuZnなどからなる第1の電極4が形成され、第2の半導体層3上にはAuSnなどからなる第2の電極5が形成されている。基板1、第1の半導体層2、及び第2の半導体層3は多層積層構造8を構成する。

【0004】第1の半導体層2は発光層として機能し、基板1及び第2の半導体層3は前記発光層に対する導電層として機能する。また、第2の半導体層3の上面は発光面6を構成する。第1の電極4及び第2の電極5間に所定の電圧が印加されると、基板1及び第2の半導体層3を通じて第1の半導体層2に電流が流れ、これを励起することにより発光を生ぜしめる。

【0005】このとき、例えば第1の半導体層2の中心部分で生成された光は、図1中の矢印で示すような反射や電極による吸収を繰り返した後、臨界角c内に至ることによって、発光面6から外部へ取り出される。

## 【0006】

【発明が解決しようとする課題】図1において、LED10の外部に位置する大気の屈折率n<sub>1</sub>は約1.0であり、発光面6を構成する第2の半導体層3の屈折率n<sub>2</sub>は、例えばGaAlAsから構成した場合約3.5である。また、臨界角cは、 $c = \sin^{-1}(n_1/n_2)$ で表されるため、上述したように屈折率n<sub>1</sub>及びn<sub>2</sub>の差が大きくなると臨界角cが減少してしまう。この結果、発光面6からの光の透過率が劣化してしまい、光取り出し効率が極めて低下してしまうという問題があった。

【0007】かかる問題点に鑑み、多層積層構造8と第2の電極5との間に反射防止膜を設けることが試みられているが、このような反射防止膜に用いる材料が極めて限定されてしまうととも、極めて狭い発光波長に対してしか用いることができなかった。その結果、十分な透過率を実現することができず、光取り出し効率の向上も限られていた。

【0008】本発明は、半導体発光素子を構成する複数の半導体層からなる多層積層構造で生成された光に対する透過率を向上させ、光の高い取り出し効率を得ることを目的とする。

## 【0009】

【課題を解決するための手段】上記目的を達成すべく、本発明は、複数の半導体層からなる多層積層構造を含む半導体発光素子であって、前記多層積層構造の発光面上に、前記多層積層構造より発せられる光の波長よりも短

い周期で格子状に配置された、反射防止フィルタを具えることを特徴とする、半導体発光素子に関する。

【0010】本発明者らは、上記目的を達成すべく鋭意検討を行なった。その結果、従来の半導体発光素子を構成する発光面上に、上述した特徴を有する反射防止フィルタを設けることにより上記目的を達成できることを見出した。すなわち、上述した反射防止フィルタを設けることにより、前記多層積層構造の前記発光面を構成する半導体材料の屈折率と、半導体発光素子外部の大気屈折率との差を補完し、前記屈折率差を滑らかに整合する任意の屈折率空間が形成される。

【0011】このため、前記半導体発光素子の前記発光面における実質的な臨界角が増大する。そして、前記半導体発光素子内で生成された光の、前記発光面からの透過率も増大し、結果として光取り出し効率も向上し、本発明の目的を実現することができる。

【0012】なお、このような反射防止フィルタは、従来の反射防止膜などに比較して、材料の選択性が高く、広範囲の発光波長に対して適用することができる。

【0013】

【発明の実施の形態】以下、本発明を発明の実施の形態に基づいて詳細に説明する。図2は、本発明の半導体発光素子の一例を示す構成図である。なお、図2においては本発明の特徴を明確にすべく、実際の構成とは異なるように描いている。

【0014】図2に示す半導体発光素子20は、p-GaAlAsなどからなる基板11上において、同じくp-GaAlAsなどからなる第1の半導体層12及びn-GaAlAsなどからなる第2の半導体層13を順次に具えている。そして、基板11の裏面にはAuZnなどからなる第1の電極14が形成され、第2の半導体層13上にはAuSnなどからなる第2の電極15が形成され、ダブルヘテロ構造のLEDを構成している。

【0015】基板11、第1の半導体層12、及び第2の半導体層13は多層積層構造18を構成する。第1の半導体層12は発光層として機能し、基板11及び第2の半導体層13は前記発光層に対する導電層として機能する。

【0016】第2の半導体層13は中央部が凹んで形成されており、前記凹部内の底面が発光面16として機能する。また、発光面16上には反射防止フィルタ17が形成されている。この反射防止フィルタ17は、横方向に周期T1、縦方向に周期T2で格子状に配置された複数の凸部から構成されている。なお、以下に示す本発明の半導体発光素子の製造方法に起因して、前記複数の凸部、すなわち反射防止フィルタ17は、第2の半導体層13と同一の半導体材料、例えばp-GaAlAsから構成されている。

【0017】本発明においては、反射防止フィルタ17を構成する格子状に配置された複数の凸部の周期T1及

びT2が、多層積層構造18の発光面16より発せられる光の波長よりも短いことが必要である。これによって、半導体発光素子20から光を取り出す外部(大気)の屈折率n1と、発光面16を構成する第2の半導体層13の屈折率n2との差を補完し、これら屈折率差を滑らかに整合する任意の屈折率空間を形成することができる。

【0018】図3は、図2に示す本発明に半導体発光素子20の、積層方向における屈折率変化を示す概念図であり、図4は、図1に示す従来の半導体発光素子10の、積層方向における屈折率変化を示す図である。図3に示すように、本発明に従った図2の半導体発光素子20においては、反射防止フィルタ17によって第2の半導体層13の屈折率n2と外部(大気)の屈折率n1との屈折率差を埋めるように、積層方向に向けて連続的に変化した屈折率空間が形成される。

【0019】これに対して、図4に示すように、反射防止フィルタを有しない従来の半導体発光素子10においては、第2の半導体層13から外部(大気)に向けて屈折率がステップ状に急峻に変化するようになる。

【0020】したがって、上述したように、従来の半導体発光素子10においては、発光面6に対する臨界角cが小さくなってしまふのに対し、本発明に従った半導体発光素子20においては、外部(大気)に対する屈折率変化が小さいために、発光面16に対する実質的な臨界角が増大する。この結果、発光面16の透過率が増大し、外部(大気)への光取り出し効率も増大する。

【0021】なお、反射防止フィルタ17を構成する複数の凸部の周期T1及びT2は、異なっても良いが、通常は作製工程を簡易化するために実質上同一にする。

【0022】また、反射防止フィルタ17の高さhは、100nm~400nmであることが好ましく、さらには200nm~400nmであることが好ましい。これによって、可視光域にあるほとんどすべての光に対して、反射防止フィルタとして機能することができ、上述した作用効果をより顕著に出現させることができる。なお、高さhの下限は主として現状の微細加工技術によって制限されている。

【0023】さらに、反射防止フィルタ17を構成する複数の凸部の周期T1及びT2は、発光面16より発せられる光の波長よりも短ければ特には限定されないが、すべての可視光域の光に対処すべく100nm~400nmの範囲に設定する。これによって反射防止フィルタ17の作製を簡易に行なうことができるとともに、広範囲の発光波長に対して上述した作用効果を生ぜしめることができる。

【0024】なお、第1の半導体層12及び第2の半導体層13の厚さなどについては、これら各層の組成や成膜技術、目的とする物理特性などに依存して任意に形成

することができる。

【0025】次に、図2に示す半導体発光素子20の製造方法について説明する。図5～図10は、半導体発光素子20の製造工程を説明するための断面図である。なお、これらの図面においては、半導体発光素子20のA-A線を含む断面において半導体発光素子が順次に形成される様子を示している。

【0026】最初に、図5に示すように、基板11上において第1の半導体層12及び第2の半導体層13を、CVD法やエピタキシャル成長法など公知の成膜技術を用いて形成する。次いで、図6に示すように、基板11の裏面に第1の電極14を形成し、第2の半導体層13上に第2の電極15を形成する。次いで、図7に示すように、第2の半導体層13上に、第2の電極15を覆うようにして電子線レジスト膜21をスピコート法などによって、例えば厚さ0.1 $\mu\text{m}$ ～0.4 $\mu\text{m}$ に形成する。

【0027】次いで、図8に示すように、レジスト膜21に対して電子線描画処理を行ない、その後現像処理を施すことにより、レジストパターン22を形成する。次いで、図9に示すように、所定のエッチングガスを用い、レジストパターン22を介してエッチング処理を施すことにより、第2の半導体層13を直接的にエッチング処理し、反射防止フィルタ17を形成する。次いで、図10に示すように、残留したレジストパターン22を有機溶剤などを用いて除去することにより、反射防止フィルタ17を有する半導体発光素子20を得る。

【0028】上記エッチング処理においては、前記所定のエッチングガスを放電により原子状に分解し、これによって得た原子状のエッチング種を用いて行なうことが好ましい。これによって、第2の半導体層13のエッチング処理をより効果的に行なうことができ、上述した高さhを有する反射防止フィルタ17を短時間で得ることができる。

【0029】また、前記エッチングガスをエッチング特性の異なる複数のハロゲンガスから構成し、これら複数のハロゲン系ガスを交互に用いて行なうことが好ましい。例えば、SF<sub>6</sub>ガス及びCl<sub>2</sub>ガスを交互に用いて行なう。SF<sub>6</sub>ガスは横方向のエッチング特性に優れ、Cl<sub>2</sub>ガスは深さ方向のエッチング特性に優れる。したがって、両者を併用し、これらを交互に用いてエッチング処理を行なうことにより、反射防止フィルタとして十分に機能する、アスペクト比に優れた複数の凸部を簡易に形成することができる。

【0030】なお、複数の凸部のアスペクト比が小さいと、これらは実質的に格子状に配置されないことになり、反射防止フィルタとして機能しなくなる場合がある。

【0031】また、SF<sub>6</sub>ガス及びCl<sub>2</sub>ガスなど複数のハロゲン系ガスを用いる場合においても、これらを放

電により原子状に分解して形成されたエッチング種として用いることが好ましいが、原子状に分解する放電条件はガス毎に異なる。

【0032】

【実施例】本実施例においては、図5～図10に示す工程に従って、図2に示すような半導体発光素子20を作製した。なお、基板11はp-GaAlAsから構成するとともに、第1の半導体層12は厚さ0.35 $\mu\text{m}$ のp-GaAlAsから構成した。また、第2の半導体層13は厚さ160 $\mu\text{m}$ のn-GaAlAsから構成した。また、レジスト膜21の厚さは0.4 $\mu\text{m}$ とした。

【0033】さらに、エッチングパターンを介しての第2の半導体層13のエッチングは、SF<sub>6</sub>ガス及びCl<sub>2</sub>ガスを、SF<sub>6</sub>ガス、Cl<sub>2</sub>ガス、SF<sub>6</sub>ガスの順に用い、3段階で実施した。なお、これらエッチングガスは、放電により原子状に分解させて使用した。

【0034】図11は、このようにして形成した反射防止フィルタ17の一部を示すSEM写真である。図11から明らかなように、反射防止フィルタ17は、格子状に配置された複数の凸部から形成されていることが分かる。また、複数の凸部の配置周期は、横方向及び縦方向共に約200nmであり、高さは約275nmであることが分かる。

【0035】図12は、上述のようにして作製した半導体発光素子20の相対発光強度を示すグラフである。図12において、角度0度は発光面16に垂直な方向（法線方向）を示し、角度が大きくなるにつれて発光面16に対する法線方向から発光面16に向けて傾斜することを示している。なお、相対強度は、反射防止フィルタを介して出力された光の強度を、反射防止フィルタを介さずに出力された光の強度で除したものである。

【0036】図12から明らかなように、測定角度の40度程度まで均一に光が出力されており、発光面16に対する実質的な臨界角は少なくとも40度程度の値を示すことが分かる。さらに、図1に示すような従来のGaAlAsからなる半導体発光素子の臨界角 $\theta_c$ が約16度程度であることを考慮すると、本実施例において得た半導体発光素子20は約2倍以上の実質的な臨界角を有することが分かる。

【0037】図13は、上記半導体発光素子の発光スペクトル（実線）を示すグラフである。なお、同一の条件で作製した反射防止フィルタを有しない半導体発光素子の発光スペクトル（点線）も合わせて示す。

【0038】図13から明らかなように、反射防止フィルタを有する本実施例の半導体発光素子は、反射防止フィルタを有しないものに比較して、約30%発光強度が増大している。すなわち、発光面16における透過率が増大し、光取り出し効率が增大していることが分かる。さらに、本実施例の半導体発光素子では、ピーク波長の半値幅も増大しており、広波長帯域において好適に用い

ることが可能であることが分かる。

【0039】以上、具体例を挙げながら発明の実施の形態に基づいて本発明を詳細に説明してきたが、本発明は上記内容に限定されるものではなく、本発明の範疇を逸脱しない限りにおいて、あらゆる変形や変更が可能である。

【0040】例えば、上記においては、第2の半導体層13を直接的にエッチングすることによって反射防止フィルタ17を作製したが、第2の半導体層13上に追加の層を形成し、この層に対してエッチング処理を施すことによって、第2の半導体層13と別体で作製することもできる。

【0041】また、レジストパターン21を作製する際に、電子線描画処理に代えてレーザー干渉法やステッパーを用いて行なうことができる。さらに、反射防止フィルタ17を構成する凸部はテーパ状を呈するが、その他の任意の形状を有することができる。

【0042】

【発明の効果】以上説明したように、本発明によれば、発光面の実質的な臨界角を増大させて発光波長の透過率を向上させ、光取り出し効率に優れた半導体発光素子を提供することができる。

【図面の簡単な説明】

【図1】 従来の半導体発光素子の一例を示す構成図である。

【図2】 本発明の半導体発光素子の一例を示す斜視図である。

【図3】 本発明の半導体発光素子における、積層方向の屈折率変化を示す概念図である。

【図4】 従来の半導体発光素子における、積層方向の

屈折率変化を示す概念図である。

【図5】 本発明の半導体発光素子の製造方法における一工程を示す断面図である。

【図6】 図5に示す工程の次の工程を示す断面図である。

【図7】 図6に示す工程の次の工程を示す断面図である。

【図8】 図7に示す工程の次の工程を示す断面図である。

【図9】 図8に示す工程の次の工程を示す断面図である。

【図10】 図9に示す工程の次の工程を示す断面図である。

【図11】 本発明の半導体発光素子の反射防止フィルタの一部を示すSEM写真である。

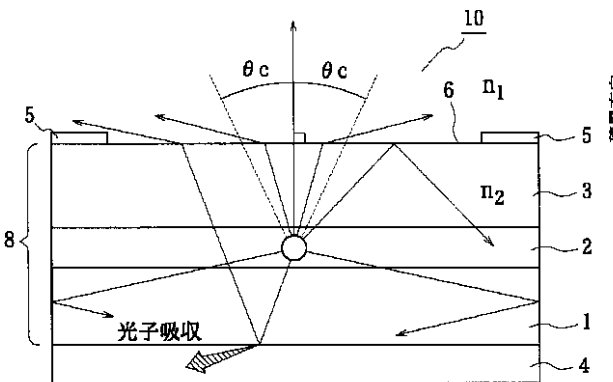
【図12】 本発明の半導体発光素子の相対発光強度を示すグラフである。

【図13】 本発明の半導体発光素子の発光スペクトルを示すグラフである。

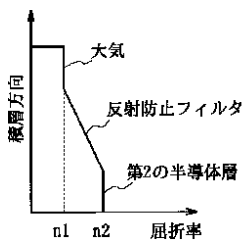
【符号の説明】

- 1、11 基板
- 2、12 第1の半導体層
- 3、13 第2の半導体層
- 4、14 第1の電極
- 5、15 第2の電極
- 6、16 発光面
- 8、18 多層積層構造
- 10、20 半導体発光素子
- 17 反射防止フィルタ

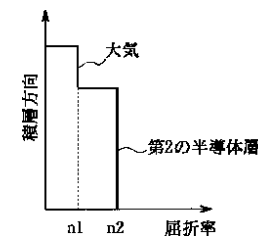
【図1】



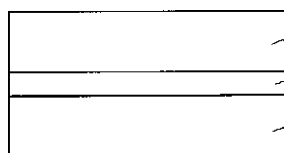
【図3】



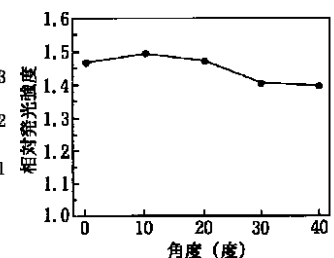
【図4】



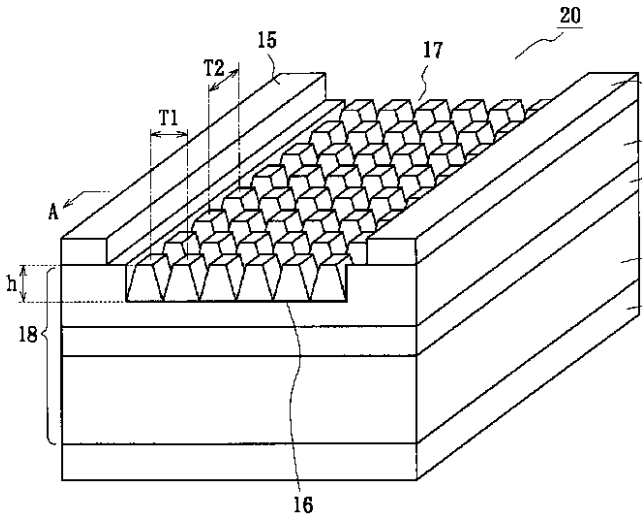
【図5】



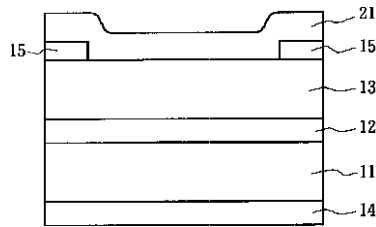
【図12】



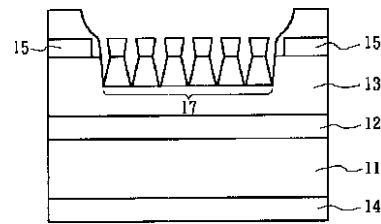
【図2】



【図6】

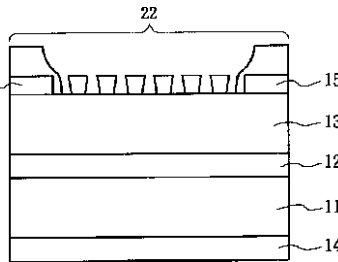
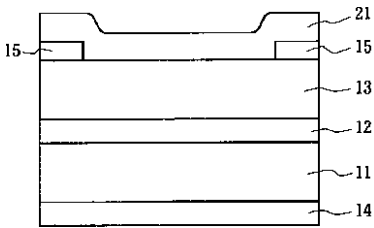


【図9】

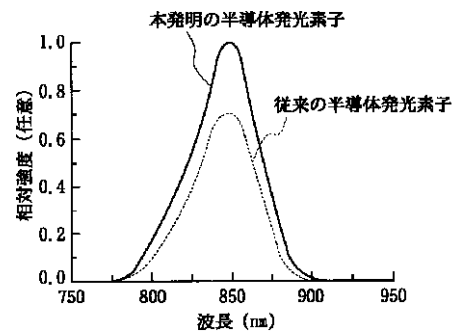


【図7】

【図8】



【図13】



【図10】

【図11】

