

(19)日本国特許庁 (J P)

(12)特許公報 (B 1)

(11)特許番号

特許第3015883号

(P 3 0 1 5 8 8 3)

(45)発行日 平成12年 3 月 6 日(2000.3.6)

(24)登録日 平成11年12月24日(1999.12.24)

(51) Int.Cl. ⁷	識別記号	F I	
H01L 29/06		H01L 29/06	
21/20		21/20	
21/203		21/203	M
			S
21/205		21/205	

請求項の数 8 (全 7 頁)

(21)出願番号	特願平10 - 303944	(73)特許権者	391012327 東京大学長 東京都文京区本郷 7 丁目 3 番 1 号
(22)出願日	平成10年10月26日(1998.10.26)	(72)発明者	小宮山 宏 東京都世田谷区代田 5 - 4 - 4
審査請求日	平成10年10月26日(1998.10.26)	(72)発明者	白川 宏昭 東京都北区中里 1 - 9 - 2 カーザ北嶋 403
		(72)発明者	大沢 利男 東京都新宿区西早稲田 1 - 22 - 3 - 508
		(74)代理人	100059258 弁理士 杉村 暁秀 (外 8 名)
		審査官	大日方 和幸

最終頁に続く

(54)【発明の名称】超微粒子構造の作製方法

1

(57)【特許請求の範囲】

【請求項 1】 基板上に物質を堆積させて、前記基板上に極微細な粒子からなる超微粒子構造を作製する方法であって、前記基板の表面に堆積させるべき前記物質に対して濡れ性の低い部分と高い部分とを形成するとともに、前記濡れ性の高い部分は前記基板の表面に形成された開口部から構成し、前記堆積させるべき物質からなる粒子を前記基板上に堆積させた後、前記開口部に集積させることにより前記開口部内に前記極微細な粒子を形成するとともに、前記開口部を埋め込み、前記堆積させるべき物質からなる粒子を被覆することによって前記極微細な粒子の大きさの増大を停止するようにしたことを特徴とする、超微粒子構造の作製方法。

【請求項 2】 前記堆積させるべき物質は、スパッタリング法を用いて堆積させることを特徴とする、請求項 1

2

に記載の超微粒子構造の作製方法。

【請求項 3】 前記堆積させるべき物質の堆積速度は、0.01 ~ 10 nm / 秒であることを特徴とする、請求項 2 に記載の超微粒子構造の作製方法。

【請求項 4】 前記基板上における前記堆積させるべき物質の量を変化させることにより、前記超微粒子構造を構成する前記極微細な粒子の大きさを調節することを特徴とする、請求項 1 ~ 3 のいずれか一に記載の超微粒子構造の作製方法。

10 【請求項 5】 前記基板上における前記堆積させるべき物質の量の変化は、前記基板上における前記堆積させるべき物質の堆積速度を調節することによって行うことを特徴とする、請求項 4 に記載の超微粒子構造の作製方法。

【請求項 6】 前記基板の温度を変化させることによ

り、前記超微粒子構造を構成する前記極微細な粒子の大きさを調節することを特徴とする、請求項 1 ~ 5 のいずれかーに記載の超微粒子構造の作製方法。

【請求項 7】 前記超微粒子構造を構成する前記極微細な粒子は、前記基板上に堆積された前記堆積させるべき物質をマイグレーションさせて、互いに衝突結合させることにより増大させることを特徴とする、請求項 1 ~ 6 のいずれかーに記載の超微粒子構造の作製方法。

【請求項 8】 前記基板の表面の濡れ性は、この基板の表面を前記堆積させるべき物質に対して濡れ性の低い物質で直接的に覆うことにより低下させることを特徴とする、請求項 1 ~ 7 のいずれかーに記載の超微粒子構造の作製方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】本発明は、超微粒子構造の作製方法に関し、さらに詳しくは、半導体の微細加工技術における、量子細線や量子ドットなどの作製に好適に用いることのできる超微粒子構造の作製方法に関する。

【 0 0 0 2 】

【従来の技術】近年の半導体の微細加工技術は急速な発展を遂げており、大規模集積回路 (L S I) などにおいては、300nmの大きさのものを実現できるに至っている。一方、半導体中で電子を数十nmの極微小領域に閉じ込めた場合、電子の量子力学的な性質が顕著になることから、この性質を利用することにより電子干渉波素子、あるいは電子1個1個を操作する単電子素子などの新しい機能をもつデバイスへの道が開かれる。さらに、量子細線や量子ドットなどの低次元量子構造を、例えば、半導体レーザの活性層などに応用すると、従来の半導体レーザに比べて特性の飛躍的な向上が理論的に予測されている。したがって、半導体の微細加工技術においては、nmスケールの加工技術の実現が強く望まれている。

【 0 0 0 3 】この目的のため、例えば、半導体の量子細線又は量子ドットを作製するに当たっては、結晶成長によって量子井戸構造を形成し、ウエハをリソグラフィとエッチングによって細線状あるいは矩形状に加工し、次いで、加工側壁を2度目の再成長により埋め込む方法などが開発されている。

【 0 0 0 4 】また、同じく、半導体の量子細線及び量子ドットなどの低次元量子構造を作製するに当たって、1結晶の低指数面からわずかにずれた表面 (微傾斜面) を用い、結晶表面の原子面の段差 (ステップ) を起点に横方向に成長するステップフローモードを利用して細線構造を作製する方法、2部分的に非晶質で覆われた基板結晶の開口部上に、ファセットと呼ばれる小面を持った立体構造を選択的に形成した後、この構造上の部分的に量子細線あるいは量子ドット構造を形成し、さらに上部を他の半導体結晶で覆う方法、3凹凸などの加工を施した

基板結晶上に結晶成長する際に、成長速度の違いを利用して特定の場所に量子細線又は量子ドット構造を形成し、さらに、他の半導体結晶などで覆う方法、4格子定数の異なるヘテロ接合間に生じるひずみなどを利用して、下地結晶に特別の加工を施さず、自然に量子ドットを形成する方法、などの結晶成長技術を利用した方法等が開発されている。

【 0 0 0 5 】

【発明が解決しようとする課題】しかしながら、前者の結晶加工を伴う方法では、横方向の閉じ込めサイズがリソグラフィで制限されること、さらには、再成長界面において欠陥が生じるという問題がある。また、後者の結晶成長を利用した方法においても、ステップバンチング現象、あるいはステップオーダリング現象などによって再現性が劣化するという問題がある。さらに、上記いずれの技術においても、数十nmまでの微細化が限度であり、上記量子細線や量子ドットなどにおいて、理想の大きさとされる数nmスケールのものであるには至っていない。

【 0 0 0 6 】本発明は、数nmスケールの極微細な粒子から構成される超微粒子構造を作製する方法を提供することを目的とする。

【 0 0 0 7 】

【課題を解決するための手段】本発明は、基板上に物質を堆積させて、前記基板上に極微細な粒子からなる超微粒子構造を作製する方法であって、前記基板の表面に堆積させるべき前記物質に対して濡れ性の低い部分と高い部分とを形成するとともに、前記濡れ性の高い部分は前記基板の表面に形成された開口部から構成し、前記堆積させるべき物質からなる粒子を前記基板上に堆積させた後、前記開口部に集積させることにより前記開口部内に前記極微細な粒子を形成するとともに、前記開口部を埋め込み、前記堆積させるべき物質からなる粒子を被覆することによって前記極微細な粒子の大きさの増大を停止するようにしたことを特徴とする、超微粒子構造の作製方法である。

【 0 0 0 8 】図 1 は、本発明の超微粒子構造の作製方法を説明するための概念図である。最初に、図 1 (a) に示すように、基板 1 上に、例えば、堆積させるべき物質に対して濡れ性の低い物質からなる薄膜 2 を形成して、基板 1 の表面全体の濡れ性を前記堆積させるべき物質に対して低下させる。次いで、図 1 (b) に示すように、基板 1 の表面に開口部 3 を形成し、前記堆積させるべき物質に対して濡れ性の高い部分を形成する。その後、堆積させるべき物質に、好ましくはスパッタリング法を施し、堆積速度 0 . 0 1 ~ 1 0 nm / 秒で、堆積させるべき物質粒子 4 を基板 1 上に堆積させる。

【 0 0 0 9 】すると、基板 1 の表面は、薄膜 2 の存在により、この物質粒子 4 に対して濡れ性の低い状態にあるため、図 1 (c) に示すように、この物質粒子 4 は基板

1 (薄膜 2 の表面 2 A) 上に堆積した後、直ちに基板 1 の表面 (薄膜 2 の表面 2 A) 上をマイグレートし、濡れ性の高い開口部 3 に至ったところで、その内部に落ち込んでエネルギー的に安定な状態となる。したがって、かかる部分に物質粒子 4 が集積し、図 1 (d) に示すような、物質粒子 4 が互いに衝突結合してなる極微細粒子 5 が形成される。

【 0 0 1 0 】この極微細粒子 5 はそのまま放置しておく、基板 1 の表面をマイグレートした物質粒子 4 がさらに開口部 3 に集積して衝突結合を繰り返し、その大きさを増大させてしまう。したがって、極微細粒子 5 が所定の大きさになったところで、開口部 3 を埋め込むとともに物質粒子 4 を被覆して、物質粒子 4 の衝突結合を防止することにより、極微細粒子 5 の大きさが増大するのを防止することができる。なお、この衝突結合の際に融解現象が生じる場合があり、このような融解現象を伴った場合は、極めて球形に近い極微細粒子 5 を得ることができる。

【 0 0 1 1 】また、極微細粒子 5 の大きさは、堆積させるべき物質と濡れ性の高い開口部 3 の大きさを限界として決定されるとともに、堆積させるべき物質粒子 4 の量を適宜に調節することにより、あるいは、マイグレートの度合いを変化させることによって、前記開口部 3 の大きさの範囲内で自由に变化させることができる。したがって、本発明の目的である数 nm スケールの極微細な粒子からなる超微粒子構造を簡易に作製することができる。

【 0 0 1 2 】図 2 は、本発明の超微粒子構造の作製方法によって作製した超微粒子構造の例を示す TEM 写真である。図 2 は、温度 5 0 0 のアモルファス SiO₂ 基板上に Au を形成した場合を示している。この TEM 写真は 4 0 0 , 0 0 0 倍で撮影しているため、これらの粒子を写真から実測すると、約 2 ~ 4 nm 程度の極微細な粒子であることが分かる。すなわち、本発明の超微粒子構造の作製方法によって作製された超微粒子構造は、nm スケールの極微細な粒子を有することが分かる。したがって、量子細線や量子ドットなどにとって理想の大きさの粒子が得られるため、これらへの応用が期待されるものである。

【 0 0 1 3 】

【発明の実施の形態】以下、本発明を、図面と関連させながら、発明の実施の形態に則して詳細に説明する。図 1 は、上述したように、本発明の超微粒子構造の作製方法を説明するための概念図である。本発明の超微粒子構造の作製方法においては、基板 1 の表面に、堆積させるべき物質に対して濡れ性の低い部分と高い部分とを形成することが必要である。基板 1 の表面に前記物質に対して濡れ性の低い部分のみを形成した場合、堆積させるべき物質粒子 4 が基板 1 上に飛来しても、これら粒子が

集積しないために極微細粒子 5 を形成することができない。基板 1 の表面に前記物質に対して濡れ性の高い部分のみを形成した場合は、堆積させるべき物質粒子 4 が基板 1 上に飛来して、十分にマイグレートしない内にエネルギー的に安定となる。したがって、上記同様に、これらの物質粒子 4 が集積しなくなるため、極微細粒子 5 を形成することができない。

【 0 0 1 4 】基板 1 の表面に濡れ性の低い部分を形成する方法としては、図 1 に示すように、前記物質に対して濡れ性の低い物質からなる薄膜 2 などを、基板 1 上に蒸着法やスパッタリング法、イオンプレーティング、レーザーアブレーションあるいは CVD 法、MBE 法、MOVPE 法等によって直接形成する方法を例示することができる。また、基板 1 自体を前記堆積させるべき物質に対して濡れ性の低い材料から構成することもできる。

【 0 0 1 5 】基板 1 の表面における濡れ性の高い部分は、本発明にしたがって基板表面に形成された開口部から構成することが必要である。具体的には、図 1 に示すように、堆積させるべき物質に対して濡れ性の低い物質からなる薄膜を基板上に形成する場合は、この薄膜に対して開口部を形成する。また、基板自体を堆積させるべき物質に対して濡れ性の低い物質から直接構成する場合には、この基板の表層部分に開口部を形成する。

【 0 0 1 6 】開口部 3 は図 1 (a) に示すような薄膜 2 又は基板 1 の表面にプラズマエッチング、気相反応、又は液相反応などを施して形成することができる。開口部 3 の大きさは、形成する極微細粒子 5 の大きさに依存して決定されるが、nm スケールの極微細粒子を簡易に形成するためには、その大きさは 0 . 5 ~ 1 0 0 nm であることが好ましく、さらには 3 ~ 3 0 nm であることが好ましい。

【 0 0 1 7 】さらに、本発明においては、極微細粒子 5 を開口部 3 内に形成した後、この開口部 3 を埋め込むとともに、物質粒子 4 を被覆することが必要である。これによって、上述したように開口部 3 内における物質粒子 4 の衝突結合を防止でき、極微細粒子 5 の増大を停止させることができる。開口部 3 を埋め込む、又は物質粒子 4 を被覆するための材料としては特に限定されるものではない。しかしながら、基板を含めた一体のものとして超微粒子構造を得るためには、図 1 に示すような超微粒子構造の場合、薄膜 2 又は基板 1 と同じ材料を用いることが好ましい。

【 0 0 1 8 】また、堆積させるべき物質を基板 1 上に堆積させる方法としては、スパッタリング法、真空蒸着法、CVD 法、MBE 法、及び MOVPE 法などを用いることができる。これらは堆積させるべき物質の種類やその他の目的に応じて適宜に選択することができる。堆積速度などの調節が容易に行うことができるなどの理由から、スパッタリング法を用いることが好ましいが、この場合、堆積速度を 0 . 0 1 nm / 秒以上、好ましくは 1 nm / 秒以上に設定することにより、融解現象が生じ

やすくなり、極めて球形に近い極微細粒子 5 を形成することができる。

【0019】極微細粒子 5 の大きさは、この開口部 3 の大きさを限界として、堆積させるべき物質粒子 4 の量を適宜に調節する、あるいは物質粒子 4 の開口部 3 にマイグレートする量を調節することによって変化させることができる。堆積させるべき物質粒子 4 の量を調節する方法としては、例えば、堆積させるべき物質をスパッタリングする際の、スパッタリング率を調節したり、他の蒸着手段を用いる場合は、前記物質の蒸発率や反応速度を

変化させることによって、前記物質の基板上への堆積速度を変化させることによって行う。また、ターゲット等のソースと基板の間にメッシュをはさむ、ターゲットにアモルファス質を用いるなどによって物質粒子 4 の量を調節することもできる。

【0020】例えば、図 1 に示すように、物質粒子 4 の、基板上における濡れ性の高い開口部 3 にマイグレートする量を調節する方法としては、前記のように堆積させるべき物質の堆積速度を変化させる、あるいは、基板温度を変化させて、基板上における堆積させるべき物質粒子 4 のエネルギー、すなわち、基板上における物質粒子 4 の運動エネルギーを変化させる方法などがある。さらに、基板の表面の濡れ性を調節することによっても、マイグレートする量を調節することができる。また、基板の平坦性を操作することによっても変化させることができる。

【0021】以上のようにして得られる超微粒子構造を構成する、例えば、図 1 (d) に示す極微細粒子 5 の大きさは、0.5 ~ 100 nm であり、さらには、前記したようなマイグレートの度合いを調節するなどして、3 ~ 30 nm に形成することが好ましい。

【0022】

【実施例】以下、本発明を、図面と関連させながら、実施例に基づいて具体的に説明する。

実施例

本実施例では、図 1 に示すような薄膜 2 を形成することなく、基板 1 自体を堆積させるべき物質に対して濡れ性の低い材料から形成して用いた。すなわち、堆積させるべき物質として Au を用い、基板 1 としてアモルファス SiO₂ を用いた。基板 1 は、銅メッシュ上にアモルファス SiO₂ をスパッタ法により作製したものをを用いた。基板温度を 500 とし、Au をスパッタリング法を用いて、堆積速度 0.016 nm/sec、堆積時間 60 秒で堆積させた。その後、基板 1 と同じアモルファス SiO₂ で基板 1 を覆い、基板に垂直な断面において TEM 観察したところ、図 2 に示すような構造を呈することが判明した。図 2 に示す TEM 写真から、前記構造内には 2 ~ 4 nm の極微粒子の存在することが分かる。すなわち、本発明によって nm スケールの極微粒子を有する超微粒子構造を作製できることが分かる。

【0023】以上、実施例においては、基板としてアモルファス SiO₂ を用い、堆積させるべき物質として Au を用いたが、本発明の方法はこれらの材料に限定されるものではなく、あらゆる材料に対して適用することができる。例えば、堆積させるべき物質として、Au の他に、Si、GaAs、InP、GaN、ZnS、ZnO、AlN、Al₂O₃、TiO₂、PbTiO₃、W、Ag、Cu、CuCl₂、CdS、PbS、さらにはこれらの混合物などを用いることができる。

10 【0024】また、基板としても、上記アモルファス SiO₂ の他、Si、アモルファス Si、アモルファス SiH_x、Si₃N₄、アモルファス窒化硅素、Al₂O₃、及び CaF₂、NaCl、TiN、SiC、GaAs、AlN、ZnO、TiO₂、グラファイト、ダイヤモンドなどを使用することができる。さらに、図 1 に示すような薄膜 2 を形成する場合においては、上記基板材料などの内から、堆積させるべき物質に対して濡れ性の低いものを選択し、スパッタリングなどを施して形成する。

20 【0025】以上、具体例を挙げながら発明の実施の形態に基づいて、本発明を詳細に説明したが、本発明はこれらに限定されるものではなく、本発明の範疇を逸脱しない範囲であらゆる変更や変形が可能である。

【0026】

【発明の効果】以上から明らかなように、本発明の方法によれば、数 nm スケールの極微細な粒子からなる超微粒子構造を簡易に形成することができる。その結果、低次元量子構造の量子細線や量子ドットを理想に近い大きさで作製することができるとともに、単電子素子などの新しい機能を持つデバイスをも作製することが可能となる。さらには、大規模集積回路のさらなる微細化をも達成することができる。

【図面の簡単な説明】

【図 1】 本発明の超微粒子構造の作製方法を説明するための概念図である。

【図 2】 本発明における超微粒子構造の一例を示す TEM 写真である。

【符号の説明】

- 1 基板
- 2 薄膜
- 3 開口部
- 4 堆積させるべき物質粒子
- 5 極微細粒子

【要約】

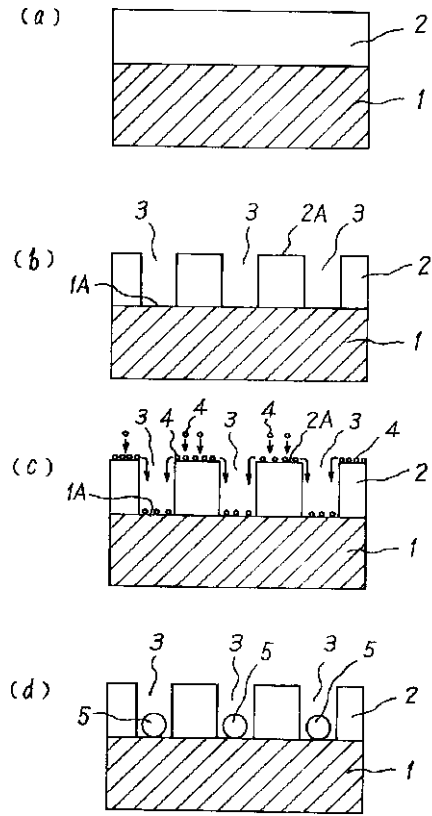
【課題】 数 nm スケールの極微細な粒子から構成される超微粒子構造を作製する方法を提供する。

【解決手段】 基板 1 上に、堆積させるべき物質と濡れ性の低い物質からなる薄膜 2 を形成する。次いで、この薄膜 2 に堆積させるべき物質と濡れ性の高い開口部 3 を形成した後、前記堆積させるべき物質にスパッタリング

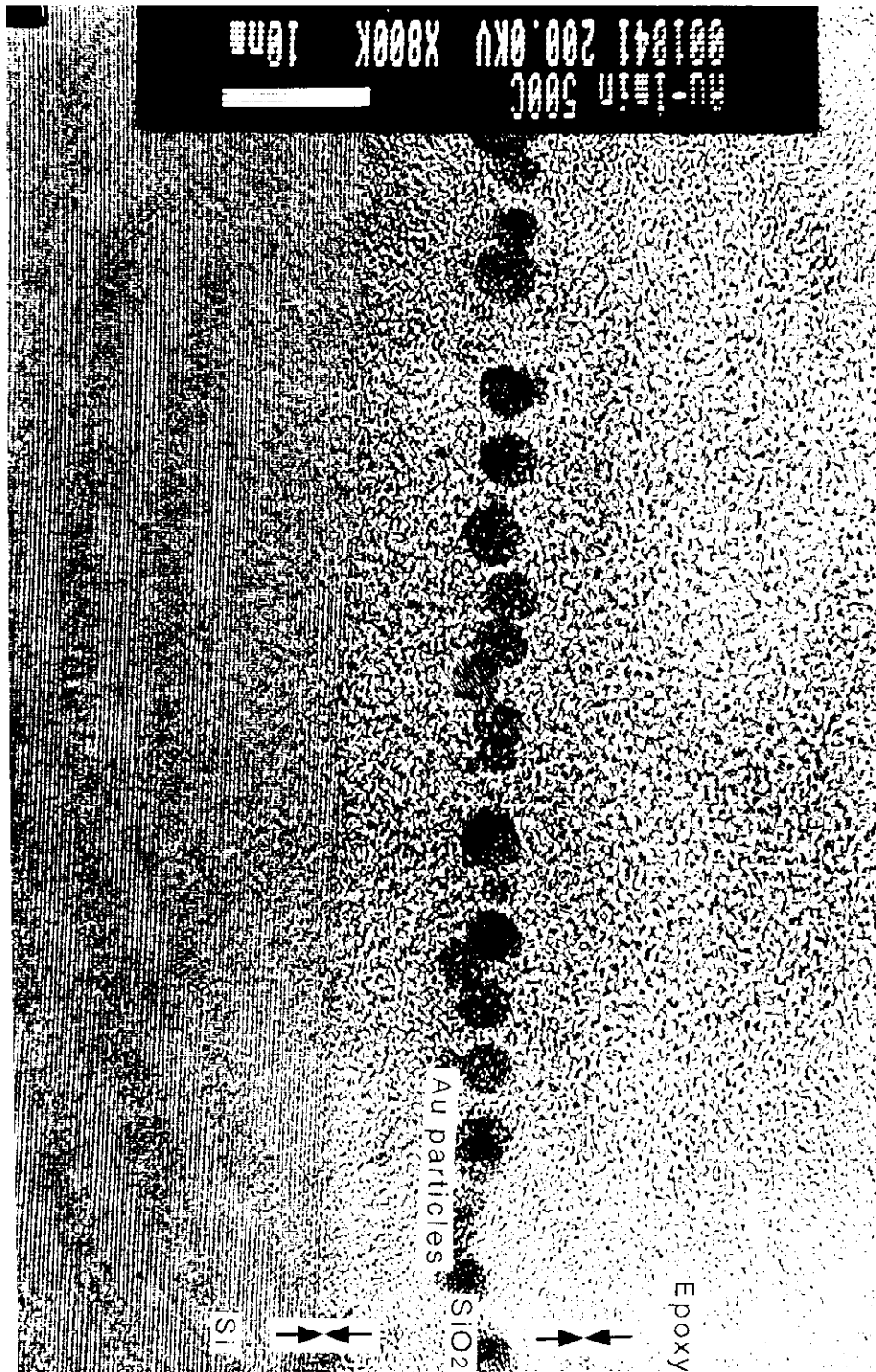
などを施して基板 1 上に、堆積させるべき物質粒子 4 を堆積させる。すると、物質粒子 4 は薄膜 2 の表面 2 A 上をマイグレートし、エネルギー的に安定な開口部 3 に落

ち込んで集積し、衝突結合してなる極微細粒子 5 を形成する。

【図 1】



【図 2】



フロントページの続き

(56)参考文献 特開 平10 - 261244 (J P , A)
特開 平 9 - 213927 (J P , A)
特開 平10 - 256528 (J P , A)
特開 平 8 - 45836 (J P , A)
特開 平 5 - 63305 (J P , A)
特開 平 9 - 252000 (J P , A)

(58)調査した分野(Int.Cl.⁷ , D B 名)
H01L 29/06
H01L 21/203
H01L 21/205
H01L 21/36 - 21/365