

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-119168  
(P2004-119168A)

(43) 公開日 平成16年4月15日(2004.4.15)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード(参考)
HO 1 J 1/304	HO 1 J 1/30	5 C 1 2 7
HO 1 J 9/02	HO 1 J 9/02	5 C 1 3 5
HO 1 L 21/205	HO 1 L 21/205	5 F 0 4 5

審査請求 有 請求項の数 38 O L (全 11 頁)

(21) 出願番号 特願2002-280182 (P2002-280182)	(71) 出願人 391012224 名古屋大学長 愛知県名古屋市千種区不老町(番地なし)
(22) 出願日 平成14年9月26日(2002.9.26)	(74) 代理人 100072051 弁理士 杉村 興作
特許法第30条第1項適用申請有り 2002年6月13日 発行の「電子情報通信学会技術研究報告 信学技報 Vol. 102 No. 117」に発表	(72) 発明者 澤木 宣彦 愛知県名古屋市千種区北千種1丁目6番3号
	(72) 発明者 本田 善央 愛知県名古屋市千種区日和町1丁目1番19号
	Fターム(参考) 5C127 AA01 BA02 BB13 DD08 EE02 EE07 5C135 AA02 AB13 AC02 GG16 HH02 HH07
	最終頁に続く

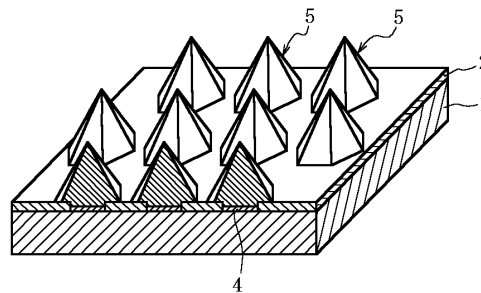
(54) 【発明の名称】 半導体素子構造、電子エミッタ、及び半導体素子構造の作製方法

(57) 【要約】

【課題】 電子エミッタなどの電子線源として好適に用いることのできる半導体素子構造及び半導体素子構造の製造方法を提供する。

【解決手段】 シリコン基板1の主面1A上に、この主面1Aが露出するようにして形成された開口部3を有するマスク層2を形成し、開口部3内において、第1の窒化物系半導体からなる六角錐形状の島状構造部を形成して、半導体素子構造を製造する。

【選択図】 図4



## 【特許請求の範囲】

## 【請求項 1】

シリコン基板と、このシリコン基板の主面上に形成され、前記主面が露出するようにして形成された開口部を有するマスク層と、前記開口部内に形成された、第 1 の窒化物系半導体からなる六角錐形状の島状構造部とを具えることを特徴とする、半導体素子構造。

## 【請求項 2】

前記開口部は円形状を呈し、その直径が  $20\text{ nm} \sim 0.1\text{ mm}$  であることを特徴とする、請求項 1 に記載の半導体素子構造。

## 【請求項 3】

前記開口部は矩形状を呈し、その一辺の長さが  $20\text{ nm} \sim 0.1\text{ mm}$  であることを特徴とする、請求項 1 に記載の半導体素子構造。 10

## 【請求項 4】

前記第 1 の窒化物系半導体は、 $\text{Al}_{x_1}\text{Ga}_{y_1}\text{N}$  ( $x_1 + y_1 = 1$ 、 $0 < x_1 < 1$ 、 $0 < y_1 < 1$ ) なる組成を有することを特徴とする、請求項 1 ~ 3 のいずれか一に記載の半導体素子構造。

## 【請求項 5】

前記第 1 の窒化物系半導体は、 $\text{GaN}$  であることを特徴とする、請求項 4 に記載の半導体素子構造。

## 【請求項 6】

前記開口部に露出した前記シリコン基板の前記主面と前記島状構造部との間に第 2 の窒化物系半導体からなる緩衝層を具えることを特徴とする、請求項 1 ~ 5 のいずれか一に記載の半導体素子構造。 20

## 【請求項 7】

前記第 2 の窒化物系半導体は、 $\text{Al}_{x_2}\text{Ga}_{y_2}\text{N}$  ( $x_2 + y_2 = 1$ 、 $0 < x_2 < 1$ 、 $0 < y_2 < 1$ ) なる組成を有することを特徴とする、請求項 6 に記載の半導体素子構造。

## 【請求項 8】

前記第 2 の窒化物系半導体中における Al 含有量が  $10\text{ 原子}\% \sim 50\text{ 原子}\%$  ( $0.1 < x_2 < 0.5$ ) であることを特徴とする、請求項 7 に記載の半導体素子構造。

## 【請求項 9】

前記緩衝層の厚さが  $50\text{ nm} \sim 200\text{ nm}$  であることを特徴とする、請求項 6 ~ 8 のいずれか一に記載の半導体素子構造。 30

## 【請求項 10】

前記緩衝層の厚さが  $50\text{ nm}$  以下であることを特徴とする、請求項 6 ~ 8 のいずれか一に記載の半導体素子構造。

## 【請求項 11】

前記島状構造部を構成する前記第 1 の窒化物系半導体は、所定のドーパントを含むことを特徴とする、請求項 1 ~ 10 のいずれか一に記載の半導体素子構造。

## 【請求項 12】

前記ドーパントは、 $\text{Si}$  であることを特徴とする、請求項 11 に記載の半導体素子構造。

## 【請求項 13】

前記島状構造部を覆うようにして、第 3 の窒化物系半導体からなる被覆層を具えることを特徴とする、請求項 1 ~ 12 のいずれか一に記載の半導体素子構造。 40

## 【請求項 14】

前記第 3 の窒化物系半導体は、 $\text{Al}_{x_3}\text{Ga}_{y_3}\text{N}$  ( $x_3 + y_3 = 1$ 、 $0 < x_3 < 1$ 、 $0 < y_3 < 1$ ) なる組成を有することを特徴とする、請求項 13 に記載の半導体素子構造。

## 【請求項 15】

前記第 3 の窒化物系半導体は、 $\text{AlN}$  であることを特徴とする、請求項 14 に記載の半導体素子構造。

## 【請求項 16】

前記被覆層の厚さが  $10\text{ nm} \sim 200\text{ nm}$  であることを特徴とする、請求項 13 ~ 15 の 50

いずれか一に記載の半導体素子構造。

【請求項 17】

前記島状構造部の先端部の曲率半径が 200 nm 以上であることを特徴とする、請求項 1 ~ 16 のいずれか一に記載の半導体素子構造。

【請求項 18】

請求項 1 ~ 17 のいずれか一に記載の半導体素子構造を含むことを特徴とする、電子エミッタ。

【請求項 19】

閾値電圧が 4.5 V 以下であることを特徴とする、請求項 18 に記載の電子エミッタ。

【請求項 20】

シリコン基板を準備する工程と、

前記シリコン基板の主面上に、前記主面が露出するようにして形成された開口部を有するマスク層を形成する工程と、

前記開口部内において、第 1 の窒化物系半導体からなる六角錐形状の島状構造部を形成する工程と、

を具えることを特徴とする、半導体素子構造の製造方法。

【請求項 21】

前記開口部は円形状を呈し、その直径が 20 nm ~ 0.1 mm であることを特徴とする、請求項 20 に記載の半導体素子構造の製造方法。

【請求項 22】

前記開口部は矩形状を呈し、その一辺の長さが 20 nm ~ 0.1 mm であることを特徴とする、請求項 20 に記載の半導体素子構造の製造方法。

【請求項 23】

前記第 1 の窒化物系半導体は、 $Al_{x_1}Ga_{y_1}N$  ( $x_1 + y_1 = 1$ 、 $0 < x_1 < 1$ 、 $0 < y_1 < 1$ ) なる組成を有することを特徴とする、請求項 20 ~ 22 のいずれか一に記載の半導体素子構造の製造方法。

【請求項 24】

前記第 1 の窒化物系半導体は、GaN であることを特徴とする、請求項 23 に記載の半導体素子構造の製造方法。

【請求項 25】

前記島状構造部は、前記シリコン基板を 800 ~ 1200 °C に加熱し、III 族元素供給ガス及び窒素源供給ガスを前記シリコン基板上に供給して CVD 法により作製することを特徴とする、請求項 20 ~ 24 のいずれか一に記載の半導体素子構造の製造方法。

【請求項 26】

前記 III 族元素供給ガスを前記シリコン基板上に供給して、前記シリコン基板の前記主面を前記 III 族元素供給ガスの構成元素を含む膜で覆うようにした後、前記窒素源供給ガスを前記シリコン基板上に供給して、前記島状構造部を作製することを特徴とする、請求項 25 に記載の半導体素子構造の製造方法。

【請求項 27】

前記マスク層と前記島状構造部との間に第 2 の窒化物系半導体からなる緩衝層を形成する工程を具えることを特徴とする、請求項 20 ~ 26 のいずれか一に記載の半導体素子構造の製造方法。

【請求項 28】

前記第 2 の窒化物系半導体は、 $Al_{x_2}Ga_{y_2}N$  ( $x_2 + y_2 = 1$ 、 $0 < x_2 < 1$ 、 $0 < y_2 < 1$ ) なる組成を有することを特徴とする、請求項 27 に記載の半導体素子構造の製造方法。

【請求項 29】

前記第 2 の窒化物系半導体中における Al 含有量が 10 原子% ~ 50 原子% ( $0.1 < x_2 < 0.5$ ) であることを特徴とする、請求項 28 に記載の半導体素子構造の製造方法。

【請求項 30】

10

20

30

40

50

前記緩衝層の厚さが50nm~200nmであることを特徴とする、請求項27~29のいずれか一に記載の半導体素子構造の製造方法。

【請求項31】

前記緩衝層の厚さが50nm以下であることを特徴とする、請求項27~29のいずれか一に記載の半導体素子構造の製造方法。

【請求項32】

前記島状構造部を構成する前記第1の窒化物系半導体は、所定のドーパントを含むことを特徴とする、請求項20~31のいずれか一に記載の半導体素子構造の製造方法。

【請求項33】

前記ドーパントは、Siであることを特徴とする、請求項32に記載の半導体素子構造の製造方法。 10

【請求項34】

前記島状構造部を覆うようにして、第3の窒化物系半導体からなる被覆層を形成する工程を具えることを特徴とする、請求項20~33のいずれか一に記載の半導体素子構造の製造方法。

【請求項35】

前記第3の窒化物系半導体は、 $Al_x Ga_y N$  ( $x + y = 1$ 、 $0 < x < 1$ 、 $0 < y < 1$ )なる組成を有することを特徴とする、請求項34に記載の半導体素子構造の製造方法。

【請求項36】

前記第3の窒化物系半導体は、AlNであることを特徴とする、請求項35に記載の半導体素子構造の製造方法。 20

【請求項37】

前記被覆層の厚さが10nm~200nmであることを特徴とする、請求項34~36のいずれか一に記載の半導体素子構造の製造方法。

【請求項38】

前記島状構造部の先端部の曲率半径が200nm以上であることを特徴とする、請求項20~37のいずれか一に記載の半導体素子構造の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】  
本発明は、電子エミッタなどの電子線源として好適に用いることのできる半導体素子構造及び半導体素子構造の製造方法、並びに前記半導体素子構造を含む電子エミッタに関する。 30

【0002】

【従来の技術】

電子線はX線発生装置などの測定機器、電子線露光装置などの半導体微細加工装置などに用いられているほか、家庭用表示装置としてのブラウン管における蛍光体励起用線源として用いられている。従来、このような電子源としては、タングステンやモリブデンなどの高融点金属材料ならびにその化合物が用いられてきた。高融点材料からの電子放射は熱電子放出の原理に基づいており、前記材料を高い温度に保つ必要があるため、省エネルギーの観点からも改善への要望が高かった。 40

【0003】

一方、情報化社会への加速が進み、文字・画像情報の表示装置としてのフラットパネルディスプレイへの需要が高まりブラウン管にかわる液晶表示装置、プラズマ表示装置などが開発されている。冷陰極フラットパネルディスプレイはブラウン管と同じ電子線励起で画像を得ることができ、従来技術の継承が可能であるばかりか消費電力の低減と薄型化、小型化が可能であり、その開発が望まれている。この開発が遅れているのは適当な冷陰極材料ならびにその作製技術が無かったからである。

【0004】

冷陰極電子線源としては電子親和力の低い材料を用いる必要があり、ダイヤモンド、シリコンなどが試みられ、一部試験的に実用化されている。ダイヤモンドは電子親和力が低いものの作製加工が困難で制御性に難がある。シリコンは加工技術に優れ、高度な微細加工により駆動電圧の低い素子が得られるものの、電子親和力が高いため寿命に難がある。

【0005】

一方で、近年、カーボンナノチューブなる素子が開発され、このカーボンナノチューブを用いることにより、極めて細いエミッタが得られ、その結果、駆動電圧の低減が可能となるとともに、輝度の向上を実現できるようになった。しかしながら、作製方法が確立しておらず制御性に難がある。

【0006】

【発明が解決しようとする課題】

以上のような観点より、長寿命で高輝度な電子源を得るためには新しい材料の開発が望まれてきた。

【0007】

本発明は、上記問題に鑑み、電子エミッタなどの電子線源として好適に用いることのできる半導体素子構造及び半導体素子構造の製造方法を提供することを目的とする。

【0008】

【課題を解決するための手段】

上記目的を達成すべく、本発明は、シリコン基板と、このシリコン基板の主面上に形成され、前記主面が露出するようにして形成された開口部を有するマスク層と、前記開口部内に形成された、第1の窒化物系半導体からなる六角錐形状の島状構造部とを具えることを特徴とする、半導体素子構造に関する。

【0009】

また、本発明は、シリコン基板を準備する工程と、前記シリコン基板の主面上に、前記主面が露出するようにして形成された開口部を有するマスク層を形成する工程と、前記開口部内において、第1の窒化物系半導体からなる六角錐形状の島状構造部を形成する工程と、を具えることを特徴とする、半導体素子構造の製造方法に関する。

【0010】

本発明者らは、上記目的を達成すべく鋭意検討した結果、以下の事実を発見するに至った。

一般式  $Al_xGa_yN$  (ただし、 $x + y = 1$ ,  $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$ ) で表される窒化物系半導体をサファイア基板やシリコン基板上に有機金属気相成長法 (MOCVD法) などによって堆積させると、成長条件を制御することによって単結晶を得ることができる。但し、一般的には前記窒化物系半導体と前記基板との間の格子定数差や熱膨張係数差に起因して、前記窒化物系半導体中には転位やクラックが生成され、その結晶品質を十分に向上させることができない。

【0011】

しかしながら、本発明に従って、シリコン基板を用いるとともに、このシリコン基板の主面上において、前記主面が露出するように貫通した開口部を有するマスク層を形成し、前記開口部内に例えばCVD法によって窒化物系半導体を選択的に成長させる。すると、前記開口部内において前記窒化物系半導体が、前記開口部の形状とは無関係に、六角錐形状に自己形成的にエピタキシャル成長することを見出した。さらに、前記窒化物系半導体の結晶方位は、前記シリコン基板の結晶方位によって決定され、前記エピタキシャル成長がヘテロエピタキシャル成長として実行され、異種材料である前記シリコン基板上に窒化物系半導体を高結晶品質の下に形成できることを見出した。

【0012】

また、本発明の半導体素子構造はシリコン基板を含んでいる。シリコン基板は導電性を有するため、電子エミッタなどの電子源の基板として好適である。特に、現状技術で上記窒

10

20

30

40

50

化物系半導体を作製した場合、基板界面付近では欠陥の導入などによりn型伝導を示すようになる。この場合、n型シリコン基板を用いれば、このn型シリコン基板の裏面に設けた電極を通して容易に電流を流すことができるようになる。

**【0013】**

さらに、前記窒化物系半導体からなる六角錐形状の島状構造部を有しており、これが電子エミッタのティップとして機能する。エミッタとしての寿命はティップ先端の形状ならびに構造変化に起因する要素により決まる。窒化物系半導体は一般に物理的に堅牢で化学的耐性に優れている。すなわち、タングステンなどの金属材料が酸素雰囲気中で高い電界を印加すると表面が変性しやすく不安定であるのに対して、窒化物系半導体ではそのようなことが認められない。この結果、窒化物系半導体からなる前記島状構造部は安定なティップとなり、長寿命を保証する。

10

**【0014】**

従来のように、電子エミッタのティップをシリコンから構成する場合、低駆動電圧で動作させるためには、シリコンの大きな電子親和力に起因して、ティップ先端の電界強度を確保すべく、ティップ先端を先鋭にする必要がある。たとえば、駆動電圧50Vを得るためにはティップ先端の曲率半径は4nm程度が必要である。

**【0015】**

これに対して、本発明の半導体素子構造においては、ティップを構成する島状構造部が窒化物系半導体から形成されており、その電子親和力が比較的小さいために、曲率半径が200nmでも、駆動電圧を45V程度に低減することができる。この結果、ティップ先端にかかる負荷が小さく、ティップ寿命を増大させることができる。

20

**【0016】**

結果として、本発明によれば、電子エミッタなどの電子線源として好適に用いることのできる半導体素子構造及び半導体素子構造の製造方法を提供することができる。また、前記半導体素子構造から電子エミッタを構成することにより、低電圧駆動、長寿命、大電流密度で加工プロセスの簡便な電子エミッタを実現できる。

**【0017】**

なお、本発明においては、前記開口部の大きさを1 $\mu$ mとし、前記開口部を2 $\mu$ mの周期で配列したとすると、1平方センチメートル当たり2500万個の電子エミッタを作製することができることになる。

30

**【0018】**

本発明の好ましい態様においては、前記マスク層と前記島状構造部との間に第2の窒化物系半導体からなる緩衝層を設ける。例えば、前記縞状構造部をCVD法を用いて形成する場合において、前記島状構造部を前記マスク層の開口部内において前記シリコン基板上に直接的に形成しようとする、CVD法に用いる原料ガスと前記シリコン基板とが化学的に反応して、前記シリコン基板の主面が荒れてしまう場合がある。このような状態でCVDプロセスを実行して前記島状構造部を形成すると、その結晶品質が劣化してしまい、電子エミッタなどとして用いた場合に十分な特性を発揮しなくなる場合がある。

**【0019】**

このような場合において、上述したような緩衝層を設けることにより、CVDプロセスなどによる前記シリコン基板の前記主面の荒れを抑制し、結晶品質に優れた島状構造部を形成することができるようになる。

40

**【0020】**

また、本発明の他の好ましい態様においては、前記島状構造部を構成する第1の窒化物系半導体に対してドーパントを含有させる。本発明の半導体素子構造における前記島状構造部は結晶品質が良好であるために、その電気抵抗値が比較的大きくなってしまい、電子エミッタなどの電子線源として適用するに際し、適さなくなる場合がある。

**【0021】**

このような場合において、前記島状構造部をドーパントを含んだ窒化物系半導体から構成すると、前記ドーパントの影響によって前記島状構造部全体の電気抵抗を低減することが

50

できるようになる。したがって、前記島状構造部が良好な結晶品質を有する場合においても、その電気抵抗値を所定の値以下にすることができ、電子エミッタなどの電子線源として好適に用いることができる。

#### 【0022】

さらに、本発明のその他の好ましい態様においては、前記島状構造部を覆うようにして第3の窒化物系半導体からなる被覆層を形成する。上述したように、電子エミッタのティップの駆動電圧を低減させるためには、その電子親和力を低下させることが要求される。したがって、本発明の半導体素子構造において、前記ティップを構成する前記島状構造部は、例えばA1を比較的多量に含む窒化物系半導体から構成することが要求される。しかしながら、このような窒化物系半導体は電気抵抗値が増大してしまい、電子エミッタなどの電子線源として使用することができなくなる場合がある。

10

#### 【0023】

このような場合において、前記島状構造部を例えばA1含有量が比較的大きい第3の窒化物系半導体から構成され、電気抵抗値が低減された被覆層で覆うようにすることにより、前記島状構造部の電気抵抗値を実質的に低減することができ、前記島状構造部の低電子親和力を利用した低駆動電圧の電子線源を提供することができる。

本発明のその他の特徴及び利点については、以下において詳述する。

#### 【0024】

##### 【発明の実施の形態】

以下、本発明を発明の実施の形態に則して詳細に説明する。

20

図1～図5は、本発明の半導体素子構造を製造工程を示す図である。最初に、シリコン基板1を準備する。このシリコン基板1は、前述したように、(111)面のn型シリコン基板などから構成することができる。次いで、図1に示すように、シリコン基板1の主面1A上にスパッタリング法やCVD法などの公知の成膜手法を用いて、後にマスク層を形成する下地層22を、例えば10nm～200nmの厚さに均一に形成する。

#### 【0025】

次いで、下地層22に対してフォトリソグラフィ及び電子線リソグラフィなどの技術を施すことにより、図2に示すように下地層22中に開口部3を形成し、マスク層2を形成する。

#### 【0026】

なお、開口部3の形状は特に限定されず、任意の形状に形成することができる。例えば、開口部3を円形状としたり、矩形状としたりすることができる。前者の場合、その直径が20nm～0.1mmであることが好ましい。また、後者の場合、その一辺の長さが20nm～0.1mmであることが好ましい。このような場合においては、後に形成する島状構造部の形状に対して開口部3の形態がほとんど影響を及ぼさなくなり、マスク層2中に形成された複数の開口部の形態がそれぞれ大きくずれているような場合においても、最終的な島状構造部の形態はほぼ一定となる。

30

#### 【0027】

次いで、図3に示すように、マスク層2の開口部3内に露出したシリコン基板1の主面1Aを覆うようにして緩衝層4を公知の成膜手法を用いて形成する。これによって、後に示すように、CVDプロセスなどによって島状構造部をシリコン基板1上に形成するに際し、シリコン基板1の主面1Aの荒れを抑制し、結晶品質に優れた島状構造部を形成することができるようになる。但し、緩衝層4は本発明の必須の構成要素ではない。なお、緩衝層4の厚さは、50nm～200nmに形成することが好ましい。

40

#### 【0028】

また、前記成膜操作は開口部3を含めたマスク層4の全体に対して行なうが、緩衝層4はマスク層2上には形成されず、開口部3内のシリコン基板1の主面1A上のみを選択的に形成されるようになる。

#### 【0029】

また、緩衝層4は後に形成すべき島状構造部に対しての下地層としても機能することから

50

、島状構造部と同様に窒化物系半導体から構成する。具体的には、島状構造部を構成する窒化物系半導体と合致させて、 $Al_{x_2}Ga_{y_2}N$  ( $x_2 + y_2 = 1$ 、 $0 < x_2 < 1$ 、 $0 < y_2 < 1$ )なる組成を有する窒化物系半導体から構成する。

【0030】

この場合、 $Al$ 含有量 $x_2$ は $0.1 < x_2 < 0.5$ 、すなわち $Al$ 含有量を $10$ 原子%～ $50$ 原子%に設定することが好ましい。上述した組成の窒化物系半導体においては、 $Al$ 含有量が増大するに従って、その電気抵抗値が増大するようになる。したがって、前述した組成の窒化物系半導体から緩衝層4を構成した場合、前記窒化物系半導体中における $Al$ 含有量が大きくなると、緩衝層4の電気抵抗値が増大して、最終的に得た半導体素子構造を電子エミッタなどの電子線源として使用することができなくなる場合がある。

10

【0031】

かかる場合において、緩衝層4を構成する $Al_{x_2}Ga_{y_2}N$  ( $x_2 + y_2 = 1$ 、 $0 < x_2 < 1$ 、 $0 < y_2 < 1$ )なる組成の窒化物系半導体中の $Al$ 含有量を上記範囲に設定することにより、電気抵抗値の大きさと緩衝層としての機能とがバランスし、電子線源として好適に用いることのできる半導体素子構造を提供することができるようになる。

【0032】

なお、緩衝層4の厚さを $50$ nm以下とすれば、緩衝層4を構成する窒化物系半導体中の $Al$ 含有量が上記範囲を超えて増大した場合においても、緩衝層4全体としての電気抵抗値を低減することができる。

【0033】

次いで、図4に示すように、マスク層2の開口部3内に窒化物系半導体からなる六角錐状の島状構造部5を形成する。島状構造部5を構成する前記窒化物系半導体としては、 $Al_{x_1}Ga_{y_1}N$  ( $x_1 + y_1 = 1$ 、 $0 < x_1 < 1$ 、 $0 < y_1 < 1$ )なる組成を有することが好ましい。

20

【0034】

上述したような組成の窒化物系半導体から島状構造部5を構成すると、その電子親和力は前記窒化物系半導体の組成制御によって簡易に変化させることができ、具体的には $Al$ 含有量の増大に伴って電子親和力が低下し、電気抵抗値が増大する。したがって、電子親和力を低下させるという観点からは、前記窒化物系半導体の $Al$ 含有量を増大し、電気抵抗値を増大させるという観点からは、前記窒化物系半導体の $Al$ 含有量を減少させる。

30

【0035】

なお、島状構造部5は、シリコン基板1上においてヘテロエピタキシャル成長により形成され、良好な結晶品質を有するようになる。この場合、島状構造部5の電気抵抗が増大して、電子エミッタなどの電子線源に対して適用できなくなる場合がある。したがって、島状構造部5を構成する前記窒化物系半導体内にドーパントを含有させ、その電気抵抗値を所定の値以下とすることが好ましい。前記ドーパントとしては $Si$ などを例示することができる。

【0036】

島状構造部5は、シリコン基板1を $800 \sim 1200$  に加熱し、 $III$ 族元素供給ガス及び窒素源供給ガスをシリコン基板1の主面1A上に供給してCVD法により作製することができる。前記 $III$ 族元素供給ガスとしては、トリメチルアルミニウム(TMA)及びトリメチルガリウム(TMGa)などを例示することができる。前記窒素源供給ガスとしてはアンモニアなどを例示することができる。

40

このとき、(111)面の $n$ 型シリコン基板1の主面1A上には、(1-101)ファセット面を側面とする六角錐状の島状構造部5が形成される。

【0037】

なお、特に緩衝層4を設けない場合においては、島状構造部5をCVD法を用いて作製する際、窒素源供給ガスであるアンモニアガスがシリコン基板1の主面1Aと接触して、主面1Aを窒化してしまう場合がある。このような場合においては、CVDプロセスを実行しても良好な結晶品質の島状構造部5を形成することができない。

50



## 【0038】

したがって、かかる場合においては、アンモニアガスなどをシリコン基板1の主面1A上に供給する以前に、トリメチルアルミニウムなどのIII族元素供給ガスを主面1A上に供給する。これによって、主面1Aがアルミニウムなどで覆われるようになるので、アンモニアガスなどの窒化の影響を受けることなく、良好な結晶品質を有する島状構造部5をCVD法などによって簡易に形成することができるようになる。

## 【0039】

次いで、図5に示すように、公知の成膜手法を用いることにより、島状構造部5を覆うようにして窒化物系半導体からなる被覆層6を形成し、目的とする半導体素子構造を作製する。被覆層6は、具体的には $Al_{x3}Ga_{y3}N$  ( $x3 + y3 = 1$ 、 $0 < x3 < 1$ 、 $0 < y3 < 1$ )なる組成を有する窒化物系半導体から構成することが好ましい。但し、被覆層6は本発明の必須の構成要素ではない。

10

## 【0040】

前述したように、窒化物系半導体中のAl含有量が増大するにつれて、その電子親和力は低下し、電気抵抗値は増大する。したがって、島状構造部5をGaNから構成してその電気抵抗値を低減し、被覆層6をAlNから構成してその電子親和力を低下させるようにすることにより、十分に低い電子親和力を有し、電子放出効率に優れた電子線源として好適に用いることのできる半導体素子構造を提供することができるようになる。

## 【0041】

なお、被覆層6が上述したような作用効果を効果的に発揮できるためには、その厚さが10nm~200nmであることが好ましい。また、被覆層6の厚さが200nmを超えると縞状構造部5との格子不整合に起因して、被覆層6内部にクラックなどが形成されてしまう場合がある。さらには、被覆層6の電気抵抗値が増大して上述した作用効果を奏することができなくなる場合がある。

20

## 【0042】

以上の工程を経て得た半導体素子構造は、島状構造部5の先端部が200nm以上の曲率半径を有する場合においても、電子エミッタなどの電子線源として用いた場合に、駆動電圧を十分に低減させることができ、例えば45Vまで低減することができる。

## 【0043】

以上、具体例を示しながら発明の実施の形態に則して本発明を説明してきたが、本発明は上記内容に限定されるものではなく、本発明の範疇を逸脱しない範囲において、あらゆる変形や変更が可能である。

30

## 【0044】

## 【発明の効果】

以上説明したように、本発明によれば、電子エミッタなどの電子線源として好適に用いることのできる半導体素子構造及び半導体素子構造の製造方法を提供することができる。

## 【図面の簡単な説明】

【図1】本発明の半導体素子構造の一製造工程を示す斜視図である。

【図2】図1に示す工程の次の工程を示す斜視図である。

【図3】図2に示す工程の次の工程を示す斜視図である。

40

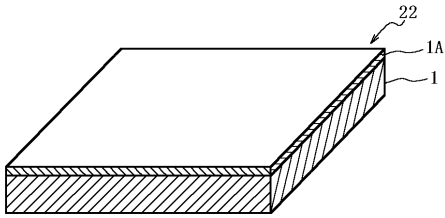
【図4】図3に示す工程の次の工程を示す斜視図である。

【図5】図4に示す工程の次の工程を示す斜視図である。

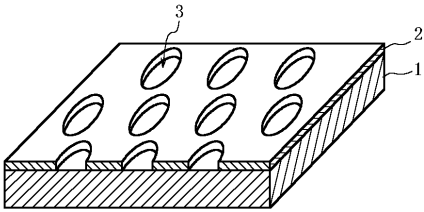
## 【符号の説明】

- 1 シリコン基板
- 2 マスク層
- 3 開口部
- 4 緩衝層
- 5 島状構造部
- 6 被覆層

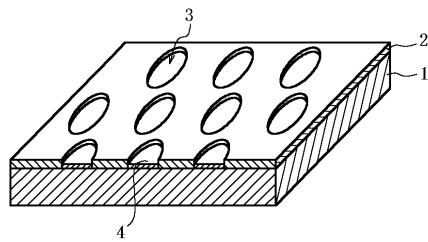
【 図 1 】



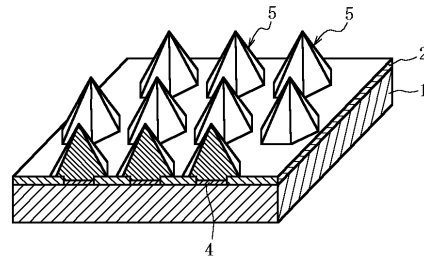
【 図 2 】



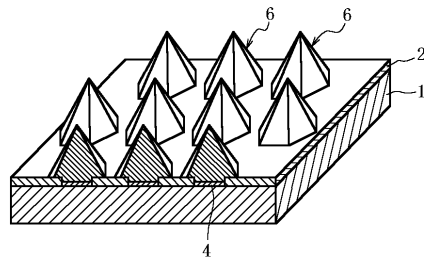
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

Fターム(参考) 5F045 AA04 AB09 AB14 AB17 AC08 AC19 AD12 AD13 AD14 AD15  
AD16 AF03 DA51 DB02