

IV族強磁性半導体の創製とそのスピndeバイsへの応用

菅原 聡

東京大学大学院工学系研究科電子工学専攻

1. 研究のねらい

本研究課題は、近年注目を集めている”スピneレクトロニクス”の概念を既存のシリコンテクノロジーに融合させた新しい集積エレクトロニクスの展開を目指すものである。従来のエレクトロニクスでは用いられることのなかったキャリアの持つスピン自由度を積極的に利用した新概念のアーキテクチャに基づく集積回路を実現するため、本研究課題では①シリコンテクノロジーに整合しキャリアスピンの操作を可能とする新材料としてIV族強磁性半導体、②スピン依存伝導を制御できる能動集積デバイスとしてスピントランジスタ、③スピントランジスタによる新概念アーキテクチャに基づく高性能/高機能集積回路について研究を進めた。本研究課題で提案している材料・デバイス・集積回路はそれぞれ密接な繋がりを持って構成され、現行のシリコンテクノロジーおよび生かすつつキャリアのスピンといった自由度の導入でシステムの性能を飛躍的に向上させることを目的としている。

2. 研究成果と考察

半導体の結晶格子の一部を磁性元素で置換することによって得られる強磁性半導体は極めて高いスピン分極率を有し、電界の印加によって磁性を制御できるといった通常の強磁性体では実現不可能な特徴を有していることから、スピndeバイsへの応用上極めて有用な材料である。強磁性半導体はこれまで化合物半導体を中心に研究がなされてきたが、集積エレクトロニクスの中心であるSiに関するものはこれまでに報告されていなかった。スピneレクトロニクスといった新概念をシリコン集積回路として実現するためにはSi、SiGe、GeといったSi系半導体をベースとして強磁性半導体を実現することが必要となる。Si系強磁性半導体のエピタキシャル成長を行うため、Siを極めて非平衡な状態で成長できる分子線エピタキシー装置を設計・作製してSi、Geに遷移金属元素を高濃度に導入した強磁性半導体のエピタキシャル成長を実現した。特にSiにMnを高濃度にドーブした構造は世界的にも注目を集めていたが、エピタキシャル成長を実現したのは本研究が世界ではじめてである(図1(a))。Si_{1-x}Mn_xでは20%程度Mnをドーブすると強磁性を示すことなどがわかった。また、Ge_{1-x}Mn_xに関してもエピタキシャル成長を実現し(図1(b))、磁気光学効果の測定から、MnのドーブによってGeのバンド構造がスピン分裂して強磁性転移していることをはじめて明らかにした。今後は、Si系強磁性半導体を用いたスピン制御に向けて研究を展開する。

スピン自由度を利用した集積回路を実現するためスピン依存伝導を制御できる能動集積デバイスとしてスピントランジスタが必要になる。大規模な集積回路の実現を視野に入れ、シリコンテクノロジーのなかでも特にMOSテクノロジーへの整合に着目して、MOSFET型のスピントランジスタを提案した。このスピントランジスタをスピンMOSFETと名づけ、その特性を理論解析した。スピンMOSFETは強磁性金属や先に示したSi系強磁性半導体などをその構成要素として含み、材料の開発段階に合わせていくつかのヴァリエーションが存在する。Si系強磁性半導体を用いたものが応用上最もすぐれた性能を有する(図2)。スピンMOSFETではキャリアスピンの依存した伝達特性を内部に含まれる強磁性体の磁化状態で制御できる。さらに、スピンMOSFETではこの磁化状態をスピン注入磁化反転や電界効果磁性制御を用いて電氣的に制御することが可能であるため、強磁性体によるスピン制御の機能を容易に集積回路の中に持ち込むことができる。理論解析の結果、スピンMOSFETは大きな磁気電流比を示し、高い伝達コンダクタンス、大きな電圧利得、小さな電力・遅延積、低いオフ電流といった集積回路に必須の条件をすべて

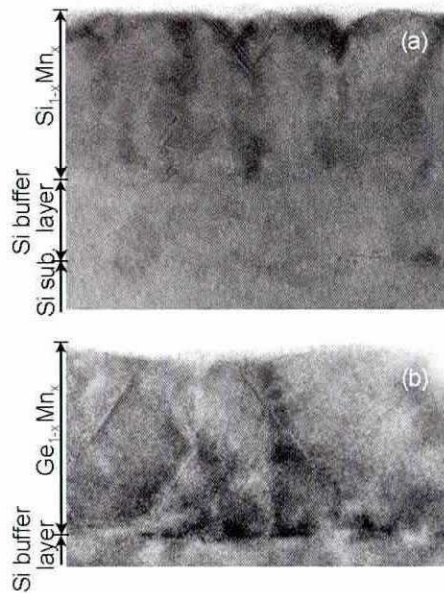


図1 (a) $\text{Si}_{0.96}\text{Mn}_{0.04}$ 薄膜の断面 TEM 像.
(b) $\text{Ge}_{0.96}\text{Mn}_{0.04}$ 薄膜の断面 TEM 像.

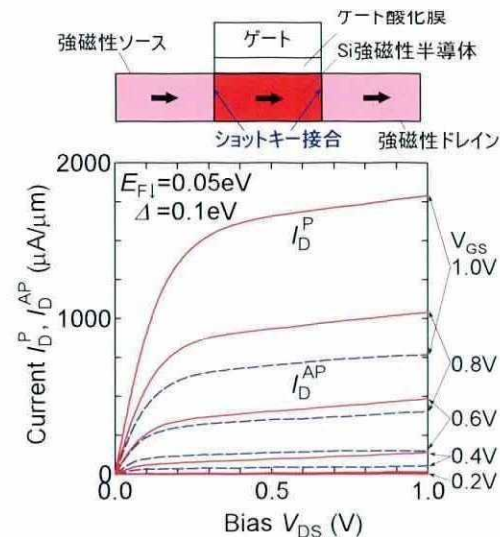


図2 強磁性金属ソース/ドレインと強磁性半導体チャネルを有するスピン MOSFET の構造とその出力特性。 I_D^P と I_D^{AP} はそれぞれ平行磁化と反平行磁化の場合のドレイン電流を表す。

満たす。スピン MOSFET はこれまでに提されたスピントランジスタ中で唯一集積回路に適応できるものである。

スピン MOSFET を用いた新しい概念の集積回路アーキテクチャを提案して回路シミュレーションを行った。スピン MOSFET を用いれば、メモセルを 1 つのスピン MOSFET のみで構成してセル構造を大幅に簡略化できる不揮発性メモリを実現できる。特にスピン MOSFET の強磁性半導体チャネルに電界効果磁性制御を用いることによって、従来型の不揮発性メモリ(MRAM)の問題点をすべて解消した理想的な不揮発性メモリを実現することができることを示した。また、スピン MOSFET を用いた論理ゲートを提案し、これを用いた再構成可能ロジックなど多機能集積回路についても発表した。今後はスピン MOSFET を試作・評価して、スピン MOSFET を用いた新しいエレクトロニクスの展開の可能性を検証していく。

3. 主な論文(さががけによる成果)

学術論文(計 13 件)

- (1) S.Sugahara, "Spin Metal-Oxide-Semiconductor Field-Effect Transistors (Spin MOSFETs) for Spin-Electronic Integrated Circuits" submitted to IEE Proc. Circuits, Device-Systems.
- (2) S.Sugahara and M.Tanaka, "A Spin Metal-Oxide-Semiconductor Field-effect Transistor Using Half-Metallic-Ferromagnet Contacts for the Source and Drain", Appl. Phys. Lett. 84 (2004) 2307.

解説・招待論文

- (1) 菅原, "スピントランジスタ", 電子情報通信学会誌, 投稿中.
- (2) S.Sugahara and M.Tanaka, "Spin Metal-Oxide-Semiconductor Field-Effect Transistors (Spin MOSFETs) and their Integrated Circuit Applications" submitted to ACM Trans. on Storage.

招待講演(計 4 件)

- (1) 菅原, "スピントランジスタとその集積エレクトロニクスへの応用", 応用物理学会スピンエレクトロニクス研究会, 東京, 2004.
- (2) 菅原, 田中, "シリコンをベースとしたスピンエレクトロニクス", 第 51 回応用物理学関係連合学術講演会, 東京, 2004, 29p-ZK-6.

国際会議発表(計 25 件)

- (1) S.Sugahara and M.Tanaka, "A Spin Metal-Oxide-Semiconductor Field-Effect-Transistor (Spin MOSFET) Using a Ferromagnetic Semiconductor for the Channel Region", 49th Annual Conf. on Magnetism and Magnetic Materials (MMM04), Jacksonville, 2004, CR-04.
- (2) S.Sugahara, K.L.Lee, T.Matsuno, and M.Tanaka, "Epitaxial Growth and Magnetic Properties of $\text{Si}_{1-x}\text{Mn}_x$ Thin Films", 2004 MRS Spring Meeting, San Francisco, 2004, G2.5.

研究会・学会発表(計 30 件), 特許出願(5件)